

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04N 5/14 (2006.01)



[12] 发明专利说明书

专利号 ZL 200580012612.1

[45] 授权公告日 2009 年 4 月 8 日

[11] 授权公告号 CN 100477731C

[22] 申请日 2005.4.20

[21] 申请号 200580012612.1

[30] 优先权

[32] 2004.4.23 [33] JP [31] 127701/2004

[86] 国际申请 PCT/JP2005/007514 2005.4.20

[87] 国际公布 WO2005/104530 日 2005.11.3

[85] 进入国家阶段日期 2006.10.23

[73] 专利权人 松下电器产业株式会社

地址 日本大阪

[72] 发明人 国谷久雄 谷川悟 小泉隆

[56] 参考文献

CN1399842A 2003.2.26

US6295095B1 2001.9.25

审查员 马 原

[74] 专利代理机构 北京德琦知识产权代理有限公司

代理人 陆 弋 朱登河

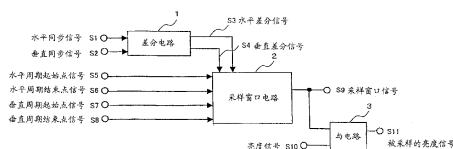
权利要求书 6 页 说明书 30 页 附图 30 页

[54] 发明名称

亮度信号处理设备及亮度信号处理方法

[57] 摘要

本发明意在改进以下过程的准确度，即，针对整个屏幕，确定亮度信号的平均亮度水平以及最大和最小亮度水平。本发明包括有：差分操作电路，该电路检测和微分演算输入图像信号的水平同步信号和垂直同步信号的上升沿或下降沿，从而分别输出同步于所述水平同步信号和所述垂直同步信号的水平差分信号和垂直差分信号；采样窗口电路，该电路检测水平间隔和垂直间隔的起始位置和结束位置，从而依照水平和垂直差分信号，来产生在屏幕上的任何所希望的垂直和水平位置中构建的采样窗口信号；以及亮度信号输出电路，当采样窗口电路工作时，该亮度信号输出电路输出采样后的亮度信号。



1、一种亮度信号处理设备，包括：

差分操作电路，其用于通过检测和微分演算垂直同步信号以及水平同步信号中的上升沿或下降沿，输出垂直差分信号和水平差分信号，所述水平差分信号同步于输入视频信号的所述水平同步信号，所述垂直差分信号同步于所述输入视频信号的所述垂直同步信号；和

采样窗口电路，包括：

第一计数器电路，其通过对所述水平差分信号的重置，来对一个水平周期内的像素的数量进行计数；

第一与电路，其用于在所述水平差分信号和所述第一计数器电路的输出信号之间执行与操作；

第一延迟电路，其用于在每个时钟期间对所述第一与电路的输出信号进行延迟；

水平像素跳跃调整电路，其用于跳过来自所述第一延迟电路的输出信号的像素，同时调整所述一个水平周期内的待跳跃的所述像素的数量；

第一设置/重置电路，其用于，通过接收水平周期起始点信号以及水平周期结束点信号的供应，来设置所述水平周期中的第一采样有效周期，所述第一采样有效周期在所述水平像素跳跃调整电路的输出结果和所述水平周期起始点信号相互一致之处被设置，并且在所述水平像素跳跃调整电路的输出结果和所述水平周期结束点信号相互一致之处被重置，所述水平周期起始点信号设置采样窗口周期的水平周期的起始点，而所述水平周期结束点信号设置其结束点；

第二与电路，其用于检测所述第一采样有效周期和所述水平像素跳跃调整电路的输出结果相互一致的点；

第二延迟电路，其用于对第二与电路的输出信号延迟以 N 个像素，其中 N 是最小为 1 的自然数；

第一采样像素位置切换信号产生电路，其用于从所述水平差分信号产生采

样像素位置切换信号, 该信号在每个水平周期内重复反相; 和

第一选择电路, 其基于所述采样像素位置切换信号, 从所述第二与电路的输出信号和所述第二延迟电路的输出信号中选择一个, 并输出所选择的信号作为采样窗口信号。

2、根据权利要求1所述的亮度信号处理设备, 进一步包括:

亮度信号输出电路, 其用于当所述采样窗口电路有效时, 选择性地输出被采样的亮度信号。

3、根据权利要求1所述的亮度信号处理设备, 其中

所述第一采样像素位置切换信号产生电路包括:

延迟电路, 所述水平差分信号作为时钟被提供给所述延迟电路; 和
加法电路, 用于对所述延迟电路的输出信号进行累加。

4、根据权利要求1所述的亮度信号处理设备, 进一步包括:

第二计数器电路, 其用于对在一个垂直周期内的所有行进行计数;

第三与电路, 其用于在所述垂直差分信号和所述第二计数器电路的输出信号之间执行与操作;

负荷保持电路, 其基于所述水平差分信号, 来保持所述第三与电路的输出信号;

垂直像素跳跃调整电路, 其基于所述负荷保持电路的输出信号, 在所述一个垂直周期内从所述所有行跳过多个行, 同时调整待跳过的行数;

第三比较电路, 其用于比较所述垂直周期起始点信号和另一个信号, 该信号通过对所述垂直像素跳跃调整电路的输出信号进行比特移位而获得;

第四比较电路, 其用于比较所述垂直周期结束点信号和所述另一个信号, 该信号通过对所述垂直像素跳跃调整电路的输出信号进行比特移位而获得;

第二设置/重置电路, 其基于所述第三比较电路和所述第四比较电路的比较结果, 来产生第二采样有效周期信号;

第四与电路, 其用于在所述第二采样有效周期信号和所述垂直像素跳跃调整电路的输出信号之间执行与操作;

采样像素位置切换信号产生电路，其用于替代所述第一采样像素位置切换信号产生电路，从所述第四与电路的输出信号产生采样像素位置切换信号，该信号每经过预定数量的跳跃行，就重复反相；和

第五与电路，其通过在所述第一选择电路的输出信号和所述第四与电路的输出信号之间执行与操作，来产生采样窗口信号。

5、根据权利要求4所述的亮度信号处理设备，进一步包括：

反相电路，其通过对所述采样像素位置切换信号进行反相，来产生反相采样像素位置切换信号；

域切换信号产生电路，其用于从所述垂直差分信号产生域切换信号，所述域切换信号在每个垂直周期内重复反相；

第二选择电路，其基于所述域切换信号，从所述采样像素位置切换信号和所述反相采样像素位置切换信号中选择一个，其中

对所述第一选择电路所进行的控制，是基于来自所述第二选择电路的所述采样像素位置切换信号，而不是基于来自所述采样像素位置切换信号产生电路的所述采样像素位置切换信号。

6、根据权利要求5所述的亮度信号处理设备，其中

所述域切换信号产生电路包括：

延迟电路，所述垂直差分信号作为时钟被提供给所述延迟电路；和

加法电路，用于对所述延迟电路的输出信号进行累加。

7、根据权利要求4所述的亮度信号处理设备，包括：

分别具有不同的像素跳跃间隔的多个水平像素跳跃调整电路，用来替代所述水平像素跳跃调整电路；和

选择电路，其用来基于所述采样像素位置切换信号，从所述多个水平像素跳跃调整电路的多个输出信号中选择一个信号，并且将所选择的输出信号输出到所述第二与电路，用来替代所述第二延迟电路的输出信号和所述第一选择电路的输出信号。

8、根据权利要求4所述的亮度信号处理设备，其中

所述采样像素位置切换信号产生电路从所述垂直差分信号产生域切换信号，而不是从所述第四与电路产生所述采样像素位置切换信号，所述域切换信号在每个垂直周期中控制所述第一选择电路。

9、根据权利要求4所述的亮度信号处理设备，包括：

分别具有不同的像素跳跃间隔的多个垂直像素跳跃调整电路，用来替代所述垂直像素跳跃调整电路；

域切换信号产生电路，其用于从所述垂直差分信号产生域切换信号，该信号在每个垂直周期内重复反相，所述域切换信号产生电路替代所述第二延迟电路、所述第一选择电路和所述采样像素位置切换信号产生电路；和

选择电路，其用于基于所述域切换信号，从所述多个垂直像素跳跃调整电路的输出信号中选择一个，并且将所选择的输出信号输出给所述第四与电路。

10、根据权利要求5所述的亮度信号处理设备，其中

所述采样像素位置切换信号产生电路产生所述采样像素位置切换信号，该产生过程是基于所述垂直像素跳跃调整电路的输出信号，而不是基于所述第四与电路的输出信号，并且

所述亮度信号处理设备进一步包括：

采样行位置切换信号产生电路，其基于用作重置信号的所述水平像素跳跃调整电路的输出信号，来产生采样行位置切换信号，该信号改变采样行的位置；

反相电路，其用于对所述采样行位置切换信号进行反相；

域切换信号产生电路，其基于用作重置信号的所述垂直像素跳跃调整电路的输出信号，产生域切换信号，该信号改变所述采样行的位置；

第三选择电路，其基于所述域切换信号，从所述采样行切换信号和所述反相电路的输出信号中选择一个；

行存储器，其通过延迟所述垂直像素跳跃调整电路的输出信号，沿垂直方向逐行切换所述采样像素位置；

第四选择电路，其基于所述第三选择电路的输出信号，从所述垂直像素跳跃调整电路的输出信号和所述行存储器电路的输出信号中选择一个。

11、根据权利要求5所述的亮度信号处理设备，其中

所述域切换信号产生电路基于用作重置信号的垂直差分信号来产生域切换信号，该信号每多个域地切换所述第二选择电路，并且基于所述域切换信号，每所述多个域地切换所述采样行位置。

12、一种亮度信号处理方法，包括：

差分步骤，在该步骤中，被输入的视频信号的水平同步信号和垂直同步信号中的上升沿和下降沿被检测并且微分演算，从而输出同步于所述水平同步信号的水平差分信号和同步于所述垂直同步信号的垂直差分信号；

采样窗口产生步骤；和

亮度信号输出步骤，在该步骤中，当所述采样窗口信号有效时，被采样的亮度信号被选择性地输出，

所述采样窗口产生步骤包括：

第一计数器步骤，其通过对所述水平差分信号的重置，来对一个水平周期内的像素的数量进行计数；

第一与步骤，其用于在所述水平差分信号和所述第一计数器步骤的输出信号之间执行与操作；

第一延迟步骤，其用于在每个时钟期间对所述第一与步骤的输出信号进行延迟；

水平像素跳跃调整步骤，其用于跳过来自所述第一延迟步骤的输出信号的像素，同时调整所述一个水平周期内的待跳跃的所述像素的数量；

第一设置/重置步骤，其用于，通过接收水平周期起始点信号以及水平周期结束点信号的供应，来设置所述水平周期中的第一采样有效周期，所述第一采样有效周期在所述水平像素跳跃调整步骤的输出结果和所述水平周期起始点信号相互一致之处被设置，并且在所述水平像素跳跃调整步骤的输出结果和所述水平周期结束点信号相互一致之处被重置，所述水平周期起始点信号设置采样窗口周期的水平周期的起始点，而所述水平周期结束点信号设置其结束点；

第二与步骤，其用于检测所述第一采样有效周期和所述水平像素跳跃调整

步骤的输出结果相互一致的点;

第二延迟步骤,其用于对第二与步骤的输出信号延迟以 N 个像素,其中 N 是最小为 1 的自然数;

第一采样像素位置切换信号产生步骤,其用于从所述水平差分信号产生采样像素位置切换信号,该信号在每个水平周期内重复反相;第一选择步骤,其基于所述采样像素位置切换信号,从所述第二与步骤的输出信号和所述第二延迟步骤的输出信号中选择一个,并输出所选择的信号作为采样窗口信号。

亮度信号处理设备及亮度信号处理方法

技术领域

本发明涉及一种用于对视频亮度信号进行采样处理的亮度信号处理设备以及亮度信号处理方法。

背景技术

近些年来，视频信号的数字化已经日益发展，其中视频信号处理中采用了亮度信号采样处理（例如，见专利文件1）。

图24是根据传统技术实现的一种亮度信号采样处理设备的结构示意图。

在传统亮度信号处理设备中的采样处理设备中，像素跳跃标准值设置单元401的构建如下文所示。首先，每当有垂直差分信号S211输入时，计数器501将被重置。基于水平差分信号S210，负荷承载装置503负载来自计数器501的输出。负荷承载装置503将所负载的来自计数器501的输出值提供给计数器501作为计数器501的输入值。计数器501通过对负荷承载装置503的输出值进行计数，来进行行计数。

然后，从低阶比特重新找回n比特数字并将这n比特提供给计数器502，其中，这n比特的数量对应亮度信号的重复模式，该模式用于从负荷承载装置503输出的一定数量的行根据需要跳过像素。对于此处所述低阶比特，随着这些比特被从负荷承载装置503的输出中重新找回，每当行数起变化时，例如在n=2的情况下，被找回的n比特将以0, 1, 2, 3, 0, 1, 2, 3...这样的方式变化。

接下来，计数器502依照参考时钟计数n比特，这n比特是从负荷承载装置503寻回的初始值。对于负荷承载装置503的低阶n比特所处理的行，由于提供给计数器502的该初始值各不相同，每一行的计数起始值也各不相同。计数器502的输出就是一个像素跳跃标准值S411。

图 25 示出了一种传统采样示例（该例中产生了像素跳跃标准值 S411）。该图中，每个正方形对应屏幕上的一个像素，一个垂直方向对应多个行。参见图 25 中的像素跳跃标准值 S411，第一行的值为“00”，第二行的值为二进制数“01”，第三行的值为“10”，第四行的值为“00”，而且计数起始位置每行都不相同。有了这样的电路配置，在屏幕上不仅固定像素中亮度信号可被采样，而且像素中的亮度信号沿斜线方向的像素也可以被采样。

专利文件 1: WO01/039489（第 11 页-第 14 页，图 5-7）

发明内容

然而，当采用传统的亮度信号处理设备对屏幕上的亮度信号进行采样时，在一条扫描线上，仅仅是沿着斜线方向在像素跳跃位置对亮度信号进行采样。因此，当一个图案（比如固定图案或者重复图案）出现在斜线方向时，很难精确而等效地检测到亮度信号的级别。因此而导致的问题是，在后处理过程中检测整个屏幕上亮度信号的平均亮度级别和最大/最小级别时，将会损害亮度信号级进行检测的精度。

本发明解决了上述传统的问题，并且其主要目的是提供一种亮度信号处理设备，当输入的亮度信号来自固定模型或者重复模型的斜线方向时，该设备可以在不增大电路规模的基础上，通过调整每行和每域（field）的采样像素位置，精确而等效地在屏幕上沿垂直、水平和斜线方向对亮度信号进行采样。

解决方法

为了达到上述目的，在本发明中，为了使得采样位置可以在垂直、水平和斜线方向上平均而随机地进行指定，扫描线上的采样像素位置在每一行和每个域进行调整。

更具体地，根据本发明的亮度信号处理设备包含以下多个组成元件：

差分操作电路，用于通过检测和微分演算垂直同步信号及水平同步信号的上升沿和下降沿，来输出水平差分信号和垂直差分信号，该水平差分信号同步于输入视频信号的水平同步信号，该垂直差分信号同步于输入视频信号的垂直

同步信号;

采样窗口电路,其基于垂直和水平差分信号,检测一个水平周期及垂直周期的起始位置或者结束位置,并沿垂直方向和水平方向在屏幕上的任意位置处产生采样窗口信号;以及

亮度信号输出电路,用于当采样窗口电路有效时,选择性地输出采样亮度信号。

根据本发明的亮度信号处理设备也可以包含以下多个组成部件,它们是:

差分操作电路,用于通过检测和微分演算垂直同步信号及水平同步信号的上升沿和下降沿,来输出水平差分信号和垂直差分信号,该水平差分信号同步于输入视频信号的水平同步信号,该垂直差分信号同步于输入视频信号的垂直同步信号;

第一计数器电路,用于通过对所述水平差分信号进行重置,对一个水平周期内的像素的数量进行计数;

第一逻辑操作与(AND)电路,用于在水平差分信号和第一计数电路的输出信号之间执行与操作;

第一延迟电路,用于在每个时钟期间,对第一与电路的输出信号进行延迟;

水平像素跳跃调整电路,用于跳过来自第一延迟电路输出信号的像素,同时调整一个水平周期内的待跳跃像素的数量;

第一设置/重置电路,用于接收水平周期起始点信号,该信号设置了一个采样窗口周期的水平周期的起始点;并用于接收水平周期结束点信号,该信号设置了该周期的结束点,所述第一设置/重置电路在水平周期内进一步设置一个第一采样有效周期,在该有效周期的设置点处,水平采样跳跃调整电路的输出结果和水平周期起始点信号相互一致;在该有效周期的重置点处,水平采样跳跃调整电路的输出结果和水平周期结束点信号相互一致;

第二与电路,用于检测第一采样有效周期和水平采样跳跃调整电路的输出结果相互一致之处的点;

第二延迟电路,用于对第二与电路的输出信号延迟N个像素(N是至少为

1的自然数)；

第一采样像素位置切换信号产生电路，用于从水平差分信号产生一个采样像素位置切换信号，该信号在每个水平周期内重复反相；

第一选择电路，用于基于采样像素位置切换信号，从第二与电路的输出信号和第二延迟电路的输出信号中选择一个信号，并将被选择的信号作为采样窗口信号而输出。

根据前文所述，一个水平周期内的像素总数通过第一计数电路、第一与电路和第一延迟电路进行计数。然后，通过水平像素跳跃调整电路跳过一个水平周期内的采样像素数目。例如，当像素每 $(N \times 2)$ 个像素地被跳过时，产生了一个像素跳跃信号，其中每 $(N \times 2)$ 个像素一个是有效比特，另一个是无效比特。

设置/重置电路根据水平周期起始点信号、水平周期结束点信号和水平像素跳跃调整电路的输出结果，来决定采样有效周期。第二与电路的输出表示采样有效周期和像素跳跃信号相互一致处的点的检测结果，该第二与电路的输出确定了用于每 $(N \times 2)$ 个像素地进行采样的沿水平方向的采样窗口周期采样。第二延迟电路每 $(N \times 2)$ 个像素地，进一步对采样窗口周期延迟 N 个像素。因此，可以获取分别具有不同的水平位置的两个采样窗口周期采样，作为候选选择。作为候选选择的这两个采样窗口周期被输入到第一选择电路。

采样像素位置切换信号产生电路产生采样像素位置切换信号，该信号基于水平差分信号在每个水平周期（每行）内重复0, 1, 0, 1...这样的反相。对第一选择电路的控制是基于采样像素位置切换信号。因此，第一选择电路中，在一个水平周期内选择第一采样窗口周期，在一个接下来的水平周期内选择了第二采样窗口周期。这样，通过切换选择方式，获取了在每个水平周期内交替选择的采样窗口信号。

更具体地，例如，第 $(N \times 2)$ 个像素、第 $(N \times 4)$ 个像素、第 $(N \times 6)$ 个像素...在偶数行被采样，而第 $(N \times 3)$ 个像素、第 $(N \times 5)$ 个像素、第 $(N \times 7)$ 个像素...在奇数行被采样。例如，假设 $N=4$ ，第8个像素、第16个像素、

第 24 个像素...在偶数行被采样,而第 12 个像素、第 0 个像素、第 28 个像素在奇数行被采样。

根据前述内容,跳跃像素间隔在水平像素跳跃调整电路中被调整,这样,扫描线上的采样像素位置可以逐行调整。进而,可以在屏幕上沿水平方向随机而等效地指定采样位置。因此,亮度信号可以根据图案,例如固定图案或者重复图案,被准确采样。进一步,对亮度信号进行采样时,没有必要对所有像素进行采样,前述结构可以有效地应用于具有不同有效像素数量的多种广播系统。

根据本发明的亮度信号处理设备可以进一步包含以下组成部件,他们是:

第二计数电路,用于对一个垂直周期内的所有行进行计数;

第三与电路,用于在垂直差分信号和第二计数电路的输出信号之间执行与操作;

负荷承载装置,用于基于水平差分信号,负载第三与电路的输出信号;

垂直像素跳跃调整电路,用于跳过来自在一个垂直周期内的所有行中的行,同时基于负荷保持电路(load-hold circuit)的输出信号调整待跳的行数,;

第三比较电路,用于比较垂直周期起始点信号和另外一个信号,该信号通过对垂直像素跳跃调整电路的输出信号进行比特移位而得到;

第四比较电路,用于比较垂直周期结束点信号和另外一个信号,该信号通过对垂直像素跳跃调整电路的输出信号进行比特移位而得到;

第二设置/重置电路,其基于第三比较电路的比较结果和第四比较电路的比较结果,产生一个第二采样有效周期信号;

第四与电路,用于在第二采样有效周期信号和垂直像素跳跃调整电路的输出信号之间执行与操作;

采样像素位置切换信号产生电路,用于从第四与电路的输出信号,产生一个采样像素位置切换信号,该信号每隔预定数目的像素就再次反相;和

第五与电路,用于通过在第一选择电路的输出信号和第四与电路的输出信号之间执行与操作,产生一个采样窗口信号。

根据前文所述,采样在水平像素跳跃调整电路中对像素跳跃间隔进行调整,

从而使扫描线上的采样像素位置可以逐行调整。进一步，采样垂直像素跳跃调整电路的行跳跃间隔进行调整，从而使扫描线上的采样像素位置可以每隔预定数目的行进行调整。从而，在屏幕上的水平、垂直和斜线方向上，采样可以任意和等效地指定采样位置。因此，针对诸如固定图案或者重复图案的图案，亮度信号可以被准确采样。进一步，对亮度信号进行采样时，没有必要对所有像素进行采样，前述结构可以有效地应用于具有不同有效像素数量的多种广播系统。

根据本发明的亮度信号处理设备可以进一步包含以下组成部件，它们是：

反相电路，用于通过对采样像素位置切换信号进行反相，来产生一个反相采样像素位置切换信号；

域切换信号产生电路，用于从垂直差分信号产生域切换信号，该信号在每个垂直周期内重复进行反相；和

第二选择电路，用来基于域切换信号，从采样像素位置切换信号和反相采样像素位置切换信号中选择一个，其中

对第一选择电路的控制是基于来自第二选择电路的采样像素位置切换信号，而不是基于来自采样像素位置切换信号产生电路的采样像素位置切换信号。

此外，在前述结构中，域切换信号产生电路可与一个延迟电路和一个加法电路共同设置，其中，垂直差分信号作为时钟提供给所述延迟电路，所述加法电路用于将延迟电路的输出累加。

根据本结构，在扫描线上每隔预定数目的行数对采样像素位置所进行的调整，可以逐场切换。

根据本发明的亮度信号处理设备可以包括：

多个水平像素跳跃调整电路，其分别具有不同的像素跳跃间隔，从而取代水平像素跳跃调整电路；和

选择电路，用来基于采样像素位置切换信号，从多个水平像素跳跃调整电路的输出信号中选择一个信号，并且将所选择的输出信号输出到第二与电路，而不是输出第二延迟电路的输出信号和第一选择电路的输出信号。

根据前文所述，在屏幕上，采样位置可以沿着水平、垂直和斜线方向任意指定。而且，采样数目可变，从而可以进一步提高任意性。

另外，采样像素位置切换信号产生电路可以从垂直差分信号产生域切换信号，该信号在每个垂直周期内控制第一选择电路，而不是从第四与电路的输出信号产生采样像素位置切换信号。

根据上述结构，采样位置可以在屏幕上沿水平方向任意指定。而且，可以通过对每个域内的采样像素位置进行移位，来进一步提高任意性。

根据本发明的亮度信号处理设备可以包括：

多个垂直像素跳跃调整电路，而不是单个垂直像素跳跃调整电路，这些垂直像素跳跃调整电路分别具有不同的像素跳跃间隔；

域切换信号产生电路，其取代第二延迟电路、第一选择电路和采样像素位置切换信号产生电路，该域切换信号产生电路用于从垂直差分信号产生一个域切换信号，该信号在每个垂直周期内重复反相采样；和

选择电路，用来基于域切换信号，选择多个垂直像素跳跃调整电路的一个输出信号，并且将所选择的输出信号输出给第四与电路。

根据上述的结构，采样位置可以在屏幕上沿垂直方向任意指定。而且，为了能够进一步提高任意性，每个域的采样行的数量是可变的。

根据本发明，亮度信号处理设备也可以被加入以下多个组成元件，其中，采样像素位置切换信号产生电路产生采样像素位置切换信号，基于垂直像素跳跃调整电路的输出信号，而不是基于第四与电路的输出信号，亮度信号处理设备进一步包含以下多个组成元件：

采样行位置切换信号产生电路，用于产生一个采样行位置切换信号，该信号基于用作重置信号的水平像素跳跃调整电路的输出信号，改变一个采样行的位置；

反相电路，用于对采样行位置切换信号进行反相；

域切换信号产生电路，用于产生一个域切换信号，该信号基于用作重置信号的垂直差分信号的输出信号，改变采样行的位置；

第三选择电路，用来基于域切换信号，从采样行切换信号和反相电路的输出信号中选择一个；

行存储器，用于通过延迟垂直像素跳跃调整电路的输出信号，来切换垂直方向上每行的采样像素位置；和

第四选择电路，基于第三选择电路的输出信号，从垂直像素跳跃调整电路的输出信号和行存储器电路的输出信号当中选择一个。

根据上述的结构，在屏幕上，采样位置可以沿着水平、垂直和斜线方向任意指定。而且，通过对每个域的采样像素位置沿垂直方向进行移位，可以进一步提高任意性和平均性。

域切换信号产生电路可以产生一个域切换信号，该信号能够基于作为重置信号的垂直差分信号，每隔多个域切换第二选择电路，并且采样行位置可以基于域切换信号，每隔多个域进行切换。

根据上述的结构，在屏幕上，采样位置可以沿着水平、垂直和斜线方向任意指定。而且，通过对像素位置沿水平方向每多个域采样进行移位，可以进一步提高任意性和平均性。

如果本发明被视为一种亮度信号处理方法，那么该方法包含以下步骤：

差分操作步骤，在该步骤中，对于一个输入的视频信号，其水平同步信号和垂直同步信号的上升沿和下降沿被检测到并被微分演算，以输出一个同步于水平同步信号的水平差分信号和一个同步于垂直同步信号的垂直差分信号；

采样窗口产生步骤，在该步骤中，基于水平差分信号和垂直差分信号，检测水平周期和垂直周期的起始位置和结束位置，并且产生采样窗口信号，该信号设置在屏幕上沿水平方向和垂直方向的任意位置；和

跟踪信号输出步骤，在该步骤中，当采样窗口信号有效时，有选择地输出被采样的亮度信号。

构成本发明的上述各个电路不仅可以包含电子器件和布线图的组合，而且可以包含软件程序。

本发明的效果

如上所述,根据本发明的亮度信号处理设备,扫描线上的采样像素位置每N行或M个域被调整一次(N和M是大于或等于1的自然数),这样采样位置可以任意和等效地在屏幕上沿垂直方向和斜线方向进行指定。因此,针对诸如固定图案或者重复图案的图案,亮度信号可以被准确采样。

进一步,当亮度信号被采样时,没有必要对所有像素进行采样,这样可以降低电路规模。

进一步,亮度信号可以在各种广播系统(NTSC, PAL, 750P, XGA, SXG, UXGA等)中被准确采样,这些广播系统分别具有不同数量的有效像素和不同数量的行。

附图说明

图1是描述根据本发明的亮度信号处理设备的整体结构示意图。

图2是根据本发明产生水平采样窗口信号的状态示意图。

图3是根据本发明产生垂直采样窗口信号的状态示意图。

图4是描述根据本发明的较佳实施例1的采样窗口电路的结构示意图。

图5A是描述根据较佳实施例1的采样像素位置切换信号产生电路的结构示意图。

图5B是根据较佳实施例1的采样像素位置切换信号产生电路窗口电路的时序图。

图6A是根据较佳实施例1的采样窗口信号的状态说明的第一图。

图6B是根据较佳实施例1的采样窗口信号的状态说明的第二图。

图7是描述根据本发明较佳实施例2的采样窗口电路的结构示意图。

图8A是根据较佳实施例2的采样窗口信号的状态说明的第一图。

图8B是根据较佳实施例2的采样窗口信号的状态说明的第二图。

图9是描述根据本发明较佳实施例3的采样窗口电路的结构示意图。

图10A是描述根据较佳实施例3的域切换信号产生电路的结构示意图。

图10B是根据较佳实施例3的域切换信号产生电路的时序图。

图 11A 是根据较佳实施例 3 的采样窗口信号状态说明的第一图。

图 11B 是根据较佳实施例 3 的采样窗口信号状态说明的第二图。

图 11C 是根据较佳实施例 3 的采样窗口信号状态说明的第三图。

图 11D 是根据较佳实施例 3 的采样窗口信号状态说明的第四图。

图 12 是描述根据本发明的较佳实施例 4 的采样窗口电路的结构示意图。

图 13A 是根据较佳实施例 4 的采样窗口信号状态说明的第一图。

图 13B 是根据较佳实施例 4 的采样窗口信号状态说明的第二图。

图 14 是描述根据本发明较佳实施例 5 的采样窗口电路的结构示意图。

图 15A 是根据较佳实施例 5 的采样窗口信号状态说明的第一图。

图 15B 是根据较佳实施例 5 的采样窗口信号状态说明的第二图。

图 15C 是根据较佳实施例 5 的采样窗口信号状态说明的第三图。

图 15D 是根据较佳实施例 5 的采样窗口信号状态说明的第四图。

图 16 是描述根据本发明较佳实施例 6 的采样窗口电路的结构示意图。

图 17A 是根据较佳实施例 6 的采样窗口信号状态说明的第一图。

图 17B 是根据较佳实施例 6 的采样窗口信号状态说明的第二图。

图 17C 是根据较佳实施例 6 的采样窗口信号状态说明的第三图。

图 17D 是根据较佳实施例 6 的采样窗口信号状态说明的第四图。

图 18 是描述根据本发明较佳实施例 7 的采样窗口电路的结构示意图。

图 19 是描述根据较佳实施例 7 的一种操作的时序图。

图 20A 是根据较佳实施例 7 的采样窗口信号状态说明的第一图。

图 20B 是根据较佳实施例 7 的采样窗口信号状态说明的第二图。

图 20C 是根据较佳实施例 7 的采样窗口信号状态说明的第三图。

图 20D 是根据较佳实施例 7 的采样窗口信号状态说明的第四图。

图 21 是描述根据本发明较佳实施例 8 的采样窗口电路的结构示意图。

图 22A 是根据较佳实施例 8 的每多个域的域切换信号产生电路的结构示意图。

图 22B 是根据较佳实施例 8 的域切换信号产生电路的时序图。

图 23A 是根据较佳实施例 8 的采样窗口信号状态说明的第一图。

图 23B 是根据较佳实施例 8 的采样窗口信号状态说明的第二图。

图 23C 是根据较佳实施例 8 的采样窗口信号状态说明的第三图。

图 23D 是根据较佳实施例 8 的采样窗口信号状态说明的第四图。

图 24 是描述一种传统亮度信号处理设备结构示意图。

图 25 是显示传统亮度信号处理设备中的采样窗口信号的状态的示意图。

附图标记描述

- 1 差分操作电路
- 2 采样窗口电路
- 3 第一与电路
- 4 第一计数器电路
- 5 第二与电路
- 6 第一延迟电路
- 7 水平像素跳跃调整电路
- 8 第一比较电路
- 9 第二比较电路
- 10 第一设置/重置电路
- 11 第三与电路
- 12 第二延迟电路
- 13 采样像素位置切换信号产生电路
- 14 第一选择电路
- 15 第二计数器电路
- 16 第三与电路
- 17 负荷保持电路
- 18 垂直像素跳跃调整电路
- 19 第三比较电路
- 20 第四比较电路

-
- 21 第二设置/重置电路
 - 22 第四与电路
 - 23 第五与电路
 - 24 计数器电路
 - 25 延迟电路
 - 26 采样像素位置切换信号产生电路
 - 27 反相电路
 - 28 第二选择电路
 - 29 域切换信号产生电路
 - 30 计数器电路
 - 31 延迟电路
 - 32 第一水平像素跳跃调整电路
 - 33 第二水平像素跳跃调整电路
 - 34 选择电路
 - 35 域切换信号产生电路
 - 36 域切换信号产生电路
 - 37 第一垂直像素跳跃调整电路
 - 38 第二垂直像素跳跃调整电路
 - 39 选择电路
 - 40 采样像素位置切换信号产生电路
 - 41 采样行位置切换信号产生电路
 - 42 反相电路
 - 43 域切换信号产生电路
 - 44 第三选择电路
 - 45 行存储器
 - 46 第四选择电路
 - 47 每多个域的域切换信号产生电路

S1 水平同步信号
S2 垂直同步信号
S3 水平差分信号
S4 垂直差分信号
S5 水平周期起始点信号
S6 水平周期结束点信号
S7 垂直周期起始点信号
S8 垂直周期结束点信号
S9 采样窗口信号
S10 视频亮度信号
S11 后采样窗口亮度信号
S12 计数信号
S14 总像素数量计数信号
S15 水平像素跳跃信号
S16 比特移位信号
S17, S18 一致检测信号
S19 水平采样有效周期信号
S20 水平像素跳跃采样信号
S21 延迟水平像素跳跃采样信号
S22 采样像素位置切换信号
S26 总行数计数信号
S27 垂直像素跳跃信号
S27a 延迟垂直像素跳跃信号
S28 比特移位信号
S29, S30 一致检测信号
S31 垂直采样有效周期信号
S32 垂直像素跳跃采样信号

S33 采样像素位置切换信号
S34 反相采样像素位置切换信号
S35 域切换信号
S36 最终的采样像素位置切换信号
S38, S39 水平像素跳跃信号
S41 域切换信号
S42, S43 垂直像素跳跃信号
S44 域切换信号
S47 采样像素位置切换信号
S49 采样行位置切换信号
S50 反相采样行位置切换信号
S51, S53 域切换信号

具体实施方式

下文中将参考附图详细介绍根据本发明的亮度信号处理设备的较佳实施例。

图 1 是根据本发明的亮度信号处理设备的结构示意图。

将从视频信号中得到的水平同步信号 S1 和垂直同步信号 S2 输入到差分操作电路 1。差分操作电路 1 检测到并微分演算出水平同步信号 S1 和垂直同步信号 S2 的边沿，从而输出水平差分信号 S3 和垂直差分信号 S4。所执行的对边沿的检测可以是对上升沿的检测，或者可以是对下降沿的检测。为了检测水平同步信号 S1 的上升沿，水平同步信号 S1 被延迟（例如，延迟一个时钟），而获得水平同步信号 S1 和另一种信号的逻辑积（logical product），这种信号由所述被延迟的信号进行反相而获得。为了检测到水平同步信号 S1 的下降沿，要获得对水平同步信号 S1 进行反相而获得的信号和另一种信号的逻辑积，这种信号通过延迟水平同步信号 S1（例如，延迟一个时钟）而获得。同理，也可以基于上述产生水平差分信号 S3 的结构，来得到垂直差分信号 S4。

向采样窗口电路 2 输入的信号是：水平差分信号 S3；垂直差分信号 S4；水平周期起始点信号 S5，该信号是当亮度信号被水平采样时的起始点；水平周期结束点信号 S6，该信号是当亮度信号被水平采样时的结束点；垂直周期起始点信号 S7，该信号是当亮度信号被垂直采样时的起始点；和垂直周期结束点信号 S8，该信号是当亮度信号被垂直采样时的结束点。采样窗口电路 2 从信号 S3 到信号 S8 中产生采样窗口信号 S9，并且输出所产生的这个的信号。

图 2 是产生根据本发明的水平采样窗口信号的状态示意图。在图 2 中，作为示例，水平周期起始点信号 S5 的值为“10”，而水平周期结束点信号 S6 的值为“250”。通过水平差分信号 S3 对一个水平周期内的像素数量进行计数，当在某一点，一个水平周期内的像素的计数数量与水平周期起始点信号 S5 的值相一致时，该点就是沿水平方向的采样窗口周期的起始点。而且，当在某一点，一个水平周期内的像素的计数数量与水平周期结束点信号 S6 的值相一致时，该点就是沿水平方向的采样窗口周期的结束点。

图 3 是一个产生根据本发明的垂直采样窗口信号的状态示意图。在图 3 中，作为示例，垂直周期起始点信号 S7 的值为“10”，而垂直周期结束点信号 S8 的值为“250”。通过垂直差分信号 S4 对一个水平周期内的像素数量进行计数，当在某一点，一个垂直周期内的像素的计数数量与垂直周期起始点信号 S7 的值相一致时，该点就是沿垂直方向的采样窗口周期的起始点。而且，当在某一点，一个垂直周期内的像素计数与垂直周期结束点信号 S8 的值相一致时，该点就是沿垂直方向的采样窗口周期的结束点。

通过在水平方向上的采样窗口周期和在垂直方向上的采样窗口周期之间执行与操作，采样窗口信号 S9 最终就从采样窗口电路 2 输出。进一步，采样窗口信号 S9 和视频亮度信号 S10 被输入到与电路 3，从而得到经采样窗口处理过的亮度信号 S11。

较佳实施例 1

图 4 是根据本发明较佳实施例 1 的一种采样窗口电路的结构示意图。参考图 4 所示的附图标记，4 代表第一计数电路，该电路用于对一个水平周期内的

亮度信号像素数据进行相加操作，5 代表第一与电路，水平差分信号 S3 和第一计数电路 4 的计数信号 S12 被输入到该电路，6 代表第一延迟电路，7 代表水平像素跳跃调整电路，用于跳过一个水平周期内的亮度信号的像素数据。水平像素跳跃调整电路 7 可以调整跳过像素的间隔。8 代表第一比较电路，用于比较水平像素跳跃调整电路 7 的输出（被比特移位后的比特移位信号 S16）和水平周期起始点信号 S5。9 代表第二比较电路，用于比较比特移位信号 S16 和水平周期结束点信号 S6。10 代表一个第一设置/重置电路，用于在一个采样有效周期内设置第一比较电路 8 的输出和第二比较电路 9 的输出。11 代表第二与电路，用于在采样有效周期信号 S19 和水平像素跳跃信号 S15 之间执行与处理，其中，采样有效周期信号 S19 由第一设置/重置电路 10 沿水平方向输出，水平像素跳跃信号 S15 从水平像素跳跃调整电路 7 输出。12 代表第二延迟电路。13 代表采样像素位置切换信号产生电路，用于生成采样像素位置切换信号 S22。采样像素位置切换信号产生电路 13 基于水平差分信号 S3，产生采样像素位置切换信号 S22。采样像素位置切换信号 S22 逐行重复 0, 1, 0, 1, ... 这样的反相（或者说，在每个水平周期中）。14 代表第一选择电路。

图 5 是采样像素位置切换信号产生电路 13 的具体结构示意图。在图 5 中，24 代表计数器电路。25 代表延迟电路，水平差分信号 S3 作为一个时钟被输入到该延迟电路中。

由此而构成的一种亮度信号处理设备的运行方式如下所述。

通过将水平差分信号 S3 作为重置信号输入到第一与电路 5，重置了一个水平周期内的亮度信号的所有像素的计数数量。第一与电路 5 的输出信号 S13 被输入到第一延迟电路 6，并在每个时钟被延迟后输出。作为结果的输出被输入到第一计数器电路 4 并在其中被加起来。相应地，通过第一计数器电路 4、第一与电路 5 和第一延迟电路 6 的操作，产生了总像素数量计数信号 S14。总像素数量计数信号 S14 表示一个水平周期内所有像素的计数值。所产生的总像素数量计数信号 S14 被输入到水平像素跳跃调整电路 7。

水平像素跳跃调整电路 7 基于总像素数量计数信号 S14，产生并输出水平像

素跳跃信号 S15。水平像素跳跃信号 S15 用于例如每八个像素地跳过一个水平周期内的亮度信号的全部像素数据。例如，当每八个像素地跳过所有像素数据时，水平像素跳跃信号 S15 在每八个像素处是 1，而在其它像素中是 0。S16 代表比特移位信号，该信号通过一定数量的像素跳跃比特而被比特移位，并且该信号从水平像素跳跃调整电路 7 输出。在水平像素跳跃调整电路 7 中，跳过像素的间隔可以调整。

从第一延迟电路 6 输出的总像素数量计数信号 S14 表示在一个水平周期内的所有像素的累加数，以及，在一个水平周期内的像素总数，也就是说，随着广播格式变为较高的定义，总像素数量计数信号 S14 的计数值增加。因此，随着一个水平周期内的像素总数变得更大，必须把第一计数器电路 4、第一与电路 5 和第一延迟电路 6 的比特数量加起来。

然而，根据较佳实施例 7 的水平像素跳跃调整电路 7 可以根据像素跳跃比特的数量来减少比特移位信号 S16 的比特数。例如，在每八个像素地跳跃的情况中，比特移位信号 S16 被 3 个比特地移位。因此，随着像素更加频繁地被跳过，比特移位信号 S16 的比特数可以进一步减少。随着更多的像素被跳过，第一比较电路 8 和第二比较电路 9 的比特数量可以进一步减少。

在水平像素跳跃调整电路 7 中被比特移位的比特移位信号 S16 和水平周期起始点信号 S5 被输入到第一比较电路 8。第一比较电路 8 检测比特移位信号 S16 和水平周期起始点信号 S5 之间的一致性，从而产生和输出一致检测信号 S17。

从水平像素跳跃调整电路 7 输出的比特移位信号 S16 和水平周期结束点信号 S6 被输入到第二比较电路 9。第二比较电路 9 检测比特移位信号 S16 和水平周期结束点信号 S6 之间的一致性，从而产生和输出一致检测信号 S18。

一致检测信号 S17 和 S18 被输入到第一设置/重置电路 10。在一个水平周期内，第一设置/重置电路 10 从这两个一致检测信号 S17 和 S18 产生水平采样有效周期信号 S19，并输出所产生的信号。水平像素跳跃信号 S15 和水平采样有效周期信号 S19 被输入到第三与电路 11。在一个水平周期内，第三与电路 11

从水平像素跳跃信号 S15 和水平采样有效周期信号 S19 来产生水平像素跳跃采样信号 S20, 然后将所产生的信号输出到第一选择电路 14 和第二选择电路 12。第二延迟电路 12 将水平像素跳跃采样信号 S20 延迟 N 个像素 (N 时大于或等于 1 的自然数), 进而产生延迟的水平像素跳跃采样信号 S21, 并将所产生的信号输出到第一选择电路 14。

水平差分信号 S3 被输入到采样像素位置切换信号产生电路 13。采样像素位置切换信号产生电路 13 从水平差分信号 S3 来产生采样像素位置切换信号 S22, 然后将所产生的信号输出到第一选择电路 14。采样像素位置切换信号 S22 在一个水平周期内重复 0, 1, 0, 1... 这样的反相。第一选择电路 14 产生并输出采样窗口信号 S9, 该信号通过控制其中的选择操作, 基于采样像素位置切换信号产生电路 13 提供的采样像素位置切换信号 S22, 在每个水平周期内对水平采样像素位置进行移位。

图 6A 示出了在每个水平周期内, 根据较佳实施例 1 的采样窗口信号 S9 的状态。在该图中, 高阶信号表示屏幕上的高阶行。像素被采样则处于“1”阶, 而像素不被采样则处于“0”阶。在第一行, 从起始点开始重复 0, 1, 0, 1... 的反相。在第二行, 从起始点开始重复 1, 0, 1, 0... 的反相。在第三行, 以类似于第一行的方式从起始点开始重复 0, 1, 0, 1... 的反相。在第四行, 以类似于第二行的方式从起始点开始重复 1, 0, 1, 0... 的反相。

图 6B 通过采样窗口信号 S9 示出了如图 6A 所示的在屏幕上的采样位置(正方形标记)。在水平方向上, 每八个像素对进行一次像素采样, 而在垂直方向上, 逐行进行像素采样。然而, 在水平方向上, 每行中采样像素位置移位四个像素。水平像素跳跃调整电路 7 可以调整跳跃像素的间隔。

根据较佳实施例 1, 采样位置可以在屏幕上沿垂直方向任意而等效地指定。

较佳实施例 2

图 7 是描述根据本发明较佳实施例 2 的图 1 所示采样窗口电路 2 的结构示意图。在图 7 中, 与根据较佳实施例 1 的图 4 所示结构不同的是, 本实施例提供了附加电路结构。对附加的电路结构的介绍如下所述。

15 代表第二计数器电路，用于对一个垂直周期内的行总数进行计数。16 代表第三与电路，用于在垂直差分信号 S4 和计数信号 S24 之间执行与操作。17 代表负荷保持电路，该电路使用水平差分信号 S3 来保持第三与电路 16 的输出信号 S25。18 代表垂直像素跳跃调整电路，用于从一个垂直周期内的所有行中跳过待采样行。垂直像素跳跃调整电路 18 可以调整跳过行处的间隔。19 代表第三比较电路，用于比较比特移位信号 S28 和垂直周期起始点信号 S7。20 代表第四比较电路，用于比较比特移位信号 S28 和垂直周期结束点信号 S8。比特移位信号 S28 从垂直像素跳跃调整电路 18 提供。

21 代表第二设置/重置电路，用于在采样有效周期内设置第三比较电路 19 的输出和第四比较电路 20 的输出。22 代表第四与电路，用于在垂直采样有效周期信号 S31 和垂直像素跳跃信号 S27 之间执行与操作，其中，垂直采样有效周期信号 S31 从第二设置/重置电路 21 输出，而垂直像素跳跃信号 S27 从垂直像素跳跃调整电路 18 输出。

26 代表采样像素位置切换信号产生电路，用于产生采样像素位置切换信号 S33。采样像素位置切换信号 S33 在每多个待跳过的行都重复 0, 1, 0, 1... 这样的反相。采样像素位置切换信号产生电路 26 基于第四与电路 22 的输出信号 S32，来产生采样像素位置切换信号 S33。

23 代表第五与电路，用于在第一选择电路的输出信号 S23 和第四与电路 22 的输出信号 S32 之间执行与操作。第五与电路 23 的输出信号成为了采样窗口信号 S9。由于其余结构部分与较佳实施例 1 相同，在此不再重复描述其结构和操作。

在图 7，垂直差分信号 S4 作为重置信号被输入到第三与电路 16，以重置一个垂直周期内所有行的计数数量。第三与电路 16 的输出信号 S25 被输入到负荷保持电路 17。负荷保持电路 17 使用水平差分信号 S3 来保持输出信号 S25，进而延迟每个水平周期内的输出信号 S25，并将延迟后的信号输出到第二计数电路 15。第二计数电路 15 将输入的延迟输出信号 S25 加起来。这样，通过第二计数电路 15、第三与电路 16 和负荷保持电路 17 的操作，产生总行数计数信号

S26。总行数计数信号 S26 示出了一个垂直周期内所有行的计数值。所产生的总行数计数信号 S26 被输入到垂直像素跳跃调整电路 18。

在垂直像素跳跃调整电路 18 中，垂直像素跳跃信号 S27 基于总行数计数信号 S26 而形成并且被输出。垂直像素跳跃信号 S27 用于在一个垂直周期内例如每 4 行地跳过所有行。S28 是比特移位信号，该信号以像素跳跃比特数量而被比特移动，并且从垂直像素跳跃调整电路 18 输出。垂直像素跳跃调整电路 18 可以调整行跳跃的间隔。

在垂直像素跳跃调整电路 18 中被比特位移的比特移位信号 S28 和垂直周期起始点信号 S7 被输入到第三比较电路 19。第三比较电路 19 检测比特移位信号 S28 和垂直周期起始点信号 S7 的一致性，并输出一致检测信号 S29。

从垂直像素跳跃调整电路 18 输出的比特移位信号 S28 和垂直周期结束点信号 S8 被输入到第四比较电路 20。第四比较电路 20 检测比特移位信号 S28 和垂直周期结束点信号 S8 的一致性，从而产生并输出一致检测信号 S30。

一致检测信号 S29 和 S30 被输入到第二设置/重置电路 21。在一个垂直周期内，第二设置/重置电路 21 从这两个一致检测信号 S29 和 S30 产生垂直采样有效周期信号 S31，并且输出所产生的信号。垂直像素跳跃信号 S27 和垂直采样有效周期信号 S31 被输入到第四与电路 22。在一个垂直周期内的有效周期期间，从垂直像素跳跃信号 S27 和垂直采样有效周期信号 S31，第四与电路 22 产生垂直跳跃采样信号 S32，并将所产生的信号输出到采样像素位置切换信号形成电路 26 和第五与电路 23。

基于垂直跳跃采样信号 S32，采样像素位置切换信号形成电路 26 产生采样像素位置切换信号 S33，其在每个像素跳跃垂直周期内重复 0, 1, 0, 1... 这样的反相，并且采样像素位置切换信号形成电路 26 将产生的信号输出到第一选择电路 14。第一选择电路 14 产生并输出水平像素跳跃采样信号 S23，在此每个水平周期内沿水平方向的采样像素位置被移位。第一选择电路 14 的选择操作被采样像素位置切换信号 S33 所控制，其中，采样像素位置切换信号 S33 由采样像素位置切换信号产生电路 26 所提供。

第一选择电路 14 的输出（水平像素跳跃采样信号 S23）和第四与电路的输出（垂直跳跃采样信号 S32）被输入到第五与电路 23。基于所提供的水平像素跳跃采样信号 S23 和垂直跳跃采样信号 S32，第五与电路形成并输出采样窗口信号 S9，在此每个像素跳跃垂直周期内水平方向上的采样像素位置被移位。

图 8A 示出了根据较佳实施例 2 的每个水平周期内，采样窗口信号 S9 的状态。在第四行中，从起始点开始重复 0, 1, 0, 1... 的反相。在第八行中，从起始点开始重复 1, 0, 1, 0... 的反相。在第十二行中，从起始点开始重复 0, 1, 0, 1... 的反相，其方式类似于第四行。在第十六行中，从起始点开始重复 1, 0, 1, 0... 这样的反相，其方式类似于第八行。

图 8B 示出了图 8A 所示采样窗口信号 S9 在屏幕上的采样位置。水平方向上的像素，通过每八个像素进行采样，而垂直方向上的像素，通过每四行进行采样。采样像素位置沿水平方向通过四个像素被移位。换句话说，采样像素位置在水平方向上通过四行移位。水平像素跳跃调整电路 7 调整跳跃像素的间隔。垂直像素跳跃调整电路 18 调整跳跃行的间隔。

根据该较佳实施例，采样位置可以任意地和等效地沿垂直、水平和斜线方向在屏幕上被指定。

较佳实施例 3

图 9 是描述如图 1 所示的采样窗口电路 2 的根据本发明较佳实施例 3 的结构示意图。图 9 所示结构与较佳实施例 2 所示结构（图 7）的区别在于，图 9 所示结构附加提供了某些电路配置。所增加的电路配置在下文中得到描述。

27 代表反相电路，其通过对从采样像素位置切换信号产生电路 26 所输出的采样像素位置切换信号 S33 进行反相，来产生反相采样像素位置切换信号 S34。29 代表域切换信号产生电路，用于产生域切换信号 S35。域切换信号产生电路 29 基于垂直差分信号 S4 来产生域切换信号 S35。基于垂直差分信号 S4，域切换信号 S35 在每个垂直周期内重复 0, 1, 0, 1... 的反相。28 代表第二选择电路。基于域切换信号 S35，第二选择电路 28 选择采样像素位置切换信号 S33 和反相采样像素位置切换信号 S34，其中 S35 由域切换信号产生电路 29 提供，然后第

二选择电路 28 将所选择的信号输出到第一选择电路 14。由于所述结构的其余部分与图 7 所示较佳实施例 2 的结构相同，其结构和操作在此不再赘述。

下文中将对该较佳实施例的特有操作进行描述。采样像素位置切换信号 S33 和反相采样像素位置切换信号 S34 被输入到第二选择电路 28，其中，采样像素位置切换信号 S33 由采样像素位置切换信号产生电路 26 所输出，反相采样像素位置切换信号 S34 由反相电路 27 所输出。垂直差分信号 S4 被输入到域切换信号产生电路 29。域切换信号产生电路 29 形成域切换信号 S35 并将所形成的信号输出到第二选择电路 28，其中，域切换信号 S35 基于垂直差分信号 S4，在每个垂直周期内重复 0, 1, 0, 1... 的反相。第二选择电路 28 基于所提供的域切换信号 S35，从采样像素位置切换信号 S33 和反相像素位置切换信号 S34 中选择一个。第二选择电路 28 将所选择的信号 (S33 或 S34) 作为最终的采样像素位置切换信号 S36 输出到第一选择电路 14。

图 10A 示出了域切换信号产生电路 29 的具体结构。30 代表计数器电路。31 代表延迟电路，垂直差分信号 S4 作为一个时钟被输入到该延迟电路。域切换信号 S35 在每个垂直周期内重复 0, 1, 0, 1... 的反相，如图 10B 所示。

图 11A - 11D 示出了根据本当前较佳实施例的采样窗口信号 S9 的状态。

图 11A 所示为最近的一个域中，在每个像素跳跃水平周期内的采样窗口信号的状态。在第四行，从起始点开始重复 0, 1, 0, 1... 的反相。在第八行，从起始点开始重复 1, 0, 1, 0... 的反相。在第十二行，从起始点开始重复 0, 1, 0, 1... 的反相，类似于第四行的方式。在第十六行，从起始点开始重复 1, 0, 1, 0... 的反相，类似于第八行的方式。

图 11B 通过图 11A 所示采样窗口信号 S9 示出了在屏幕上的采样位置。对于水平方向上的像素，通过每八个像素进行采样，而对于垂直方向上的像素，通过每四行进行采样。采样像素位置沿水平方向移位四个像素。换句话说，采样像素位置在水平方向上通过四行来移位。更具体地，第四行中，第八个像素、第十六个像素和第二十四个像素被采样；第八行中，第十二个像素、第二十个像素和第二十八个像素被采样；第十二行类似于第四行的方式，第八个像素、

第十六个像素和第二十四个像素被采样；第十六行类似于第八行的方式，第十二个像素、第二十个像素和第二十八个像素被采样。

图 11C 示出了在当前域之后一个域中，图 11A 所示采样窗口信号 S9 在每个水平周期内的状态。在第四行，从起始点开始重复 0, 1, 0, 1... 的反相。在第八行，从起始点开始重复 1, 0, 1, 0... 的反相。在第十二行，从起始点开始重复 0, 1, 0, 1... 的反相，类似于第四行的方式。在第十六行，从起始点开始重复 1, 0, 1, 0... 的反相，类似于第八行的方式。

图 11D 示出了图 11C 所示采样窗口信号 S9 在屏幕上的采样位置。与图 11B 所示采样像素位置相比，本图的采样像素位置在水平方向上移位了 4 个像素。更具体地，第四行中，第十二个像素、第二十个像素和第二十八个像素被采样；第八行中，第八个像素、第十六个像素和第二十四个像素被采样；第十二行中，类似于第四行的方式，第十二个像素、第二十个像素和第二十八个像素被采样；第十六行中，类似于第八行的方式，第八个、第十六个和第二十四个像素被采样。

根据当前较佳实施例，采样位置可以任意地和等效地在屏幕的垂直、水平和斜线方向上指定。因此，采样位置可以每个域地进行移位，这样可以进一步提高采样位置设置的任意性和等效性。

较佳实施例 4

图 12 是根据本发明的较佳实施例 4 的如图 1 所示的采样窗口电路 2 的结构示意图。图 12 所示结构与图 7 所示结构（根据较佳实施例 2）的区别在于，图 12 所示结构的附加提供了某些电路配置。所添加的电路配置在下文中进行描述。

32 代表第一水平像素跳跃调整电路，用于根据第一种像素跳跃方法（例如每八个像素跳过一次），在一个水平周期内跳过亮度信号的像素数据。第一水平像素跳跃调整电路 32 可以调整跳跃像素的间隔。33 代表第二水平像素跳跃调整电路，用于根据第二种像素跳跃方法（例如每四个像素跳过一次），在一个水平周期内跳过亮度信号的像素数据。第二水平像素跳跃调整电路 33 可以调

整跳跃像素的间隔。34 代表选择电路,用于从第一水平像素跳跃调整电路 32 的水平像素跳跃信号 S38 和第二水平像素跳跃调整电路 33 的水平像素跳跃信号 S39 中选择一个。选择电路 34 由采样像素跳跃调整信号产生电路 26 的采样像素跳跃调整信号 S33 所控制。在当前较佳实施例中,根据较佳实施例 2 (图 7) 的第二延迟电路 12 和选择电路 14 被省略了。第二与电路 11 的输出直接被输入到第五与电路 23。由于所述结构的其余部分与较佳实施例 2 (图 7) 所述结构相同,其结构和操作在此不再赘述。

以下将对当前较佳实施例的特有操作进行描述。第一延迟电路 6 所输出的一个水平周期内的总像素数量计数信号 S14 被输入到第一水平像素跳跃调整电路 32 和第二水平像素跳跃调整电路 33。根据第一种像素跳跃方法(例如,每八个像素跳过一次),第一水平像素跳跃调整电路 32 跳过一个水平周期内亮度信号的总像素数据,从而形成并输出水平像素跳跃信号 S38。根据第二种像素跳跃方法(例如,每四个像素跳过一次),第二水平像素跳跃调整电路 33 跳过一个水平周期内亮度信号的总像素数据,从而形成并输出水平像素跳跃信号 S39。基于采样像素位置切换信号 S33,选择电路 34 选择并输出水平像素跳跃信号 S38 和水平像素跳跃信号 S39 中的任意一个。

图 13A 示出了根据较佳实施例 4 的采样窗口信号 S9 在每个水平周期内的状态。在第四行,从起始点开始重复 0, 1, 0, 1...的反相。在第八行,从起始点开始重复 1, 0, 1, 0...的反相。第四行是每八个像素进行采样,而第八行是每四个像素进行采样,其中在第八行,采样数量加倍且水平方向的采样点累加。在第十二行,从起始点开始重复 0, 1, 0, 1...的反相,类似于第四行的方式。在第十六行,从起始点开始重复 1, 0, 1, 0...这样的反相,类似于第八行的方式。第十二行是每八个像素进行采样,而第十六行是每四个像素进行采样,也就是说,在第十六行,采样数目加倍且水平方向的采样点被加在一起。

根据当前较佳实施例,采样位置可以任意地和等效地在屏幕的垂直、水平和斜线方向上指定。而且,采样像素的数量是可变的,这样可以进一步提高采样位置设置的任意性和等效性。

较佳实施例 5

图 14 是描述根据本发明较佳实施例 5 的如图 1 所示的采样窗口电路 2 的结构示意图。图 14 所示结构与较佳实施例 2 的结构（根据图 7）的区别在于，图 14 所示结构附加提供了某些电路配置。所附加的电路配置在下文中进行描述。

35 代表域切换信号产生电路，用于形成域切换信号 S41 并将形成的信号输出到第一选择电路 14。域切换信号产生电路 35 基于垂直差分信号 S4 形成域切换信号 S41。域切换信号 S41 用于在每个垂直周期内的水平方向上，对采样像素位置进行切换。

第四与电路 22 的输出被输入到第五与电路 23，然而并不输入到域切换信号产生电路 35。由于所述结构的其余部分与较佳实施例 2（图 7）所述结构相同，其结构和操作在此不再赘述。

在根据当前较佳实施例的结构中，域切换信号 S41 能够在每个垂直周期内的水平方向上对采样像素位置进行切换，而被用来控制第一选择电路的切换操作。

图 15A - 15D 示出了根据当前较佳实施例的采样窗口信号 S9 的多种状态。

图 15A 中示出了最近一个域的每个像素跳跃水平周期内，采样窗口信号 S9 的状态。在第四、第八、第十二和第十六行，采样窗口信号 S9 从各自的起始点重复 0, 1, 0, 1... 的反相。

图 15B 示出了图 15A 所示采样窗口信号 S9 在屏幕上的采样位置。采样操作在第四、第八、第十二和第十六行的第八、第十六和第二十四个像素的位置执行。

图 15C 示出了在当前域之后一个域中，图 15A 所示采样窗口信号 S9 在每个像素跳跃水平周期内的状态。与图 15A 相比，图 15C 中的采样像素位置在水平方向上移位了四个像素。更具体地，采样操作分别在第四、第八、第十二和第十六行的第十二、第二十和第二十八个像素的位置执行。

根据当前较佳实施例，采样位置可以在屏幕上沿水平方向任意指定。进一步，采样像素位置可以逐个域地被移位，这样可以进一步提高采样位置设置的

任意性和等效性。

较佳实施例 6

图 16 是描述根据本发明较佳实施例 6 的如图 1 所示的采样窗口电路 2 的结构示意图。图 16 所示结构与较佳实施例 2 (图 7) 所示结构的区别在于, 图 16 所示结构附加提供了某些电路配置。附加的电路配置在下文中进行描述。

36 代表域切换信号产生电路, 用于产生域切换信号 S44 并将所产生的信号输出到选择电路 39。域切换信号产生电路 36 基于垂直差分信号 S4 产生域切换信号 S44。域切换信号 S44 用于对每个垂直周期内垂直方向上的采样行位置进行切换。

37 代表第一垂直像素跳跃调整电路, 用于根据第一种像素跳跃方法 (例如, 每四行地跳过) 跳过一个垂直周期内的采样行。38 代表第二垂直像素跳跃调整电路, 用于根据第二种像素跳跃方法 (例如, 每两行地跳过) 跳过一个垂直周期内的采样行。39 代表选择电路, 用于选择第一垂直像素跳跃调整电路 37 的垂直像素跳跃信号 S42 和第二垂直像素跳跃调整电路 38 的垂直像素跳跃信号 S43 中的一个。选择电路 39 将所选择的信号作为垂直像素跳跃信号 S45 输出到第四与电路 22。对选择电路 39 选择操作的控制是基于域切换信号 S44 来进行的。由于所述结构的其余部分与较佳实施例 2 (图 7) 的结构相同, 其结构和操作在此不再赘述。

以下将对当前较佳实施例的特有操作进行描述。负荷保持电路 17 的输出信号被输入到第一垂直像素跳跃调整电路 37 和第二垂直像素跳跃调整电路 38。根据相应的像素跳跃方法, 第一垂直像素跳跃调整电路 37 和第二垂直像素跳跃调整电路 38 跳过符合负载电路 17 的输出信号, 从而产生垂直像素跳跃信号 S42 和 S43, 并将所产生的信号输出到选择电路 39。

在每个垂直周期 (一个域) 内, 基于域切换信号产生电路 36 所提供的域切换信号 S44, 选择电路 39 选择 (切换) 垂直像素跳跃信号 S42 和垂直像素跳跃信号 S43 中的任意一个, 从而将垂直方向上每个垂直周期 (一个域) 内的采样行位置进行切换。

图 17A-17D 示出了当前较佳实施例中采样窗口信号 S9 的多种状态。

图 17A 示出了最近一个域中每个跳跃水平周期内,采样窗口信号 S9 的状态。在第四、第八、第十二和第十六行的相应的起始点开始,采样窗口信号 S9 重复 0, 1, 0, 1...的反相。

图 17B 示出了图 17A 所示采样窗口信号 S9 在屏幕上的采样位置。执行采样操作的位置是在第四、第八、第十二和第十六行的第八、第十六和第二十四个像素。

图 17C 示出了当前域之后的一个域中,在每个像素跳跃水平周期内,图 17A 所示采样窗口信号 S9 的状态。与图 17A 相比,所选择的行在垂直方向上加倍。更具体地,进行采样操作的位置在第二、第四、第六、第八、第十、第十二、第十四和第十六行各自的第八个、第十六个和第二十四个像素。

根据当前较佳实施例,采样位置可以在屏幕的垂直方向上任意指定。因此,每个域的采样行数量是可变的,这进一步提高采样位置设置的任意性和等效性。

此外,在前面的描述中,所使用的是第一和第二(37 和 38)垂直像素跳跃调整电路,而在此,至少可以提供三个垂直像素跳跃调整电路。

较佳实施例 7

图 18 是描述根据本发明较佳实施例 7 的采样窗口电路 2 的结构示意图。图 18 所示结构与较佳实施例 3(图 9)所示结构的区别在于,图 18 所示结构附加提供了某些电路配置。所添加的电路配置在下文中进行描述。

40 代表采样像素位置切换信号产生电路,用于形成采样像素位置切换信号 S47,并将所形成的信号输出到第一选择电路 14。垂直像素跳跃信号 S27 从垂直像素跳跃调整电路 18 被输入到采样像素位置切换信号产生电路 40。采样像素位置切换信号产生电路 40 产生采样像素位置切换信号 S47,其基于垂直像素跳跃信号 S27,在每个跳跃水平周期内重复 0, 1, 0, 1...的反相。

41 代表采样行位置切换信号产生电路,用于产生采样行位置切换信号 S49。水平像素跳跃调整电路 7 的输出信号(水平像素跳跃信号 S15)被输入到采样行位置切换信号产生电路 41。采样行位置切换信号产生电路 41 基于水平跳跃

信号 S15, 产生采样行位置切换信号 S49。采样行位置切换信号 S49 用于对一个水平周期内的跳跃像素进行采样像素位置切换。

42 代表反相电路, 用于对采样行位置切换信号产生电路 41 所输出的采样行位置切换信号 S49 进行反相。43 代表域切换信号产生电路, 用于产生域切换信号 S51。域切换信号产生电路 43 基于垂直差分信号 S4 产生域切换信号 S51。域切换信号 S51 在每个垂直周期内重复 0, 1, 0, 1... 的反相。44 代表第三选择电路, 其基于域切换信号 S51, 44 选择采样行位置切换信号 S49 和反相采样行位置切换信号 S50 中的任意一个。45 代表行存储器, 用于在一个水平周期内, 对来自垂直像素跳跃调整电路 18 的垂直像素跳跃信号 S27 进行延迟。46 代表第四选择电路, 用于选择来自垂直像素跳跃调整电路 18 的垂直像素跳跃信号 S27 和来自选择电路 46 的延迟垂直像素跳跃信号 S27a 中的任意一个。对第四选择电路 46 选择操作的控制是基于第三选择电路的输出信号 S52。由于所述结构的其余部分与较佳实施例 3 (图 9) 所述结构相同, 其结构和操作在此不再赘述。

以下将对当前较佳实施例的特有操作进行描述。采样像素位置切换信号产生电路 40 通过预定数量的跳跃行切换采样像素位置。基于垂直方向上所跳过的行数来设置所述预定数量的跳跃行。第三选择电路 44 在采样行位置切换信号 S49 和反相采样行位置切换信号 S50 之间进行切换, 从而将信号 S52 输出到第四选择电路 46。对第四选择电路 46 的控制是基于信号 S52 来完成的。第四选择电路 46 交替选择垂直像素跳跃信号 S27 和在垂直方向上延迟的垂直像素跳跃信号 S27a, 然后将所选择的信号输出到第四与电路 22。第四与电路 22 基于垂直周期, 在垂直方向上切换采样像素位置。

图 19 是根据较佳实施例 7 的时序图。S47 代表每多个跳跃行的采样像素位置切换信号。S47 代表在水平方向上的采样像素位置切换信号。S51 代表在每个垂直周期内产生的域切换信号。S52 代表第三选择电路 44 的输出信号。

图 20A - 20D 示出了根据当前较佳实施例的采样窗口信号 S9 的多种状态。

图 20A 示出了最近一个域中, 每个跳跃水平周期的采样窗口信号 S9 的状态。

图 20B 示出了图 20A 所示采样窗口信号 S9 在屏幕上的采样位置。第四行中，在第八、第十六和第二十四个像素执行采样。第八行中，在第十二、第二十和第二十八个像素执行采样。第十二行中，在第八、第十六和第二十四个像素执行采样，类似于第四行的方式。第十六行中，在第十二、第二十和第二十八个像素执行采样，类似于第八行的方式。

图 20C 示出了当前域之后的一个域中，在每个跳跃水平周期的图 20A 所示采样窗口信号 S9 的状态。与图 20A 相比，第四行和第八行相互替换，第十二行和第十六行相互替换。具体地，第四行中，在第十二、第二十和第二十八个像素进行采样。第八行中，在第八、第十六和第二十四个像素进行采样。第十二行中，在第十二、第二十和第二十八个像素进行采样，类似于第四行的方式。第十六行中，在第八、第十六和第二十四个像素进行采样，类似于第八行的方式。

根据当前较佳实施例，采样位置可以在屏幕上沿垂直、水平和斜线方向随机而等效地进行指定。而且，垂直方向上采样像素位置被逐个域移位，这样可以进一步提高采样像素位置设置的任意性和等效性。

较佳实施例 8

图 21 是描述根据本发明较佳实施例 8 的如图 1 所示的采样窗口电路 2 的结构示意图。图 21 所示结构与较佳实施例 3（图 9）所示结构的区别在于，图 21 所示结构附加提供了某些电路配置。附加的电路配置在下文中进行描述。

47 代表域切换信号产生电路，用于产生域切换信号 S53。垂直差分信号 S4 被输入到域切换信号产生电路 47。域切换信号产生电路 47 基于垂直差分信号 S4 产生域切换信号 S53。每 N 个垂直周期（N 是等于或大于 1 的自然数），域切换信号 S53 重复 0, 1, 0, 1... 的反相。域切换信号产生电路 47 可以基于一个或多个域和行的单元，在水平方向上对采样像素位置进行切换。域切换信号产生电路 47 将域切换信号 S53 输出到第二选择电路 28。由于所述结构的其余部分与较佳实施例 3（图 9）所述结构相同，其结构和操作在此不再赘述。

图 22 所示为域切换信号产生电路 47。在此所示的域切换信号产生电路（计

数器电路) 47 对每两个域进行一次计数累加。当域切换信号产生电路(计数器电路) 47 的比特数被设为 N 时(N 是等于或大于 1 的自然数), 域切换信号产生电路(计数器电路) 47 将对这 N 个域进行计数累加。因此, 对于当前较佳实施例的域切换信号 $S53$, 垂直差分信号 $S4$ 每两个域一次接一次进行计数累加。

图 23A 和 23D 示出了根据当前较佳实施例的采样窗口信号 $S9$ 的状态。图 23A 所示为当前域之前的两个域中, 在每个像素跳跃水平周期内, 采样窗口信号 $S9$ 的状态。图 23B 示出了图 23A 所示采样窗口信号 $S9$ 在屏幕上的采样位置。第四行中, 在第八、第十六和第二十四个像素进行采样。第八行中, 在第十二、第二十和第二十八个像素进行采样。第十二行中, 在第八、第十六和第二十四个像素进行采样, 类似于第四行的方式。第十六行中, 在第十二、第二十和第二十八个像素进行采样, 类似于第八行的方式。

图 23C 示出了当前域之后的两个域中, 在每个像素跳跃水平周期内, 图 23A 所示采样窗口信号 $S9$ 的状态。与图 23A 相比, 第八个和第十二个像素相互替换, 第十六个和第二十个像素相互替换, 第二十四和第二十八个像素相互替换。具体来说, 第四行中, 在第十二、第二十和第二十八个像素进行采样。第八行中, 在第八、第十六和第二十四个像素进行采样。第十二行中, 在第十二、第二十和第二十八个像素进行采样, 类似于第四行的方式。第十六行中, 在第八、第十六和第二十四个像素进行采样, 类似于第八行的方式。

根据当前较佳实施例, 采样位置可以在屏幕的垂直、水平和斜线方向上任意地和等效地进行指定。而且, 采样像素位置在水平方向上每多个域地进行移位, 这样可以进一步提高采样像素位置设置的任意性和等效性。

工业应用

因此, 根据本发明的亮度信号处理设备可以准确地对视频信号的亮度信号进行采样, 而不会增加电路的规模, 并且该设备可以有效地被用来改善视频信号的图像质量。

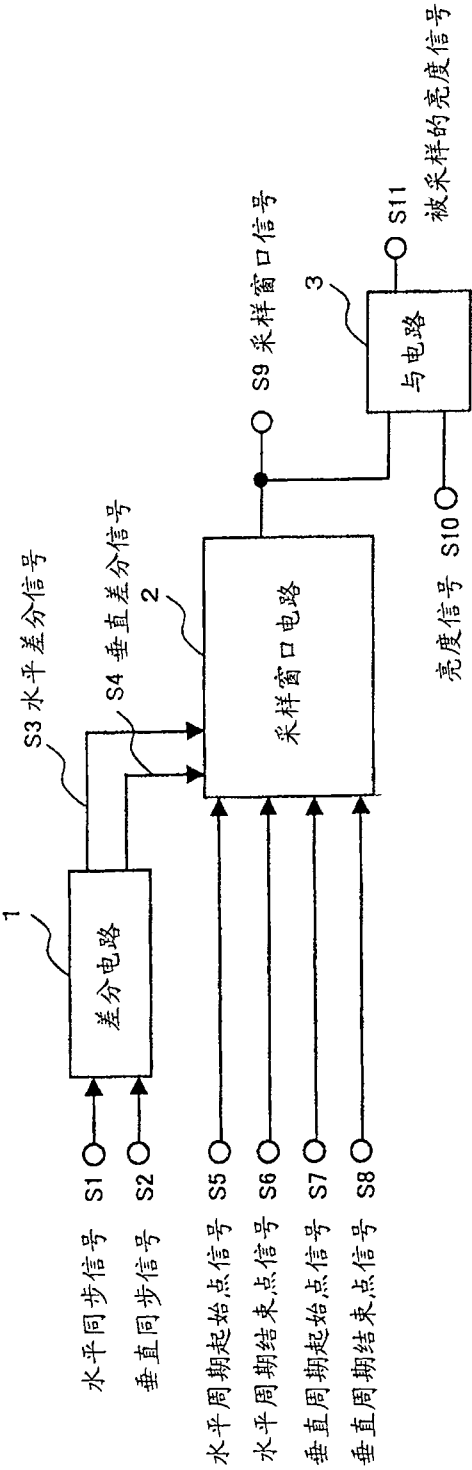


图1

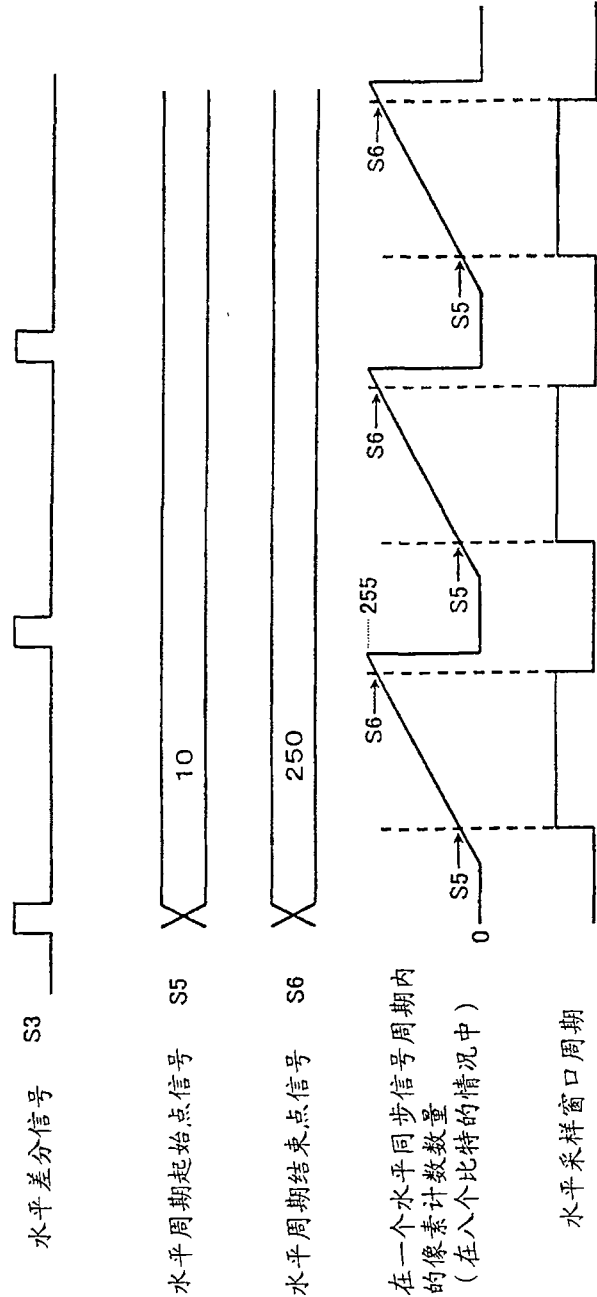


图2

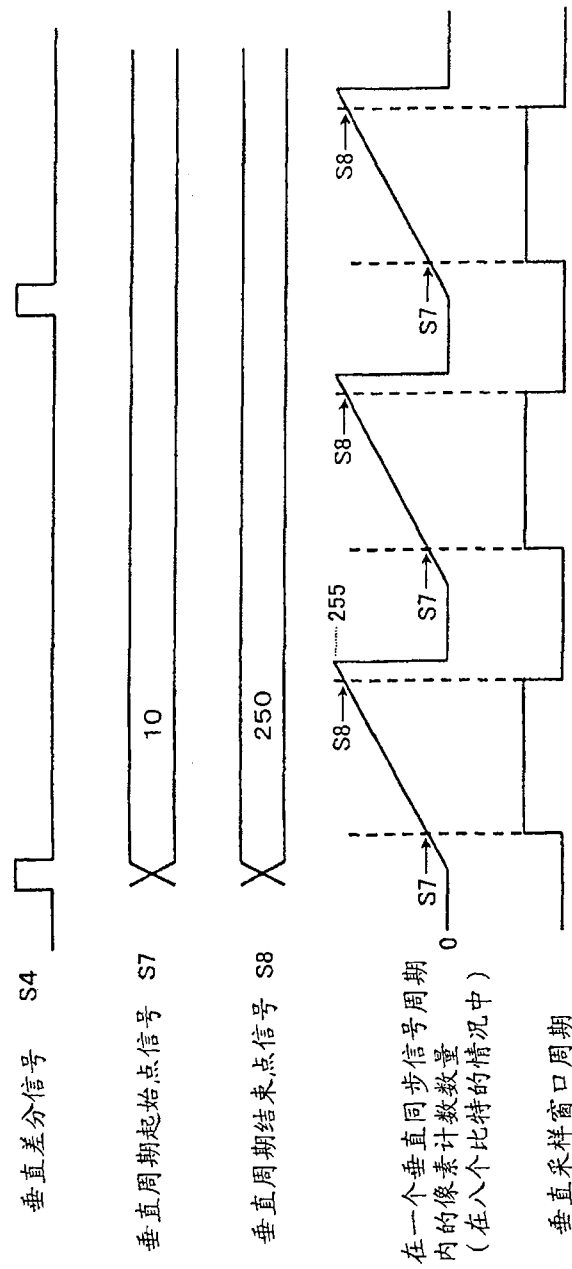
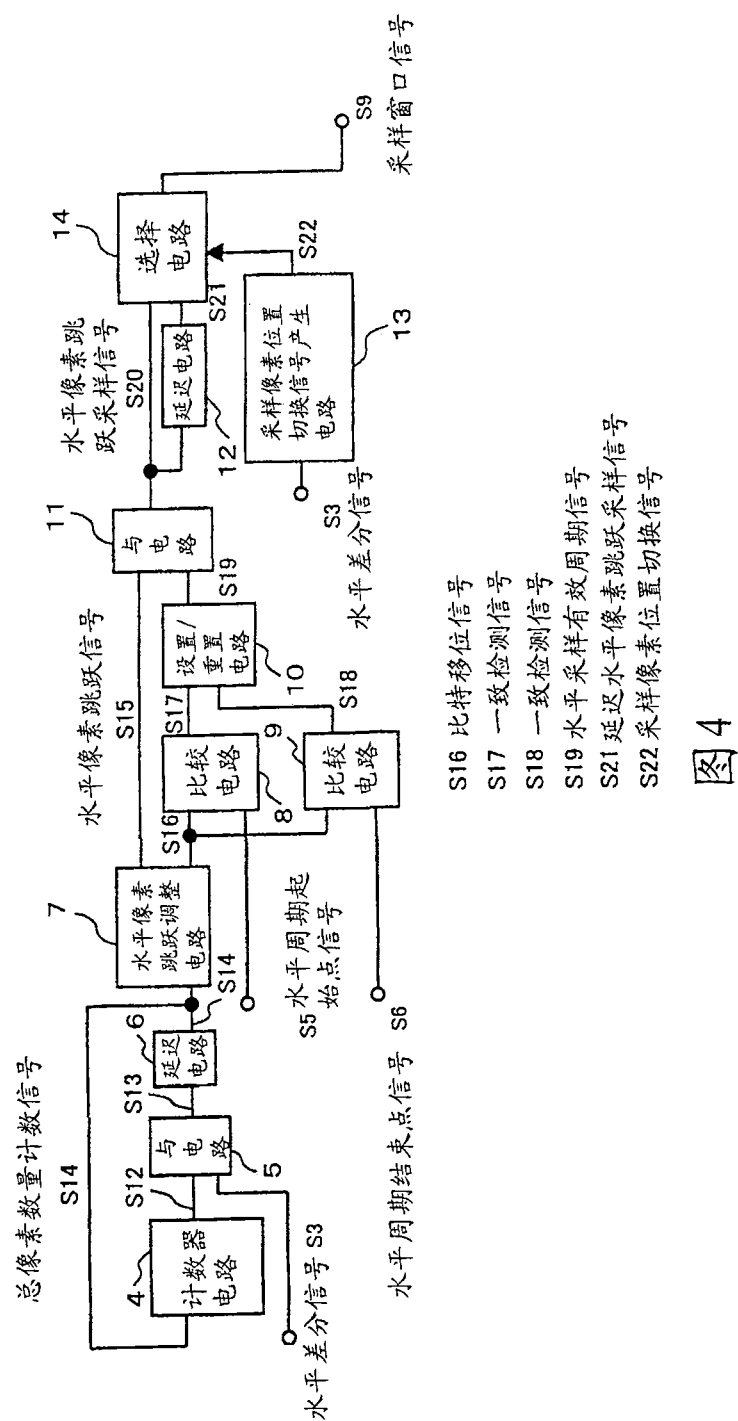


图3



4
[X]

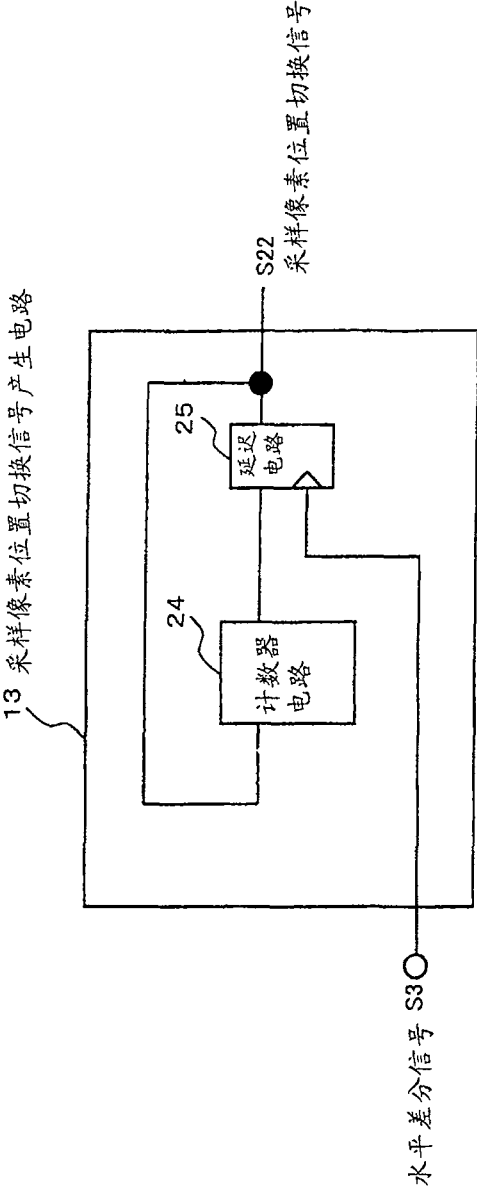


图 5A

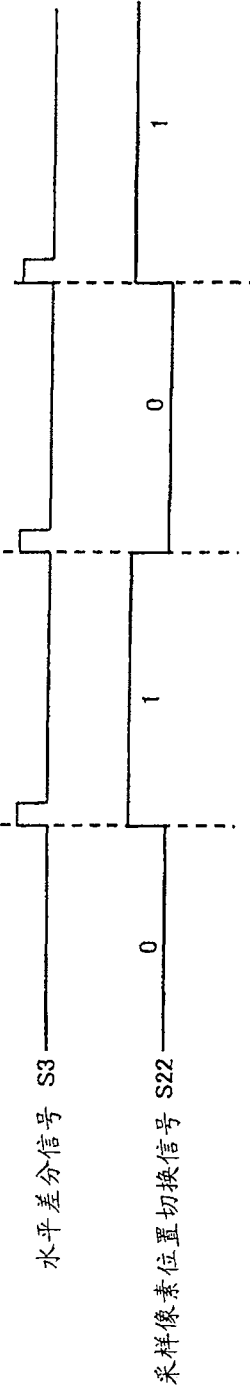


图 5B

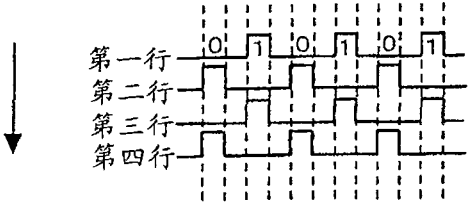


图 6A

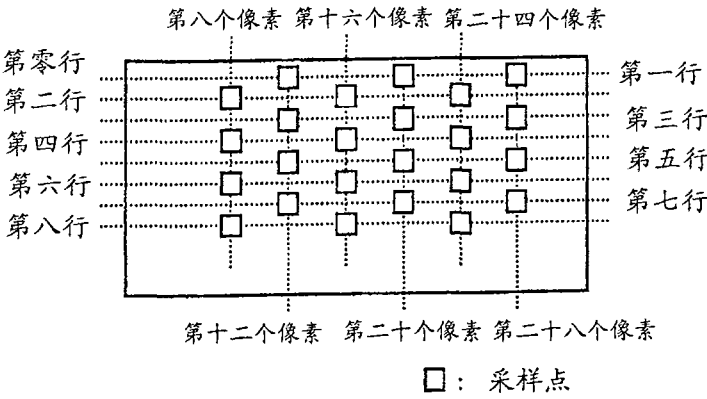
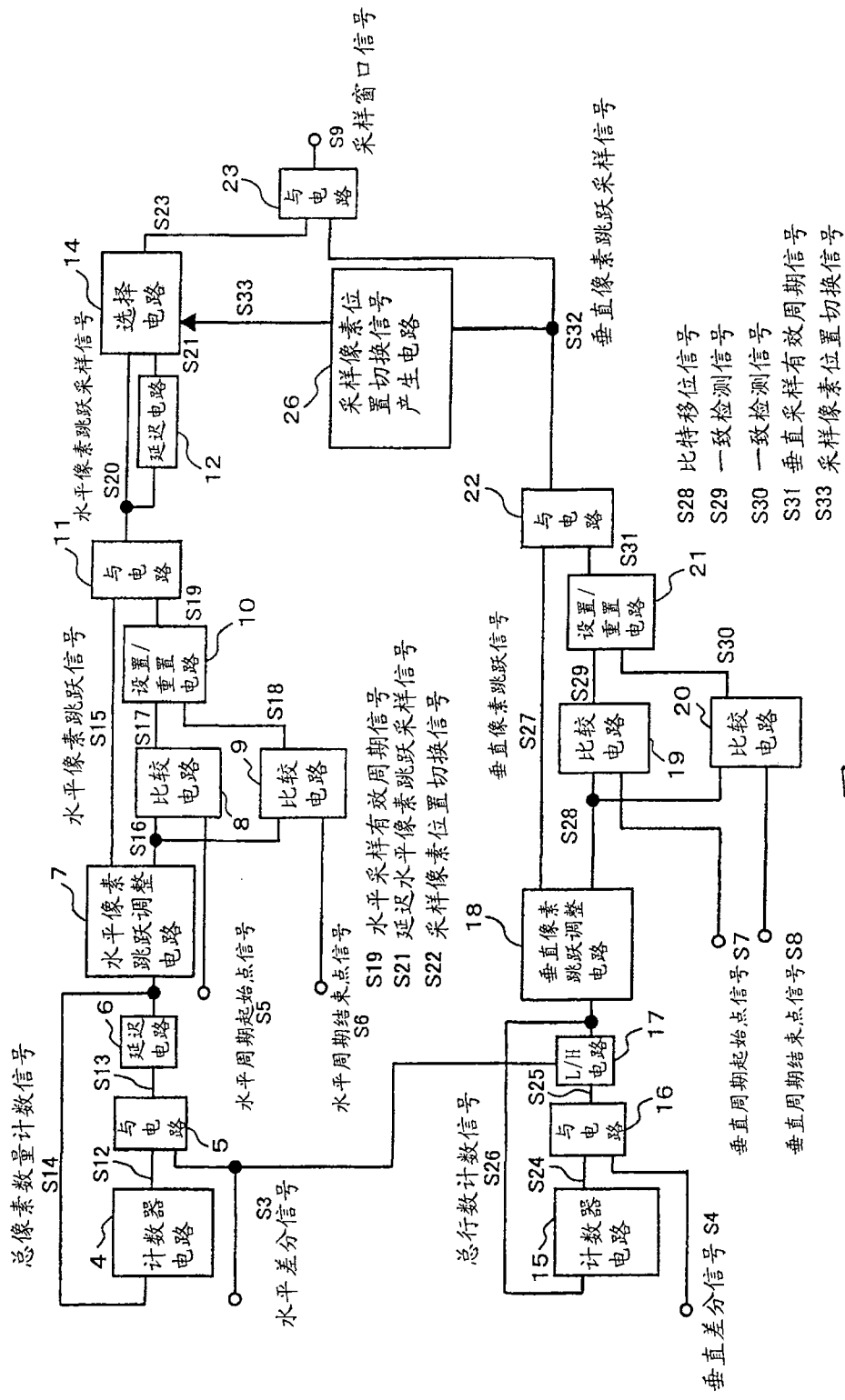


图 6B



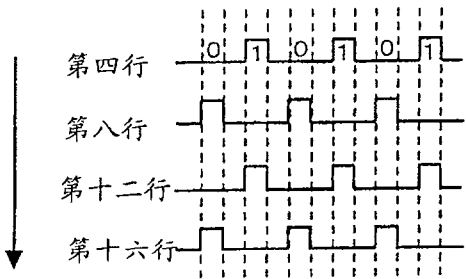


图 8A

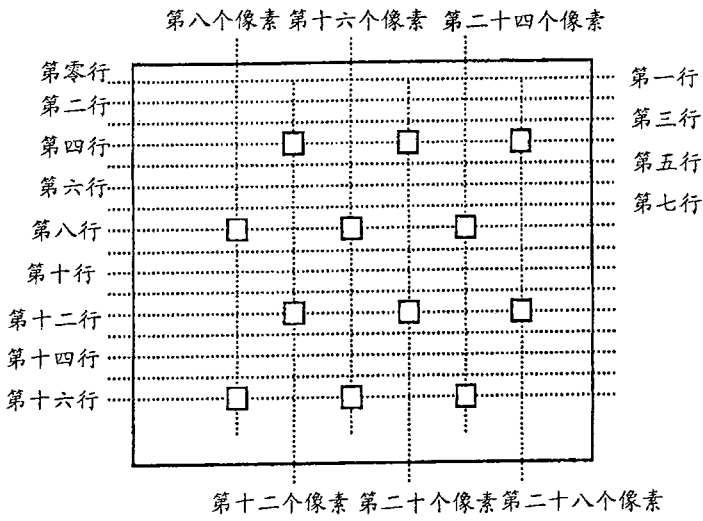
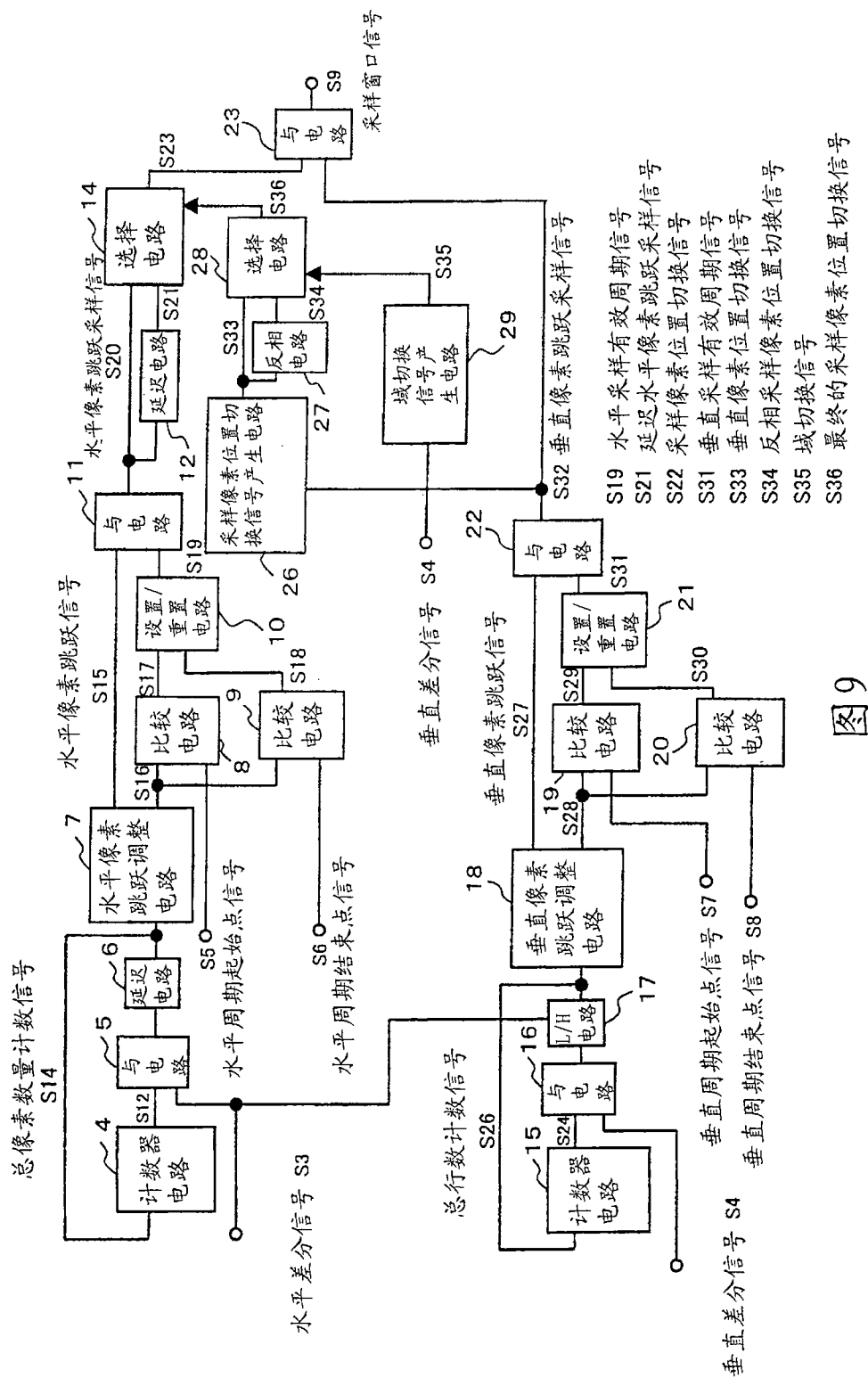


图 8B



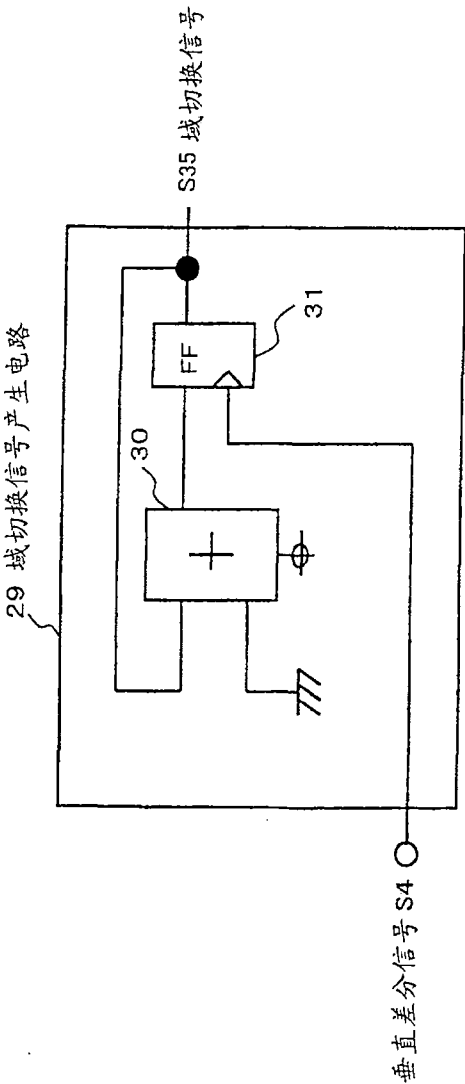


图10A

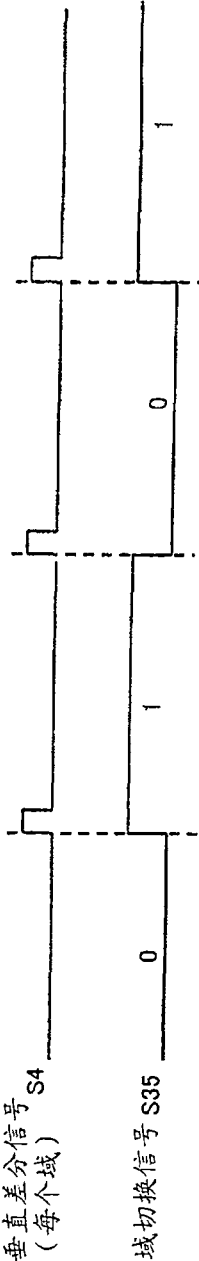


图10B

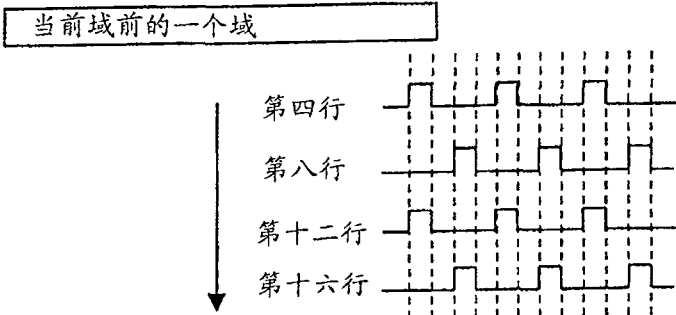


图11A

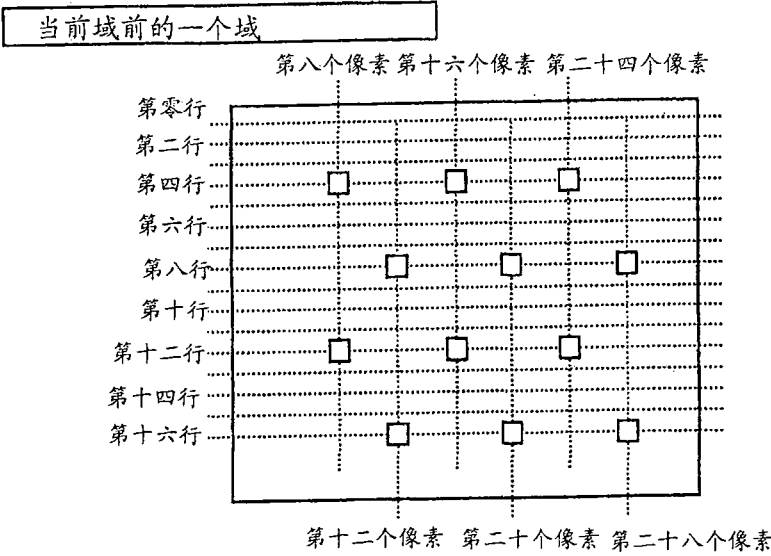


图11B

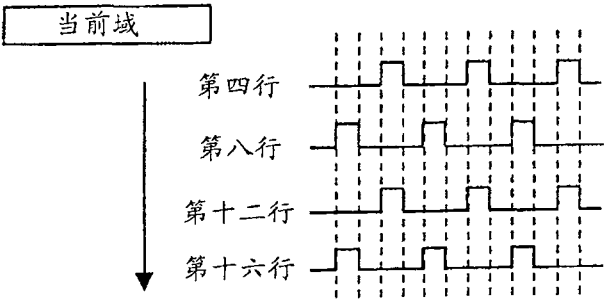


图11C

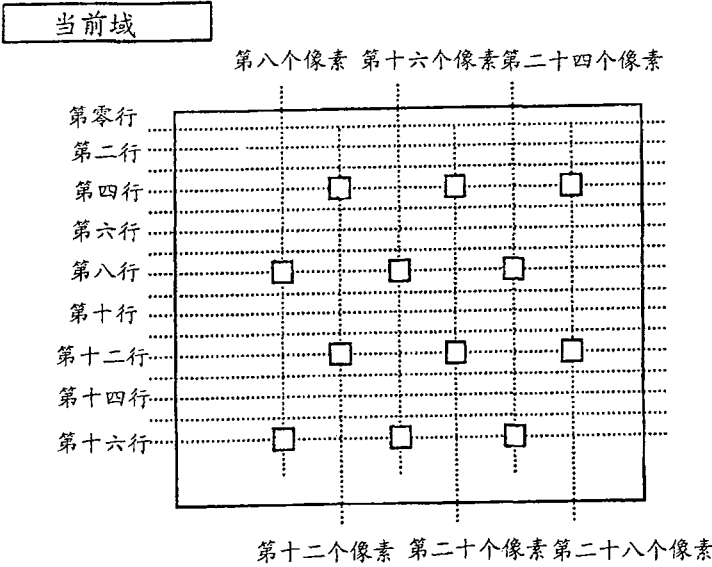
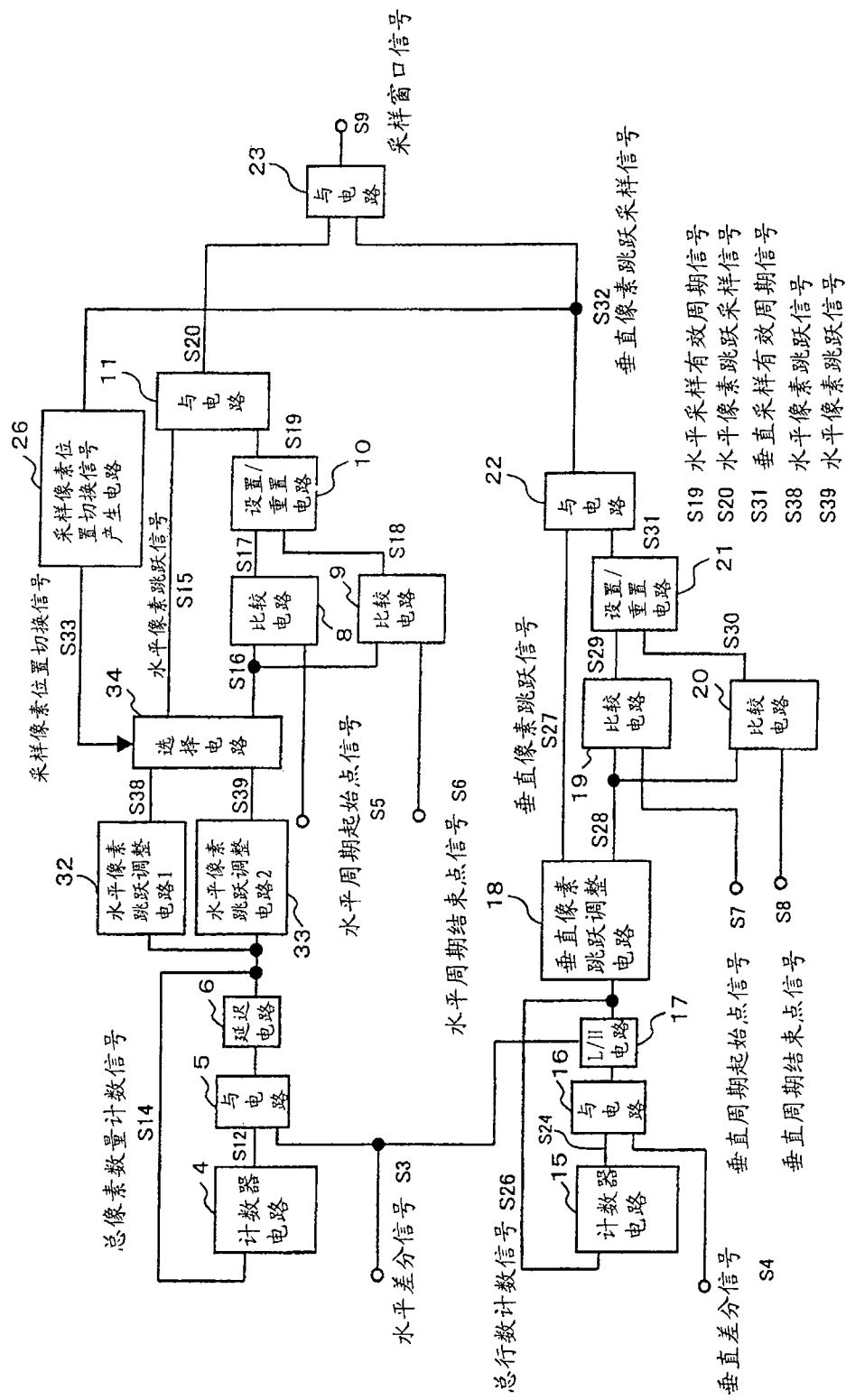


图11D



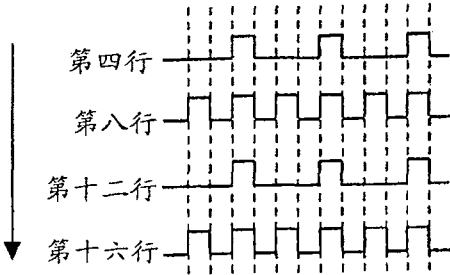


图13A

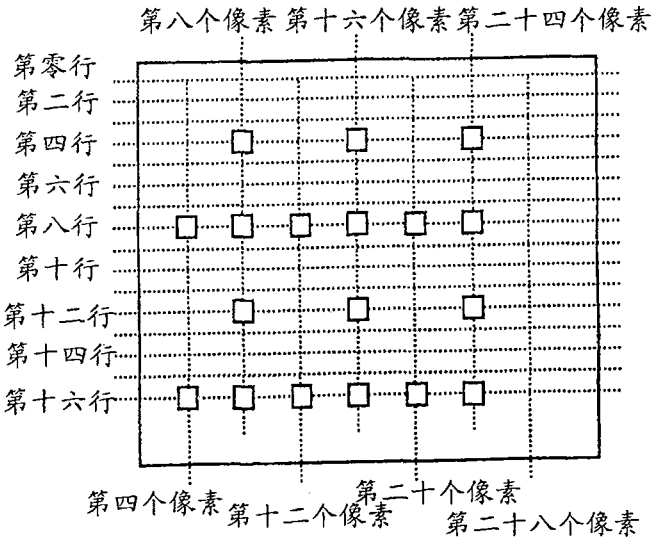
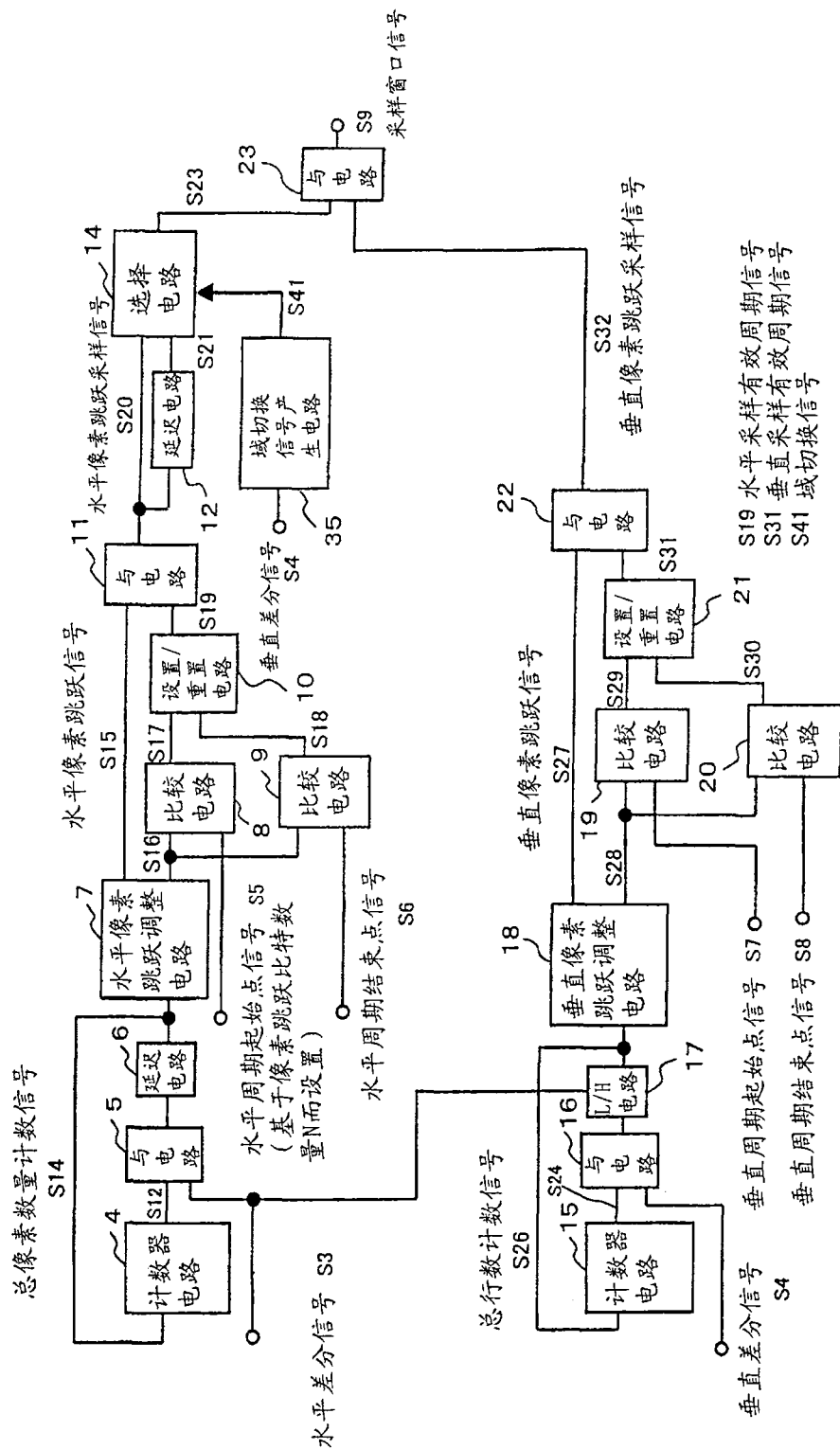


图13B



四一

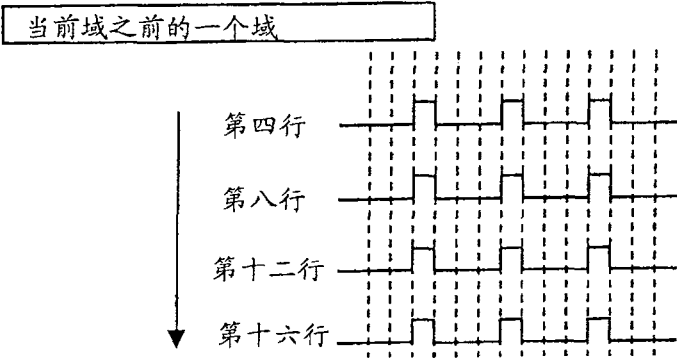


图15A

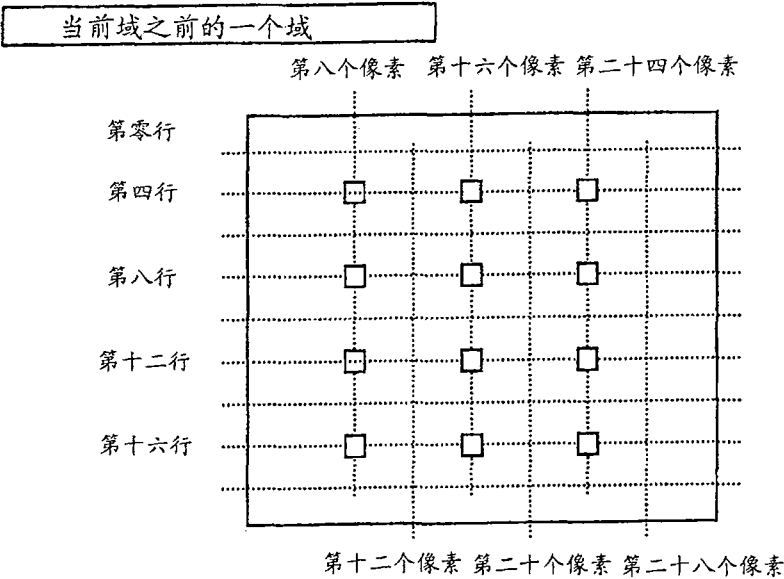


图15B

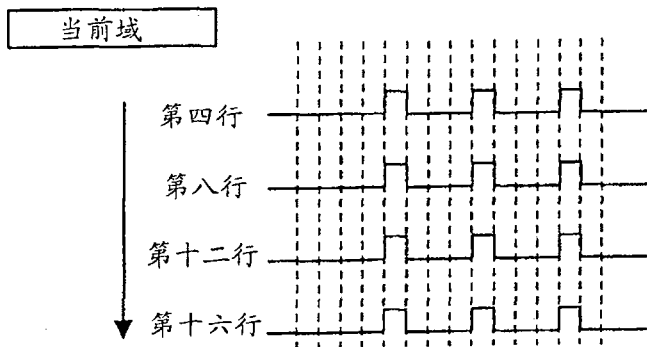


图15C

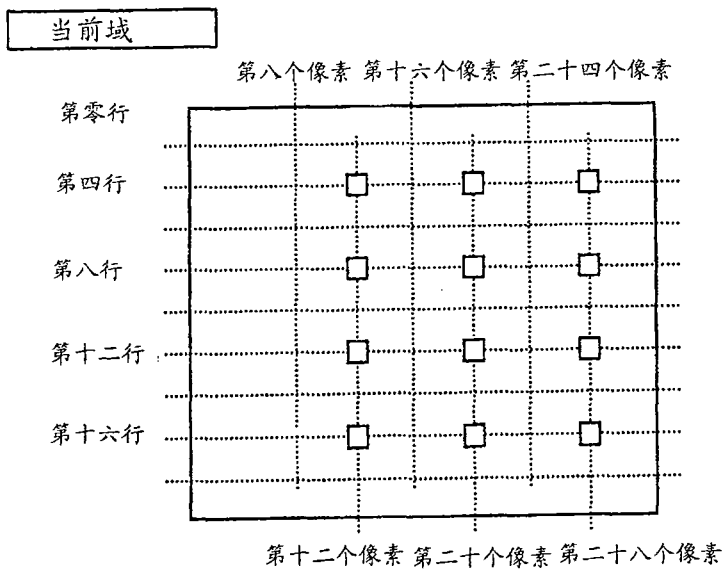
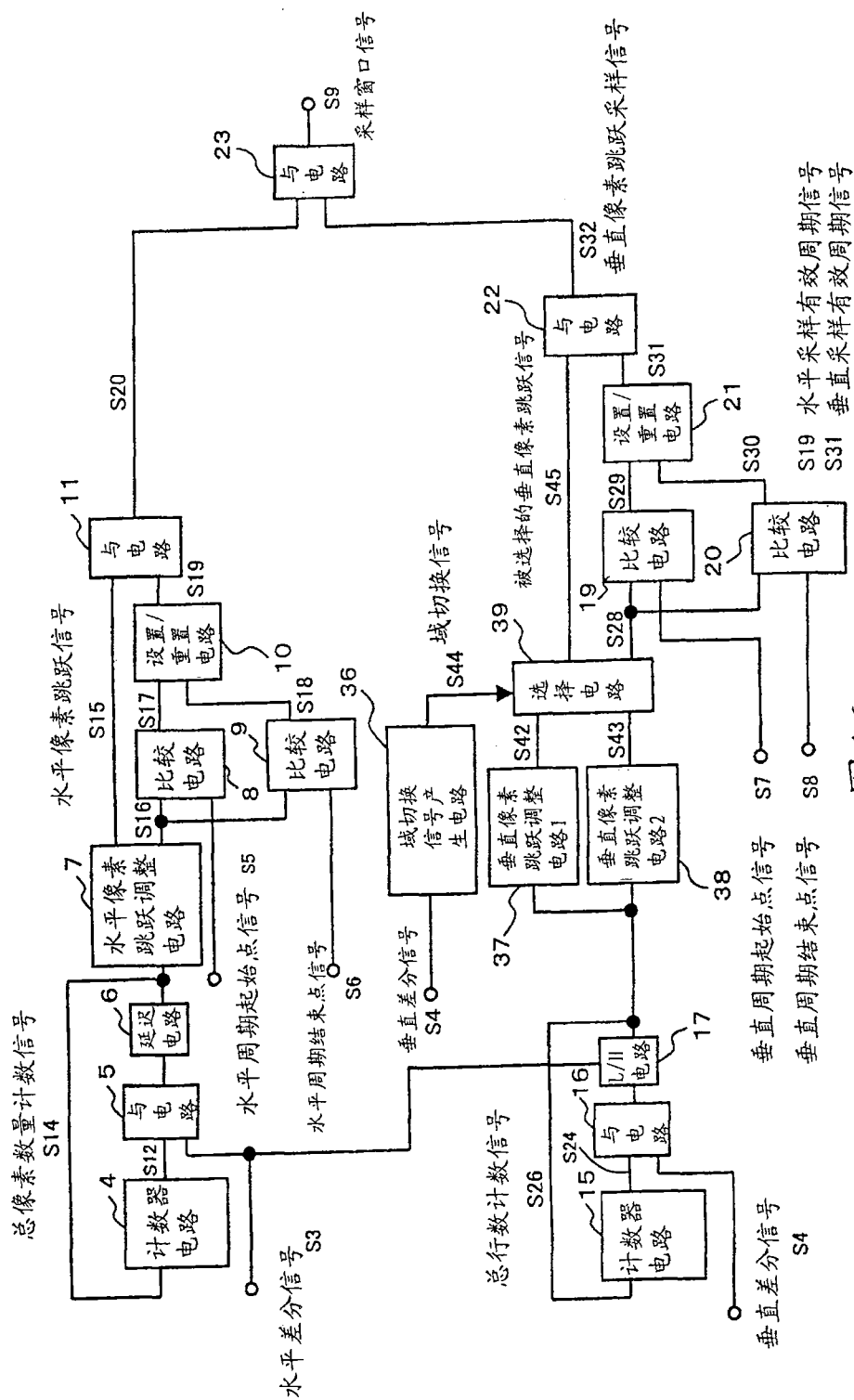


图15D



16

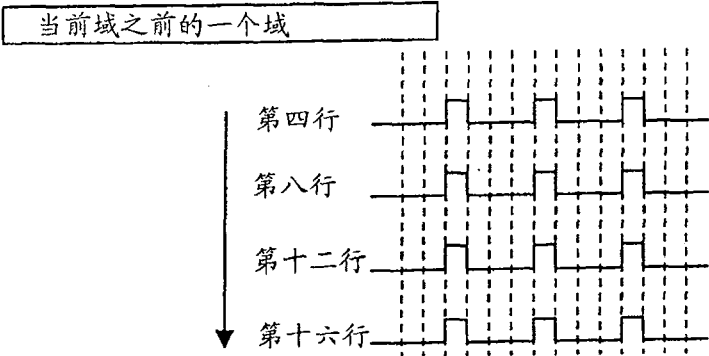


图17A

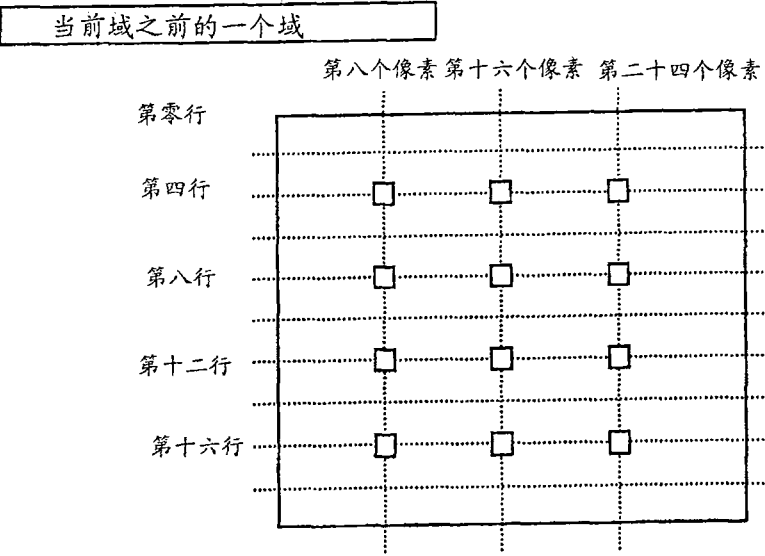


图17B

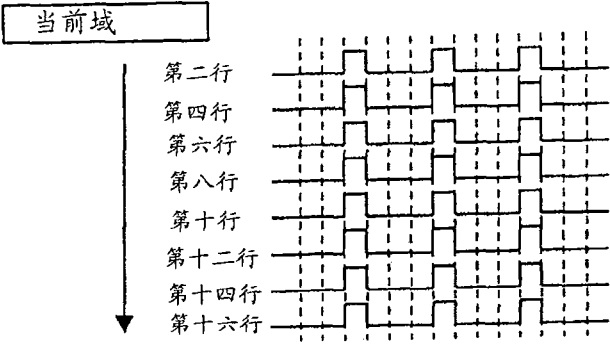


图 17C

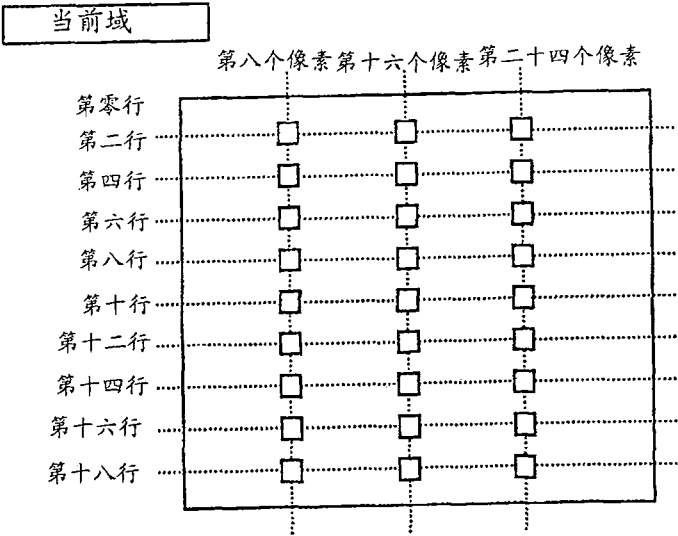
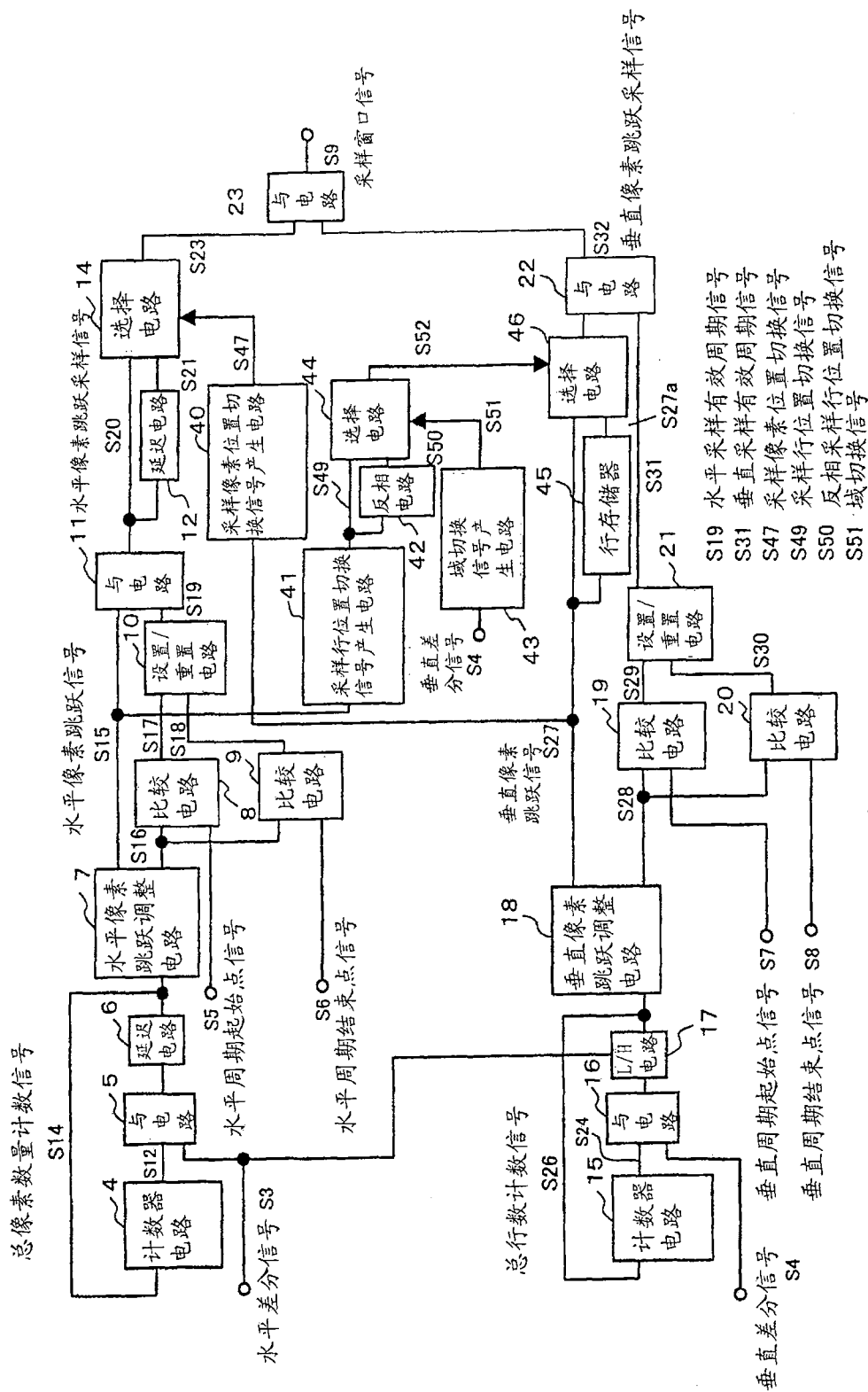


图 17D



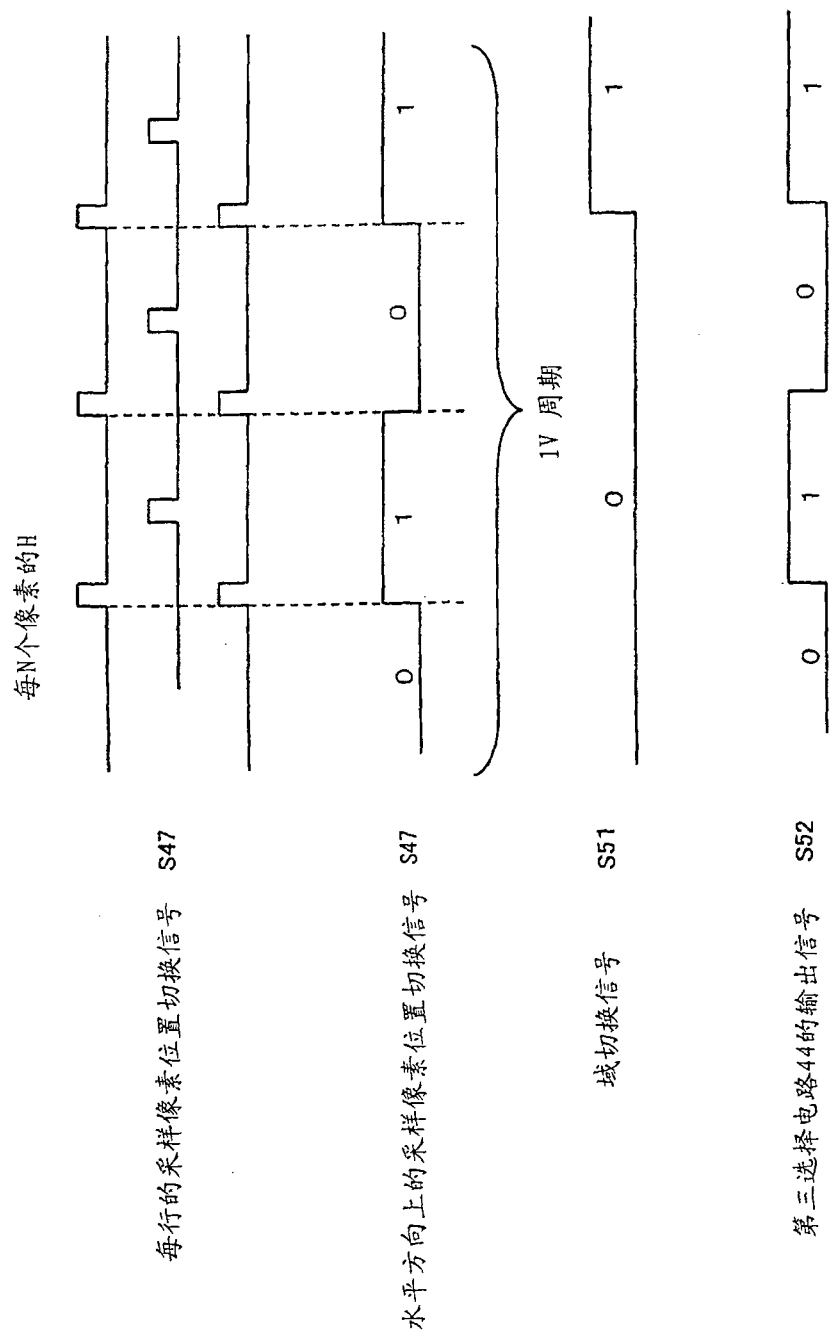


图19

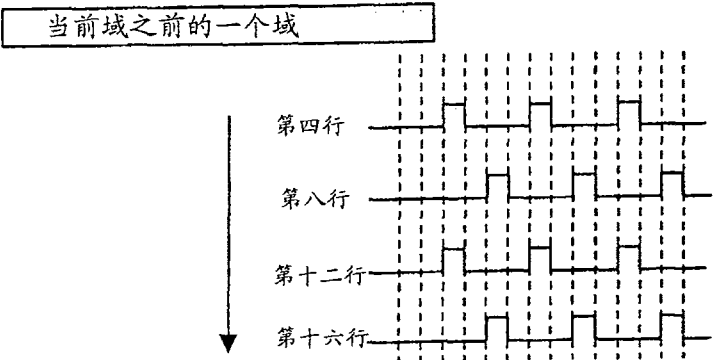


图 20A

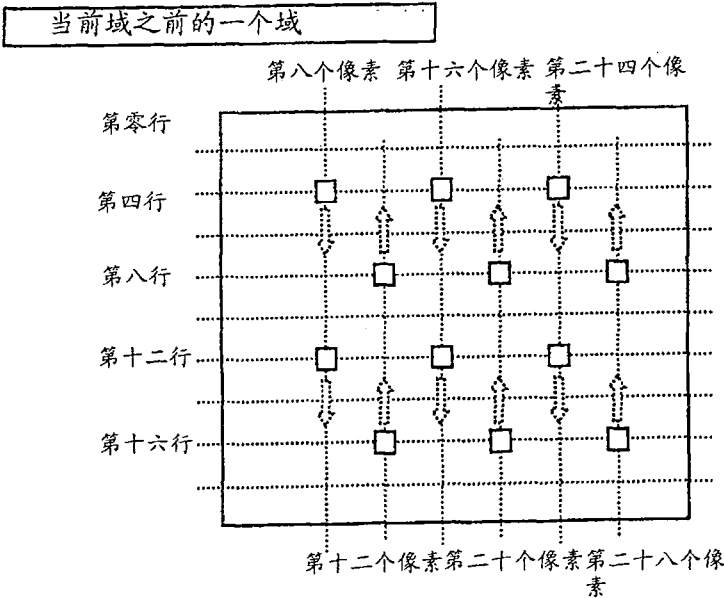


图 20B

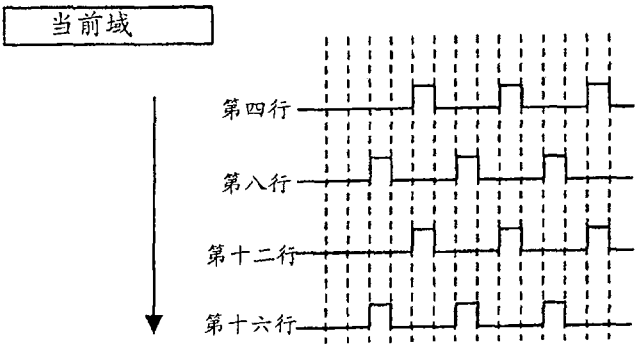


图 20C

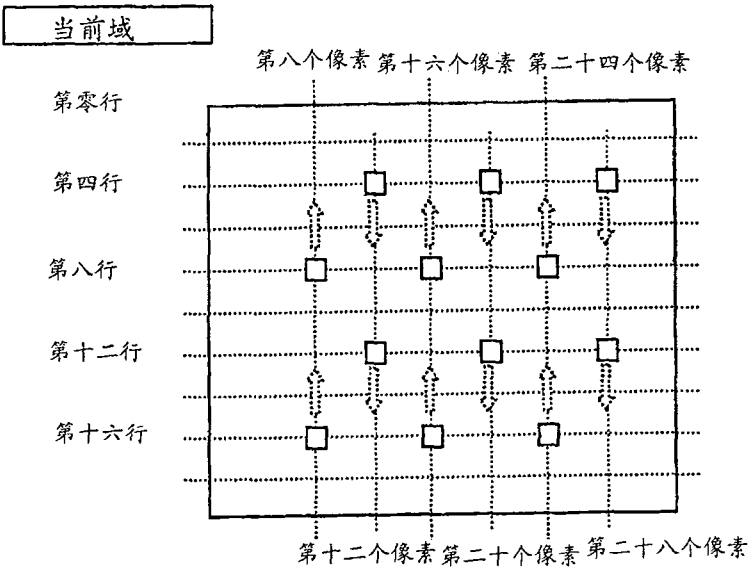
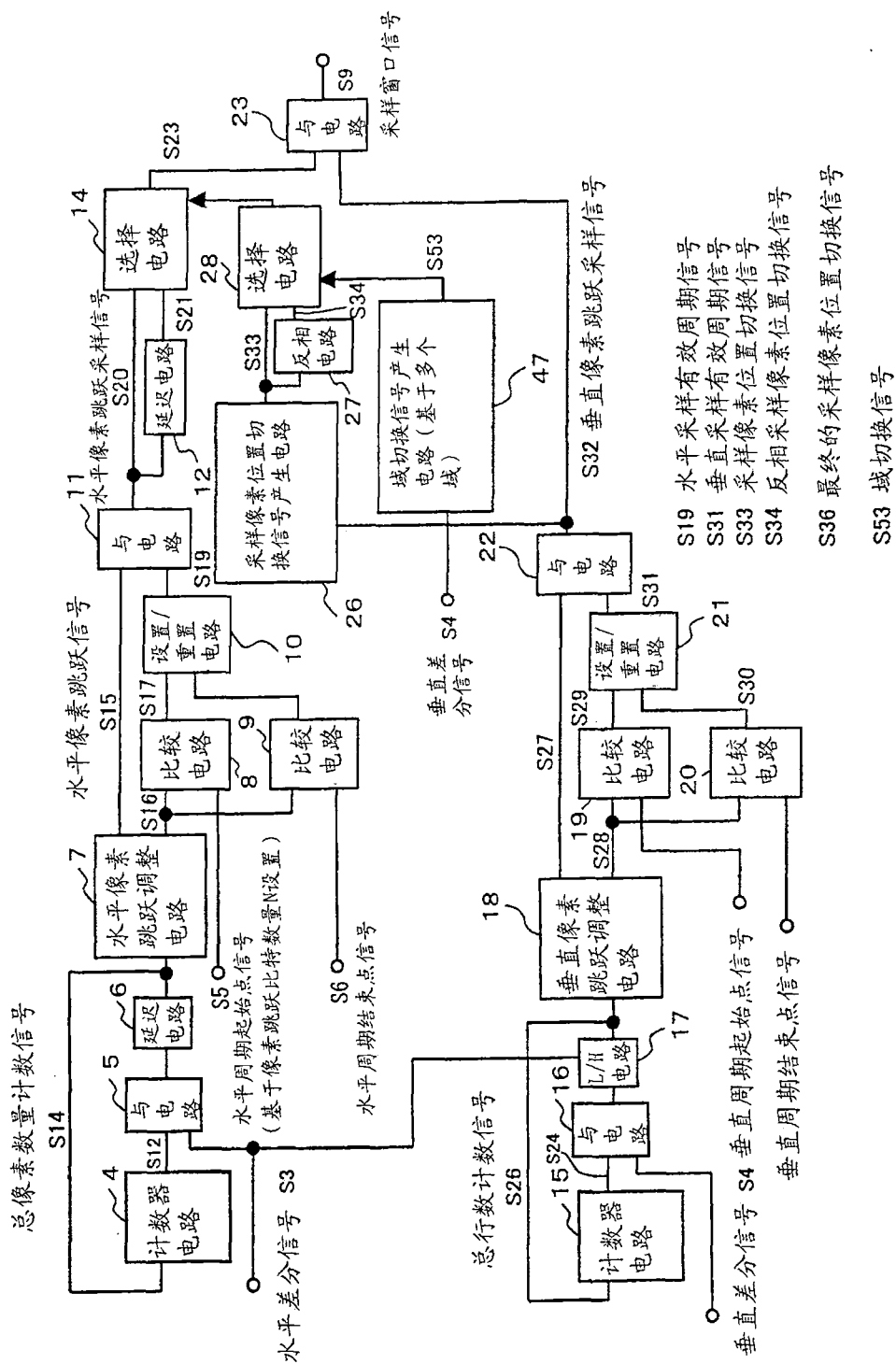
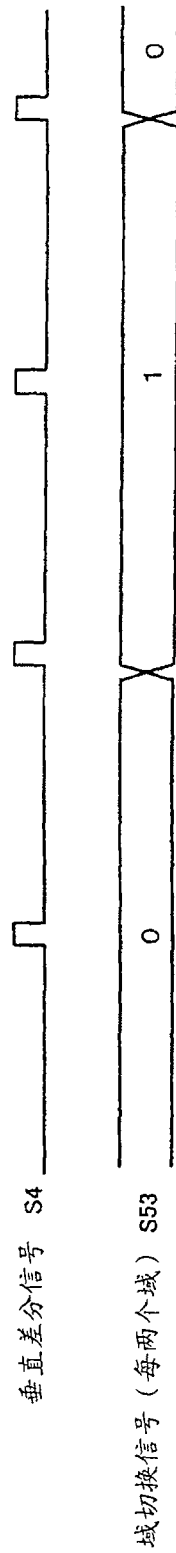
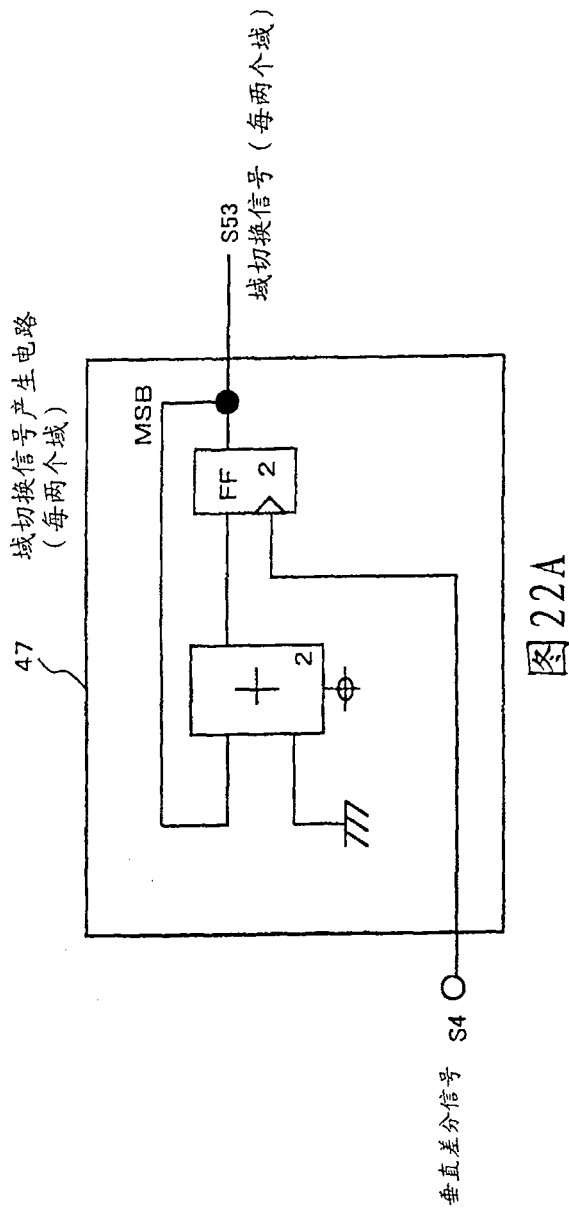


图 20D





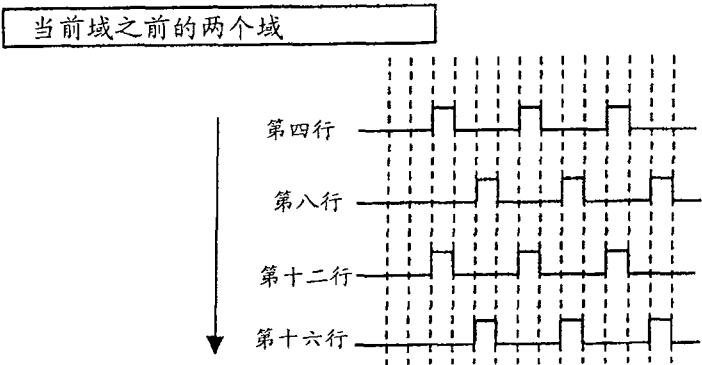


图 23A

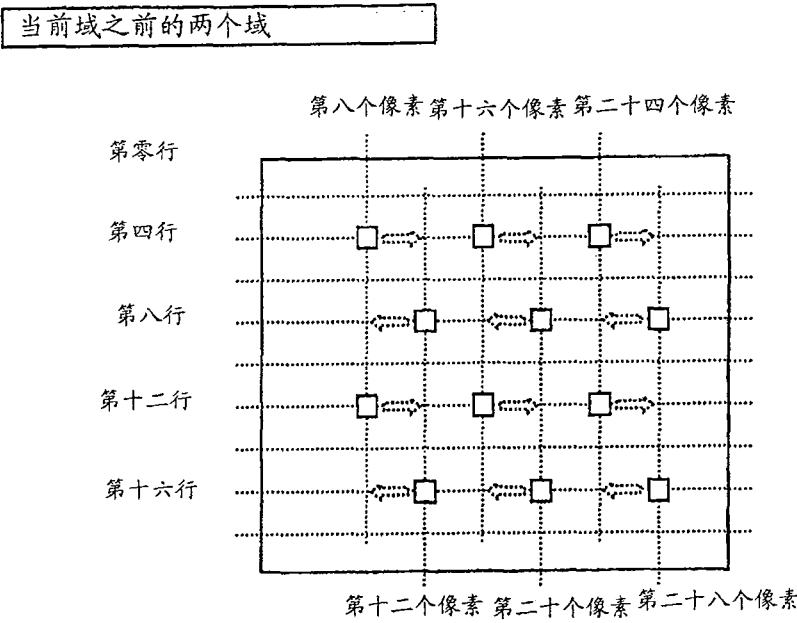


图 23B

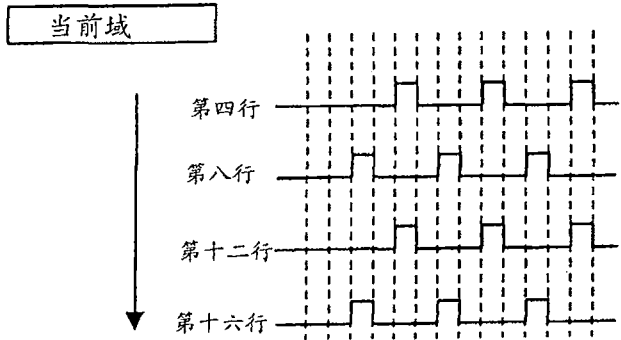


图 23C

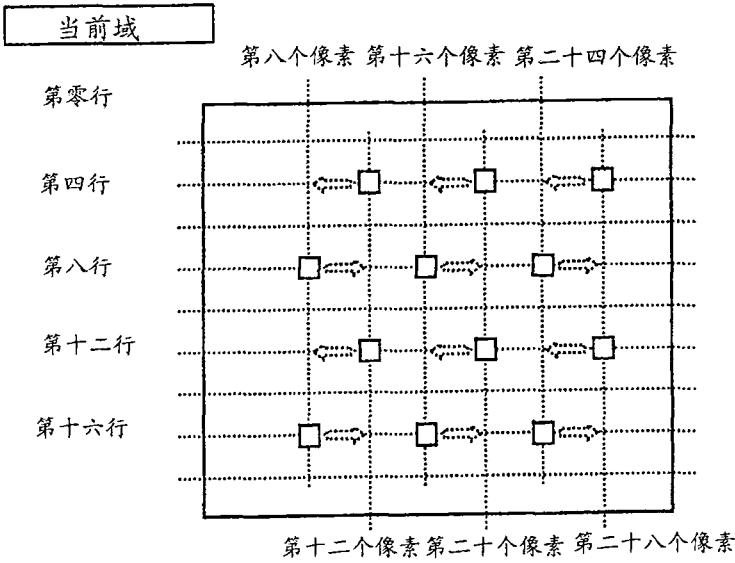


图 23D

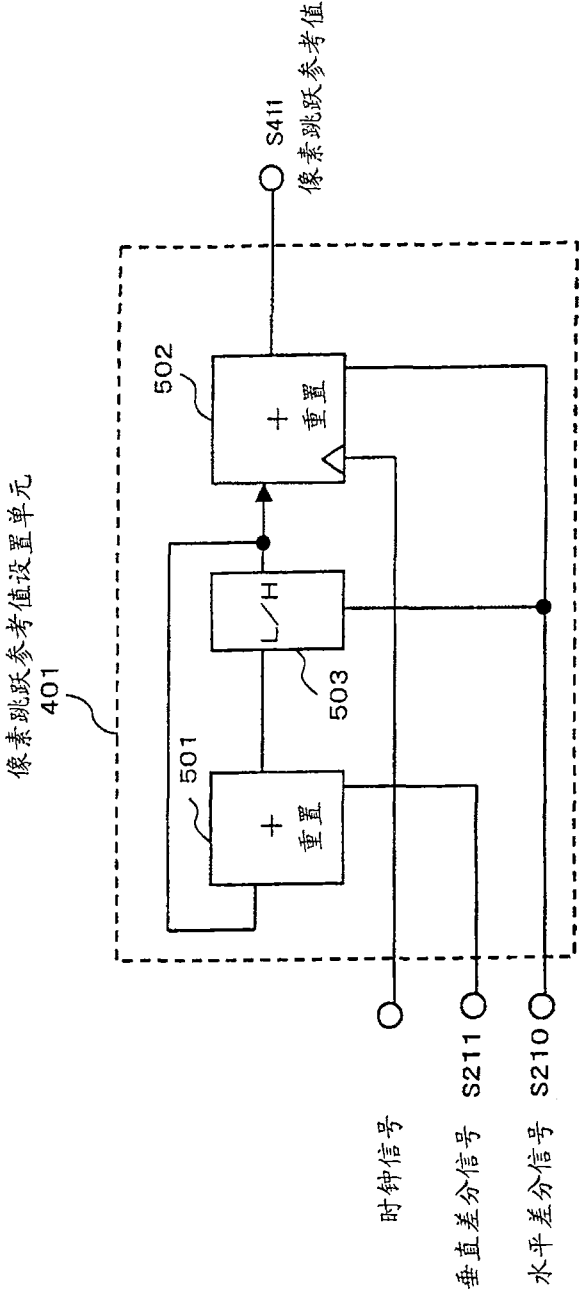


图 24

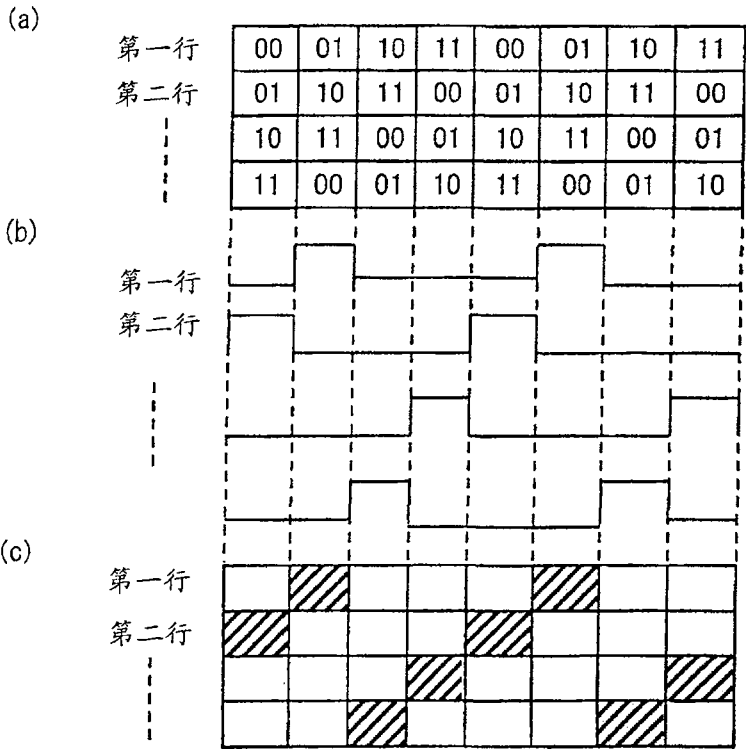


图 25