

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 17 年 2 月 24 日 (2005.2.24)

【公開番号】特開 2003-124824 (P2003-124824A)

【公開日】平成 15 年 4 月 25 日 (2003.4.25)

【出願番号】特願 2001-317577 (P2001-317577)

【国際特許分類第 7 版】

H 0 4 B 1/10

H 0 4 J 13/00

【F I】

H 0 4 B 1/10 J

H 0 4 B 1/10 L

H 0 4 J 13/00 A

【手続補正書】

【提出日】平成 16 年 3 月 24 日 (2004.3.24)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

一様スペクトルを有する 2 種類の白色ベースバンド信号をそれぞれ実部，虚部とする複素入力信号を帯域制限する参照フィルタと，
参照フィルタの伝播遅延に相当する時間だけ複素入力信号を遅延させる遅延器と，
参照フィルタ出力信号の振幅成分が設定値を超過した場合に超過分に比例する振幅を有する複素インパルス信号を出力する振幅制御部と，
遅延器出力信号から振幅制御部出力信号を減算する減算器とから構成されることを特徴とするピークファクタ低減装置。

【請求項 2】

上記振幅制御部が，
参照フィルタ出力信号の実部，虚部にに基づき絶対値を出力する絶対値回路と，
絶対値回路出力信号の所定値超過分を出力するデッドゾーン回路と，
デッドゾーン回路出力信号を波形整形しデッドゾーン回路出力振幅に比例した振幅のインパルス信号を発生するインパルス発生回路と，
参照フィルタ出力信号の実部から絶対値回路出力信号を除し，複素信号の余弦を出力する第 1 除算器と，
参照フィルタ出力信号の虚部から絶対値回路出力信号を除し，複素信号の正弦を出力する第 2 除算器と，
上記第 1，第 2 除算器出力をインパルス発生回路の処理遅延に応じて遅延させる第 1，第 2 遅延器と，
インパルス発生回路出力信号を第 1，第 2 遅延器出力信号に乘じることで複素インパルス信号の実部，虚部を生成する第 1，第 2 乗算器とから構成されることを特徴とする請求項 1 記載のピークファクタ低減装置。

【請求項 3】

上記インパルス発生回路が，
デッドゾーン回路出力信号を 1 サンプル遅延させる第 3 遅延器と，
デッドゾーン回路出力信号の連続する 2 サンプルの差分をとることで波形微分演算を行う

微分回路と，
微分回路出力信号を1サンプル遅延させる第4遅延器と，
微分回路出力信号と第4遅延器出力信号のサンプルごとの積をとる第3乗算器と，
第3乗算器出力が負値の場合に単位振幅を有するインパルス信号を出力する負値判定器と，
負値判定器出力信号を参照フィルタのインパルス応答最大値で正規化する利得回路と，
利得回路出力信号と第3乗算器出力信号のサンプルごとの積をとる第4乗算器とから構成されることを特徴とする請求項2記載のピークファクタ低減装置。

【請求項4】

上記振幅制御部が，インパルス発生回路を省略し，その代用としてデッドゾーン回路出力信号をフィルタのインパルス応答最大値の逆数倍する利得回路に置き換えたことを特徴とする請求項2記載のピークファクタ低減装置。

【請求項5】

上記参照フィルタ出力信号の実部，虚部の絶対値の和が，デッドゾーン回路の設定値以下である場合に，振幅制御部を休止させることを特徴とする請求項1～4のうちいずれかに記載のピークファクタ低減装置。

【請求項6】

請求項1～5に記載のピークファクタ低減装置のいずれかを複数用い，これを多段縦続接続することを特徴とするピークファクタ低減装置。

【請求項7】

請求項1～6記載のうちいずれかに記載のピークファクタ低減装置と，ピークファクタ低減装置出力信号を帯域制限する帯域制限フィルタから構成されることを特徴とするベースバンド信号処理装置。

【請求項8】

少なくとも1つ以上のディジタル変調信号を拡散符号を用いて拡散する拡散部と，
該拡散された信号を多重化する多重化部と，
該多重化部の出力信号をオーバーサンプルするインタポレータと，
該インタポレータの出力信号を入力とし，2種類のベースバンド信号をそれぞれ実部，虚部とする複素入力信号を帯域制限する参照フィルタと，該参照フィルタの伝播遅延に相当する時間だけ複素入力信号を遅延させる遅延器と，該参照フィルタ出力信号の振幅成分が設定値を超過した場合に超過分に比例する振幅を有する複素インパルス信号を出力する振幅制御部と，前記遅延器の出力信号から該振幅制御部の出力信号を減算する減算器とから構成されることを特徴とするピークファクタ低減装置と，
該ピークファクタ低減装置の出力であるディジタル出力信号をアナログ信号に変換するディジタル-アナログ変換器と，
上記アナログ出力信号の平滑化を行うフィルタと，周波数変調部と，電力増幅器と，制御部とを有しすることを特徴とする無線送信機。

【請求項9】

上記振幅制御部が，上記参照フィルタ出力信号の実部，虚部にに基づき絶対値を出力する絶対値回路と，絶対値回路出力信号の所定値超過分を出力するデッドゾーン回路とを有し，上記制御部が上記ピークファクタ低減装置に対して上記デッドゾーン回路の設定値信号を供給することを特徴とする請求項8記載の無線送信機。

【請求項10】

上記ベースバンド信号処理装置とディジタル-アナログ変換器の中間に，電力増幅器の非線形入出力特性の逆関数を入出力特性とするディジタルプリディストーション装置を配置することを特徴とする請求項9記載の無線送信機。