



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 310 656**

51 Int. Cl.:
H04L 12/28 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **03723898 .7**

96 Fecha de presentación : **04.04.2003**

97 Número de publicación de la solicitud: **1497953**

97 Fecha de publicación de la solicitud: **19.01.2005**

54 Título: **Procedimiento y sistema de adaptación de tasas de señales de audio.**

30 Prioridad: **05.04.2002 US 370286 P**

45 Fecha de publicación de la mención BOPI:
16.01.2009

45 Fecha de la publicación del folleto de la patente:
16.01.2009

73 Titular/es: **HARRIS CORPORATION**
1025 West Nasa Boulevard
Melbourne, Florida 32919, US

72 Inventor/es: **Keane, Alan, P. y**
Tweed, David, B.

74 Agente: **Carpintero López, Mario**

ES 2 310 656 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

ES 2 310 656 T3

DESCRIPCIÓN

Procedimiento y sistema de adaptación de tasas de señales de audio.

5 Referencia cruzada con solicitudes relacionadas

Esta solicitud está relacionada con las siguientes solicitudes estadounidenses, con cesionario común, de las cuales se reivindica prioridad:

10 “Procedimiento y Sistema de Adaptación de Tasas de Señales de Audio”, Solicitud de Patente Provisional Estadounidense N° de Serie 60/370.286, presentada el 5 de Abril de 2002.

Declaración con respecto a investigación patrocinada federalmente

15 No aplicable.

Referencia a apéndice en microficha

No aplicable.

20 Antecedentes

El audio de calidad profesional (es decir, de programas) que se produce en un estudio para una emisión de radio comercial es frecuentemente retransmitido hasta el emplazamiento de un transmisor remoto para su transmisión por el aire. Una técnica conocida para retransmitir tales programas de radio a distancias significativas consiste en muestrear el audio para obtener una corriente de datos digitales, y luego transmitir los datos digitales por un enlace TDM tal como un circuito digital T1 ó E1 de la Red Telefónica Conmutada Pública (PSTN), enlaces de Microondas y otros medios. Con el fin de preservar la integridad del audio de programas, los datos muestreados son frecuentemente transmitidos en un margen lineal, es decir, sin comprimirlos en absoluto.

30 Un formato común para los datos de audio digital es la norma de audio digital Sociedad de Ingeniería Audio/Unión de Difusión Europea (Audio Engineering Society/European Broadcast Union (AES/EBU)). El AES/EBU es un protocolo de comunicaciones por bits en serie para transmitir datos de audio digital a través de una única línea de transmisión. Esta norma permite dos canales de datos de audio, de hasta 24 bits por muestra, unos bits de estado del canal para el control de comunicación e información de estado, y ciertas capacidades de detección de errores. La información de sincronización (es decir, la tasa de muestreo), intercalada en la corriente de bits AES/EBU, es recuperada en el extremo de recepción de la vía de transmisión. La norma AES/EBU especifica tasas de muestreo de 32 kHz, 44,1 kHz ó 48 kHz.

40 La Fig. 1 muestra un sistema de la técnica anterior para transmitir audio de programas en formato AES/EBU desde el emplazamiento de un estudio 12 hasta el emplazamiento de un transmisor remoto 14. Un búfer de recepción 16 recibe los datos AES/EBU procedentes de la fuente de producción, después el reloj y los datos recuperados son enviados a un convertidor asíncrono de tasas de muestreo (ASRC 18). El ASRC 18 convierte la sincronización de los datos AES/EBU de entrada para adaptarla al reloj del backplane TDM asociado al multiplexor del estudio. El ASRC proporciona los datos a la CPU 20 sincronizada con el reloj del backplane. El PLL 24 deriva el reloj de salida del ASRC, así como el reloj a la CPU 20, desde el reloj del backplane TDM. La CPU 20 procesa los datos de audio AES/EBU y pasa estos datos de audio a un módulo común (CM) 22, el cual implementa (entre otras cosas) la funcionalidad TDM T1 en el emplazamiento del estudio 12. El CM 22 encapsula los datos de audio AES/EBU en el enlace TDM T1 destinado al emplazamiento del transmisor remoto 14.

50 Un segundo CM 26 en el emplazamiento del transmisor remoto 14 recibe los datos T1 procedentes del emplazamiento del estudio 12, extrae la sincronización de la señal T1 y los datos de audio AES/EBU de las ranuras de tiempo T1, y pasa los datos AES/EBU a la CPU 28. El PLL 32 proporciona un reloj para la CPU 28 que está sincronizado con el reloj del backplane TDM. La CPU 28, después de un procesamiento adecuado, envía los datos AES/EBU a un búfer de transmisión 30, el cual acondiciona y activa el audio AES/EBU al destino adecuado dentro del emplazamiento del transmisor 14.

60 En el sistema de la Fig. 1, todos los componentes de la vía de transmisión posteriores al ASRC 18 están sincronizados con el reloj del TDM, por lo que la transferencia de los datos de audio desde el emplazamiento del estudio 12 hasta el emplazamiento del transmisor 14 se produce a una tasa bastante constante. El ASRC 18, sin embargo, aunque asegura una transferencia de datos relativamente uniforme, puede deteriorar la calidad del audio que se está transfiriendo. Por ejemplo, el filtro ASRC FIR es un filtro de paso bajo con corte brusco que puede producir “resonancias” en las ondas que contienen transiciones rápidas. Esto puede provocar que se sobrepase la desviación máxima de FM. Adicionalmente, la representación aritmética finita de las muestras dentro del algoritmo FIR exige una o más etapas de recuantización, lo cual introduce un ruido adicional en el sistema. El equipo adicional necesario para implementar el ASRC 18 aumenta el coste general del sistema. El audio de programas se retransmite al transmisor típicamente en un rango lineal, es decir, sin compresión, para evitar un deterioro similar de la calidad de audio. Por lo tanto es indeseable tener el ASRC 18 en la vía de los datos.

ES 2 310 656 T3

El documento USA6092126 describe un rastreador asíncrono de tasas de muestreo con adquisición rápida y buenas prestaciones de estabilidad. En una realización, se usan bucles de rastreo dobles para controlar la lectura de un búfer de muestreo FIFO y la generación de una relación entre las tasas de muestreo en origen y en local. Un bucle de rastreo se usa para la adquisición rápida cuando el búfer está lleno o vacío, usándose otro bucle de rastreo para la operación a régimen normal. El bucle de rastreo a régimen normal incorpora un filtro de paso bajo para eliminar los efectos de las variaciones momentáneas de las tasas de muestreo en origen.

El documento USA892535 describe un sistema flexible y configurable para distribuir medios o programas a una o más redes de distribución. El sistema descrito incluye un servidor de medios, al menos una unidad de interfaz de servidor, una primera vía de comunicación que acopla el servidor de medios y una unidad de interfaz de servidor, una o más unidades de interfaz de red de distribución, y una segunda vía de comunicación que acopla una unidad de interfaz de servidor y la unidad o unidades de interfaz de red de distribución. El servidor de medios almacena ficheros de datos de medios codificados (es decir, comprimidos) y ficheros de ordenación de información. La unidad o cada una de las unidades de interfaz de red de distribución acondiciona los datos de medios recibidos para su transmisión por la red o redes de distribución, que pueden ser redes de distribución analógicas y/o digitales.

Resumen de la invención

Los anteriores y otros objetivos son alcanzados por la invención que, en un aspecto, comprende un sistema para adaptar una tasa de transmisión de una señal de audio transmitida sobre un enlace de comunicaciones multiplexado con división de tiempo, desde un origen hasta un destino. El sistema incluye un primer componente de almacenamiento de profundidad variable para recibir y almacenar temporalmente la señal de audio en el origen; un primer procesador para extraer selectivamente la señal de audio desde el primer componente de almacenamiento de profundidad variable, para encapsular la señal de audio en paquetes compatibles con el enlace de comunicaciones multiplexado con división de tiempo, y para transmitir los paquetes sobre el enlace de comunicaciones multiplexado con división de tiempo, en el cual la cantidad de datos en el primer componente de almacenamiento de profundidad variable es dependiente de la tasa de transmisión en el origen; un segundo procesador para recibir los paquetes desde el enlace de comunicaciones multiplexado con división de tiempo, para extraer la señal de audio de los paquetes encapsulados, y para depositar la señal de audio en un segundo componente de almacenamiento de profundidad variable en el destino, y para adaptar la tasa de transmisión del destino para la posterior transmisión en base a la cantidad de datos en el segundo componente de almacenamiento de profundidad variable;

en el cual el primer procesador extrae selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el primer componente de almacenamiento de profundidad variable, y el segundo procesador extrae selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el segundo componente de almacenamiento de profundidad variable; usando el primer procesador un reloj variable, dependiendo dicho reloj de la cantidad de datos en el primer componente de almacenamiento de profundidad variable, encapsulando el primer procesador la señal de audio en paquetes de tamaño variable, en los cuales el tamaño de los paquetes depende de la tasa de transmisión en el origen; y siendo enviados dichos paquetes por el primer procesador sin remuestreo.

En otra realización, el primer componente de almacenamiento de profundidad variable incluye un FIFO. En otra realización más, el segundo componente de almacenamiento de profundidad variable incluye un FIFO.

En otra realización, la señal de audio incluye una señal de audio digital AES/EBU.

En otra realización, el primer procesador implementa internamente el primer componente de almacenamiento de profundidad variable, y el segundo procesador implementa internamente el segundo componente de almacenamiento de profundidad variable.

En otra realización, el segundo procesador está sincronizado por una señal de reloj derivada de una fuente de señal que tiene una frecuencia variable en función de una señal de control procedente del segundo procesador. El segundo procesador monitoriza el segundo componente de almacenamiento de profundidad variable y ajusta la señal de control para que el segundo componente de almacenamiento de profundidad variable se mantenga aproximadamente a medio llenar. En una realización, la fuente de señal incluye un PLL. Otra realización más incluye adicionalmente un acondicionador de señal para recibir una señal desde la fuente de señal y producir una señal de sincronización a partir de ella. En otra realización, el acondicionador de señal está implementado con un dispositivo FPGA.

En otra realización, el primer procesador está sincronizado por una señal de reloj derivada de una fuente de señal que tiene una frecuencia variable en función de una señal de control derivada del enlace de comunicaciones multiplexado con división de tiempo.

Otro aspecto de la invención comprende un procedimiento para adaptar una tasa de transmisión de una señal de audio transmitida sobre un enlace de comunicaciones multiplexado con división de tiempo, desde un origen hasta un destino. El procedimiento comprende adicionalmente recibir y almacenar temporalmente la señal de audio en un primer componente de almacenamiento de profundidad variable en el origen; extraer selectivamente la señal de audio del primer componente de almacenamiento de profundidad variable como una función predeterminada de una cantidad de datos en el primer componente de almacenamiento de profundidad variable, encapsular la señal de audio en paquetes compatibles con el enlace de comunicaciones multiplexado con división de tiempo, y transmitir los paquetes

ES 2 310 656 T3

sobre el enlace de comunicaciones multiplexado con división de tiempo, en el cual la cantidad de datos en el primer componente de almacenamiento de profundidad variable es dependiente de la tasa de transmisión en el origen; recibir los paquetes desde el enlace de comunicaciones multiplexado con división de tiempo, extraer la señal de audio de los paquetes encapsulados, y depositar la señal de audio en un segundo componente de almacenamiento de profundidad variable en el destino, y extraer selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el segundo componente de almacenamiento de profundidad variable, y adaptar la tasa de transmisión en base a la cantidad de datos en el segundo componente de almacenamiento de profundidad variable; usar un reloj variable, dependiendo dicho reloj de la cantidad de datos en el primer componente de almacenamiento de profundidad variable; encapsular la señal de audio en paquetes de tamaño variable, en los cuales el tamaño de los paquetes depende de la tasa de transmisión en el origen, y transmitir dichos paquetes sin remuestreo.

Otra realización incluye adicionalmente implementar el primer componente de almacenamiento de profundidad variable con un FIFO. Otra realización incluye adicionalmente implementar el segundo componente de almacenamiento de profundidad variable con un FIFO.

Una realización incluye adicionalmente adaptar la señal de audio como una señal de audio digital AES/EBU.

Otra realización más incluye adicionalmente implementar el primer componente de almacenamiento de profundidad variable y el segundo componente de almacenamiento de profundidad variable en un código que corre en uno o más procesadores.

Breve descripción de los dibujos

Los anteriores y otros objetivos de esta invención, las diversas características de la misma, así como la invención en sí misma, podrán ser comprendidos más fácilmente por la siguiente descripción, leída junto con los dibujos que la acompañan, en los cuales:

La Fig. 1 muestra un sistema de la técnica anterior para transmitir el audio de un programa en formato AES/EBU desde el emplazamiento de un estudio hasta el emplazamiento de un transmisor remoto; y

La Fig. 2 muestra una realización de un sistema para adaptar la tasa de la señal de audio en un sistema de comunicaciones TDM.

Descripción de las realizaciones preferidas

La Fig. 2 muestra una realización de un sistema 100 para adaptar la señal de audio en un sistema de comunicaciones TDM. El sistema 100 retransmite audio de programas en formato AES/EBU desde el emplazamiento de un estudio 102 hasta el emplazamiento de un transmisor remoto 104. En general, el sistema 100 encapsula los datos de audio asíncronos AES/EBU en una transmisión TDM T1 sin conversión de tasa de muestreo, pero efectúa cualquier adaptación de la tasa en el emplazamiento del estudio 102 antes de que sean transmitidos, y en el emplazamiento del transmisor remoto 104 una vez extraídos los datos de audio de la transmisión TDM. El sistema 100 emplea un “encapsulador” (es decir, un sistema o aparato para encapsular audio en una transmisión TDM) en el emplazamiento del estudio o cerca del mismo (es decir, el origen), y un “extractor” (es decir, un sistema o aparato para extraer el audio de una transmisión TDM) en el emplazamiento del transmisor remoto o cerca del mismo (es decir, el destino). La Fig. 2 muestra una realización del encapsulador y el extractor, aunque también puede usarse otra realización.

Un búfer de recepción 106 recibe los datos AES/EBU procedentes de una fuente de producción, acondiciona los datos y luego los envía a una CPU 108. La CPU 108 recibe un reloj desde una PLL 112. El PLL 112 deriva el reloj a la CPU 108 y el PLL 112 es controlado por una profundidad de FIFO interna a la CPU 108. La profundidad de FIFO representa la cantidad de datos AES/EBU que entran desde el receptor AES/EBU 106. En una realización del sistema 100. La CPU 108 usa el reloj recuperado de la corriente de datos AES/EBU de entrada para recibir los datos AES/EBU. En otras realizaciones, la CPU 108 maneja los datos AES/EBU con una derivada del reloj PLL 112. La CPU 108 procesa los datos de audio AES/EBU y pasa estos datos de audio a un módulo común (CM) 110, que implementa (entre otras cosas) la funcionalidad TDM T1 en el emplazamiento del estudio 102. El CM 110 encapsula los datos de audio AES/EBU en el enlace TDM T1 destinado al emplazamiento del transmisor remoto 104. Una de las funciones de proceso de la CPU 108 es paquetizar los datos en una supertrama según los diversos formatos de transmisión que soporta el sistema 100. Un empaquetador de tramas existente en la CPU 108 formatea los datos procedentes del FIFO 109 de audio en las tramas de 8 kHz requeridas por la T1/E1. La CPU 108 también determina cuantas ranuras de tiempo, por unidad de tiempo, habrá que rellenar en la transmisión TDM T1. Puesto que los datos de audio AES/EBU entrantes son asíncronos con respecto a la transmisión T1, el número de datos de audio AES/EBU introducidos por unidad de tiempo en la transmisión T1 no puede ser constante. La CPU 108 controla por lo tanto la cantidad de datos de audio y datos auxiliares que se envían en el número requerido de ranuras de tiempo utilizadas en cada transmisión T1.

Un segundo CM 114 en el emplazamiento del transmisor remoto 104 recibe los datos T1 procedentes del emplazamiento del estudio 102, extrae los datos de audio AES/EBU de las ranuras de tiempo T1, y pasa los datos AES/EBU a la CPU 116 a través de la sincronización del bus TDM. Un algoritmo de tramas en la CPU 116 se sincroniza con la estructura de supertrama de los datos empaquetados mirando el patrón incremental de 4 bits que existe en el primer

ES 2 310 656 T3

byte de cada supertrama para establecer los límites de la trama. El desempaquetador de tramas separa entonces los paquetes de datos auxiliares de las muestras de audio, y se envían las muestras de audio al FIFO 118 de audio de la CPU 116.

5 En una realización, la CPU 116 trabaja conjuntamente con un FIFO 118 para procesar los datos AES/EBU procedentes del CM 114. Los datos de audio AES/EBU procedentes del CM 114 son sincronizados en el FIFO 118 con el reloj del bus TDM. Los datos AES/EBU son desincronizados de la CPU 1146 con el reloj 124 derivado por el PLL 120. La CPU 116 monitoriza el FIFO 118 y varía dinámicamente la señal de control 122 al PLL 120 para mantener el FIFO 118 aproximadamente a medio llenar. En operación, cuando la CPU 116 detecta que el FIFO 118 está más que
10 a medio llenar, la CPU ajusta la señal de control 122 para aumentar la frecuencia del primer reloj 124, aumentando así la tasa con la que se vacía el FIFO 118. Cuando la CPU 116 detecta que el FIFO 118 está menos que a medio llenar, la CPU ajusta la señal de control 122 para disminuir la frecuencia del primer reloj 124, reduciendo así la tasa con la que se vacía el FIFO 118. En cierto modo, el PLL 120 que produce el primer reloj 124 está enclavado con la bandera de a medio llenar del FIFO 118, que está indirectamente relacionada con la sincronización AES/EBU original a la entrada del estudio 102. Así pues, el PLL 120 está esencialmente enclavado con la sincronización AES/EBU original en el estudio 102.

La CPU 116 envía los datos AES/EBU que han sido extraídos del FIFO 118 a un transmisor AES/EBU 119 que acondiciona y activa el audio AES/EBU hacia el destino apropiado dentro del emplazamiento del transmisor 104.

20 Se describe un sistema relacionado en la Patente Estadounidense nº 5.818.769, titulada Línea Digital de Retardo Dinámicamente Variable. La patente '769 describe una línea digital de retardo elástico que implementa la elasticidad variando la tasa de salida de la línea de retardo. Un PLL controla la tasa de salida de la línea de retardo en función de una señal de control ligada a la cantidad deseada de retardo, similar a la presente invención que controla la tasa de salida del FIFO 118 en función de la cantidad de datos del FIFO 118. Muchas de las técnicas descritas en la patente '769 pueden usarse también para implementar varias realizaciones de la presente invención. Por ejemplo, la patente '769 enseña a ajustar primero el PLL según una resolución basta, y afinar después el ajuste según una resolución fina. El sistema 100 también puede ajustar inicialmente el PLL 120 según una resolución basta, y revertir luego a una resolución fina para afinar el ajuste.

30 Una ventaja del sistema 100 aquí descrito (y de los conceptos inventivos realizados en el sistema 100) es que, en el destino de los datos, el receptor no tiene que sincronizarse con los medios que transportaron los datos de audio. Por lo tanto el receptor puede ser diseñado esencialmente con independencia de los medios de transporte, sin reparar en que los medios sean T1/E1, fibra óptica, RF, etc. La combinación de PLL y FIFO se adapta a la naturaleza asíncrona de los datos transportados (en este caso, datos de audio) una vez que los datos transportados han sido extraídos de los medios de transporte. Adicionalmente, los conceptos inventivos aquí descritos no están limitados a transportar datos de audio, sino que pueden usarse para transportar otros muchos tipos de datos digitales conocidos en la técnica.

40 Se adjunta un documento suplementario de tres páginas titulado "Adaptación de Tasas". Este documento describe, a un nivel relativamente elevado, los conceptos subyacentes del sistema 100 representado en la Fig. 2.

La invención puede ser realizada de otras formas específicas sin apartarse de las características esenciales de la misma. Las presentes realizaciones deben por tanto considerarse como ilustrativas y no restrictivas, estando marcado el alcance de la presente invención por las reivindicaciones adjuntas y no por la anterior descripción.

45

50

55

60

65

ES 2 310 656 T3

REIVINDICACIONES

5 1. Un sistema para adaptar una tasa de transmisión de una señal de audio transmitida sobre un enlace de comunicaciones multiplexado con división de tiempo, desde un origen (102) hasta un destino (104), que comprende:

un primer componente de almacenamiento de profundidad variable para recibir y almacenar temporalmente la señal de audio en el origen (102);

10 un primer procesador (108) para extraer selectivamente la señal de audio desde el primer componente de almacenamiento de profundidad variable, para encapsular la señal de audio en paquetes compatibles con el enlace de comunicaciones multiplexado con división de tiempo, y para transmitir los paquetes sobre el enlace de comunicaciones multiplexado con división de tiempo, en el cual la cantidad de datos en el primer componente de almacenamiento de profundidad variable es dependiente de la tasa de transmisión en el

15 un segundo procesador (116) para recibir los paquetes desde el enlace de comunicaciones multiplexado con división de tiempo, para extraer la señal de audio de los paquetes encapsulados, y para depositar la señal de audio en un segundo componente de almacenamiento (118) de profundidad variable en el destino (104), y para adaptar la tasa de transmisión del destino (104) para la posterior transmisión en base a la cantidad de datos en el segundo componente de almacenamiento (118) de profundidad variable;

20 en el cual el primer procesador (108) extrae selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el primer componente de almacenamiento de profundidad variable, y el segundo procesador (116) extrae selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el segundo componente de almacenamiento de profundidad variable;

caracterizado porque

30 el primer procesador (108) usa un reloj variable, dependiendo dicho reloj de la cantidad de datos en el primer componente de almacenamiento de profundidad variable, el primer procesador encapsula la señal de audio en paquetes de tamaño variable, en los cuales el tamaño de los paquetes depende de la tasa de transmisión en el origen (102), y dichos paquetes son enviados por el primer procesador (108) sin remuestreo.

35 2. Un sistema según la reivindicación 1, en el cual el primer componente de almacenamiento de profundidad variable incluye una memoria (109) del tipo “primero en entrar, primero en salir”.

40 3. Un sistema según la reivindicación 1, en el cual el segundo componente de almacenamiento de profundidad variable incluye una memoria (118) del tipo “primero en entrar, primero en salir”.

4. Un sistema según la reivindicación 1, en el cual la señal de audio incluye una señal de audio digital formateada a la norma Sociedad de Ingeniería Audio/Unión de Difusión Europea (Audio Engineering Society/European Broadcast Union).

45 5. Un sistema según la reivindicación 1, en el cual el primer procesador (108) comprende internamente el primer componente de almacenamiento de profundidad variable y el segundo procesador (116) comprende internamente el segundo componente de almacenamiento de profundidad variable.

50 6. Un sistema según la reivindicación 1, en el cual el segundo procesador (118) está sincronizado por una señal de reloj derivada de una fuente de señal que tiene una frecuencia variable en función de una señal de control procedente del segundo procesador (118), en el cual el segundo procesador (118) se emplea para monitorizar el segundo componente de almacenamiento de profundidad variable y para ajustar la señal de control de modo que el segundo componente de almacenamiento de profundidad variable se mantenga a medio llenar.

55 7. Un sistema según la reivindicación 6, en el cual la fuente de señal incluye un bucle (112) enclavado en fase.

8. Un sistema según la reivindicación 6, que incluye adicionalmente un acondicionador de señal para recibir una señal desde la fuente de señal y producir una señal de reloj a partir de la misma.

60 9. Un sistema según la reivindicación 8, en el cual el acondicionador de señal está implementado con un dispositivo de matrices de puertas programables en campo.

65 10. Un sistema según la reivindicación 1, estando el primer procesador (108) sincronizado por una señal de reloj derivada de una fuente de señal que tiene una frecuencia variable en función de una señal de control derivada del enlace de comunicaciones multiplexado con división de tiempo.

ES 2 310 656 T3

11. Un procedimiento para adaptar una tasa de transmisión de una señal de audio transmitida sobre un enlace de comunicaciones multiplexado con división de tiempo, desde un origen (102) hasta un destino (104), que comprende:

5 recibir y almacenar temporalmente la señal de audio en un primer componente de almacenamiento de profundidad variable en el origen (102);

10 extraer selectivamente la señal de audio del primer componente de almacenamiento de profundidad variable como una función predeterminada de una cantidad de datos en el primer componente de almacenamiento de profundidad variable, encapsular la señal de audio en paquetes compatibles con el enlace de comunicaciones multiplexado con división de tiempo, y transmitir los paquetes sobre el enlace de comunicaciones multiplexado con división de tiempo, en el cual la cantidad de datos en el primer componente de almacenamiento de profundidad variable es dependiente de la tasa de transmisión en el origen (102);

15 recibir los paquetes desde el enlace de comunicaciones multiplexado con división de tiempo, extraer la señal de audio de los paquetes encapsulados, y depositar la señal de audio en un segundo componente de almacenamiento (118) de profundidad variable en el destino (104), y extraer selectivamente la señal de audio como una función predeterminada de una cantidad de datos en el segundo componente de almacenamiento de profundidad variable, y adaptar la tasa de transmisión en base a la cantidad de datos en el segundo componente de almacenamiento (118) de profundidad variable;

20 **caracterizado** por las etapas de

25 usar un reloj variable, dependiendo dicho reloj de la cantidad de datos en el primer componente de almacenamiento de profundidad variable, encapsular la señal de audio en paquetes de tamaño variable, en los cuales el tamaño de los paquetes depende de la tasa de transmisión en el origen (102), y transmitir dichos paquetes sin remuestreo.

30 12. Un procedimiento según la reivindicación 11, que incluye adicionalmente implementar el primer componente de almacenamiento de profundidad variable con una primera memoria (109) del tipo “primero en entrar, primero en salir”.

35 13. Un procedimiento según la reivindicación 11, que incluye adicionalmente implementar el segundo componente de almacenamiento de profundidad variable con una segunda memoria (118) del tipo “primero en entrar, primero en salir”.

40 14. Un procedimiento según la reivindicación 11, incluyendo adicionalmente adaptar la señal de audio que incluye una señal de audio digital formateada a la norma Sociedad de Ingeniería Audio/Unión de Difusión Europea (Audio Engineering Society/European Broadcast Union).

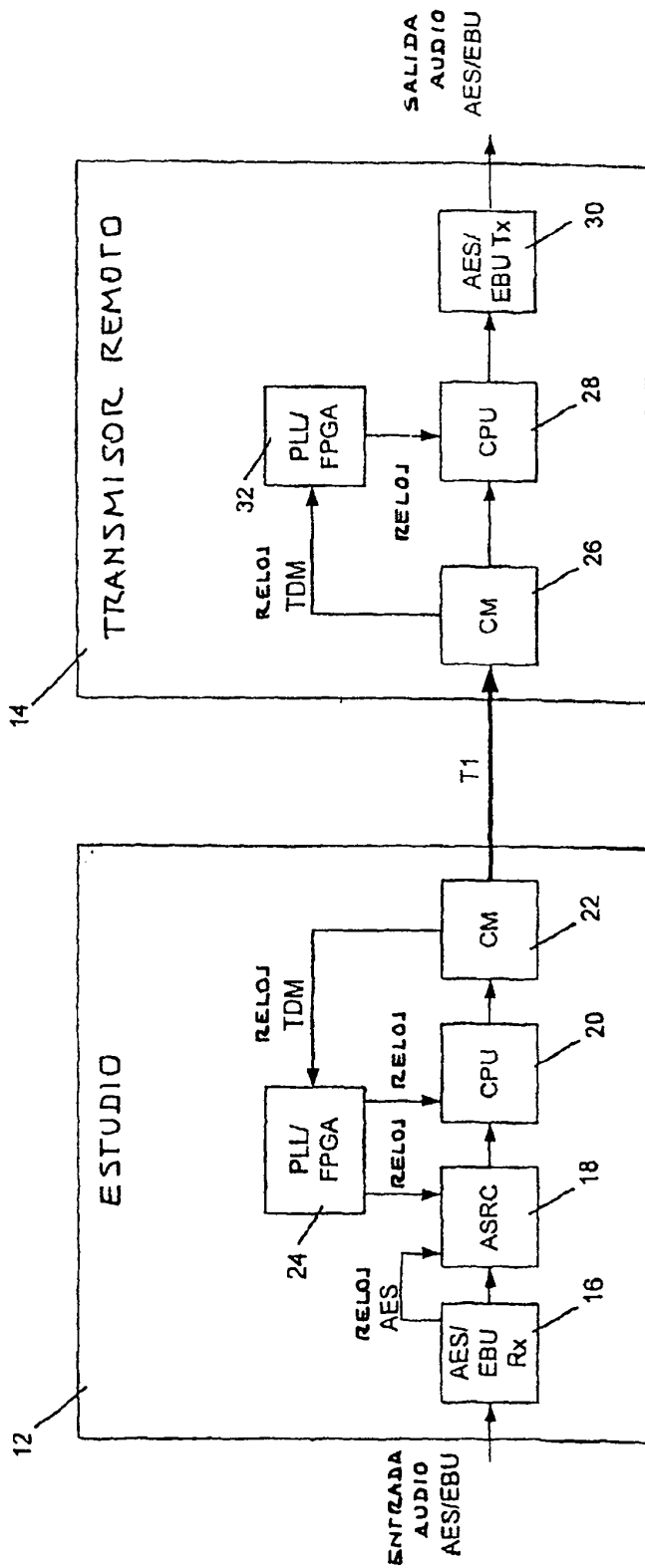
45 15. Un procedimiento según la reivindicación 11, incluyendo adicionalmente implementar el primer componente de almacenamiento de profundidad variable y el segundo componente de almacenamiento de profundidad variable en un código que corre en uno o más procesadores.

50 16. Un sistema según la reivindicación 1, en el cual el primer y segundo componentes de almacenamiento de profundidad variable incluyen una memoria (109, 118) del tipo “primero en entrar, primero en salir” y;

55 la señal de audio incluye una señal de audio digital formateada a la norma Audio Engineering Society/European Broadcast Union.

60 17. Un procedimiento según la reivindicación 11, incluyendo adicionalmente implementar el primer y segundo componentes de almacenamiento de profundidad variable con una memoria (109, 118) del tipo “el primero en entrar es el primero en salir” y;

65 adaptar la señal de audio que incluye una señal de audio digital formateada a la norma Sociedad de Ingeniería Audio/Unión de Difusión Europea (Audio Engineering Society/European Broadcast Union).



TECNICA ANTERIOR

FIG. 1

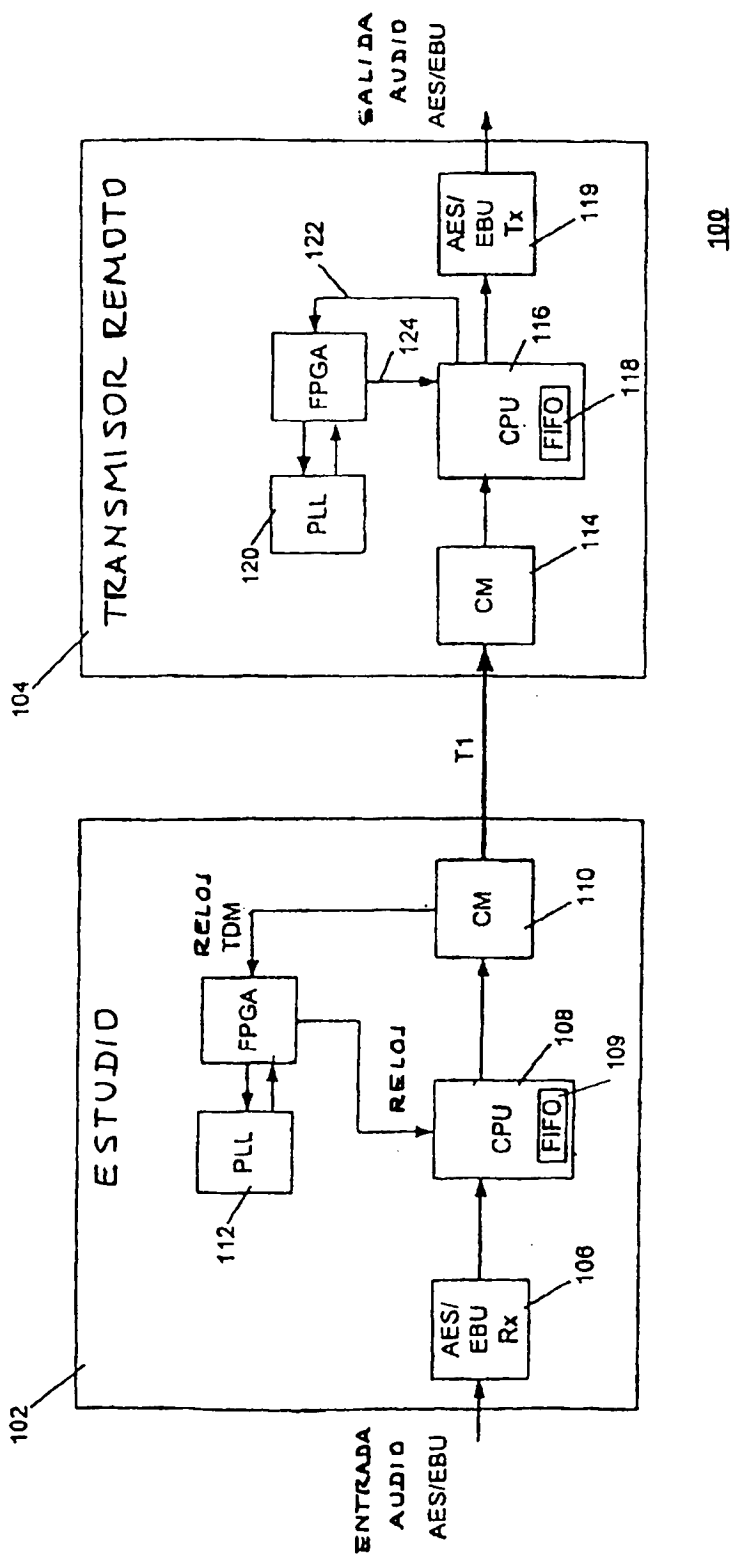


FIG. 2