

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 5/44 (2006.01)

G06F 13/42 (2006.01)



[12] 发明专利说明书

专利号 ZL 02825762.6

[45] 授权公告日 2008 年 3 月 19 日

[11] 授权公告号 CN 100376108C

[22] 申请日 2002.12.11 [21] 申请号 02825762.6

[30] 优先权

[32] 2001.12.19 [33] US [31] 10/025,160

[86] 国际申请 PCT/US2002/039529 2002.12.11

[87] 国际公布 WO2003/055204 英 2003.7.3

[85] 进入国家阶段日期 2004.6.21

[73] 专利权人 汤姆森特许公司

地址 法国布洛涅

[72] 发明人 约翰·R·谢伦伯格

[56] 参考文献

WO0195121A2 2001.12.13

CN1320328A 2001.10.31

WO0122583A 2001.3.29

WO0122204A 2001.3.29

审查员 雷云珊

[74] 专利代理机构 北京市柳沈律师事务所

代理人 吕晓章 马莹

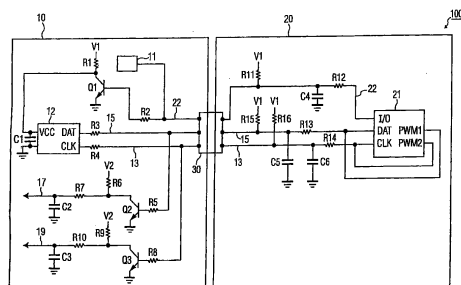
权利要求书 3 页 说明书 8 页 附图 2 页

[54] 发明名称

保护存储器的装置和方法

[57] 摘要

一种诸如电视信号接收器的装置包括第一和第二电路板。所述第一电路板包括存储器和用于控制所述装置的至少一种功能的控制电路。所述第二电路板经由控制线可操作地耦合到所述第一电路板。所述第二电路板包括用于产生第一和第二控制信号的控制器。当所述装置处于第一操作状态时，控制线将所述第一控制信号从所述控制器发送到所述存储器，并且当所述装置处于第二操作状态时从所述控制器发送到所述第二控制信号。为了在第二操作状态期间防止对所述存储器进行无意地写入，当所述控制器将第二控制信号发送到控制电路时，控制器将存储器处于未供电状态。而且，在允许在控制线上继续通信的未供电状态期间，提供用于防止存储器将控制器线保持诸如低电平的一种状态的单元。



1. 一种电视信号接收器, 包括:

第一电路板, 包括存储器单元和用于控制所述接收器的操作的控制电路单元, 所述控制电路单元响应所述存储器单元中存储的数据来控制所述接收器的操作; 和

第二电路板, 其经由相互集成电路总线可操作地耦合到所述第一电路板, 所述第二电路板包括耦合到所述相互集成电路总线的控制器单元, 所述控制器单元用于在对应于接收器的关状态的第一操作状态产生允许控制器单元从存储器单元读取数据的第一控制信号, 以及在对应于接收器的开状态的第二操作状态产生允许控制电路单元控制接收器的操作的第二控制信号,

在所述第二操作状态期间, 所述控制器单元使所述存储器单元位于未供电状态, 当所述存储器单元处于未供电状态时, 所述存储器单元被耦合到用于防止所述存储器单元将所述总线保持在低电位状态的单元,

其中所述存储器单元和所述控制电路单元都耦合到所述相互集成电路总线, 并且所述控制器单元经由所述相互集成电路总线将所述第一控制信号发送到所述存储器单元, 而不影响处于第一操作状态的控制电路单元, 并且经由所述总线将所述第二控制信号发送到所述控制电路单元, 而不影响处于第二操作状态的存储器单元。

2. 根据权利要求1所述的电视信号接收器, 其中所述用于当所述存储器处于未供电状态时防止所述存储器将所述总线保持在低电位状态的单元包括齐纳二极管。

3. 根据权利要求1所述的电视信号接收器, 其中所述存储器单元包括用于控制偏转电路的操作数据, 所述控制电路单元响应所述操作数据来控制所述偏转电路。

4. 根据权利要求3所述的电视信号接收器, 其中所述第一控制信号对应于相互集成电路应允信号, 以及所述第二控制信号是脉宽调制信号。

5. 根据权利要求3所述的电视信号接收器, 其中所述控制电路单元经由双极性晶体管耦合到所述相互集成电路总线。

6. 一种信号处理装置, 包括:

第一电路板, 其包括存储器单元和用于控制接收器的至少一个操作的控

制电路单元；和

第二电路板，经由控制线可操作地耦合到所述第一电路板，所述第二电路板包括耦合到所述控制线的控制器单元，所述控制器单元用于在对应于接收器的关状态的第一操作状态产生允许控制器单元从存储器单元读取数据的第一控制信号，以及在对应于接收器的开状态的第二操作状态产生允许控制电路单元控制接收器的操作的第二控制信号，

在所述第二操作状态期间，所述存储器单元位于未供电状态，当所述存储器单元处于未供电状态时，所述存储器单元被耦合到用于防止所述存储器单元将所述控制线保持在低电位状态的单元，和

所述存储器单元和控制电路单元都耦合到所述控制线，并且所述控制器单元经由所述控制线将所述第一控制信号发送到所述存储器单元，而不影响处于第一操作状态的控制电路单元，并且经由所述控制线将所述第二控制信号发送到所述控制电路单元，而不影响处于第二操作状态的存储器单元。

7. 根据权利要求6所述的信号处理装置，其中所述存储器单元具有存储于其中的用于控制所述控制电路单元的操作数据，所述控制器单元检索处于所述第一操作状态的所述操作数据，并且响应处于所述第二操作状态的操作数据来控制所述控制电路单元。

8. 根据权利要求7所述的信号处理装置，其中所述操作数据包括用于控制偏转电路的电压数据，并且所述控制电路单元响应于所述电压数据来控制所述偏转电路。

9. 根据权利要求8所述的信号处理装置，其中所述控制器单元和所述存储器单元由备用电源供电。

10. 根据权利要求6所述的信号处理装置，其中所述第一控制信号符合所述相互集成电路标准，并且所述第二控制信号包括脉宽调制信号。

11. 一种用于操作电视信号接收器的方法，所述方法包括步骤：

提供经由控制线耦合的第一和第二电路板，所述第一电路板具有在其上包含的并且耦合到所述控制线的存储器件和控制电路，所述第二电路板具有在其上包含的并耦合到所述控制线的控制器；

当所述接收器处于对应于接收器的关状态的第一操作状态时，经由所述控制线将第一控制信号从所述第二电路板上的控制器发送到所述第一电路板上的所述存储器件，而不影响所述控制电路，所述第一控制信号允许控制器

从存储器件中读取数据；和

当所述接收器处于对应于接收器的开状态的第二操作状态时，经由所述控制线将第二控制信号从所述控制器发送到所述第一电路板上的所述控制电路，所述第二控制信号允许控制电路控制接收器的操作；和

在发送所述第二控制信号的步骤期间，将所述存储器件位于未供电状态，当所述存储器件位于未供电状态时，所述存储器件耦合到用于防止所述存储器件将所述控制线保持在低电位状态的单元。

12. 根据权利要求 11 所述的方法，其中所述控制器和所述存储器件由备用电源供电。

13. 根据权利要求 11 所述的方法，还包括步骤：响应从所述存储器件读取的数据经由所述控制电路来控制偏转电路。

14. 根据权利要求 11 所述的方法，其中所述第一发送步骤包括根据所述相互集成电路总线标准来发送所述第一控制信号。

15. 根据权利要求 11 所述的方法，其中所述第二发送步骤包括发送所述第二控制信号作为脉宽调制信号。

16. 根据权利要求 11 所述的方法，其中所述提供步骤包括提供具有经由双极性晶体管耦合到所述控制线的控制电路的第一电路板。

保护存储器的装置和方法

技术领域

本发明通常涉及诸如电视信号接收器的电子设备，尤其涉及一种例如当联结到存储器的信号控制线在不同设备之间共享时用于保护在那种设备中所包含的存储器不被无意地写入的技术。

背景技术

诸如电视信号接收器的电子设备通常包括一个或多个电路板。每个电路板一般具有附加到其上的电子组件，例如集成电路(“IC”)和其他元件，这些电子组件能够执行各种设备操作。电视信号接收器的现有设计通常仅利用单个电路板。使用这些现有设计，主要动机在于最大化使用电路板面积。然而，由于仅使用了一个电路板，所以不存在有关不同电路板之间的连接问题。

另一方面，电视信号接收器的当前设计可以使用多个电路板。与单个板相比，多个电路板的使用是非常具有吸引力的，因为它能够使电路设计模块化。特别是，可以对不同电路板部分重新设计，而不必重新组织所有接收器电路的布局，通常就象仅使用单个电路板时的情况。而且，多个电路板的使用允许对于一组电路使用单侧板，而对于其他电路使用多层板。

尽管具有这些优点，但是多个电路板的使用确实产生了关于不同板之间的连接的缺点。特别是，可期望最小化用来提供电路板之间的连接的连接器的数量(例如引脚)。由于每个连接器的成本在金钱观念上是可以计量的，所以尤其期望最小化那些连接器的数量。这在某些产业(例如消费者电子产业)中是尤其重要的，其中产品成本是竞争者之间的动力。因此，需要一种减少诸如电视信号接收器的装置中电路板之间所需的连接数量的技术。

用于减少电路板之间的连接数量的那样一种技术涉及共享诸如电视信号接收器的装置的两个电路板之间连接的信号控制线。根据这一技术，当该装置处于关状态时，一个电路板上的微控制器使用信号控制线来读取另一个电路板上的存储器，并且当该装置处于开状态时，使用相同的信号控制线来控制该装置的另一个操作(例如偏转操作)。

在实践上述技术中，当微控制器使用信号控制线来控制装置处于关状态时的装置操作，已经查明的的问题是存储器可能被无意地写入。因此，需要一种能够共享信号控制线但是防止连接到线路的存储器被微控制器或者连接到控制线的其他设备无意地写入的技术。本发明旨在解决这些和其他问题。

发明内容

根据本发明，一种装置包括第一和第二电路板。第一电路板包括存储器和用于控制所述装置的至少一种功能的控制电路。第二电路板经由控制线可操作地耦合到第一电路板。第二电路板包括用于产生第一和第二控制信号的控制器。当装置处于第一操作状态时，控制线将第一控制信号从控制器发送到存储器，并且当装置处于第二操作状态时，控制线将第二控制信号从控制器发送到控制电路。为了在第二操作状态期间防止无意地写入存储器，当控制器将第二控制信号发送到控制电路时，在第二操作状态期间，将存储器位于未供电状态。另外，存储器耦合到用于在未供电状态期间防止存储器将控制线保持在低电位状态（low state）的单元。

在示例性实施例中，所述装置包括电视信号接收器，所述电视信号接收器具有第一电路板和第二电路板，第一电路板包括附加到其上的存储器和用于控制偏转的电路，第二电路板包括附加到其上的微控制器，第一和第二电路板经由控制线相互耦合。在第一操作状态，微控制器经由控制线产生第一控制信号，以便从存储器中检索操作数据，并且在第二操作状态，微控制器使用所检索的操作数据来控制用以控制偏转的电路。在第二操作状态期间，微控制器将存储器位于未供电状态。存储器可以包括用于防止存储器对控制线加载的单元，从而允许连接到控制线的其他设备继续进行通信。在一个实施例中，存储器包括耦合到 Vcc 的齐纳二极管，该 Vcc 输入用来防止处于未供电状态的存储器将控制线保持在低电位状态。这确保了微控制器能够经由控制线继续与控制电路进行通信。这里也公开了一种由上述装置实现的方法。

附图说明

通过结合附图参考本发明实施例的下列描述，本发明的上述和其他特征以及优点以及得到它们的方式将变得更加明显，并且将更容易理解本发明，其中：

图 1 是适用于实现本发明的装置的相关部分的图；和

图 2 是图解说明用于实现本发明的示例性步骤的流程图。

此处所给出的范例图解说明了本发明的优选实施例，并且这些范例不能被曲解为以任何方式对本发明的范围的限制。

具体实施方式

现在参考附图，尤其是参考图 1，其中示出了适用于实现本发明的装置 100 的相关部分的图。为了示例和解释说明，以电视信号接收器来代表图 1 的装置 100。然而，应当注意本发明的原理可应用于其他类型的电子设备，尤其是那些利用多个电路板连接在一起的设备。

图 1 的接收器 100 包括第一电路板 10、第二电路板 20、以及板连接器 30。根据示例性实施例，第一电路板 10 使能有关接收器 100 的电源和偏转功能的操作，以及第二电路板 20 使能有关接收器 100 的信号处理功能的操作。第一电路板 10 经由板连接器 30 电连接到第二电路板 20。

第一电路板 10 包括开关式变换器 (transformer) (SMT) 11，该 SMT 11 例如响应于用户输入而使接收器 100 位于开或关状态。电可擦可编程只读存储器 (“EEPROM”) 12 作为用于存储数据的非易失性存储器来操作，例如用于控制接收器 100 的偏转操作的电压数据。EEPROM 12 包括电压输入 (“Vcc”) 端、时钟 (“CLK”) 端和数据 (“DAT”) 端。电耦合 Vcc 端以接收用于打开和关闭 EEPROM 12 的信号。CLK 端电耦合到串行时钟线 (“SCL”) 13，并且 DAT 端电耦合到串行数据线 (“SDA”) 15。根据示例性实施例，SCL 13 和 SDA 15 共同表示相互集成电路 (“IIC (inter-integrated circuit)” -通常称作 “I 平方 C_ (I-squared C)”) 总线，并且这里也称作总线或控制线。

通常，IIC 总线是双传输介质，即允许两个 IC 在总线路径上同时通信的双向数据总线。服务于 “主动” 操作模式的 IC 在总线上开始数据传递操作，并且产生允许该数据传递的时钟信号。服务于 “从动” 操作模式的 IC 是正在操作或者由主动 IC 开始通信的 IC，从而从动 IC 被指示来发送或接收数据。每个 IC 具有它自己的唯一地址，其中主动 IC 开始和终止通信。此处将在后面提供有关表示为 SCL 13 和 SDA 15 的 IIC 总线的进一步细节。

第一电路板 10 也包括十个电阻 R1 至 R10、三个电容器 C1 至 C3、以及三个晶体管 Q1 至 Q3。电阻 R1 操作为晶体管 Q1 的集电结的上拉电阻，并且

电耦合到电压源 V1, 根据示例性实施例该电压源 V1 为 3.3 伏。在该方法中, 电阻 R1 和晶体管 Q1 工作为信号反向器。电阻 R1 的最优值为 100 欧姆。R2 电耦合于板连接器 30 的一端与晶体管 Q1 的基极结之间。电阻 R2 的最优值为 1K 欧姆。晶体管 Q1 的集电结电耦合到 EEPROM 12 的 Vcc 端, 并且提供用于打开和关闭 EEPROM 12 的信号。晶体管 Q1 最好体现为 NPN 型双极结晶体管(“BJT”)。电容器 C1 是 EEPROM 12 的旁路电容器, 并且最优值为 100 毫微法。

提供电阻 R3 和 R4 来分别产生 SDA 15 和 SCL 13 上的阻抗。根据示例性实施例, 每个电阻 R3 和 R4 提供 1K 欧姆的阻抗。如图 1 所示, 在第一电路板 10 中分接(tap) SCL 13 和 SDA 15 用来提供两条分离的控制通道。具体的, SDA 15 被分接用来提供产生表示为附图标记 17 的输出信号的第一控制通道, 并且 SCL 13 被分接用来提供产生表示为附图标记 19 的输出信号的第二控制通道。输出信号 17 和 19 控制接收器 100 的偏转操作。补偿第一和第二控制通道的电路此处可以共同称作控制电路。

第一控制通路包括电阻 R5 至 R7、电容器 C2 和晶体管 Q2。电阻 R5 在 SDA 15 与晶体管 Q2 的基极结之间提供阻抗, 并且最佳值为 10K 欧姆。晶体管 Q2 最好是 NPN 型 BJT。晶体管 Q2 的集电结为第一控制通路提供输出路径。电阻 R6 用作上拉电阻, 并且电耦合到电源 V2, 根据示例性实施例该电源 V2 为 5.1 伏。电阻 R6 的最佳值为 1K 欧姆。电阻 R7 和电容器 C2 建立时间常数, 并且最好分别具有 1K 欧姆和 820 毫微法。根据示例性实施例, 使用输出信号 17 来建立回扫变换器(未示出)的电压, 该电压用在接收器 100 的偏转操作中。

第二控制通路包括电阻 R8 至 R10、电容器 C3 以及晶体管 Q3。电阻 R8 在 SCL 13 和晶体管 Q3 的基极结之间提供阻抗, 并且值最好为 10K 欧姆。晶体管 Q3 最好是 NPN 型 BJT。晶体管 Q3 的集电结为第二控制通路提供输出路径。电阻 R9 操作为上拉电阻, 并且电耦合到电压源 V2, 该电压源先前表示为 5.1 伏。电阻 R9 的值最好是 1K 欧姆。电阻 R10 和电容器 C3 建立时间常数, 并且最好分别具有 1K 欧姆和 820 毫微法的值。根据示例性实施例, 使用输出信号 19 来控制回扫变换器(未示出)的电压。

第二电路板 20 包括用于控制接收器 100 的各种操作的微控制器 21。微处理器 21 包括输入/输出(“I/Q”)端、CLK 端和 DAT 端。I/Q 端电耦合到单

条线 22, 并且其中提供输出信号, 该输出信号使接收器 100 的各种组件在接收器 100 打开时被供电。CLK 端电耦合到 SCL 13, DAT 端电耦合到 SDA 15。尽管图 1 中未明显示出, 但是微控制器 21 电连接到电压源, 例如电压源 V1。这里, 可以相互交换使用术语“微控制器”和“控制器”。

微控制器 21 也包括分别输出第一和第二 PWM 信号的第一和第二脉宽调制(“PWM”)端(“PWM1”和“PWM2”)。PWM1 和 PWM2 端分别电耦合到 SDA 15 和 SCL 13, 从而将第一和第二 PWM 信号分别提供给第一电路板 10 的第一和第二控制通道。因此, 使用第一 PWM 信号来产生输出信号 17, 使用第二 PWM 信号来产生输出信号 19。虽然在优选实施例中采用了 PWM 信号, 但是当然也可以采用其他格式的信号。

第二电路板 20 也包括六个电阻 R11 到 R16, 以及两个电容器 C4 和 C6。电阻 R11 对于连接到微控制器 21 的 I/O 端的信号线 22 操作为上拉电阻, 并且电耦合到电压源 V1, 该电压源如先前所示为 3.3 伏。电阻 R11 的最优值为 10K 欧姆。电阻 R12 和电容器 C4 操作用来滤出来自连接到微控制器 21 的 I/O 端的信号线的射频干扰。电阻 R12 和电容器 C4 的最优值分别为 1K 欧姆和 1 毫法。类似地, 电阻 R13 和电容器 C5 操作用来滤出来自 SDA 15 的射频干扰, 而电阻 R14 和电容器 C6 操作用来滤出来自 SCL 13 中的视频干扰。根据示例性实施例, 每个电阻 R13 和 R14 的值为 1K 欧姆, 并且每个电容器 C5 和 C6 的值是 100 毫微法。电阻 R15 和 R16 操作为上拉电阻, 并且电耦合到电压源 V1, 如先前所示为 3.3 伏。电阻 R15 和 R16 的值都最好是 10K 欧姆。

在操作中, IIC 总线(即 SCL 13 和 SDA 15)在微控制器 21 的两个不同操作之间被共享。具体的, 当接收器 100 处于第一操作状态(即接收器 100 连接到电源, 但是处于关状态), 微控制器 21 操作为主动(Master) IC, 并且经由 SCL 13 和 SDA 15 将第一控制信号发送到 EEPROM 12, 从而从 EEPROM 11 读取数据, 该 EEPROM 12 操作为从动(Slave) IC。在第一操作状态期间, 微控制器 21 和 EEPROM 12 从备用电源(即电压源 V1)接收电源。根据示例性实施例, 由微控制器 21 从 EEPROM 12 读取的数据包括用于控制接收器 100 的偏转操作的电压数据。

在数据读取操作期间, SCL 13 将时钟信号从微控制器 21 传递到 EEPROM 12。SDA 15 使用串行数字业务来发送数据。典型地, 使用一个或多个比特作为确认比特。根据示例性设计, 当 SCL 13 和 SDA 15 都保持在逻辑高电位状

态 (high state) 时, 在微控制器 21 与 EEPROM 12 之间不能发送数据。在 SDA 15 上, 从逻辑高电位状态 转变到逻辑低电位状态, 同时 SCL 13 处于逻辑高电位状态, 这表示经由 IIC 总线交换数字数据的开始条件。相反, 在 SDA 15 上, 从逻辑低电位状态 转变到逻辑高电位状态, 同时 SCL 13 处于逻辑高电位状态, 这表示停止条件。根据示例性实施例, 微控制器 21 对于在 SDA 15 上传递的每个数字数据比特产生一个时钟脉冲, 并且当 SCL 13 上的时钟信号处于逻辑低电位状态 时, 可以仅变化 SDA 15 上的逻辑状态。当然, 可以使用信号协议而不是时钟脉冲 (foregoing one)。当微控制器 21 从 EEPROM 12 读取数据时, 微控制器 21 的 PWM1 和 PWM2 端处于高阻抗状态, 并且电阻 R5 和 R8 阻止第一和第二控制通路的控制电路对 SCL 13 和 SDA 15 加载。公知的例如经由数据定向寄存器可以控制微控制器 21 的引脚的输入和输出状态, 并且从而控制阻抗。

当接收器 100 处于第二操作状态(即接收器 100 连接到电源并且处于开状态)时, 微控制器 21 的 DAT 和 CLK 端处于高阻抗状态, 并且 PWM1 和 PWM2 端可被用来分别输出第一和第二 PWM 信号。这里可将第一和第二 PWM 信号称为第二控制信号。PWM1 端电耦合到 SDA 15, 从而将第一 PWM 信号提供给第一电路板 10 的第一控制通道, 以便能够产生输出信号 17。类似地, PWM2 端电耦合到 SCL 13, 从而将第二 PWM 信号提供给第一电路板 10 的第二控制通道, 以便能够产生输出信号 19。根据示例性实施例, 根据从处于第一操作状态、即当接收器 100 处于关状态时的 EEPROM 12 读取的电压数据, 由微控制器 21 产生第一和第二 PWM 信号。以上述方式, 在微控制器 21 的两个不同操作期间在两个不同设备间共享 SCL 13 和 SDA 15。在 Vcc 输入端和接地端之间可以包括电容器 C1, 以便补偿在对 EEPROM 12 数据读取/写入操作期间的峰值电流。

当将第一和第二 PWM 信号发送到第一电路板 10 的控制电路时, 如上所述, 已经意识到的一个潜在问题是可能无意地对 EEPROM 12 进行写入从而破坏 EEPROM 12 中所存储的数据。具体地讲, 当经由 IIC 总线发送 PWM 信号时, 如果产生起动条件(即, 在 SDA 15 上从逻辑高电位状态 转变到逻辑低电位状态, 同时 SCL 13 处于逻辑高电位状态), 并且由 PWM 信号的相位调整产生的地址信息对应于 EEPROM 12 的地址信息, 则微处理器 21 可能无意地对 EEPROM 12 进行写入。

为了避免这一潜在问题,本发明在经由 IIC 总线发送 PWM 信号之前使电源从 EEPROM 12 中移除。具体地讲,当接收器 100 处于开状态时,并且从而进入第二操作状态,微控制器 21 将来自它的 I/O 端的电源控制信号输出至信号线 22,电源控制信号经由板连接器 30 而被传递到第一电路板 10,并且用于控制接收器 100 的某些电源功能。具体地讲,根据示例性实施例,为逻辑高信号的电源控制信号被提供到 SMT 11,该 SMT 11 打开第二操作状态期间使用的接收器 100 的电源(未示出)。而且,该电源控制信号被提供给操作为反相器的晶体管 Q1 的基极结,从而使电压源 V1 与 EEPROM 12 的 Vcc 端断开。然后,一旦 EEPROM 12 处于未供电状态,微控制器 21 就可以经由 IIC 总线来发送 PWM 信号,而没有无意写入 EEPROM 12 的风险。

在示例性实施例中,EEPROM 12 包括用于当 EEPROM 12 处于未供电状态时防止 EEPROM 12 降低控制线 13 和 15 中负载的单元。通常,IC 包括耦合到引脚的静电放电(“ESD”)保护二极管。在本发明的实施例中,EEPROM 12 包括例如耦合到 Vcc 引脚的上述的防止单元。可以使用已知用来提供那些功能的各种设备和方法,例如齐纳二极管和双极性二极管。

现在参考图 2,示出了图解说明实践本发明的示例性步骤的流程图 200。为了示意和说明,将参考图 1 的电视信号接收器 100 来描述图 2 的步骤。

在步骤 201,接收器 100 处于未供电状态。也就是说,接收器 100 没有连接到电源,例如家用插头等。在步骤 202,接收器连接到电源(例如插上电源),但是没有打开。也就是说,在步骤 202,接收器 100 进入第一操作状态。这里如先前所示,在第一操作状态期间,接收器 100 的某些组件(例如微控制器 21 和 EEPROM 12)从备用电源接收电源,即电压源 V1。

响应于在步骤 202 连接到电源,处理前进到步骤 203,在步骤 203,接收器 100 执行初始化处理。具体地讲,作为该初始化处理的一部分,微控制器 21 作为主动 IC 进行操作,并且经由 SCL 13 和 SDA 15 将第一控制信号发送到 EEPROM 12,从而从作为从动 IC 进行操作的 EEPROM 12 读取数据。根据示例性实施例,由微控制器 21 从 EEPROM 12 读取的数据包括用于控制接收器 100 的偏转操作的电压数据。微控制器 21 将所读取的数据存储在内部存储器(未示出)中,并且只要接收器 100 插上电源或者以别的方式被供电时,就将所读取的数据保留在内部存储器中。

接着,在步骤 204,例如响应于在诸如手持式遥控单元的输入端接收的

用户输入,接收器 100 打开。这里如先前所示,当接收器 100 既连接到电源又打开时,接收器 100 处于第二操作状态。因此,步骤 204 使接收器 100 进入第二操作状态。响应于步骤 204,微控制器 21 将电源控制信号从它的 I/O 端输出到信号线 22。其中,在步骤 205,电源控制信号将第一电路板 10 的晶体管 Q1 与 EEPROM 12 的 Vcc 端断开。

随后,一旦 EEPROM 12 处于未通电状态,处理流程前进到步骤 206,在步骤 206,微控制器 21 向第一电路板 10 的控制电路发送第二控制信号、即第一和第二 PWM 信号。也就是说,PWM1 端将第一 PWM 信号输出到 SDA 15,从而将第一 PWM 信号提供给第一电路板 10 的第一控制通道,以便能够产生输出信号 17。类似地,PWM2 端将第二 PWM 信号输出到 SCL 13,从而将第二 PWM 信号提供给第一电路板 10 的第二控制通道,以便能够产生输出信号 19。如先前所示,根据在步骤 203 从 EEPROM 12 读取的电压数据,可以通过微控制器 21 产生第一和第二 PWM 信号。以上述方式,在微控制器 21 的两个不同操作之间共享 SCL 13 和 SDA 15,并且避免无意地写入 EEPROM 12 的风险。

尽管已经关于电视信号接收器描述了本发明,但是本发明可应用于包括或不包括显示设备的各种系统,并且这里所使用的措词“电视信号接收器”或“接收器”往往包含各种类型的装置和系统,但不限于包括显示设备的电视机或监视器,以及不限于诸如置顶盒、磁带录像机(VTR)、数字光盘(DVD)播放器、视频游戏机、个人录像机(PVR)的系统或可能不包括显示设备的其他装置的系统或装置。

虽然将本发明作为优选设计进行描述,但是在本公开的精神和范围之内还可以对本发明进行修改。因此,本申请往往覆盖各种变化、使用、或者使用本发明一般原理的本发明的适应修改。而且,本发明往往覆盖例如那些背离本发明公开而又属于本发明并且落入所附权利要求的限制之内的现有技术中的已知或惯例实践。

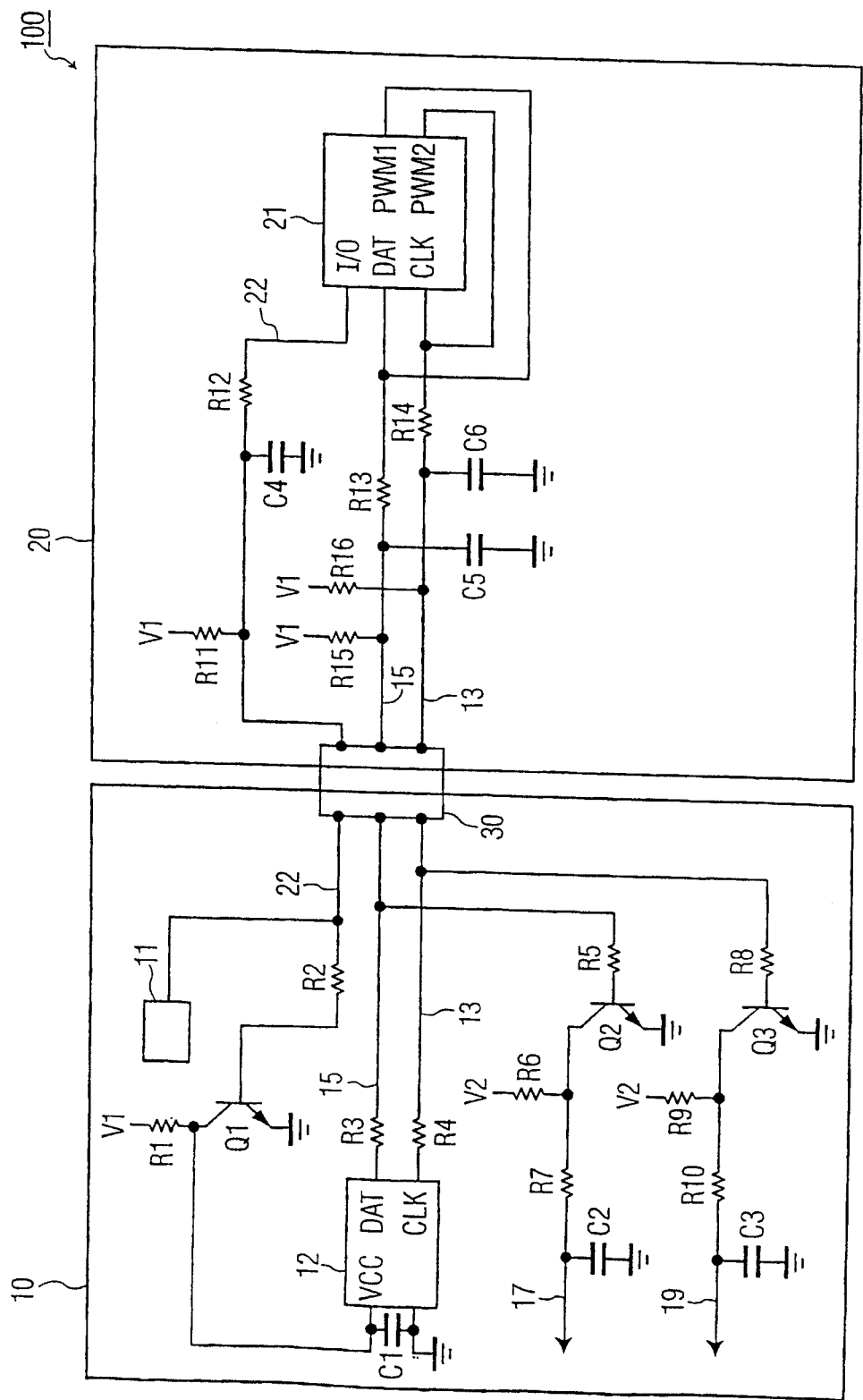


图 1

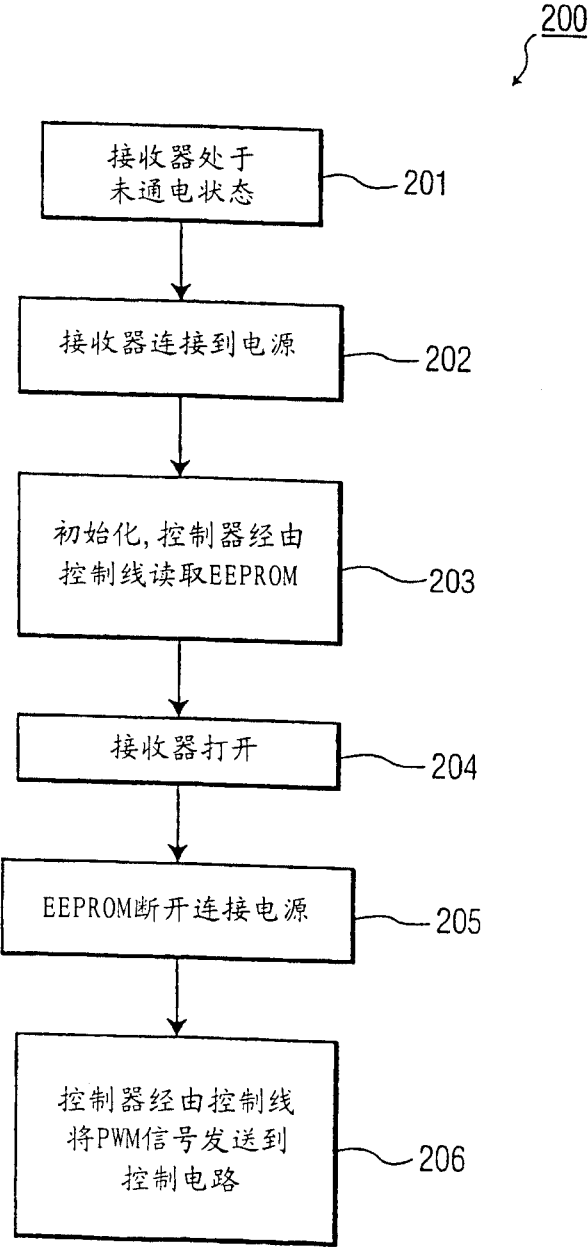


图 2