

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 1 月 20 日 (2011.1.20)

【公開番号】特開 2009-135350 (P2009-135350A)

【公開日】平成 21 年 6 月 18 日 (2009.6.18)

【年通号数】公開・登録公報 2009-024

【出願番号】特願 2007-311892 (P2007-311892)

【国際特許分類】

H 0 1 L 27/00 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/02 (2006.01)

H 0 1 L 27/12 (2006.01)

H 0 1 L 27/092 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 27/115 (2006.01)

H 0 1 L 21/8247 (2006.01)

H 0 1 L 29/792 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 27/10 (2006.01)

【 F I 】

H 0 1 L 27/00 3 0 1 C

H 0 1 L 29/78 6 2 7 D

H 0 1 L 29/78 6 2 7 A

H 0 1 L 29/78 6 1 3 Z

H 0 1 L 29/78 6 1 3 B

H 0 1 L 27/12 B

H 0 1 L 27/08 3 2 1 G

H 0 1 L 27/08 3 3 1 E

H 0 1 L 27/10 4 3 4

H 0 1 L 29/78 3 7 1

H 0 1 L 27/10 4 8 1

【手続補正書】

【提出日】平成 22 年 11 月 30 日 (2010.11.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の基板上に第 1 の剥離層を形成し、
 前記第 1 の剥離層上に第 1 の無機絶縁膜を形成し、
 前記第 1 の無機絶縁膜上に第 1 の半導体素子層を形成し、
 前記第 1 の半導体素子層上に無機絶縁層を形成し、
 前記無機絶縁層に第 1 の平坦化処理を行い、
 第 2 の基板上に第 2 の剥離層を形成し、

前記第 2 の剥離層上に第 2 の無機絶縁膜を形成し、
前記第 2 の無機絶縁膜上に第 2 の半導体素子層を形成し、
前記第 2 の半導体素子層に保持基板を接着し、
前記第 2 の半導体素子層、及び前記第 2 の無機絶縁膜を前記第 2 の基板より剥離する第 1 の剥離処理を行い、
前記第 2 の無機絶縁膜に残存する前記第 2 の剥離層を除去することにより、前記第 2 の無機絶縁膜を露出し、
前記無機絶縁層と前記第 2 の無機絶縁膜とを接合して、前記第 1 の半導体素子層と前記第 2 の半導体素子層とを前記無機絶縁層及び前記第 2 の無機絶縁膜を介して積層することを特徴とする半導体装置の作製方法。

【請求項 2】

第 1 の基板上に第 1 の剥離層を形成し、
前記第 1 の剥離層上に第 1 の無機絶縁膜を形成し、
前記第 1 の無機絶縁膜上に第 1 の半導体素子層を形成し、
前記第 1 の半導体素子層上に無機絶縁層を形成し、
前記無機絶縁層に第 1 の平坦化処理を行い、
第 2 の基板上に第 2 の剥離層を形成し、
前記第 2 の剥離層上に第 2 の無機絶縁膜を形成し、
前記第 2 の無機絶縁膜上に第 2 の半導体素子層を形成し、
前記第 2 の半導体素子層に保持基板を接着し、
前記第 2 の半導体素子層、及び前記第 2 の無機絶縁膜を前記第 2 の基板より剥離する第 1 の剥離処理を行い、
前記第 2 の無機絶縁膜に残存する前記第 2 の剥離層を除去することにより、前記第 2 の無機絶縁膜を露出し、
前記無機絶縁層と前記第 2 の無機絶縁膜とを接合して、前記第 1 の半導体素子層と前記第 2 の半導体素子層とを前記無機絶縁層及び前記第 2 の無機絶縁膜を介して積層し、
前記保持基板を前記第 2 の半導体素子層より剥離する第 2 の剥離処理を行い、
前記積層された第 1 の半導体素子層及び第 2 の半導体素子層を電氣的に接続する配線層を形成することを特徴とする半導体装置の作製方法。

【請求項 3】

第 1 の基板上に第 1 の剥離層を形成し、
前記第 1 の剥離層上に第 1 の無機絶縁膜を形成し、
前記第 1 の無機絶縁膜上に第 1 の半導体素子層を形成し、
前記第 1 の半導体素子層上に無機絶縁層を形成し、
前記無機絶縁層に第 1 の平坦化処理を行い、
第 2 の基板上に第 2 の剥離層を形成し、
前記第 2 の剥離層上に第 2 の無機絶縁膜を形成し、
前記第 2 の無機絶縁膜上に第 2 の半導体素子層を形成し、
前記第 2 の半導体素子層に第 1 の保持基板を接着し、
前記第 2 の半導体素子層、及び前記第 2 の無機絶縁膜を前記第 2 の基板より剥離する第 1 の剥離処理を行い、
前記第 2 の無機絶縁膜に残存する前記第 2 の剥離層を除去することにより、前記第 2 の無機絶縁膜を露出し、
前記無機絶縁層と前記第 2 の無機絶縁膜とを接合して、前記第 1 の半導体素子層と前記第 2 の半導体素子層とを前記無機絶縁層及び前記第 2 の無機絶縁膜を介して積層し、
前記第 1 の保持基板を前記第 2 の半導体素子層より剥離する第 2 の剥離処理を行い、
前記積層された第 1 の半導体素子層及び第 2 の半導体素子層を電氣的に接続する配線層を形成し、
前記第 2 の半導体素子層及び前記配線層上に樹脂層を形成し、
前記樹脂層に第 2 の保持基板を接着し、前記第 1 の基板より前記第 1 の無機絶縁膜を剥離

する第 3 の剥離処理を行うことを特徴とする半導体装置の作製方法。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、

前記第 1 の平坦化処理を行った後、前記無機絶縁層にプラズマ処理することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、

前記第 2 の剥離層を除去した後、前記第 2 の無機絶縁膜の少なくとも一方をプラズマ処理することを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至 5 のいずれか一項において、

前記第 2 の剥離層を除去した後、前記第 2 の無機絶縁膜に第 2 の平坦化処理を行うことを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至 6 のいずれか一項において、

前記第 2 の剥離層を形成した後、前記第 2 の剥離層に第 3 の平坦化処理を行い、前記第 2 の剥離層上に前記第 2 の無機絶縁膜を形成することを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、

前記第 1 の剥離処理において、機械的な削除を行った後、物理的な力によって行われることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 1 乃至 8 のいずれか一項において、

前記接合した後、加熱処理を行うことを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至 9 のいずれか一項において、

前記第 1 の半導体素子層に含まれる半導体素子または前記第 2 の半導体素子層に含まれる半導体素子において、一方はトランジスタであり、他方は記憶素子であることを特徴とする半導体装置の作製方法。