

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年1月20日(2011.1.20)

【公開番号】特開2009-135350(P2009-135350A)

【公開日】平成21年6月18日(2009.6.18)

【年通号数】公開・登録公報2009-024

【出願番号】特願2007-311892(P2007-311892)

【国際特許分類】

H 01 L	27/00	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/02	(2006.01)
H 01 L	27/12	(2006.01)
H 01 L	27/092	(2006.01)
H 01 L	21/8238	(2006.01)
H 01 L	27/08	(2006.01)
H 01 L	27/115	(2006.01)
H 01 L	21/8247	(2006.01)
H 01 L	29/792	(2006.01)
H 01 L	29/788	(2006.01)
H 01 L	27/10	(2006.01)

【F I】

H 01 L	27/00	3 0 1 C
H 01 L	29/78	6 2 7 D
H 01 L	29/78	6 2 7 A
H 01 L	29/78	6 1 3 Z
H 01 L	29/78	6 1 3 B
H 01 L	27/12	B
H 01 L	27/08	3 2 1 G
H 01 L	27/08	3 3 1 E
H 01 L	27/10	4 3 4
H 01 L	29/78	3 7 1
H 01 L	27/10	4 8 1

【手続補正書】

【提出日】平成22年11月30日(2010.11.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の基板上に第1の剥離層を形成し、

前記第1の剥離層上に第1の無機絶縁膜を形成し、

前記第1の無機絶縁膜上に第1の半導体素子層を形成し、

前記第1の半導体素子層上に無機絶縁層を形成し、

前記無機絶縁層に第1の平坦化処理を行い、

第2の基板上に第2の剥離層を形成し、

前記第2の剥離層上に第2の無機絶縁膜を形成し、
前記第2の無機絶縁膜上に第2の半導体素子層を形成し、
前記第2の半導体素子層に保持基板を接着し、
前記第2の半導体素子層、及び前記第2の無機絶縁膜を前記第2の基板より剥離する第1の剥離処理を行い、
前記第2の無機絶縁膜に残存する前記第2の剥離層を除去することにより、前記第2の無機絶縁膜を露出し、
前記無機絶縁層と前記第2の無機絶縁膜とを接合して、前記第1の半導体素子層と前記第2の半導体素子層とを前記無機絶縁層及び前記第2の無機絶縁膜を介して積層することを特徴とする半導体装置の作製方法。

【請求項2】

第1の基板上に第1の剥離層を形成し、
前記第1の剥離層上に第1の無機絶縁膜を形成し、
前記第1の無機絶縁膜上に第1の半導体素子層を形成し、
前記第1の半導体素子層上に無機絶縁層を形成し、
前記無機絶縁層に第1の平坦化処理を行い、
第2の基板上に第2の剥離層を形成し、
前記第2の剥離層上に第2の無機絶縁膜を形成し、
前記第2の無機絶縁膜上に第2の半導体素子層を形成し、
前記第2の半導体素子層に保持基板を接着し、
前記第2の半導体素子層、及び前記第2の無機絶縁膜を前記第2の基板より剥離する第1の剥離処理を行い、
前記第2の無機絶縁膜に残存する前記第2の剥離層を除去することにより、前記第2の無機絶縁膜を露出し、
前記無機絶縁層と前記第2の無機絶縁膜とを接合して、前記第1の半導体素子層と前記第2の半導体素子層とを前記無機絶縁層及び前記第2の無機絶縁膜を介して積層し、
前記保持基板を前記第2の半導体素子層より剥離する第2の剥離処理を行い、
前記積層された第1の半導体素子層及び第2の半導体素子層を電気的に接続する配線層を形成することを特徴とする半導体装置の作製方法。

【請求項3】

第1の基板上に第1の剥離層を形成し、
前記第1の剥離層上に第1の無機絶縁膜を形成し、
前記第1の無機絶縁膜上に第1の半導体素子層を形成し、
前記第1の半導体素子層上に無機絶縁層を形成し、
前記無機絶縁層に第1の平坦化処理を行い、
第2の基板上に第2の剥離層を形成し、
前記第2の剥離層上に第2の無機絶縁膜を形成し、
前記第2の無機絶縁膜上に第2の半導体素子層を形成し、
前記第2の半導体素子層に第1の保持基板を接着し、
前記第2の半導体素子層、及び前記第2の無機絶縁膜を前記第2の基板より剥離する第1の剥離処理を行い、
前記第2の無機絶縁膜に残存する前記第2の剥離層を除去することにより、前記第2の無機絶縁膜を露出し、
前記無機絶縁層と前記第2の無機絶縁膜とを接合して、前記第1の半導体素子層と前記第2の半導体素子層とを前記無機絶縁層及び前記第2の無機絶縁膜を介して積層し、
前記第1の保持基板を前記第2の半導体素子層より剥離する第2の剥離処理を行い、
前記積層された第1の半導体素子層及び第2の半導体素子層を電気的に接続する配線層を形成し、
前記第2の半導体素子層及び前記配線層上に樹脂層を形成し、
前記樹脂層に第2の保持基板を接着し、前記第1の基板より前記第1の無機絶縁膜を剥離

する第3の剥離処理を行うことを特徴とする半導体装置の作製方法。

【請求項4】

請求項1乃至3のいずれか一項において、

前記第1の平坦化処理を行った後、前記無機絶縁層にプラズマ処理することを特徴とする半導体装置の作製方法。

【請求項5】

請求項1乃至4のいずれか一項において、

前記第2の剥離層を除去した後、前記第2の無機絶縁膜の少なくとも一方をプラズマ処理することを特徴とする半導体装置の作製方法。

【請求項6】

請求項1乃至5のいずれか一項において、

前記第2の剥離層を除去した後、前記第2の無機絶縁膜に第2の平坦化処理を行うことを特徴とする半導体装置の作製方法。

【請求項7】

請求項1乃至6のいずれか一項において、

前記第2の剥離層を形成した後、前記第2の剥離層に第3の平坦化処理を行い、前記第2の剥離層上に前記第2の無機絶縁膜を形成することを特徴とする半導体装置の作製方法。

【請求項8】

請求項1乃至7のいずれか一項において、

前記第1の剥離処理において、機械的な削除を行った後、物理的な力によって行われることを特徴とする半導体装置の作製方法。

【請求項9】

請求項1乃至8のいずれか一項において、

前記接合した後、加熱処理を行うことを特徴とする半導体装置の作製方法。

【請求項10】

請求項1乃至9のいずれか一項において、

前記第1の半導体素子層に含まれる半導体素子または前記第2の半導体素子層に含まれる半導体素子において、一方はトランジスタであり、他方は記憶素子であることを特徴とする半導体装置の作製方法。