

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号

特許第7062355号

(P7062355)

(45)発行日 令和4年5月6日(2022.5.6)

(24)登録日 令和4年4月22日(2022.4.22)

(51)国際特許分類

F I

G 0 1 R 19/00 (2006.01)

G 0 1 R 19/00 A

G 0 3 G 21/00 (2006.01)

G 0 3 G 21/00 3 9 8

請求項の数 25 (全25頁)

(21)出願番号	特願2016-230405(P2016-230405)	(73)特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成28年11月28日(2016.11.28)	(74)代理人	100123559 弁理士 梶 俊和
(65)公開番号	特開2018-87719(P2018-87719A)	(74)代理人	100177437 弁理士 中村 英子
(43)公開日	平成30年6月7日(2018.6.7)	(72)発明者	磯見 優介 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
審査請求日	令和1年11月21日(2019.11.21)	(72)発明者	伊藤 雅俊 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
前置審査		審査官	小川 浩史

最終頁に続く

(54)【発明の名称】 電圧検知装置、電力検知装置及び画像形成装置

## (57)【特許請求の範囲】

## 【請求項1】

交流電源に接続された1次巻線と、2次巻線と、を有するトランスと、  
前記トランスの2次巻線の一端に接続された直流電源と、  
前記交流電源の周波数を検知する周波数検知手段と、  
前記直流電源によってオフセットされた前記トランスの2次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電圧を求める電圧検知手段と、  
入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、  
前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電圧を算出するための第1のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電圧を補正するための係数と、が記憶された記憶手段と、  
を有し、  
前記周波数検知手段は、前記トランスの2次側に接続されていることを特徴とする電圧検知装置。

## 【請求項2】

交流電源に接続された1次巻線と、2次巻線と、を有するトランスと、  
前記トランスの2次巻線の一端に接続された直流電源と、  
前記交流電源の周波数を検知する周波数検知手段と、

前記直流電源によってオフセットされた前記トランスの２次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電圧を求める電圧検知手段と、

入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、

前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電圧を算出するための第１のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電圧を補正するための係数と、が記憶された記憶手段と、

を有し、

前記周波数検知手段は、前記トランスの１次側に接続されていることを特徴とする電圧検知装置。

10

【請求項３】

前記係数は、前記交流電源の交流電圧を一定とし、前記交流電源の周波数を変化させたときに前記算出手段により算出された算出電圧に基づいて設定されることを特徴とする請求項 １ 又は請求項 ２ に記載の電圧検知装置。

【請求項４】

前記電圧検知手段は、前記周波数検知手段により検知された周波数と、前記記憶手段に記憶された前記所定の周波数、前記第１のテーブル及び前記係数と、に基づいて、前記周波数検知手段により検知された周波数において前記変換手段により変換されたデジタル値から前記交流電源の電圧を求めるための第２のテーブルを生成することを特徴とする請求項 ３ に記載の電圧検知装置。

20

【請求項５】

前記係数は、前記交流電源の周波数の関数で表されることを特徴とする請求項 １ 又は請求項 ２ に記載の電圧検知装置。

【請求項６】

前記係数は、１次関数で表され、

前記記憶手段には、前記１次関数の傾き及び切片が記憶されていることを特徴とする請求項 ５ に記載の電圧検知装置。

【請求項７】

前記電圧検知手段は、前記周波数検知手段により検知された周波数と、前記記憶手段に記憶された前記所定の周波数、前記第１のテーブル、前記傾き及び前記切片と、に基づいて、前記周波数検知手段により検知された周波数において前記変換手段により変換されたデジタル値から前記交流電源の電圧を求めるための第２のテーブルを生成することを特徴とする請求項 ６ に記載の電圧検知装置。

30

【請求項８】

前記周波数検知手段は、前記交流電源の周波数に応じた周波数のパルス信号を前記電圧検知手段に出力することを特徴とする請求項 １ から請求項 ７ のいずれか１項に記載の電圧検知装置。

【請求項９】

前記トランスの２次巻線に接続された抵抗を有し、

40

前記電圧検知手段は、前記直流電源から入力された直流電圧と、前記トランスの前記２次巻線他端から入力された前記抵抗の両端の電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電圧を求めることを特徴とする請求項 １ から請求項 ８ のいずれか１項に記載の電圧検知装置。

【請求項１０】

前記電圧検知手段は、前記交流電源の周波数が高くなるほど前記直流電源によってオフセットされた前記トランスの２次巻線に生じる電圧を小さく補正し、前記交流電源の電圧を求めることを特徴とする請求項 １ から請求項 ９ のいずれか１項に記載の電圧検知装置。

【請求項１１】

交流電源に接続された１次巻線と、２次巻線と、を有する第１のトランスと、

50

前記交流電源に一端が接続されるとともに他端が後段の回路に接続された１次巻線と、両端に電流検出抵抗が接続された２次巻線と、を有する第２のトランスと、  
前記第１のトランスの２次巻線の一端および前記第２のトランスの２次巻線の一端に接続された直流電源と、

前記交流電源の周波数を検知する周波数検知手段と、

前記直流電源によってオフセットされた前記第１のトランスの２次巻線に生じる電圧と、  
前記直流電源によってオフセットされた前記第２のトランスの２次巻線に生じる電圧と、  
前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求める電力検知手段と、

入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、

10

前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電力を算出するための第３のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電力を補正するための係数と、が記憶された記憶手段と、

を有し、

前記周波数検知手段は、前記第１のトランスの２次側に接続されていることを特徴とする電力検知装置。

【請求項１２】

交流電源に接続された１次巻線と、２次巻線と、を有する第１のトランスと、

前記交流電源に一端が接続されるとともに他端が後段の回路に接続された１次巻線と、両端に電流検出抵抗が接続された２次巻線と、を有する第２のトランスと、  
前記第１のトランスの２次巻線の一端および前記第２のトランスの２次巻線の一端に接続された直流電源と、

20

前記交流電源の周波数を検知する周波数検知手段と、

前記直流電源によってオフセットされた前記第１のトランスの２次巻線に生じる電圧と、  
前記直流電源によってオフセットされた前記第２のトランスの２次巻線に生じる電圧と、  
前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求める電力検知手段と、

入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、

前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電力を算出するための第３のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電力を補正するための係数と、が記憶された記憶手段と、

30

を有し、

前記周波数検知手段は、前記第１のトランスの１次側に接続されていることを特徴とする電力検知装置。

【請求項１３】

前記係数は、前記交流電源の交流電圧を一定とし、前記交流電源の周波数を変化させたときに前記算出手段により算出された算出電力に基づいて設定されることを特徴とする請求項１１又は請求項１２に記載の電力検知装置。

40

【請求項１４】

前記電力検知手段は、前記周波数検知手段により検知された周波数と、前記記憶手段に記憶された前記所定の周波数、前記第３のテーブル及び前記係数と、に基づいて、前記周波数検知手段により検知された周波数において前記変換手段により変換されたデジタル値から前記交流電源の電力を求めるための第４のテーブルを生成することを特徴とする請求項１３に記載の電力検知装置。

【請求項１５】

前記係数は、前記交流電源の周波数の関数で表されることを特徴とする請求項１１又は請求項１２に記載の電力検知装置。

【請求項１６】

50

前記係数は、１次関数で表され、

前記記憶手段には、前記１次関数の傾き及び切片が記憶されていることを特徴とする請求項 1.5 に記載の電力検知装置。

【請求項 1.7】

前記電力検知手段は、前記周波数検知手段により検知された周波数と、前記記憶手段に記憶された前記所定の周波数、前記第 3 のテーブル、前記傾き及び前記切片と、に基づいて、前記周波数検知手段により検知された周波数において前記変換手段により変換されたデジタル値から前記交流電源の電力を求めるための第 4 のテーブルを生成することを特徴とする請求項 1.6 に記載の電力検知装置。

【請求項 1.8】

前記周波数検知手段は、前記交流電源の周波数に応じた周波数のパルス信号を前記電力検知手段に出力することを特徴とする請求項 1.1 から請求項 1.7 のいずれか 1 項に記載の電力検知装置。

【請求項 1.9】

前記第 1 のトランスの 2 次巻線に接続された第 1 の抵抗を有し、

前記電力検知手段は、前記直流電源から入力された直流電圧と、前記第 1 のトランスの 2 次巻線他端から入力された前記第 1 の抵抗の両端の電圧と、前記直流電源によってオフセットされた前記第 2 のトランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求めることを特徴とする請求項 1.1 から請求項 1.8 のいずれか 1 項に記載の電力検知装置。

【請求項 2.0】

前記第 2 のトランスの 2 次巻線に接続された第 2 の抵抗を有し、

前記電力検知手段は、前記直流電源から入力された直流電圧と、前記第 2 のトランスの 2 次巻線他端から入力された前記第 2 の抵抗の両端の電圧と、前記直流電源によってオフセットされた前記第 1 のトランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求めることを特徴とする請求項 1.1 から請求項 1.9 のいずれか 1 項に記載の電力検知装置。

【請求項 2.1】

前記電力検知手段は、前記交流電源の周波数が高くなるほど前記直流電源によってオフセットされた前記第 1 のトランスの 2 次巻線に生じる電圧と、前記直流電源によってオフセットされた前記第 2 のトランスの 2 次巻線に生じる電圧によって求められる電力を小さく補正し、前記交流電源の電力を求めることを特徴とする請求項 1.1 から請求項 2.0 のいずれか 1 項に記載の電力検知装置。

【請求項 2.2】

交流電源から電力が供給されることによって動作する画像形成手段であって、

前記画像形成手段は、

像担持体と、

前記像担持体に静電潜像を形成する露光手段と、

前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成する現像手段と、

前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、

被転写体上に転写された未定着のトナー像を定着する定着手段と、を含み、

前記画像形成手段を制御する制御手段と、

前記交流電源の電圧を求める請求項 1 から請求項 1.9 のいずれか 1 項に記載の電圧検知装置と、

を有することを特徴とする画像形成装置。

【請求項 2.3】

前記制御手段は、前記電圧検知装置の検知結果に基づいて前記定着手段に供給される電力を制御することを特徴とする請求項 2.2 に記載の画像形成装置。

【請求項 2.4】

10

20

30

40

50

交流電源から電力が供給されることによって動作する画像形成手段であって、  
前記画像形成手段は、  
像担持体と、  
前記像担持体に静電潜像を形成する露光手段と、  
前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成する現像手段と、  
前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、  
被転写体上に転写された未定着のトナー像を定着する定着手段と、を含み、  
前記画像形成手段を制御する制御手段と、  
前記交流電源の電力を求める請求項 1 から請求項 2 のいずれか 1 項に記載の電力検知装置と、  
を有することを特徴とする画像形成装置。

10

【請求項 25】

前記制御手段は、前記電力検知装置の検知結果に基づいて前記定着手段に供給される電力を制御することを特徴とする請求項 24 に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、変圧器を用いた交流電源の電圧検知方法を実施する電圧検知装置、電力検知装置及びその電圧検知装置又は電力検知装置を備えた画像形成装置に関する。

20

【背景技術】

【0002】

電圧検知回路における電圧検知方法では、交流電源の伝送ライン間に接続された変圧器の出力端に取り付けた電圧検知用の抵抗の両端の電圧（以下、両端電圧という）を検知することにより、交流電源の電圧を算出する。抵抗の両端電圧は、交流電源の電圧と電圧検知用の抵抗の定数と変圧器の巻数比とに応じて決定される。電圧検知回路における電圧検知方法は、例えば、特許文献 1、特許文献 2 のようなものが提案されている。

【先行技術文献】

【特許文献】

【0003】

30

【文献】特開 2001 - 309660 号公報

特許第 5785126 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

商用電源の交流電圧の周波数領域で動作させるトランスのコア材には、ケイ素鋼板を使用するのが一般的である。しかし、トランスの用途や仕様にもよるが、トランスのコア材としてフェライトを使用したトランスのほうが、軽量かつ安価となる場合がある。フェライトを用いたトランスを商用電源の周波数帯域で用いた場合、算出された交流電源の電圧の値は、電圧検知用の抵抗の両端電圧に応じて決定される。しかし、フェライトを用いたトランスの場合、交流電源の周波数に依存して変圧器の出力インピーダンスがケイ素鋼板を用いた場合と比較して大きく変動する。交流電源の周波数が異なる場合、交流電源の電圧が同じでも出力インピーダンスが変動することで電圧検知用の抵抗の両端電圧は変化してしまい、算出された交流電源の電圧に誤差が生じる場合がある。

40

【0005】

本発明は、このような状況のもとでなされたもので、変圧器を用いて交流電源の電圧を検知する際の、交流電源の周波数に依存する検知結果の誤差を低減することを目的とする。

【課題を解決するための手段】

【0006】

上述した課題を解決するために、本発明は、以下の構成を備える。

50

## 【 0 0 0 7 】

( 1 ) 交流電源に接続された 1 次巻線と、 2 次巻線と、を有するトランスと、前記トランスの 2 次巻線の一端に接続された直流電源と、前記交流電源の周波数を検知する周波数検知手段と、前記直流電源によってオフセットされた前記トランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電圧を求める電圧検知手段と、入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電圧を算出するための第 1 のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電圧を補正するための係数と、が記憶された記憶手段と、を有し、前記周波数検知手段は、前記トランスの 2 次側に接続されていることを特徴とする電圧検知装置。

10

( 2 ) 交流電源に接続された 1 次巻線と、 2 次巻線と、を有するトランスと、前記トランスの 2 次巻線の一端に接続された直流電源と、前記交流電源の周波数を検知する周波数検知手段と、前記直流電源によってオフセットされた前記トランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電圧を求める電圧検知手段と、入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電圧を算出するための第 1 のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電圧を補正するための係数と、が記憶された記憶手段と、を有し、前記周波数検知手段は、前記トランスの 1 次側に接続されていることを特徴とする電圧検知装置。

20

( 3 ) 交流電源に接続された 1 次巻線と、 2 次巻線と、を有する第 1 のトランスと、前記交流電源に一端が接続されるとともに他端が後段の回路に接続された 1 次巻線と、両端に電流検出抵抗が接続された 2 次巻線と、を有する第 2 のトランスと、前記第 1 のトランスの 2 次巻線の一端および前記第 2 のトランスの 2 次巻線の一端に接続された直流電源と、前記交流電源の周波数を検知する周波数検知手段と、前記直流電源によってオフセットされた前記第 1 のトランスの 2 次巻線に生じる電圧と、前記直流電源によってオフセットされた前記第 2 のトランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求める電力検知手段と、入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電力を算出するための第 3 のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電力を補正するための係数と、が記憶された記憶手段と、を有し、前記周波数検知手段は、前記第 1 のトランスの 2 次側に接続されていることを特徴とする電力検知装置。

30

( 4 ) 交流電源に接続された 1 次巻線と、 2 次巻線と、を有する第 1 のトランスと、前記交流電源に一端が接続されるとともに他端が後段の回路に接続された 1 次巻線と、両端に電流検出抵抗が接続された 2 次巻線と、を有する第 2 のトランスと、前記第 1 のトランスの 2 次巻線の一端および前記第 2 のトランスの 2 次巻線の一端に接続された直流電源と、前記交流電源の周波数を検知する周波数検知手段と、前記直流電源によってオフセットされた前記第 1 のトランスの 2 次巻線に生じる電圧と、前記直流電源によってオフセットされた前記第 2 のトランスの 2 次巻線に生じる電圧と、前記周波数検知手段により検知された周波数と、に基づき前記交流電源の電力を求める電力検知手段と、入力されたアナログ値をデジタル値に変換する変換手段を有する算出手段と、前記交流電源の所定の周波数と、前記所定の周波数において前記変換手段により変換されたデジタル値から算出電力を算出するための第 3 のテーブルと、前記周波数検知手段により検知された周波数に応じて前記算出電力を補正するための係数と、が記憶された記憶手段と、を有し、前記周波数検知手段は、前記第 1 のトランスの 1 次側に接続されていることを特徴とする電力検知装置。

40

( 5 ) 交流電源から電力が供給されることによって動作する画像形成手段であって、前記画像形成手段は、像担持体と、前記像担持体に静電潜像を形成する露光手段と、前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成す

50

る現像手段と、前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、被転写体上に転写された未定着のトナー像を定着する定着手段と、を含み、前記画像形成手段を制御する制御手段と、前記交流電源の電圧を求める前記(1)又は前記(2)に記載の電圧検知装置と、を有することを特徴とする画像形成装置。

(6) 交流電源から電力が供給されることによって動作する画像形成手段であって、前記画像形成手段は、像担持体と、前記像担持体に静電潜像を形成する露光手段と、前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成する現像手段と、前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、被転写体上に転写された未定着のトナー像を定着する定着手段と、を含み、前記画像形成手段を制御する制御手段と、前記交流電源の電力を求める前記(3)又は前記(4)に記載の電力検知装置と、を有することを特徴とする画像形成装置。

10

#### 【0008】

(2) 交流電源に接続された第1の1次巻線と、第1の2次巻線と、を有する第1のトランスと、前記第1のトランスの前記第1の2次巻線に接続された第1の抵抗と、前記交流電源の一端に接続され、前記交流電源から流れる電流を検知する電流検知手段と、前記電流検知手段から電圧が入力され、かつ、前記第1の抵抗の両端の電圧が入力される算出手段と、を有し、前記算出手段は、前記電流検知手段から入力された電圧と、前記第1の抵抗の両端の電圧とに基づき、前記交流電源から供給される電力を算出電力として算出する電力検知装置であって、前記交流電源の周波数を検知する周波数検知手段と、前記算出手段により算出された算出電力を前記周波数検知手段により検知された周波数に基づき補正した補正電力を求める補正手段と、を有することを特徴とする電力検知装置。

20

#### 【0009】

(3) 像担持体と、前記像担持体に静電潜像を形成する露光手段と、前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成する現像手段と、前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、被転写体上に転写された未定着のトナー像を定着する定着手段と、前記像担持体、前記露光手段、前記現像手段、前記転写手段、及び前記定着手段を制御する制御手段と、前記(1)に記載の電圧検知装置と、を有することを特徴とする画像形成装置。

#### 【0010】

(4) 像担持体と、前記像担持体に静電潜像を形成する露光手段と、前記露光手段により形成された前記像担持体上の静電潜像をトナーにより現像しトナー像を形成する現像手段と、前記現像手段により形成されたトナー像を被転写体に転写する転写手段と、被転写体上に転写された未定着のトナー像を定着する定着手段と、前記像担持体、前記露光手段、前記現像手段、前記転写手段、及び前記定着手段を制御する制御手段と、前記(2)に記載の電力検知装置と、を有することを特徴とする画像形成装置。

30

#### 【発明の効果】

#### 【0011】

本発明によれば、変圧器を用いて交流電源の電圧を検知する際の、交流電源の周波数に依存する検知結果の誤差を低減することができる。

#### 【図面の簡単な説明】

40

#### 【0012】

【図1】実施例1の電圧検知回路の回路図、電圧検知回路の各種波形を示す図

【図2】実施例1の基準演算テーブルを示す図、周波数毎の各種波形を示す図

【図3】実施例1の周波数検知回路を含む電圧検知回路の回路図

【図4】実施例1の交流電源の周波数に応じた補正テーブルを示す図

【図5】実施例1の電圧検知処理を示すフローチャート

【図6】実施例2の周波数検知回路を含む電圧検知回路の回路図、周波数の補正係数を示すグラフ

【図7】実施例2の交流電源の周波数に応じた補正テーブルを示す図

【図8】実施例2の電圧検知処理を示すフローチャート

50

【図 9】実施例 3 の電力検知回路の回路図

【図 10】実施例 3 の周波数の補正係数を示すグラフ

【図 11】実施例 3 の交流電源の周波数に応じた補正テーブルを示す図

【図 12】実施例 3 の電力検知処理を示すフローチャート

【図 13】実施例 4 の画像形成装置の構成を示す図

【発明を実施するための形態】

【0013】

以下、本発明を実施するための形態を、実施例により図面を参照しながら詳しく説明する。

【実施例 1】

【0014】

実施例 1 では、トランスを用いた電圧検知回路において、トランスの両端に接続された電圧検知用の抵抗の両端電圧に基づき算出した交流電源の電圧を、交流電源の周波数に応じて補正する。これにより、交流電源の周波数変動が原因で生じる電圧検知時の誤差を軽減することが可能となる。

【0015】

[ 電圧検知回路の構成 ]

図 1 ( a ) は、実施例 1 の電圧検知回路 112 を含む電圧検知装置の回路構成図である。電圧検知回路 112 は、交流電源 101 に対して減流抵抗 102、103 を介して並列に接続された変圧器であるトランス 104 を有している。トランス 104 は、交流電源 101 の電圧を検知するためのトランスであり、コアには例えばフェライトが用いられている。なお、トランス 104 のコア材は他のコア材であってもよい。トランス 104 は、1 次巻線 104a と 2 次巻線 104b とを有し、1 次巻線 104a と 2 次巻線 104b とは同極性である。1 次巻線 104a の一端 ( 減流抵抗 103 に接続されている側 ) を端子 1、1 次巻線 104a の他端 ( 減流抵抗 102 に接続されている側 ) を端子 2 とする。2 次巻線 104b の一端 ( 直流電源 113 に接続されている側 ) を端子 4、2 次巻線 104b の他端を端子 3 とする。

【0016】

電圧検知回路 112 は、トランス 104 の端子 3 - 端子 4 間に接続された電圧検知用の抵抗 105 ( 以下、電圧検知抵抗 105 とする ) を有している。電圧検知抵抗 105 の両端電圧  $V_2$  ( 以下、検知電圧  $V_2$  とする ) は、直流電源 113 のオフセット電圧  $V_{ref}$  によりオフセットされた状態で、交流電源 101 の電圧  $V_0$  ( 以下、交流電源電圧  $V_0$  とする ) の波形に相似した波形になる。算出手段である CPU 111 には、トランス 104 の 2 次巻線 104b が接続されている。トランス 104 の端子 3 からは検知電圧  $V_2$  にオフセット電圧  $V_{ref}$  が加算された電圧 (  $V_2 + V_{ref}$  ) が入力され、端子 4 からはオフセット電圧  $V_{ref}$  が入力されている。CPU 111 は、オフセット電圧  $V_{ref}$  と検知電圧  $V_2$  を用いて交流電源電圧  $V_0$  を算出する。以降、CPU 111 が算出した交流電源電圧  $V_0$  を算出電圧  $V_4$  とする。CPU 111 は、不揮発性メモリ 150 に記憶された情報の読み込みと、情報の書き込みを行う。なお、交流電源 101 は、例えば画像形成装置が有する電源装置に交流電圧を供給したり、画像形成装置の定着装置に交流電圧を供給する。電圧  $V_1$  はトランス 104 の 1 次巻線 104a の端子 1 - 端子 2 間の電圧である。

【0017】

[ 電圧検知回路の動作 ]

実施例 1 における電圧検知回路 112 の動作を、図 1 ( b ) を用いて説明する。図 1 ( b ) ( i ) は、横軸に時間 ( t )、縦軸に電圧 ( V ) を示し、交流電源電圧  $V_0$  を実線で示し、トランス 104 の 1 次巻線 104a の端子 1 - 端子 2 間の電圧  $V_1$  を破線で示したグラフである。図 1 ( b ) ( ii ) は、トランス 104 の 2 次巻線 104b の端子 3 - 端子 4 間の電圧である検知電圧  $V_2$  を実線で示している。図 1 ( b ) ( iii ) は、CPU 111 に入力される、電圧検知抵抗 105 の両端電圧である検知電圧  $V_2$  がオフセット電圧  $V_{ref}$  の分だけオフセットされた電圧 (  $V_2 + V_{ref}$  ) を一点鎖線で示している。図 1 ( b ) ( iii ) には、直流電源 113 のオフセット電圧  $V_{ref}$  を点線で示している。



## 【 0 0 1 8 】

交流電源電圧  $V_0$  が印加されると、減流抵抗 102、103 を介して電圧  $V_1$  がトランス 104 の端子 1 - 端子 2 間に印加される。このとき、電圧検知抵抗 105 の両端にはトランス 104 の 1 次巻線 104a と 2 次巻線 104b との巻数比に応じて検知電圧  $V_2$  が出力される。検知電圧  $V_2$  はオフセット電圧  $V_{ref}$  だけオフセットされて、CPU111 のアナログ - デジタル (以下、AD とする) ポートに入力され、CPU111 の AD 部 111 によりアナログ値からデジタル値へ変換される。

## 【 0 0 1 9 】

[ 算出電圧  $V_4$  の算出 ]

次に、CPU111 による算出電圧  $V_4$  の算出方法を説明する。図 2 (a) は、CPU111 が有する変換手段である AD 部 111 による検知電圧  $V_2$  の AD 変換後のデジタル値から算出電圧  $V_4$  を求めるための演算テーブルである。図 2 (a) の演算テーブルにおいて、左側の列の digit は、検知電圧  $V_2$  を AD 変換した後のデジタル値を示し、右側の列の算出電圧 [V] は AD 変換後のデジタル値に対応する算出電圧  $V_4$  を示す。例えば、検知電圧  $V_2$  を AD 変換した後のデジタル値が 242 であった場合、CPU111 は演算テーブルのデジタル値 242 を参照して算出電圧  $V_4$  を 100 V ( $V_4 = 100$  V) と判断する。CPU111 は、例えば不揮発性メモリ 150 に記憶された図 2 (a) に示す演算テーブルと検知電圧  $V_2$  の AD 値とを比較することで、算出電圧  $V_4$  を算出し、算出した算出電圧  $V_4$  に基づき交流電源電圧  $V_0$  を検知する。実施例 1 では図 2 (a) の演算テーブルを用いて算出電圧  $V_4$  を求めているが、算出電圧  $V_4$  を導出する関数を用いても実現可能であり、本構成に限定するものではない。

## 【 0 0 2 0 】

[ 交流電源の周波数に依存する検知電圧  $V_2$  と検知誤差 ]

次に図 2 (b) を用いて、交流電源の周波数  $f$  に依存して検知電圧  $V_2$  が変化することで、算出電圧  $V_4$  に誤差が生じる場合の動作を説明する。図 2 (b) は、トランス 104 の端子 1 - 端子 2 間の電圧  $V_1$  の波形を破線で示し、検知電圧  $V_2$  (端子 3 - 端子 4 間の電圧) の波形を実線で示している。図 2 (b) において、(i) は交流電源 101 の周波数  $f$  が 50 Hz の場合を示し、(ii) は交流電源 101 の周波数  $f$  が 55 Hz の場合を示し、(iii) は交流電源 101 の周波数  $f$  が 60 Hz の場合を示す。簡略化のため、トランス 104 の 1 巻線 104a と 2 次巻線 104b との巻数比は 1 : 1 としている。

## 【 0 0 2 1 】

図 2 (b) (i) に示すように、周波数  $f$  が 50 Hz の場合、電圧  $V_1$  と検知電圧  $V_2$  は巻数比に従い同じ値を示す。これに対して、(ii) に示す 55 Hz、(iii) に示す 60 Hz では、周波数  $f$  が高くなるにつれて検知電圧  $V_2$  の振幅が 50 Hz の場合の電圧  $V_1$  の振幅に対し大きくなっている。これは、トランス 104 の端子 3 - 端子 4 間の励磁インダクタンス  $L_{p2}$  (不図示) と電圧検知抵抗 105 の合成インピーダンス  $Z_2$  が、周波数  $f$  に依存して変化するためである。合成インピーダンス  $Z_2$  が周波数  $f$  に依存して変化することにより、検知電圧  $V_2$  も周波数  $f$  に依存して変化する。電圧  $V_1$  と検知電圧  $V_2$ 、交流電源電圧  $V_0$  と電圧  $V_1$  はそれぞれ以下の関係式で表わされる。

## 【 0 0 2 2 】

< 電圧  $V_1$  と検知電圧  $V_2$  の関係式 >

$$V_2 = (N_2 / N_1) \cdot V_1 \dots (1)$$

ここで、 $N_1$  はトランス 104 の 1 次巻線 104a の巻数であり、 $N_2$  はトランス 104 の 2 次巻線 104b の巻数である。

## 【 0 0 2 3 】

< 交流電源電圧  $V_0$  と電圧  $V_1$  の関係式 >

$$V_1 = |Z_1| / (R_{102} + R_{103} + |Z_1|) \cdot V_0 \dots (2)$$

$$|Z_1| = (N_1 / N_2)^2 \cdot |Z_2| \dots (3)$$

$$|Z_2| = (2 \cdot f \cdot L_{p2} \cdot R_{105}) / (R_{105}^2 + (2 \cdot f \cdot L_{p2})^2) \dots (4)$$

10

20

30

40

50

) 2) ... ( 4 )

ここで、 $Z_1$ は、合成インピーダンス $Z_2$ をトランス104の端子1 - 端子2間のインピーダンスに換算したものである。 $L_{p2}$ はトランス104の端子3 - 端子4側から見た励磁インダクタンスである。 $f$ は交流電源101の周波数である。 $R_{102}$ 、 $R_{103}$ は、それぞれ減流抵抗102、103の抵抗値である。 $R_{105}$ は電圧検知抵抗105の抵抗値である。

【0024】

式(1)は検知電圧 $V_2$ と電圧 $V_1$ の関係が、トランス104の1次巻線104aと2次巻線104bとの巻数比から決定されることを示している。式(2)より電圧 $V_1$ は合成インピーダンス $Z_1$ と減流抵抗102、103の抵抗値との比で決定されることがわかる。式(3)は、合成インピーダンス $Z_1$ と合成インピーダンス $Z_2$ がトランス104の1次巻線104aと2次巻線104bとの巻数比で決定されることを示している。また式(4)より、合成インピーダンス $Z_2$ は、周波数 $f$ が高くなるに従って大きな値となること

10

【0025】

以上のことから、交流電源101の周波数 $f$ に依存して合成インピーダンス $Z_2$ が変化することで、検知電圧 $V_2$ が変化することがわかる。一方で、CPU111が用いる演算テーブルは、周波数 $f$ に依らず図2(a)に示した1種類が用意されているだけである。交流電源電圧 $V_0$ が同じ場合でも、交流電源101の周波数 $f$ が高くなるにつれて検知電圧 $V_2$ のデジタル値は大きくなる。CPU111は、検知電圧 $V_2$ のデジタル値と1つの演算テーブル(図2(a))から算出電圧 $V_4$ を求めるため、実際の交流電源電圧 $V_0$ よりも高く算出電圧 $V_4$ を見積もってしまい、誤差が生じる。

20

【0026】

[算出電圧 $V_4$ の補正]

次に交流電源101の周波数 $f$ に応じて演算テーブルを補正することにより、電圧検知時の誤差を軽減する場合の回路構成と動作を説明する。図3は図1(a)の基本の回路構成に交流電源101の周波数 $f$ を検知する検知手段である周波数検知回路110を追加したものである。実施例1の周波数検知回路110は、トランス104の2次側に接続されている。図1で説明した構成と同じ構成には同じ符号を付し説明を省略する。

【0027】

検知手段である周波数検知回路110は、コンパレータ108と抵抗109とを有している。コンパレータ108は、検知電圧 $V_2$ にオフセット電圧 $V_{ref}$ が加算された電圧が非反転入力端子に入力され、直流電源113のオフセット電圧 $V_{ref}$ が反転入力端子に入力される。コンパレータ108は、直流電圧3.3Vにプルアップされた抵抗109が出力端子に接続されている。コンパレータ108は、電圧 $V_2 + V_{ref}$ とオフセット電圧 $V_{ref}$ とを比較して、交流電源101の周波数 $f$ と等しい周波数のパルス信号 $V_3$ を生成し、CPU111に出力する。CPU111は、所定の期間内に検出したパルス信号 $V_3$ の立下りエッジをカウントすることで、交流電源101の周波数 $f$ を検出する。実施例1では、コンパレータ108を用いて周波数検知回路110を構成したが、例えばトランジスタを用いた回路でも本発明の構成は実現可能であり、本構成に限定するものではない。

30

40

【0028】

CPU111は、予め不揮発性メモリ150に記憶された、所定の周波数である基準周波数 $f_0$ における演算テーブル(以下、基準演算テーブルという)の算出電圧 $V_4$ に対して、周波数 $f$ に比例して変化する補正值 $C$ を加算する。これにより、CPU111は、周波数 $f$ に応じた電圧の補正を行う。補正值 $C$ は、周波数 $f$ の関数として記載でき、 $C(f)$ と表記する。CPU111は、交流電源101の周波数 $f$ に応じて算出電圧 $V_4$ を補正する補正手段として機能する。以降、補正後の算出電圧 $V_4$ を補正電圧 $V_5$ とする。交流電源101の周波数 $f$ と補正電圧 $V_5$ との関係は、基準演算テーブルにおける基準周波数 $f_0$ と周波数 $f$ と補正值 $C$ とを用いて、次の式(5)、(6)により決定される。比例定数

50

$k$  は、交流電源電圧  $V_0$  を一定として周波数  $f$  に依存した電圧の変化量に応じて決定される。

$$V_5 = V_4 + C(f) \dots (5)$$

$$C(f) = k \cdot (f_0 - f) \dots (6)$$

【0029】

次に具体的な数値を用いて説明する。実施例1では、減流抵抗102、103を43k、電圧検知抵抗105を620、トランス104の巻数比を $N_{1-2} : N_{3-4} = 1200 : 1800$ 、オフセット電圧 $V_{ref} = 1.4V$ 、交流電源周波数 $f = 55Hz$ とする。また、CPU111のADポートは10bitの分解能とし、AD変換可能な電圧範囲とAD値との関係は、 $0V \sim 2.8V$ の電圧範囲に対して $0 \sim 1023$ とする。

10

【0030】

図4(a)は、交流電源101の周波数 $f$ が55Hzの場合のテーブルを示し、左側の列に交流電源電圧 $V_0[V]$ を示し、右側の列にAD変換後のデジタル値(digit)を示している。図4(b)は、基準周波数 $f_0$ を $f_0 = 50Hz$ とした場合の、第1のテーブルである基準演算テーブルを示し、左側の列は検知電圧 $V_2$ のAD変換後のデジタル値(digit)、右側の列は算出電圧 $V_4[V]$ を示す。図4(c)は、交流電源101の周波数が55Hzの場合に、基準演算テーブルに補正值 $C$ を加算した後の、第2のテーブルである演算テーブル(以下、補正テーブルとする)を示す。図4(c)において、左側の列は検知電圧 $V_2$ のAD変換後のデジタル値(digit)、右側の列は補正電圧 $V_5[V]$ を示す。

20

【0031】

AD変換後のデジタル値は、CPU111のADポートの分解能と検知電圧 $V_2$ から一意に決定される。基準周波数 $f_0$ 、基準演算テーブル、比例定数 $k$ は、予めCPU111の不揮発性メモリ150に記憶されている。比例定数 $k$ は、交流電源101の交流電源電圧 $V_0$ が100Vのときに周波数 $f$ を50Hz、55Hz、60Hzと変化させた3点についてそれぞれ算出電圧 $V_4$ の検知誤差の変位量から $k = 1/5$ と設定している。このとき、交流電源101の周波数 $f = 55Hz$ での補正值 $C$ と補正電圧 $V_5$ は、式(5)、(6)から以下のように求められる。

$$V_5 = V_4 + C(55) \dots (7)$$

$$C(55) = 1/5 \times (50 - 55) = -1 \dots (8)$$

30

図4(b)の基準演算テーブルと式(7)、(8)から演算した結果( $V_5 = V_4 - 1$ )、図4(c)の周波数 $f = 55Hz$ における補正テーブルが得られる。

【0032】

図4(a)は、周波数 $f$ が55Hzのときに、各交流電源電圧 $V_0$ に対して得られる検知電圧 $V_2$ のAD変換後の各デジタル値(digit)を示している。図4(a)に示すように、AD変換表の交流電源電圧 $V_0 = 100V$ を例とすると、交流電源電圧 $V_0 = 100V$ における検知電圧 $V_2$ のAD変換後のデジタル値は252となる。デジタル値が252の場合、基準周波数 $f_0 = 50Hz$ の基準演算テーブルから算出電圧 $V_4$ を求めると、102Vとなり、実際の交流電源電圧 $V_0$ である100Vよりも2V高く検知されてしまう。一方、式(7)で示した補正值 $C(f)$ を加味した図4(c)に示す補正テーブルから補正電圧 $V_5$ を求めると、 $V_5 = 102 - 1 = 101V$ と求められる。このように、補正テーブルを用いて交流電源電圧 $V_0$ を求めると、電圧検知時の誤差を1Vに低減することができる。

40

【0033】

[電圧検知処理]

(事前処理)

次に実施例1のCPU111の電圧検知時の補正制御を図5のフローチャートを用いて説明する。電圧検知動作は、図5(a)の事前処理と図5(b)の電圧検知処理とに分けられる。事前処理は、例えば工場出荷時等にCPU111によって実施されたり、画像形成装置の設置後等に画像形成装置が有する制御部により実施される。以下の説明では、事前

50

処理はCPU111により実施されるものとして説明する。ステップ（以下、Sとする）600でCPU111は、基準周波数 $f_0$ における、検知電圧 $V_2$ のAD変換後のデジタル値（digit）と算出電圧 $V_4$ との関係を予め実験等で求め、基準演算テーブルを作成する。CPU111は、周波数 $f_0$ に応じて決定される比例係数 $k$ も、予め実験等で求める。S601でCPU111は、基準周波数 $f_0$ 、S600で作成した基準演算テーブル、比例定数 $k$ を、不揮発性メモリ150に予め記憶し、事前処理を終了する。

#### 【0034】

##### （電圧検知処理）

電圧検知処理時は、CPU111はS701以降の処理を行う。S701でCPU111は、周波数検知回路110からパルス信号 $V_3$ が入力される入力ポートを監視し、周波数検知回路110により生成されたパルス信号 $V_3$ の立下りエッジを検出したか否かを判断する。S701でCPU111は、パルス信号 $V_3$ の立下りエッジを検出していないと判断した場合、処理をS701に戻し、パルス信号 $V_3$ の立下りエッジを検出したと判断した場合、処理をS702に進める。CPU111は、パルス信号 $V_3$ の立下りエッジを検出した数 $N$ （以下、立下りエッジ数 $N$ という）をカウントするために、立下りエッジ数 $N$ を初期化する。また、CPU111は、CPU111が有するタイマー111aをリセットしてスタートさせる。以降、CPU111は、所定の時間 $T$ におけるパルス信号 $V_3$ の立下りエッジ数 $N$ をカウントする。

#### 【0035】

S702でCPU111は、パルス信号 $V_3$ の立下りエッジを検出したか否かを判断する。S702でCPU111は、立下りエッジを検出していないと判断した場合、処理をS702に戻し、立下りエッジを検出したと判断した場合、処理をS703に進める。S703でCPU111は、立下りエッジ数 $N$ に1を加算する（ $N = N + 1$ ）。S704でCPU111は、タイマー111aを参照することにより、所定の時間 $T$ が経過したか否かを判断する。所定の時間 $T$ は、交流電源101の周波数の通倍となるように設定されており、例えば、数ミリ秒とする。S704でCPU111は、所定の時間 $T$ が経過していないと判断した場合、処理をS702に戻し、所定の時間 $T$ が経過したと判断した場合、処理をS705に進める。

#### 【0036】

S705でCPU111は、所定の時間 $T$ と立下りエッジ数 $N$ とに基づき、交流電源101の周波数 $f$ を算出する。S706でCPU111は、予めS601で不揮発性メモリ150に記憶された基準周波数 $f_0$ 、基準演算テーブル、比例係数 $k$ を不揮発性メモリ150から読み出す。CPU111は、S705で算出した周波数 $f$ 、基準周波数 $f_0$ 及び比例定数 $k$ を用いて式（6）から補正量 $C(f) (= k \times (f - f_0))$ を求める。CPU111は、基準演算テーブルの各算出電圧 $V_4$ と、求めた補正量 $C(f)$ とを用いて式（5）から各補正電圧 $V_5$ を求め、S705で算出した周波数 $f$ に応じた補正テーブルを作成する。S707でCPU111は、検知電圧 $V_2$ をAD変換した後のデジタル値とS706で作成した補正テーブルとに従って、検知電圧 $V_2$ に対する補正電圧 $V_5$ を算出し、処理を終了する。これにより、CPU111は、交流電源101の交流電源電圧 $V_0$ （補正電圧 $V_5$ ）を得る。

#### 【0037】

以上説明したように、実施例1では、トランスを用いた電圧検知装置に対して、トランスの両端に接続した電圧検知抵抗の電圧結果から算出した交流電源電圧に、交流電源の周波数に応じた補正を行う。これにより、交流電源の周波数に依存してトランスの出力端インピーダンスが変化することが原因で生じる電圧検知誤差を軽減することが可能となる。以上、実施例1によれば、変圧器を用いて交流電源の電圧を検知する際の、交流電源の周波数に依存する検知結果の誤差を低減することができる。

#### 【実施例2】

#### 【0038】

##### [ 周波数検知回路 ]

実施例 2 は、周波数検知方法と電圧補正方法が実施例 1 とは異なる。実施例 2 における回路構成は、実施例 1 と異なる検知手段である周波数検知回路 510 のみ図 6 ( a ) を用いて説明する。実施例 2 の周波数検知回路 510 は、トランス 104 の 1 次側に接続されている。

#### 【 0039 】

交流電源 101 の交流電圧は、整流回路 123 により整流され、平滑コンデンサ 124 により平滑される。平滑コンデンサ 124 により平滑された直流電圧は、平滑コンデンサ 124 の後段に接続された、例えば画像形成装置の電源回路や定着装置に供給される。交流電源 101 の一方のラインには、抵抗 114 の一端が接続されている。抵抗 114 の他端には、トランジスタ 120 のベース端子が接続されている。トランジスタ 120 は、コレクタ端子にダイオード 119 のカソード端子が接続され、エミッタ端子は平滑コンデンサ 124 の低電位側 DL に接続されている。トランジスタ 120 のベース - エミッタ間には、抵抗 117 が接続され、コンデンサ 116 も接続されている。ダイオード 119 のアノード端子は、抵抗 118 を介して電源電圧 (例えば、3.3V) に接続されている。トランジスタ 120 のコレクタ - エミッタ間には、フォトカプラ 121 のフォトダイオード 121a が接続されている。フォトカプラ 121 のフォトリンジスタ 121b のコレクタ端子は、抵抗 509 を介して電源電圧 (例えば、3.3V) に接続され、エミッタ端子は接地されている。フォトカプラ 121 のフォトリンジスタ 121b のコレクタ - エミッタ間には、抵抗 122 が接続されている。抵抗 509 とフォトカプラ 121 のフォトリンジスタ 121b のコレクタ端子との接続点は、CPU 111 の入力ポートに接続され、CPU 111 の入力ポートにはパルス信号 V<sub>3</sub> が入力されている。交流電源 101 の他方のラインには、抵抗 115 の一端が接続され、抵抗 115 の他端は平滑コンデンサ 124 の低電位側 DL に接続されている。

#### 【 0040 】

抵抗 115 から抵抗 114 の方向に電流が流れるタイミングでは、トランジスタ 120 は、ベース - エミッタ間に電流が流れず、非導通状態となる。トランジスタ 120 が非導通状態のとき、直流電源 (3.3V) から抵抗 118、ダイオード 119、フォトカプラ 121 のフォトダイオード 121a の経路で電流が流れる。フォトカプラ 121 のフォトダイオード 121a に電流が流れると、フォトカプラ 121 のフォトリンジスタ 121b は導通状態となり、CPU 111 に出力されるパルス信号 V<sub>3</sub> はローレベル (0V 近傍) となる。

#### 【 0041 】

次に、抵抗 114 から抵抗 115 の方向に電流が流れるタイミングでは、トランジスタ 120 は、ベース - エミッタ間に電流が流れて導通状態となる。トランジスタ 120 が導通状態のとき、フォトカプラ 121 のフォトダイオード 121a の両端には十分な電圧が印加されず、フォトリンジスタ 121b は非導通状態となる。フォトカプラ 121 のフォトダイオード 121b が非導通状態となると、CPU 111 に出力されるパルス信号 V<sub>3</sub> はハイレベル (電源電圧 (3.3V) 近傍) となる。周波数検知回路 510 は、このような動作を繰り返すことで、交流電源電圧 V<sub>0</sub> の電流方向に依存して変化するパルス信号 V<sub>3</sub> を生成する。

#### 【 0042 】

CPU 111 は、周波数検知回路 510 から入力されたパルス信号 V<sub>3</sub> の立下りエッジから次の立下りエッジまでの期間において、CPU 111 の内部クロックに準じて動作するカウンタ 111b によりカウントし、交流電源 101 の周波数 f を算出する。CPU 111 は、算出した交流電源 101 の周波数 f の関数で表現される補正係数 k を、基準演算テーブルの算出電圧 V<sub>4</sub> に乗算し、補正電圧 V<sub>5</sub> を算出する。これにより、実施例 2 でも精度よく電圧検知誤差を補正することが可能となる。

#### 【 0043 】

交流電源 101 の周波数 f に応じて算出電圧 V<sub>4</sub> を補正するにあたり、予め基準周波数 f<sub>0</sub> を決定し、基準周波数 f<sub>0</sub> における基準演算テーブルが作成される。具体的には、基準

10

20

30

40

50

周波数  $f_0$  を一定として、交流電源電圧  $V_0$  を変化させたときの検知電圧  $V_2$  のデジタル値を求め、検知電圧  $V_2$  のデジタル値と算出電圧  $V_4$  との対応関係を求め、基準演算テーブルを作成する。次に、補正係数  $k$  を求めるために、交流電源電圧  $V_0$  を固定して周波数  $f$  を変化させた場合の基準演算テーブルにおける算出電圧  $V_4$  が求められる。ここで、ある交流電源電圧  $V_0$  における基準周波数  $f_0$  での演算結果を基準算出電圧  $V_{4\_f_0}$  とする。交流電源電圧  $V_0$  を固定した状態で、周波数  $f$  を、 $f_0$ 、 $f_1$ 、 $f_2$  と変化させる。ここで、周波数  $f_0$ 、 $f_1$ 、 $f_2$  の関係は、 $f_0 < f_1 < f_2$  とする。そして、基準演算テーブルに従って、周波数  $f_1$ 、 $f_2$  のときにそれぞれ得られた検知電圧  $V_2$  のデジタル値に対応する算出電圧  $V_4$  が、それぞれ  $V_{4\_f_1}$ 、 $V_{4\_f_2}$  と算出される。その後、各周波数における算出電圧  $V_{4\_f_1}$ 、 $V_{4\_f_2}$  と基準算出電圧  $V_{4\_f_0}$  との変化量から、式 (9) で表現される補正係数  $k(f)$  を、最小二乗法により導出する。補正係数  $k(f)$  は、傾き  $a$ 、切片  $b$  の、周波数  $f$  の 1 次関数として表される。

$$k(f) = a \cdot f + b \dots (9)$$

【0044】

補正係数  $k(f)$  の傾き  $a$ 、切片  $b$  と、基準演算テーブルは、予め不揮発性メモリ 150 に記憶される。電圧検知時は、周波数検知回路 510 により検知された周波数  $f$  を用いて式 (9) により、補正係数  $k(f)$  が求められる。補正電圧  $V_5$  は、求められた補正係数  $k(f)$  を算出電圧  $V_4$  に乗算することにより求められる。このようにして、基準演算テーブルから補正テーブルが作成される。算出電圧  $V_4$  と補正電圧  $V_5$  との関係は、次の式 (10) で表される。

$$V_5 = k(f) \cdot V_4 \dots (10)$$

実施例 2 では、補正係数  $k(f)$  の導出に最小二乗法を用いたがテイラー展開を用いた多項近似式とすることで補正精度を高めることが可能であり、実施例 2 の形態に限定するものではない。

【0045】

[ 補正係数  $k(f)$  ]

次に、具体的な数値を用いて実施例 2 を説明する。回路構成、各種定数及び基準演算テーブルは実施例 1 で説明したものと同一ものとする。図 6 (b) の 3 つのは、基準周波数  $f_0 = 50 \text{ Hz}$  とした場合に、周波数  $f$  を  $50 \text{ Hz}$ 、 $55 \text{ Hz}$ 、 $60 \text{ Hz}$  とシフトさせていったときの各周波数における補正係数  $k(f)$  をプロットした図である。すなわち、 $f_0$  が  $50 \text{ Hz}$ 、 $f_1$  が  $55 \text{ Hz}$ 、 $f_2$  が  $60 \text{ Hz}$  であり、 $f_0 < f_1 < f_2$  という関係になっている。図 6 (b) は横軸に周波数  $f [\text{Hz}]$ 、縦軸に補正係数  $k(f)$  を示す。図 6 (b) の実線は、3 点のプロットから求めた近似曲線を示している。

【0046】

図 6 (b) の場合の補正係数  $k(f)$  の傾き  $a$  と切片  $b$  の求め方を説明する。交流電源電圧  $V_0 = 100 \text{ V}$ 、基準周波数  $f_0 = 50 \text{ Hz}$  として、得られた検知電圧  $V_2$  のデジタル値に対応する算出電圧  $V_{4\_50}$  (上述した基準算出電圧  $V_{4\_f_0}$ ) を基準演算テーブルから算出する。また、交流電源電圧  $V_0 = 100 \text{ V}$ 、周波数  $f_2 = 60 \text{ Hz}$  として、得られた検知電圧  $V_2$  のデジタル値に対応する算出電圧  $V_{4\_60}$  (上述した算出電圧  $V_{4\_f_2}$ ) を基準演算テーブルから算出する。算出した 2 つの算出電圧  $V_{4\_50}$ 、 $V_{4\_60}$  から、周波数  $f_2 = 60 \text{ Hz}$  における補正係数  $k(60)$  が、 $k(60) = V_{4\_50} / V_{4\_60} = 0.95$  と求められる。同様に、周波数  $f_1 = 55 \text{ Hz}$  における補正係数  $k(55)$  も、 $k(55) = V_{4\_50} / V_{4\_55}$  から求められる。なお、基準周波数  $f_0 = 50 \text{ Hz}$  における補正係数  $k(50)$  は 1 である。

【0047】

次に、各周波数における補正係数  $k(f)$  から最小二乗法を用いて周波数  $f$  の関数として補正係数  $k(f)$  を求める。図 6 (b) の場合の補正係数  $k(f)$  は、次の式 (11) で表される。

$$k(f) = -0.0049 \times f + 1.2446 \text{ (図 9 の破線に該当)} \dots (11)$$

式 (11) で補正係数  $k(f)$  の傾き  $a$  は  $-0.0049$ 、切片  $b$  は  $1.2446$  となる

。導出された補正係数  $k(f)$  の傾き  $a = -0.0049$ 、切片  $b = 1.2446$  と、基準演算テーブルは、不揮発性メモリ 150 に記憶される。

#### 【0048】

周波数検知回路 510 により検知された交流電源 101 の周波数  $f$  が  $60\text{ Hz}$  の場合を例として、補正係数  $k(60)$  の求め方を説明する。例えば、交流電源 101 の周波数  $f = 60\text{ Hz}$  における電圧検知処理時の補正係数  $k(60)$  は、式 (12) のように求められる。補正電圧  $V_5$  は、式 (12) で求められた補正係数  $k(60)$  と、基準演算テーブルの算出電圧  $V_4$  とを用いて、式 (13) から求められ、図 7 (c) に示した、第 2 のテーブルである補正テーブルが得られる。

$$k(60) = -0.0049 \times 60 + 1.2446 = 0.95 \dots (12)$$

10

$$V_5 = k(60) \cdot V_4 = 0.95 \cdot V_4 \dots (13)$$

#### 【0049】

図 7 (a) の AD 変換表 ( $60\text{ Hz}$ ) において  $100\text{ V}$  を例に説明する。図 7 (a) は、交流電源 101 の周波数  $f$  が  $60\text{ Hz}$  の場合のテーブルを示し、左側の列に交流電源電圧  $V_0 [\text{V}]$  を示し、右側の列に検知電圧  $V_2$  の AD 変換後のデジタル値 (digit) を示している。図 7 (b) は図 4 (b) と同様の、第 1 のテーブルである基準演算テーブルである。図 7 (a) に示すように、交流電源電圧  $V_0$  が  $100\text{ V}$ 、交流電源 101 の周波数  $f$  が  $60\text{ Hz}$  のとき、検知電圧  $V_2$  の AD 変換後のデジタル値は  $255$  となる。検知電圧  $V_2$  の AD 変換後のデジタル値が  $255$  の場合、基準演算テーブルから求めた算出電圧  $V_4$  は  $103\text{ V}$  となり、実際の電圧 ( $100\text{ V}$ ) より  $3\text{ V}$  高く検知されてしまう。一方、検知電圧  $V_2$  の AD 変換後のデジタル値が  $255$  の場合、式 (13) より作成された補正テーブルから求めた補正電圧  $V_5$  は  $100\text{ V}$  ( $= 0.95 \times 103$ ) となり、電圧検知の誤差を  $0\text{ V}$  にすることができている。

20

#### 【0050】

[ 電圧検知処理 ]

( 事前処理 )

次に実施例 2 の CPU 111 の電圧検知時の補正制御を図 8 のフローチャートを用いて説明する。動作は図 8 (a) に示す事前処理と図 8 (b) に示す電圧検知処理時に分けられる。事前処理は、実施例 1 と同様に実施される。ステップ (以下、S とする) 900 で CPU 111 は、基準周波数  $f_0$  における、検知電圧  $V_2$  の AD 変換後のデジタル値と算出電圧  $V_4$  との関係を予め実験等で求め、基準演算テーブルを作成する。また、CPU 111 は、上述した方法で、周波数の関数である補正係数  $k(f)$  の傾き  $a$ 、切片  $b$  を求める。S 901 で CPU 111 は、基準周波数  $f_0$ 、S 900 で求めた基準演算テーブル、補正係数  $k(f)$  の傾き  $a$  及び切片  $b$  を、不揮発性メモリ 150 に予め記憶し、処理を終了する。

30

#### 【0051】

( 電圧検知処理 )

電圧検知時は、CPU 111 は S 1001 以降の処理を行う。S 1001 で CPU 111 は、周波数検知回路 510 から入力されたパルス信号  $V_3$  の立下りエッジを検出したか否かを判断する。S 1001 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを検出していないと判断した場合、処理を S 1001 に戻し、立下りエッジを検出したと判断した場合、処理を S 1002 に進める。CPU 111 は、次にパルス信号  $V_3$  の立下りエッジを再び検出するまでの間にカウンタ 111b より求めたカウント値  $M$  から周波数  $f$  を確定するために、カウント値  $M$  を初期化し、カウントを開始する。カウンタ 111b は、CPU 111 が有する内部クロックに準じて動作するカウンタである。S 1002 で CPU 111 は、カウント値  $M$  に 1 を加算する ( $M = M + 1$ )。S 1003 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを再度検出したか否かを判断する。S 1003 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを検出したと判断していないと判断した場合、処理を S 1002 に戻し、立下りエッジを検出したと判断した場合、処理を S 1004 に進める。

40

#### 【0052】

50

S 1 0 0 4でCPU 1 1 1は、S 1 0 0 1でパルス信号V<sub>3</sub>の立下りエッジを検出してからS 1 0 0 3でパルス信号V<sub>3</sub>の立下りエッジを再検出するまでの間にカウントしたカウント値Mに基づいて、交流電源1 0 1の周波数fを確定させる。S 1 0 0 5でCPU 1 1 1は、不揮発性メモリ1 5 0から補正係数k(f)の傾きa及び切片bを読み出し、S 1 0 0 4で確定した周波数fにおける補正係数k(f)を式(9)を用いて算出する。CPU 1 1 1は、不揮発性メモリ1 5 0から基準演算テーブルの情報を読み出し、基準演算テーブルの各算出電圧V<sub>4</sub>に補正係数k(f)を乗算することで補正電圧V<sub>5</sub>を求め、補正テーブルを作成する。S 1 0 0 6でCPU 1 1 1は、S 1 0 0 5で作成した補正テーブルに従い、電圧検知回路1 1 2により検知した検知電圧V<sub>2</sub>のAD変換後のデジタル値から交流電源電圧V<sub>0</sub>(算出電圧V<sub>4</sub>)を算出し、処理を終了する。

10

#### 【0053】

以上説明したように、実施例2では、トランスを用いた電圧検知回路による検知結果に基づき算出した交流電源電圧に、交流電源の周波数に応じた補正を行う。これにより、周波数に依存してトランスの出力端インピーダンスが変化することが原因で生じる電圧検知の誤差を軽減することが可能となる。なお、実施例1の回路構成で実施例2の検知電圧の補正を行ってもよいし、実施例2の回路構成で実施例1の検知電圧の補正を行ってもよい。以上、実施例2によれば、変圧器を用いて交流電源の電圧を検知する際の、交流電源の周波数に依存する検知結果の誤差を低減することができる。

#### 【実施例3】

#### 【0054】

20

実施例3では、電圧補正方法に関する実施例1、2に対し、電流検知トランスを用いた電力補正方法について説明する。なお、実施例1、2と同様の箇所には同じ符号を付し、説明を省略する。

#### 【0055】

#### [電流検知回路の構成]

図9は、実施例3の電流検知トランスを用いた電流検知回路を有する回路構成を示す図である。電圧検知回路1 1 2、周波数検知回路1 1 0は実施例1の図3と同様である。電流検知手段である電流検知回路1 2 6の構成を説明する。電流検知回路1 2 6は、電流検知トランス1 2 7(以下、トランス1 2 7という)を有している。トランス1 2 7は、1次巻線1 2 7 aと2次巻線1 2 7 bとを有し、1次巻線1 2 7 aと2次巻線1 2 7 bとは同極性である。1次巻線1 2 7 aの一端(交流電源1 0 1に接続されている側)を端子1、1次巻線1 2 7 aの他端(後段の回路(不図示)に接続されている側)を端子2とする。2次巻線1 2 7 bの一端(直流電源1 1 3に接続されている側)を端子4、2次巻線1 2 7 bの他端を端子3とする。トランス1 2 7の2次巻線1 2 7 bの端子3 - 端子4間には、電流検出抵抗1 2 5が接続されている。トランス1 2 7の2次巻線1 2 7 bは、CPU 1 1 1の入力端子に接続されており、CPU 1 1 1は、トランス1 2 7の2次巻線1 2 7 bから信号V<sub>6</sub>が入力される。

30

#### 【0056】

なお、トランス1 0 4は第1のトランスに相当し、トランス1 2 7は第2のトランスに相当する。トランス1 0 4の1次巻線1 0 4 aは第1の1次巻線に相当し、トランス1 0 4の2次巻線1 0 4 bは第1の2次巻線に相当する。トランス1 2 7の1次巻線1 2 7 aは第2の1次巻線に相当し、トランス1 2 7の2次巻線1 2 7 bは第2の2次巻線に相当する。抵抗1 0 5は第1の抵抗に相当し、抵抗1 2 5は第2の抵抗に相当する。周波数検知回路1 1 0は、周波数検知手段に相当し、電流検知回路1 2 6は電流検知手段に相当する。

40

#### 【0057】

#### [電流検知回路の動作]

実施例3における電流検知回路1 2 6の動作を説明する。電流検知回路1 2 6は、例えば電源装置、定着装置に接続されるラインに取り付けられており、トランス1 2 7と電流検出抵抗1 2 5から構成される。トランス1 2 7の端子1 - 端子2間に電流I<sub>0</sub>が流れると、電流検出抵抗1 2 5の両端に、1次巻線1 2 7 aに流れている電流I<sub>0</sub>の電流値と、ト

50



ランス 127 の巻数比に応じた電圧  $V_6$  が印加される。以下、電圧  $V_6$  を検知電圧  $V_6$  という。検知電圧  $V_6$  は、直流電源 113 のオフセット電圧  $V_{ref}$  によりオフセットされた状態で、交流電源 101 の電流  $I_0$  の波形に相似した波形になる。以下、電流  $I_0$  を、交流電源電流  $I_0$  とする。トランス 127 の端子 3 からは検知電圧  $V_6$  にオフセット電圧  $V_{ref}$  が加算された電圧 ( $V_6 + V_{ref}$ ) が入力され、端子 4 からはオフセット電圧  $V_{ref}$  が入力されている。トランス 127 の端子 3 から入力された電圧は、CPU 111 の AD ポートに入力され、AD 部 1111 によりアナログ値からデジタル値へ変換される。CPU 111 は、検知電圧  $V_6$  と実施例 1 で説明した検知電圧  $V_2$  (交流電源電圧  $V_0$  の相似波形) とオフセット電圧  $V_{ref}$  とに基づいて、例えば電源装置や定着装置において消費される電力  $P_0$  を算出する。以下、CPU 111 により算出された電力を、算出電力  $P_1$  とする。

10

【0058】

[ 算出電力  $P_1$  の算出 ]

次に、CPU 111 による算出電力  $P_1$  の算出方法を説明する。CPU 111 は、演算テーブルを用いることにより、検知電圧  $V_2$  と検知電圧  $V_6$  それぞれの AD 変換後のデジタル値の積から算出電力  $P_1$  を求める。検知電圧  $V_2$  と検知電圧  $V_6$  それぞれの AD 変換後のデジタル値の積から算出電力  $P_1$  を求めるための演算テーブルは、不揮発性メモリ 150 に記憶されている。

【0059】

図 11 (a) は、交流電源 101 の周波数  $f$  が 60 Hz の場合のテーブルを示し、左側の列に電力  $P_0$  [W] を示し、右側の列に、検知電圧  $V_2$  と検知電圧  $V_6$  それぞれの AD 変換後のデジタル値の積 (digit) を示している。図 11 (b) は、基準周波数  $f_0$  を  $f_0 = 50$  Hz とした場合の、第 3 のテーブルである基準演算テーブルを示し、左側の列は検知電圧  $V_2$  と検知電圧  $V_6$  それぞれの AD 変換後のデジタル値の積 (digit)、右側の列は算出電力  $P_1$  [W] を示す。図 11 (c) は、交流電源 101 の周波数が 60 Hz の場合に、基準演算テーブルを補正した後の、第 4 のテーブルである演算テーブル (以下、補正テーブルとする) を示す。図 11 (c) において、左側の列は検知電圧  $V_2$  と検知電圧  $V_6$  それぞれの AD 変換後のデジタル値の積 (digit)、右側の列は補正電力  $P_2$  [W] を示す。例えば、図 11 (b) の基準演算テーブル (50 Hz) が不揮発性メモリ 150 に記憶されており、各デジタル値の積が 360 であった場合、CPU 111 は、基準演算テーブルのデジタル値 360 を参照して、算出電力  $P_1 = 1303$  Wであると判断する。

20

30

【0060】

しかし、実施例 1 で説明したように、交流電源電圧  $V_0$  と検知電圧  $V_2$  の関係は交流電源周波数  $f$  に依存して変化することから、検知電圧  $V_2$  を用いて求めた算出電力  $P_1$  も交流電源周波数  $f$  に依存して変化してしまい、電力検知に生じる誤差が生じる。

【0061】

[ 算出電力  $P_1$  の補正 ]

次に電力検知誤差の補正方法について説明する。CPU 111 は、基準演算テーブルに周波数  $f$  の関数として表現される補正係数を乗算することで、精度よく電力検知に生じる誤差を補正することが可能となる。交流電源 101 の周波数  $f$  に応じて算出電力  $P_1$  を補正するにあたり、予め基準周波数  $f_0$  を決定し、基準周波数  $f_0$  における基準演算テーブルが作成される。具体的には、電力  $P_0$  を固定して周波数  $f$  を変化させた場合の基準演算テーブルにおける算出電力  $P_1$  が求められる。例えば、ある交流電源電圧  $V_0$  における基準周波数  $f_0$  での演算結果を基準算出電力  $P_1\_f_0$  とする。電力  $P_0$  を固定した状態で、周波数  $f$  を、 $f_0$ 、 $f_1$ 、 $f_2$  と変化させる。ここで、周波数  $f_0$ 、 $f_1$ 、 $f_2$  の関係は、 $f_0 < f_1 < f_2$  とする。そして、基準演算テーブルに従って、周波数  $f_1$ 、 $f_2$  のときにそれぞれ得られた算出電力  $P_1$  が、それぞれ  $P_1\_f_1$ 、 $P_1\_f_2$  と算出される。その後、各周波数における算出電力  $P_1\_f_1$ 、 $P_1\_f_2$  と基準算出電力  $P_1\_f_0$  との変化量から、式 (14) で表現される補正係数  $g(f)$  を、最小二乗法により導出する

40

50

。補正係数  $g(f)$  は、傾き  $c$ 、切片  $d$  の、周波数  $f$  の 1 次関数として表される。

$$g(f) = c \cdot f + d \cdots (14)$$

【0062】

補正係数  $g(f)$  の傾き  $c$ 、切片  $d$  と、基準演算テーブルは、予め不揮発性メモリ 150 に記録される。電力検知時は、周波数検知回路 510 により検知された周波数  $f$  を用いて式 (14) により、補正係数  $g(f)$  が求められる。このようにして、基準演算テーブルから補正テーブルが作成される。算出電力  $P_1$  と補正電力  $P_2$  との関係は、次の式 (15) で表される。

$$P_2 = g(f) \cdot P_1 \cdots (15)$$

実施例 3 では、補正係数  $g(f)$  の導出に最小二乗法を用いたがテイラー展開を用いた多項近似式とすることで補正精度を高めることが可能であり、実施例 3 の形態に限定するものではない。

【0063】

[補正係数  $g(f)$ ]

次に、具体的な数値を用いて実施例 3 を説明する。図 10 の 3 つのは、基準周波数  $f_0 = 50 \text{ Hz}$  とした場合に、周波数  $f$  を  $50 \text{ Hz}$ 、 $55 \text{ Hz}$ 、 $60 \text{ Hz}$  とシフトさせていったときの各周波数における補正係数  $g(f)$  をプロットした図である。すなわち、 $f_0$  が  $50 \text{ Hz}$ 、 $f_1$  が  $55 \text{ Hz}$ 、 $f_2$  が  $60 \text{ Hz}$  であり、 $f_0 < f_1 < f_2$  という関係になっている。図 10 は横軸に周波数  $f [\text{Hz}]$ 、縦軸に補正係数  $g(f)$  を示す。図 10 の実線は、3 点のプロットから求めた近似曲線を示している。

【0064】

図 10 の場合の補正係数  $g(f)$  の傾き  $c$ 、切片  $d$  の求め方を説明する。電力  $P_0 = 1008 \text{ W}$ 、基準周波数  $f_0 = 50 \text{ Hz}$  のときに得られた算出電力  $P_{1\_50}$  (上述した基準算出電力  $P_{1\_f_0}$ ) を基準演算テーブルから算出する。また、周波数  $f = 60 \text{ Hz}$  のときに得られた算出電力  $P_{1\_60}$  (上述した基準算出電力  $P_{1\_f_2}$ ) を基準演算テーブルから算出する。算出した 2 つの算出電力  $P_{1\_50}$ 、 $P_{1\_60}$  から、周波数  $f_2 = 60 \text{ Hz}$  における補正係数  $g(60)$  が、 $g(60) = P_{1\_50} / P_{1\_60} = 0.95$  と求められる。同様に、周波数  $f_1 = 55 \text{ Hz}$  における補正係数  $g(55)$  も、 $g(55) = P_{1\_50} / P_{1\_55}$  から求められる。なお、基準周波数  $f_0 = 50$  における補正係数  $g(50)$  は 1 である。

【0065】

次に、各周波数における補正係数  $g(f)$  から最小二乗法を用いて周波数  $f$  の関数として補正係数  $g(f)$  を求める。図 10 の場合の補正係数  $g(f)$  は、次の式 (16) で表される。

$$g(f) = -0.0025 \times f + 1.1219 \text{ (図 10 の破線に該当)} \cdots (16)$$

式 (16) で補正係数  $g(f)$  の傾き  $c$  は  $-0.0025$ 、切片  $d$  は  $1.1219$  となる。導出された補正係数  $g(f)$  の傾き  $c = -0.0025$ 、切片  $d = 1.1219$  と、基準演算テーブルは、不揮発性メモリ 150 に記録される。

【0066】

周波数検知回路 510 により検知された交流電源 101 の周波数  $f$  が  $60 \text{ Hz}$  の場合を例として、補正係数  $g(60)$ 、算出電力  $P_1$ 、補正電力  $P_2$  の求め方を説明する。例えば、交流電源 101 の周波数  $f = 60 \text{ Hz}$  における電力検知処理時の補正係数  $g(60)$  は、式 (17) のように求められる。補正電力  $P_2$  は、式 (17) で求められた補正係数  $g(60)$  と、基準演算テーブルの算出電力  $P_1$  とを用いて、式 (18) から求められ、図 11 (c) に示した、第 4 のテーブルである補正テーブルが得られる。

$$g(60) = -0.0025 \times 60 + 1.1219 = 0.972 \cdots (17)$$

$$P_2 = g(60) \cdot P_1 = 0.972 \cdot P_1 \cdots (18)$$

【0067】

図 11 (a) の A/D 変換表 ( $60 \text{ Hz}$ ) において電力  $P_0 = 1303 \text{ W}$  を例に説明する。

図 11 (a) に示すように、電力  $P_0$  が  $1303 \text{ W}$ 、交流電源 101 の周波数  $f$  が  $60 \text{ Hz}$

10

20

30

40

50

z のとき、検知電圧  $V_2$  と検知電圧  $V_6$  との積の A/D 変換後のデジタル値は 369 となる。2 つの検知電圧の積の A/D 変換後のデジタル値が 369 の場合、基準演算テーブルから求めた算出電力  $P_1$  はおよそ 1340 W となり、実際の電力 (1303 W) より 40 W 近く高く検知されてしまう。一方、2 つの検知電圧の積の A/D 変換後のデジタル値が 369 の場合、式 (18) より作成された補正テーブルから求めた補正電力  $P_2$  は  $P_2 = 0.972 \times 1340 = 1303 \text{ W}$  となり、電圧検知の誤差を抑制できている。

【0068】

[ 電圧検知処理 ]

( 事前処理 )

次に実施例 3 の CPU 111 の電力検知時の補正制御を図 12 のフローチャートを用いて説明する。動作は図 12 ( a ) に示す事前処理と図 12 ( b ) に示す電力検知処理時に分けられる。事前処理は、実施例 2 と同様に実施される。S1500 で CPU 111 は、基準周波数  $f_0$  における、検知電圧  $V_2$  と検知電圧  $V_6$  の積の A/D 変換後のデジタル値と算出電力  $P_1$  との関係を予め実験等で求め、基準演算テーブルを作成する。また、CPU 111 は、上述した方法で、周波数の関数である補正係数  $g(f)$  の傾き  $c$ 、切片  $d$  を求める。S1501 で CPU 111 は、基準周波数  $f_0$ 、S1500 で求めた基準演算テーブル、補正係数  $g(f)$  の傾き  $c$  及び切片  $d$  を、不揮発性メモリ 150 に予め記憶し、処理を終了する。

【0069】

( 電力検知処理 )

電力検知時は、CPU 111 は S1601 以降の処理を行う。S1601 で CPU 111 は、周波数検知回路 510 から入力されたパルス信号  $V_3$  の立下りエッジを検出したか否かを判断する。S1601 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを検出していないと判断した場合、処理を S1601 に戻し、立下りエッジを検出したと判断した場合、処理を S1602 に進める。CPU 111 は、次にパルス信号  $V_3$  の立下りエッジを再び検出するまでの間にカウンタ 111 b より求めたカウント値  $K$  から周波数  $f$  を確定するために、カウント値  $K$  を初期化し、カウントを開始する。カウンタ 111 b は、CPU 111 が有する内部クロックに準じて動作するカウンタである。S1602 で CPU 111 は、カウント値  $K$  に 1 を加算する ( $K = K + 1$ )。S1603 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを再度検出したか否かを判断する。S1603 で CPU 111 は、パルス信号  $V_3$  の立下りエッジを検出したと判断していないと判断した場合、処理を S1602 に戻し、立下りエッジを検出したと判断した場合、処理を S1604 に進める。

【0070】

S1604 で CPU 111 は、S1601 でパルス信号  $V_3$  の立下りエッジを検出してから S1603 でパルス信号  $V_3$  の立下りエッジを再検出するまでの間にカウントしたカウント値  $K$  に基づいて、交流電源 101 の周波数  $f$  を確定させる。S1605 で CPU 111 は、不揮発性メモリ 150 から補正係数  $g(f)$  の傾き  $c$  及び切片  $d$  を読み出し、S1604 で確定した周波数  $f$  における補正係数  $g(f)$  を式 (14) を用いて算出する。CPU 111 は、不揮発性メモリ 150 から基準演算テーブルの情報を読み出し、基準演算テーブルの各算出電力  $P_1$  に補正係数  $g(f)$  を乗算することで補正電力  $P_2$  を求め、補正テーブルを作成する。S1606 で CPU 111 は、S1605 で作成した補正テーブルに従い、電圧検知回路 112 により検知した検知電圧  $V_2$  と検知電圧  $V_6$  の積の A/D 変換後のデジタル値から電力  $P_0$  (補正電力  $P_2$ ) を算出し、処理を終了する。

【0071】

以上説明したように、実施例 3 では、トランスを用いた電圧検知回路と電流検知回路による検知結果に基づき算出した電力に、交流電源の周波数に応じた補正を行う。これにより、周波数に依存してトランスの出力端インピーダンスが変化することが原因で生じる電力検知の誤差を軽減することが可能となる。なお、実施例 3 では、実施例 1 の回路構成に電流検知回路を追加した回路図で説明しているが、実施例 2 の回路構成に電流検知回路を追加した回路図で、実施例 3 の算出電力の補正を行ってもよい。以上、実施例 3 によれば、

10

20

30

40

50

変圧器を用いた交流電源の電圧検知結果を用いた電力の算出を行う際の、交流電源の周波数に依存する検知結果の誤差を低減することができる。

【実施例 4】

【 0 0 7 2 】

実施例 1、2 の電圧検知回路の検知結果に基づき算出された交流電源電圧や、実施例 3 の電力検知結果を、交流電源の周波数に応じて補正する方法は、画像形成装置にも適用される。例えば、画像形成装置では、電圧検知装置の検知結果は、交流電源から入力された入力電圧の異常を検知する際に用いられる。また、例えば、電圧検知装置の検知結果は、画像形成装置が設置されている地域の商用電源の入力電圧を検知する際に用いられる。更に、例えば、電圧検知装置の検知結果は、画像形成装置の定着装置に電力を供給する制御に用いられる。以下、画像形成装置の構成を説明する。

10

【 0 0 7 3 】

[ 画像形成装置の構成 ]

画像形成装置の一例として、レーザビームプリンタを例にあげて説明する。図 1 3 に電子写真方式のプリンタの一例であるレーザビームプリンタの概略構成を示す。レーザビームプリンタ 3 0 0 は、露光手段である露光装置 2 0 7 により静電潜像が形成される像担持体としての感光ドラム 3 1 1、感光ドラム 3 1 1 を一様に帯電する帯電部 3 1 7 ( 帯電手段 ) を備えている。レーザビームプリンタ 3 0 0 は、感光ドラム 3 1 1 に形成された静電潜像をトナーで現像する現像部 3 1 2 ( 現像手段 ) を備えている。そして、感光ドラム 3 1 1 上 ( 像担持体上 ) に現像されたトナー像は、カセット 3 1 6 から供給された被転写体としてのシート ( 不図示 ) に転写部 3 1 8 ( 転写手段 ) によって転写される。シート上 ( 被転写体上 ) に転写された未定着のトナー像は定着器 3 1 4 により定着され、トレイ 3 1 5 に排出される。レーザビームプリンタ 3 0 0 は、画像形成部による画像形成動作や、シートの搬送動作を制御する制御手段であるコントローラ 3 2 0 を備えている。定着器 3 1 4 はヒータを有しており、交流電源からヒータに投入される電力はコントローラ 3 2 0 により制御される。コントローラ 3 2 0 は、定着器 3 1 4 に投入される電力制御において、実施例 1 又は実施例 2 の電圧検知装置により交流電源の交流電源電圧  $V_0$  ( 補正電圧  $V_5$  ) を検知する。なお、コントローラ 3 2 0 が有する CPU が実施例 1、2 の CPU 1 1 1 として機能してもよい。

20

【 0 0 7 4 】

感光ドラム 3 1 1、帯電部 3 1 7、現像部 3 1 2、転写部 3 1 8 が画像形成部である。なお、画像形成装置は、図 1 3 に例示したものに限定されず、例えば複数の画像形成部を備える画像形成装置であってもよい。更に、感光ドラム 3 1 1 上のトナー像を中間転写ベルトに転写する 1 次転写部と、中間転写ベルト上のトナー像をシートに転写する 2 次転写部を備える画像形成装置であってもよい。

30

【 0 0 7 5 】

以上、実施例 3 によれば、変圧器を用いて交流電源の電圧を検知する際の、交流電源の周波数に依存する検知結果の誤差を低減することができる。

【符号の説明】

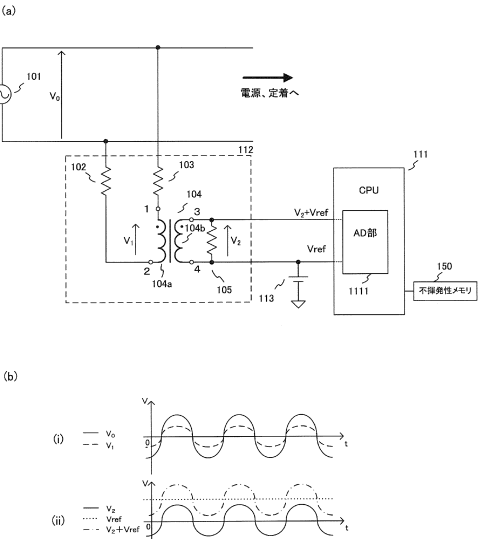
【 0 0 7 6 】

1 0 1      交流電源  
1 0 4      トランス  
1 0 5      電圧検知抵抗  
1 1 0      周波数検知回路  
1 1 1      CPU

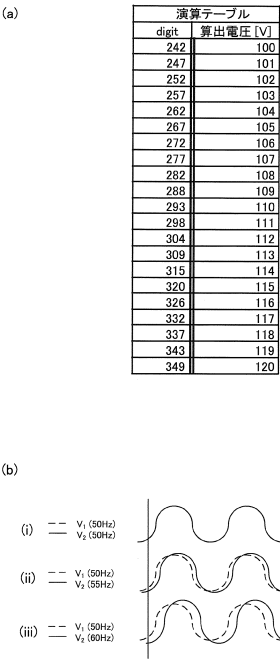
40

【図面】

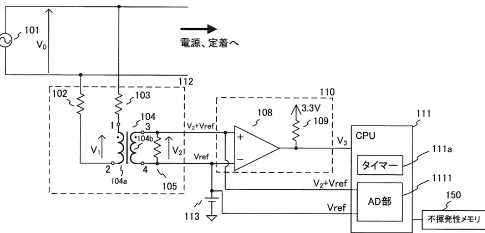
【図 1】



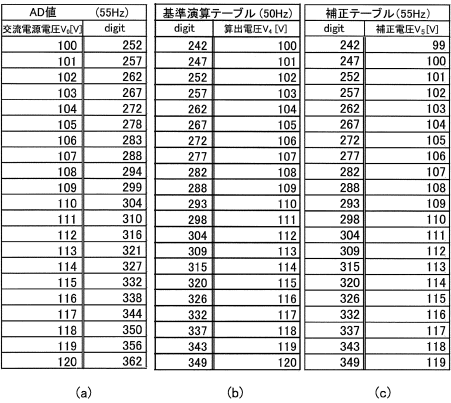
【図 2】



【図 3】



【図 4】



10

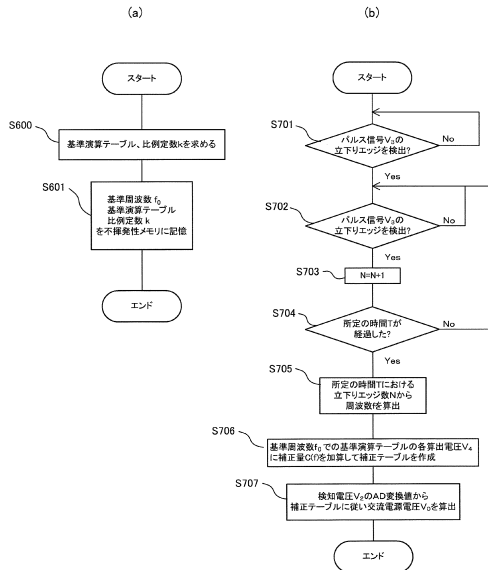
20

30

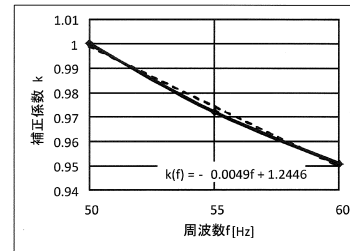
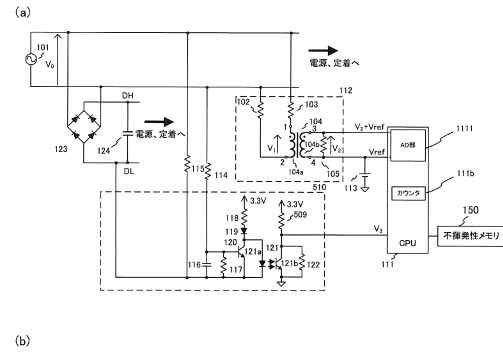
40

50

【 図 5 】



【 図 6 】



10

20

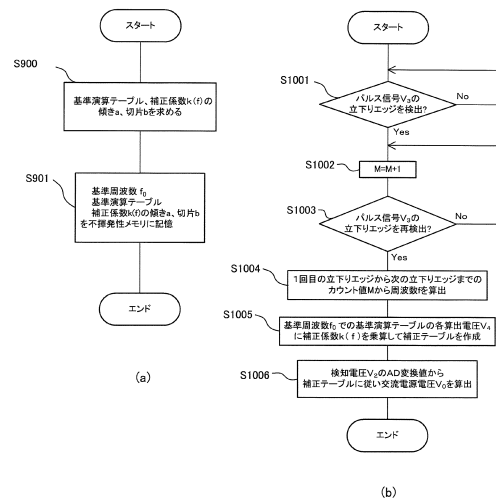
【圖 7】

AD値 60Hz		基準演算テーブル (50Hz)		補正テーブル (60Hz)	
交流電源電圧 $V_L$ [V]	digit	digit	算出電圧 $V_L$ [V]	digit	補正電圧 $V_L$ [V]
100	255	245	161	255	100
101	260	250	162	260	101
102	265	255	163	265	102
103	270	260	164	270	103
104	275	265	165	275	104
105	281	270	166	281	105
106	286	275	167	286	106
107	292	281	168	292	107
108	297	286	169	297	108
109	303	292	170	303	109
110	308			308	110

AD値 50Hz		基準演算テーブル (60Hz)	
交流電源電圧 $V_L$ [V]	digit	digit	算出電圧 $V_L$ [V]
130	430	411	130
131	437	417	131
132	444	424	132
133	451	430	133
134	457	437	134
135	464	444	135
136	471	451	136
137	478	457	137
138	485	464	138
139	492	471	139
140	499	478	140
		485	141
		492	142
		499	143
			144

【圖 8】

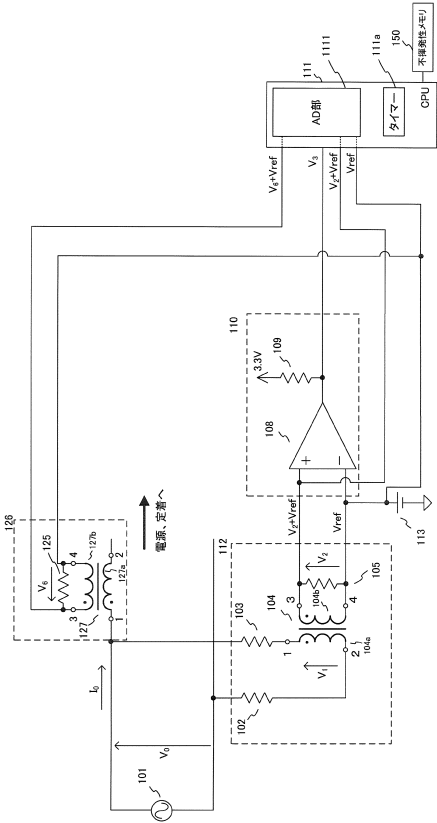


30

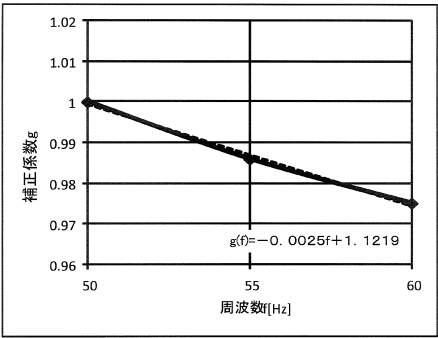
40

50

【図 9】



【図 10】



10

20

【図 11】

AD値 60Hz	
電力P <sub>0</sub> [W]	digit
929	263
949	268
968	274
988	280
1008	285
1028	291
1049	297
1069	303
1090	308
1111	314
1131	320
1143	324
1165	330
1187	336
1199	339
1220	345
1242	351
1264	358
1287	364
1303	369
1322	374
1340	379
1357	384
1373	389
1392	394
1416	401
1420	402
1446	409
1464	414

(a)

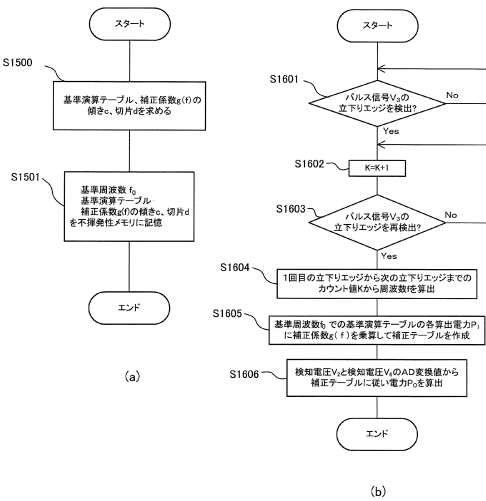
基準演算テーブル(50Hz)	
digit	算出電力P <sub>1</sub> [W]
256	929
262	949
267	968
273	988
278	1008
284	1028
289	1049
295	1069
301	1090
307	1111
312	1131
315	1143
321	1165
327	1187
331	1199
337	1220
343	1242
349	1264
355	1287
360	1303
365	1322
370	1340
374	1357
379	1373
384	1392
391	1416
392	1420
399	1446
404	1464

(b)

補正テーブル(60Hz)	
digit	補正電力P <sub>2</sub> [W]
263	929
268	949
274	968
280	988
285	1008
291	1028
297	1049
303	1069
308	1090
314	1111
320	1131
324	1143
330	1165
336	1187
339	1199
345	1220
351	1242
358	1264
364	1287
369	1303
374	1322
379	1340
384	1357
389	1373
394	1392
401	1416
402	1420
409	1446
414	1464

(c)

【図 12】

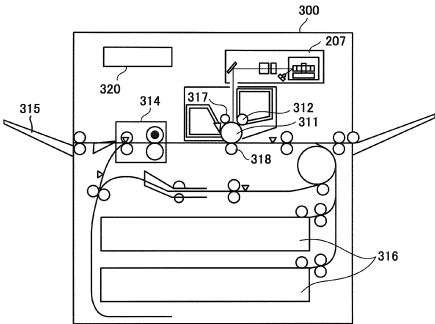


30

40

50

【図 13】



10

20

30

40

50



---

フロントページの続き

- (56)参考文献      特開平 8 - 3 1 4 3 3 5 ( J P , A )  
                    特開平 1 0 - 6 2 4 5 8 ( J P , A )  
                    特開 2 0 0 5 - 1 5 2 3 0 4 ( J P , A )  
                    特開 2 0 0 0 - 2 3 6 6 2 3 ( J P , A )  
                    特開 2 0 1 6 - 1 5 1 6 5 8 ( J P , A )  
                    特開平 1 0 - 7 0 8 3 3 ( J P , A )  
                    米国特許第 6 1 2 8 5 8 4 ( U S , A )  
                    韓国公開特許第 1 0 - 2 0 1 7 - 0 1 1 2 5 7 8 ( K R , A )  
                    特許第 6 7 0 0 7 0 4 ( J P , B 2 )  
                    特開 2 0 1 7 - 1 9 8 4 6 7 ( J P , A )
- (58)調査した分野 (Int.Cl. , D B 名)  
                    G 0 1 R    1 9 / 0 0 - 1 9 / 3 2