

PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

最大似然序列的检测电路、检测方法、检测装置和电子设备

5 相关申请的交叉引用

该专利申请要求于 2022 年 9 月 21 日在中国国家知识产权局提交的中国专利申请 202211152294.0 的优先权，该中国专利申请的公开以引用方式全文并入本文中。

10 技术领域

本公开涉及电子电路技术领域，尤其涉及一种最大似然序列的检测电路、检测方法、检测装置和电子设备。

背景技术

15 在高速互联通信接收器中，随着数据速率提升，信道环境恶劣，对数字均衡的能力要求也更高。因此在数字均衡中，在前馈均衡器 (Feed Forward Equalizer, FFE)、判决反馈均衡器 (Decision Feedback Equalizer, DFE) 之外，还引入最大似然序列检测器 (Maximum Likelihood Sequence Detector, MLSD)，以提升均衡能力
20 来满足性能需求。在 MLSD 处理过程中需要对信号的各种状态分支的度量值进行计算，并在此基础上进行加比选、幸存路径更新、路径回溯等操作。各步处理的运算量与状态分支数正相关，而对于信号状态数为 M 的 N 抽头 MLSD，状态分支数为 M^{N-1} 。

相关方案中，全部状态分支均需要经过相同的计算过程，通过
25 计算度量值再经过加比选排除，导致检测最大似然序列的运算量和功耗大。

发明内容

本公开实施例的目的是提供一种最大似然序列的检测电路、检
30 测方法、检测装置和电子设备，能够降低检测最大似然序列的运算量

和功耗。

为解决上述技术问题，本公开实施例是通过以下各方面实现的。

第一方面，本公开提供了一种最大似然序列的检测电路，包括：
均衡处理模块 10，其用于对模拟数字转换器（Analog to Digital Converter, ADC）输出信号进行均衡处理并根据所述 ADC 输出信号输出软值；状态选择模块 20，其与所述均衡处理模块 10 连接，并且用于根据所述软值确定目标信号状态；检测模块 30，其与所述状态选择模块 20 连接，并且用于根据所述目标信号状态进行最大似然序列检测并在译码后输出检测结果。

第二方面，本公开提供了一种最大似然序列的检测方法，包括：
对 ADC 输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值；确定与所述软值匹配的目标信号状态；根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

第三方面，本公开提供了一种最大似然序列的检测装置，包括：
输出模块，其用于对 ADC 输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值；确定模块，其用于确定与所述软值匹配的目标信号状态；检测模块 30，其用于根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

第四方面，本公开提供了一种电子设备，包括：存储器、处理器和存储在所述存储器上并可在所述处理器上运行的计算机可执行指令，所述计算机可执行指令被所述处理器执行时实现上述第二方面所述的所述的最大似然序列的检测方法。

第五方面，本公开提供了一种计算机可读存储介质，所述计算机可读存储介质存储一个或多个程序，所述一个或多个程序被包括多个应用程序的电子设备执行时，使得所述电子设备实现上述第二方面所述的所述的最大似然序列的检测方法。

附图说明

为了更清楚地说明本公开的实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，

显而易见地，下面描述中的附图仅仅是本公开中记载的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 示出根据本公开的实施例的最大似然序列的检测电路的结构示意图；

图 2 示出根据本公开的实施例的最大似然序列的检测电路的结构示意图；

图 3 示出根据本公开的实施例的状态选择模块的结构示意图；

图 4 示出根据本公开的实施例的最大似然序列的检测电路的结构示意图；

图 5 是根据本公开的实施例的最大似然序列的检测方法的流程图示意图；

图 6 示出根据本公开的实施例的最大似然序列的检测装置的结构示意图；

图 7 示出根据本公开的实施例的电子设备的硬件结构示意图。

具体实施方式

为了使本技术领域的人员更好地理解本公开中的技术方案，下面将结合本公开的附图，对本公开的实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开的一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都应当属于本公开保护的范围。

图 1 示出根据本公开的实施例的最大似然序列的检测电路的一种结构示意图，最大似然序列的检测电路包括：均衡处理模块 10、状态选择模块 20 和检测模块 30。

均衡处理模块 10 用于对模拟数字转换器 (Analog to Digital Converter, ADC) 输出信号进行均衡处理并根据所述 ADC 输出信号输出软值。状态选择模块 20 与所述均衡处理模块 10 连接，用于根据所述软值确定目标信号状态。检测模块 30 与所述状态选择模块 20 连接，

用于根据所述目标信号状态进行最大似然序列检测并在译码后输出检测结果。

在一种实现方式中，图 2 示出根据本公开的实施例的最大似然序列的检测电路的结构示意图。在多状态数信号的高速通信链路接收机中，经过模拟前端处理后的信号经过 ADC 1 采样后将数字信号送至最大似然序列的检测电路 2，最大似然序列的检测电路 2 包括：均衡处理模块 10、状态选择模块 20 和检测模块 30 和系数自适应模块。均衡处理模块 10 可以包括：FFE 和/或 DFE。均衡处理模块 10 可以包括 DFE，并通过 DFE 输出软值。如果一个系统数字均衡中不包含 DFE，则 FFE 本身的输出已经可以达到较好的均衡效果，那么 FFE 的输出也可以作为发明方案所需的软值被使用，即均衡处理模块 10 可以仅包括 FFE。检测模块 30 可以包括 MLSD。经 FFE 处理后的信号分别送至 DFE 和 MLSD 进行处理。根据模式选择，DFE 可以单独工作也可以和 MLSD 一起工作，在 DFE 性能满足预定要求时可以单独开启 DFE 完成均衡工作，DFE 输出即为接收机数字均衡的输出。当需要 MLSD 工作时可以同时开启 DFE 和 MLSD，将 MLSD 的输出作为接收机数字均衡的输出。DFE 和 MLSD 的抽头覆盖范围相同，范围之外的码间串扰 (InterSymbol Interference, ISI) 交由模拟前端以及 FFE 进行消除。

在实施例中，DFE 和 MLSD 可以共用一套自适应抽头系数。在实施例中，MLSD 的抽头系数也可以与 DFE 不一致。即 DFE 本身的补偿结果作为软值，而排除掉 MLSD 覆盖的抽头后再计算一个补偿结果作为 MLSD 的输入。

对于 MLSD，全部状态分支均需要经过相同的计算过程，通过计算度量值再经过加比选排除，即电平值距离 DFE 软值较远的信号状态，也进行同样的运算再进行排除，造成了运算量的浪费。本公开利用已有的 DFE 模块输出的软值，可以直接排除掉电平值距离 DFE 软值较远的信号状态，选择出需要 MLSD 进行处理的状态分支。这样 MLSD 在处理过程中就不必对已经排除掉的状态分支进行计算，从而减少了运算量。由于用来筛选的 DFE 软值本身足够可靠，在软值附近选取状态来进行 MLSD 处理基本可以保证覆盖到正确信号的状态，因此经过分支

状态数优化后的 MLSD 性能不会出现下降。这样，利用已有的 DFE 输出结果，在不会带来明显性能损失的情况下，本公开可以显著降低处理多状态数信号的 MLSD 实现所需的功耗、面积开销。

在一种实现方式中，图 3 示出根据本公开的实施例的状态选择模块的结构示意图。如图 3 所示，所述状态选择模块 20，包括：门限计算单元 21 和门限比较单元 22。

门限计算单元 21 用于根据输入的第一系数值，即第一抽头系数值，计算得到信号各状态对应的电平值，根据所述各状态对应的电平值计算判决门限。门限比较单元 22 与所述门限计算单元 21 连接，用于选择与所述软值匹配的目标信号状态。

在一种实现方式中，图 4 示出根据本公开的实施例的最大似然序列的检测电路的结构示意图。如图 4 所示，均衡处理模块 10 包括：延迟处理器 11、乘法处理器 12、输入端口 13 和判决器 14。

延迟处理器 11 用于对第一判决结果进行延迟处理。乘法处理器 12 与所述延迟处理器 11 连接，用于对延迟后的所述第一判决结果与第二系数值相乘得到补偿参数。输入端口 13 与所述乘法处理器 12 连接，用于接收输入数据和补偿参数，并根据所述补偿参数对所述输入数据进行补偿，得到软值。判决器 14 与所述输入端口 13 连接，用于对所述软值进行判决得到第二判决结果。

在实施例中，DFE 可以是一阶的也可以是多阶的，延迟后的判决结果可以是一个也可以是多个。第二输入数据在下一拍处理中会变成第一输入数据，它们之间有延迟的关系。第一系数值和第二系数值是相互独立的，针对不同抽头的系数，可以分别进行计算。

所述均衡处理模块 10、所述状态选择模块 20 和所述检测模块 30 可以同时工作。在一种实现方式中，检测模块 30 包括：MLSD，状态选择模块 20 设置在 MLSD 中。在实施例中，第一系数值和第二系数值不相同，并且第二系数值可以为多个值，第二系数值的个数取决于 DFE 的阶数。MLSD 还包括：支路度量模块、加比选模块和幸存路径模块。

具体来讲，FFE 均衡就是数字信号经过一个有限冲击响应

(Finite Impulse Response, FIR) 滤波器。抽头系数 N 的 FFE 收到 ADC 输出的数据 d_{ADC} 以及自适应模块输出的 FFE 系数 $f_{0 \sim N-1}$, 经过 FIR 滤波处理得到输出结果 d_{FFE} 。

$$d_{\text{FFE}}(t) = \sum_{i=0}^{N-1} d_{\text{ADC}}(t-i) \times f_i$$

该输出结果被发送至 DFE 和 MLSD 作为输入信号。

5 DFE 通过判决结果对输入信号进行补偿并对补偿后的结果进行判决。以四电平脉冲幅度调制 (4-Level Pulse Amplitude Modulation, PAM4) 信号的 1 抽头 DFE 为例, DFE 在接收到 FFE 的输出 d_{FFE} 后根据前一时刻的判决结果 s_{DFE} 与抽头系数 h_1 计算得到软值结果 d_{DFE} 。

$$d_{\text{DFE}}(t) = d_{\text{FFE}}(t) - h_1 \times a(s_{\text{DFE}}(t-1))$$

10 式中 a 表示判决结果状态对应的电平值。将软值结果送入判决器与门限进行比较得到判决结果。对于 PAM4 信号, 判决门限包括:

$$\begin{aligned} \text{thr}_{\text{DFE}}[0] &= \frac{h_0 \times a(0) + h_0 \times a(1)}{2} \\ \text{thr}_{\text{DFE}}[1] &= \frac{h_0 \times a(1) + h_0 \times a(2)}{2} \\ \text{thr}_{\text{DFE}}[2] &= \frac{h_0 \times a(2) + h_0 \times a(3)}{2} \end{aligned}$$

15 当软值结果 $d_{\text{DFE}} \leq \text{thr}_{\text{DFE}}[0]$ 时, 判决结果 $s_{\text{DFE}} = 0$, 当软值结果 $\text{thr}_{\text{DFE}}[0] < d_{\text{DFE}} \leq \text{thr}_{\text{DFE}}[1]$ 时, $s_{\text{DFE}} = 1$, 当软值结果 $\text{thr}_{\text{DFE}}[1] < d_{\text{DFE}} \leq \text{thr}_{\text{DFE}}[2]$ 时, $s_{\text{DFE}} = 2$, 当 $d_{\text{DFE}} > \text{thr}_{\text{DFE}}[2]$ 时, $s_{\text{DFE}} = 3$ 。得到的判决结果 s_{DFE} 在 DFE 单独工作时作为数字均衡的判决结果输出, 当 MLSD 工作时需要将之前得到的软值结果 d_{DFE} 送至 MLSD。除此之外, 在得到判决结果后还需要计算得到误差信息并送至自适应模块以进行系数自适应。

$$\text{err} = d_{\text{DFE}} - h_0 \times a(s_{\text{DFE}})$$

20 在状态选择模块 20, 在一种实现方式中, 根据输入的第一系数值, 计算得到信号各状态对应的电平值; 根据所述各状态对应的电平值确定判决门限; 根据所述判决门限, 从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态。

在一种实现方式中, 根据所述判决门限, 从至少三个信号状态

中选择至少两个与所述软值匹配的目标信号状态,包括以下情况中的至少一种。

在所述软值小于或等于第一门限时,所述目标信号状态为第一信号状态或第二信号状态;所述第一门限是根据第一信号状态参数和第三信号状态参数确定的。

在所述软值大于所述第一门限且小于等于第二门限时,所述目标信号状态为第二信号状态或第三信号状态;所述第二门限是根据第二信号状态参数和第四信号状态参数确定的。

在所述软值大于所述第二门限时,所述目标信号状态为第三信号状态或第四信号状态。

例如,选择出电平值与 DFE 软值最近的一组状态作为 MLSD 处理的状态分支。以 PAM4 信号选择出 2 状态为例,状态选择模块根据系数计算出判决门限。将 PAM4 状态按照电平值从低到高记为 0、1、2、3,当 DFE 软值不大于状态 0 和状态 2 的均值时,距离软值最近的 2 个状态即为 0 和 1。当 DFE 软值大于状态 0 和状态 2 的均值时,需要再与状态 1 和状态 3 的均值进行比较,若不大于该值,则距离软值较近的 2 个状态为 1 和 2,否则为 2 和 3。具体计算和比较过程如下所示:

$$\begin{aligned} \text{thr}_{\text{MLSD}}[0] &= \frac{h_0 \times a(0) + h_0 \times a(2)}{2} \\ \text{thr}_{\text{MLSD}}[1] &= \frac{h_0 \times a(1) + h_0 \times a(3)}{2} \end{aligned}$$

当 DFE 送来的软值结果 $d_{\text{DFE}} \leq \text{thr}_{\text{MLSD}}[0]$ 时,选择状态 $k_{\text{sel}} = [0,1]$,当 $\text{thr}_{\text{MLSD}}[0] < d_{\text{DFE}} \leq \text{thr}_{\text{MLSD}}[1]$ 时, $k_{\text{sel}} = [1,2]$,当 $d_{\text{DFE}} > \text{thr}_{\text{MLSD}}[1]$ 时, $k_{\text{sel}} = [2,3]$ 。这样就将 MLSD 需要处理的状态数从 4 降低至 2,将状态选择结果送至后续的支路度量以及幸存路径部分以便进行后续处理。

支路度量模块不再对信号的所有状态而是对选择出的状态进行计算。将收到的选择状态电平值与抽头系数相乘求和,之后与 FFE 输出求差并进行平方运算得到该状态的支路度量值。以 PAM4 信号选择出 2 状态,2 抽头 MLSD 为例,背景技术中相关方案 MLSD 对于 PAM4 信号共有 $4^2 = 16$ 种支路度量组合,经过选择后将分支状态组合数降

低至 $2^2 = 4$ ，在 4 支路度量模块中并行计算。

$$BM[0] = \left(d_{FFE} - h_0 \times a(k_{sel}[0](t)) - h_1 \times a(k_{sel}[0](t-1)) \right)^2$$

$$BM[1] = \left(d_{FFE} - h_0 \times a(k_{sel}[0](t)) - h_1 \times a(k_{sel}[1](t-1)) \right)^2$$

$$BM[2] = \left(d_{FFE} - h_0 \times a(k_{sel}[1](t)) - h_1 \times a(k_{sel}[0](t-1)) \right)^2$$

$$BM[3] = \left(d_{FFE} - h_0 \times a(k_{sel}[1](t)) - h_1 \times a(k_{sel}[1](t-1)) \right)^2$$

计算结果送至加比选模块进行处理。在加比选模块，对于每个分支状态的分支，选择其支路度量与累计度量值之和较小的分支，更新累计度量值和幸存路径。以 PAM4 信号选择出 2 状态，MLSD2 抽头为例，支路度量值 2 个一组进行加比选运算，输出 2 状态的选择结果，并更新累计度量值 m 。在 2 个加比选模块中并行处理。

$$m[0](t) = \min\{BM[0] + m[0](t-1), BM[1] + m[1](t-1)\}$$

$$m[1](t) = \min\{BM[2] + m[0](t-1), BM[3] + m[1](t-1)\}$$

$m[0]$ 选择出的状态记为 $k[0](t)$ ， $m[1]$ 选择出的状态记为 $k[1](t)$ ，将选择结果送至幸存路径。

幸存路径模块，按照每个状态分支的加比选结果将指向存入路径，并保持路径长度不变。在回溯输出时，将回溯得到的状态分支译码为对应的选择状态再作为判决结果输出。以 PAM4 信号选择出 2 状态，MLSD2 抽头为例，将此前加比选得到的 $k[0](t)$ 、 $k[1](t)$ 存入幸存路径中，这个状态 $k[x](t)$ 就表示了 t 时刻状态 x 对上一时刻状态的指向，除此之外，还需要将之前的状态选择结果 $k_{sel}[y](t)$ 存入幸存路径，这个状态 y 表示了 t 时刻路径状态对应的信号状态。幸存路径保持长度 L ，因此加入 t 时刻状态后就删去 $t-L$ 时刻的状态。

路径更新完成之后进行回溯，选择累计度量值较小的状态作为起点，根据该状态对上一时刻状态的指向向前回溯，直至回溯长度达到幸存路径的长度 L ，最终回溯到的状态 0/1 对应的选择状态 $k_{sel}[0/1]$ 就是 MLSD 对 $t-L+1$ 时刻信号的判决结果，作为判决结果进行输出，也就是数字均衡的输出。

通过选择减少 MLSD 的分支状态数可以有效减少 MLSD 实现的功耗和面积。对于 a 抽头的 MLSD，通过本发明实施例可以将信号状态

数从 n 减少至 m ，算法实现的支路度量运算可减少为背景技术中相关方案的 $\frac{m^a}{n^a}$ ，加比选运算可减少为背景技术中相关方案的 $\frac{m^a}{n^a}$ ，幸存路径的分支数可减少为背景技术中相关方案 $\frac{m^{a-1}}{n^{a-1}}$ 。以对 PAM4 信号选择 2 状态的 2 抽头 MLSD 为例，背景技术中相关方案需要计算 16 个支路度量值，本发明实施例可减少为 4 个；背景技术中介绍的相关方案需要对 4 组每组 4 个支路度量值进行加比选运算，本发明实施例减少为 2 组每组 2 个；背景技术中介绍的相关方案需要保持 4 个状态分支的幸存路径，本发明实施例减少为 2 个。可见本发明实施例优化后 MLSD 实现所需的功耗、面积都有明显的降低。并且，使用 DFE 软值信息进行选择能够在减少分支状态数的同时保证数字均衡的性能，在降低功耗、面积代价的同时避免出现性能损失。此外，MLSD 与 DFE 也可以选择共用自适应系数，这样就可以减少对应的系数自适应模块的开销。

图 5 是根据本公开的实施例的最大似然序列的检测方法的流程图示意图，该方法可以由电子设备执行，例如高速互联设备中的数字均衡器。换言之，所述方法可以由安装在电子设备的软件或硬件来执行。如图 5 所示，该方法可以包括以下步骤。

步骤 S502：对 ADC 输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值。

在一种实现方式中，根据所述 ADC 输出信号输出软值，包括：对第一输入数据的判决结果进行延迟处理；对延迟后的所述判决结果与第二系数值相乘得到补偿参数；接收第二输入数据，并根据所述补偿参数对所述第二输入数据进行补偿，得到所述软值。具体与参照图 1 至图 4 描述的均衡处理模块 10 部分的说明类似，在此不再赘述。

步骤 S504：确定与所述软值匹配的目标信号状态。

在一种实现方式中，根据输入的第一系数值，计算得到信号各状态对应的电平值；根据所述各状态对应的电平值确定判决门限；根据所述判决门限，从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态。

在一种实现方式中，根据所述判决门限，从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态，包括以下之一。

在所述软值小于或等于第一门限时，所述目标信号状态为第一信号状态或第二信号状态；所述第一门限是根据第一信号状态参数和第三信号状态参数确定的。

5 在所述软值大于所述第一门限且小于等于第二门限时，所述目标信号状态为第二信号状态或第三信号状态；所述第二门限是根据第二信号状态参数和第四信号状态参数确定的。

在所述软值大于所述第二门限时，所述目标信号状态为第三信号状态或第四信号状态。

10 具体与参照图 1 至图 4 描述的均衡处理模块 10 部分的说明类似，在此不再赘述。

步骤 S506：根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

具体与参照图 1 至图 4 描述的检测模块 30 部分的说明类似，在此不再赘述。

15 本公开能够利用 DFE 的软值输出对 MLSD 处理时的信号状态提前进行选择，降低 MLSD 处理中的状态分支数，从而检测最大似然序列的运算量和功耗。

20 图 6 示出根据本公开的实施例的最大似然序列的检测装置的结构示意图。该检测装置 600 包括：输出模块 610、确定模块 620 和处理模块 630。

在一种实现方式中，输出模块 610 用于对 ADC 输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值；确定模块 620 用于确定与所述软值匹配的目标信号状态；处理模块 630 用于根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

25 在一种实现方式中，输出模块 610 用于对第一输入数据的判决结果进行延迟处理；对延迟后的所述判决结果与第二系数值相乘得到补偿参数；接收第二输入数据，并根据所述补偿参数对所述第二输入数据进行补偿，得到所述软值。

30 在一种实现方式中，确定模块 620 用于根据输入的第一系数值，计算得到信号各状态对应的电平值；根据所述各状态对应的电平值确

定判决门限；根据所述判决门限，从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态。

在一种实现方式中，确定模块 620 用于执行以下操作之一。

5 在所述软值小于或等于第一门限时，所述目标信号状态为第一信号状态或第二信号状态；所述第一门限是根据第一信号状态参数和第三信号状态参数确定的。

在所述软值大于所述第一门限且小于等于第二门限时，所述目标信号状态为第二信号状态或第三信号状态；所述第二门限是根据第二信号状态参数和第四信号状态参数确定的。

10 在所述软值大于所述第二门限时，所述目标信号状态为第三信号状态或第四信号状态。

本公开提供的该检测装置 600 可执行前文方法实施例中所述的各方法，并实现前文方法实施例中所述的各方法的功能和有益效果，在此不再赘述。

15 图 7 示出根据本公开的电子设备的硬件结构示意图。参考图 7，在硬件层面，电子设备包括处理器，可选地，包括内部总线、网络接口、存储器。存储器可包含内存，例如高速随机存取存储器（Random-Access Memory，RAM），也可还包括非易失性存储器（non-volatile memory），例如至少 1 个磁盘存储器等。当然，该
20 电子设备还可包括其他业务所需要的硬件。

处理器、网络接口和存储器可以通过内部总线相互连接，该内部总线可以是工业标准体系结构（Industry Standard Architecture，ISA）总线、外设部件互连标准（Peripheral Component Interconnect，PCI）总线或扩展工业标准结构（Extended Industry Standard
25 Architecture，EISA）总线等。所述总线可以分为地址总线、数据总线、控制总线等。为便于表示，该图中仅用一个双向箭头表示，但并不表示仅有一根总线或一种类型的总线。

存储器用于存放程序。具体地，程序可以包括程序代码，所述程序代码包括计算机操作指令。存储器可以包括内存和非易失性存储器，并向处理器提供指令和数据。
30

处理器从非易失性存储器中读取对应的计算机程序到内存中然后运行，在逻辑层面上形成定位目标用户的装置。处理器，执行存储器所存放的程序，并具体用于执行参照图 5 描述的最大似然序列的检测方法，并实现相同的技术效果。

5 上述如本公开的图 5 所示的方法可以应用于处理器中，或者由处理器实现。处理器可能是一种集成电路芯片，具有信号的处理能力。在实现过程中，上述方法的各步骤可以通过处理器中的硬件的集成逻辑电路或者软件形式的指令完成。上述的处理器可以是通用处理器，包括中央处理器（Central Processing Unit，CPU）、网络处理器
10 （Network Processor，NP）等；还可以是数字信号处理器（Digital Signal Processor，DSP）、专用集成电路（Application Specific Integrated Circuit，ASIC）、现场可编程门阵列（Field-Programmable Gate Array，FPGA）或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件。可以实现或者执行本公开中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者
15 该处理器也可以是任何常规的处理器等。结合本公开所公开的方法的步骤可以直接体现为硬件译码处理器执行完成，或者用译码处理器中的硬件及软件模块组合执行完成。软件模块可以位于随机存储器，闪存、只读存储器，可编程只读存储器或者电可擦写可编程存储器、寄存器等本领域成熟的存储介质中。该存储介质位于存储器，处理器读取存储器中的信息，结合其硬件完成上述方法的步骤。

该电子设备还可执行前文方法实施例中所述的各方法，并实现前文方法实施例中所述的各方法的功能和有益效果，在此不再赘述。

当然，除了软件实现方式之外，本公开的电子设备并不排除其他
25 实现方式，比如逻辑器件抑或软硬件结合的方式等等，也就是说以下处理流程的执行主体并不限定于各个逻辑单元，也可以是硬件或逻辑器件。

本公开还提出了一种计算机可读存储介质，所述计算机可读介质存储一个或多个程序，所述一个或多个程序当被包括多个应用程序
30 的电子设备执行时，使得所述电子设备执行参照图 5 描述的最大似然

序列的检测方法，并实现相同的技术效果。

计算机可读存储介质包括只读存储器（Read-Only Memory，简称 ROM）、随机存取存储器（Random Access Memory，简称 RAM）、磁碟或者光盘等。

5 进一步地，本公开还提供了一种计算机程序产品，所述计算机程序产品包括存储在非暂态计算机可读存储介质上的计算机程序，所述计算机程序包括程序指令，当所述程序指令被计算机执行时，实现参照图 5 描述的最大似然序列的检测方法，并实现相同的技术效果。

10 总之，以上所述仅为本公开的优选实施例，并非用于限定本公开的保护范围。凡在本公开的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本公开的保护范围之内。

上述实施例阐明的系统、装置、模块或单元，具体可以由计算机芯片或实体实现，或者由具有某种功能的产品来实现。一种典型的实现设备为计算机。具体的，计算机例如可以为个人计算机、膝上型计算机、蜂窝电话、相机电话、智能电话、个人数字助理、媒体播放器、导航设备、电子邮件设备、游戏控制台、平板计算机、可穿戴设备或者这些设备中的任何设备的组合。

20 计算机可读介质包括永久性和非永久性、可移动和非可移动媒体可以由任何方法或技术来实现信息存储。信息可以是计算机可读指令、数据结构、程序的模块或其他数据。计算机的存储介质的例子包括，但不限于相变内存 (PRAM)、静态随机存取存储器 (SRAM)、动态随机存取存储器 (DRAM)、其他类型的随机存取存储器 (RAM)、只读存储器 (ROM)、电可擦除可编程只读存储器 (EEPROM)、快闪记忆体或其他内存技术、只读光盘只读存储器 (CD-ROM)、数字多功能光盘 (DVD) 或其他光学存储、磁盒式磁带，磁带磁磁盘存储或其他磁性存储设备或任何其他非传输介质，可用于存储可以被计算设备访问的信息。按照本文中的界定，计算机可读介质不包括暂存电脑可读媒体 (transitory media)，如调制的数据信号和载波。

30 还需要说明的是，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、

商品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、商品或者设备中还存在另外的相同要素。

本说明书中的各个实施例均采用递进的方式描述,各个实施例之间相同相似的部分互相参见即可,每个实施例重点说明的都是与其他实施例的不同之处。尤其,对于系统实施例而言,由于其基本相似于方法实施例,所以描述的比较简单,相关之处参见方法实施例的部分说明即可。

权 利 要 求 书

1、一种最大似然序列的检测电路，包括：

均衡处理模块，其用于对模拟数字转换器（ADC）输出信号进行
5 均衡处理并根据所述 ADC 输出信号输出软值；

状态选择模块，其与所述均衡处理模块连接，并且用于根据所述软值确定目标信号状态；

检测模块，其与所述状态选择模块连接，并且用于根据所述目标信号状态进行最大似然序列检测并在译码后输出检测结果。

10

2、根据权利要求 1 所述的检测电路，其中，所述状态选择模块包括：

门限计算单元，其用于根据输入的第一系数值，计算得到信号各状态对应的电平值，根据所述各状态对应的电平值计算判决门限；

15

门限比较单元，其与所述门限计算单元连接，用于选择与所述软值匹配的目标信号状态。

3、根据权利要求 1 所述的检测电路，其中，所述均衡处理模块包括：

20

延迟处理器，其用于对第一判决结果进行延迟处理；

乘法处理器，其与所述延迟处理器连接，用于对延迟后的所述第一判决结果与第二系数值相乘得到补偿参数；

输入端口，其与所述乘法处理器连接，用于接收输入数据，并根据所述补偿参数对所述输入数据进行补偿，得到所述软值；

25

判决器，其与所述输入端口连接，用于对所述软值进行判决得到第二判决结果。

4、根据权利要求 1 所述的检测电路，其中，所述均衡处理模块、所述状态选择模块和所述检测模块同时工作。

30

5、根据权利要求 1 所述的检测电路，其中，所述均衡处理模块包括：前馈均衡器（FFE）和/或判决反馈均衡器（DFE）。

6、一种最大似然序列的检测方法，包括：

5 对模拟数字转换器（ADC）输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值；

确定与所述软值匹配的目标信号状态；

根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

10

7、根据权利要求 6 所述的检测方法，其中，根据所述 ADC 输出信号输出软值包括：

对第一输入数据的判决结果进行延迟处理；

对延迟后的所述判决结果与第二系数值相乘得到补偿参数；

15 接收第二输入数据，并根据所述补偿参数对所述第二输入数据进行补偿，得到所述软值。

8、根据权利要求 6 所述的检测方法，其中，确定与所述软值匹配的目标信号状态包括：

20 根据输入的第一系数值，计算得到信号各状态对应的电平值；

根据所述各状态对应的电平值确定判决门限；

根据所述判决门限，从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态。

25 9、根据权利要求 8 所述的检测方法，其中，根据所述判决门限，从至少三个信号状态中选择至少两个与所述软值匹配的目标信号状态包括以下步骤之一：

在所述软值小于或等于第一门限时，所述目标信号状态为第一信号状态或第二信号状态，所述第一门限是根据第一信号状态参数和第三信号状态参数确定的；

30

在所述软值大于所述第一门限且小于等于第二门限时，所述目标信号状态为第二信号状态或第三信号状态，所述第二门限是根据第二信号状态参数和第四信号状态参数确定的；

5 在所述软值大于所述第二门限时，所述目标信号状态为第三信号状态或第四信号状态。

10、一种最大似然序列的检测装置，包括：

输出模块，其用于对模拟数字转换器（ADC）输出信号进行均衡处理，并根据所述 ADC 输出信号输出软值；

10 确定模块，其用于确定与所述软值匹配的目标信号状态；

处理模块，其用于根据所述目标信号状态检测最大似然序列，并在译码后输出检测结果。

11、一种电子设备，包括：

15 处理器；以及

存储计算机可执行指令的存储器，所述可执行指令在被所述处理器执行时，使得所述处理器执行根据权利要求 6-9 中任一项所述的
最大似然序列的检测方法。

20 12、一种计算机可读介质，所述计算机可读介质存储一个或多个程序，所述一个或多个程序被包括多个应用程序的电子设备执行时，使得所述电子设备执行根据权利要求 6-9 中任一项所述的
最大似然序列的检测方法。

最大似然序列的检测
电路

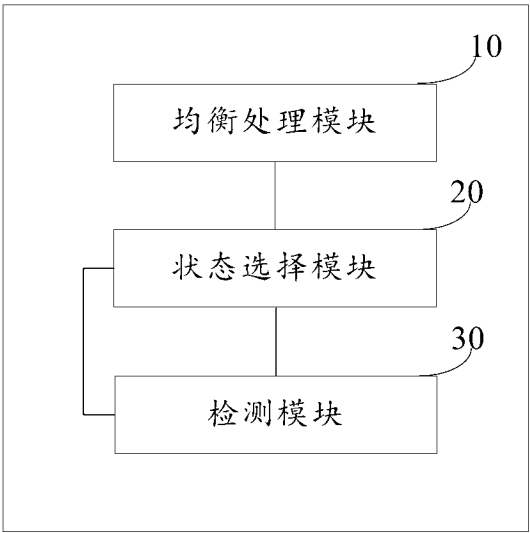


图 1

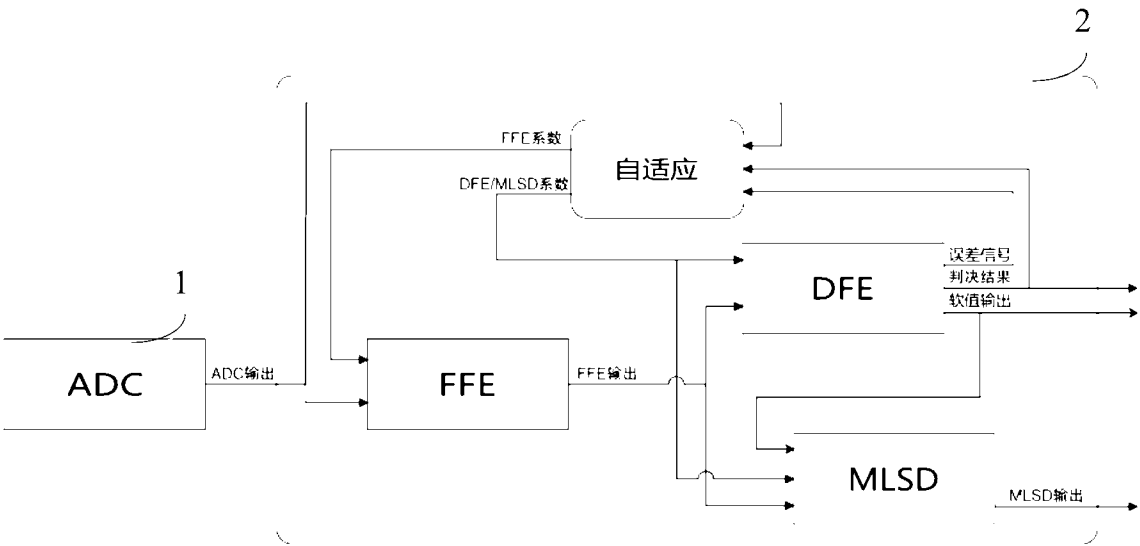


图 2

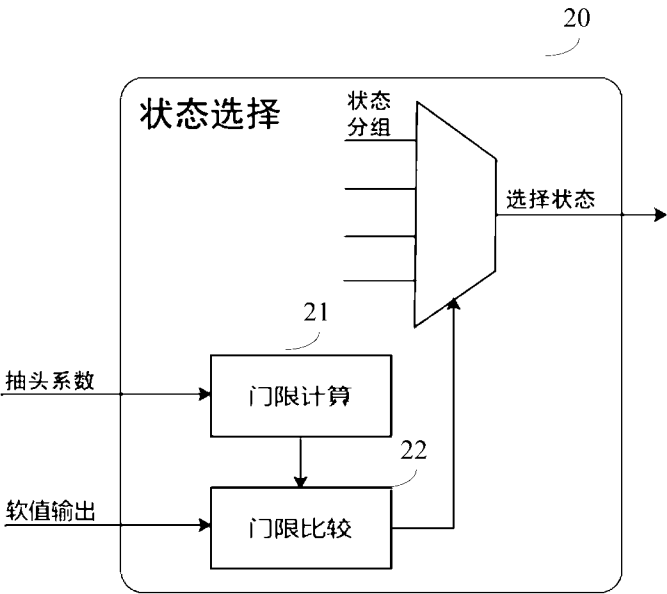


图 3

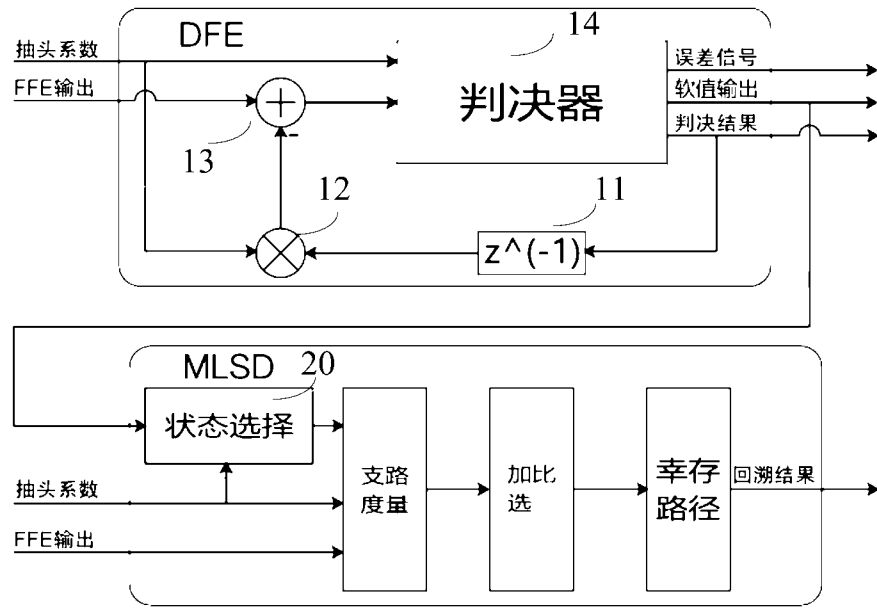


图 4

500

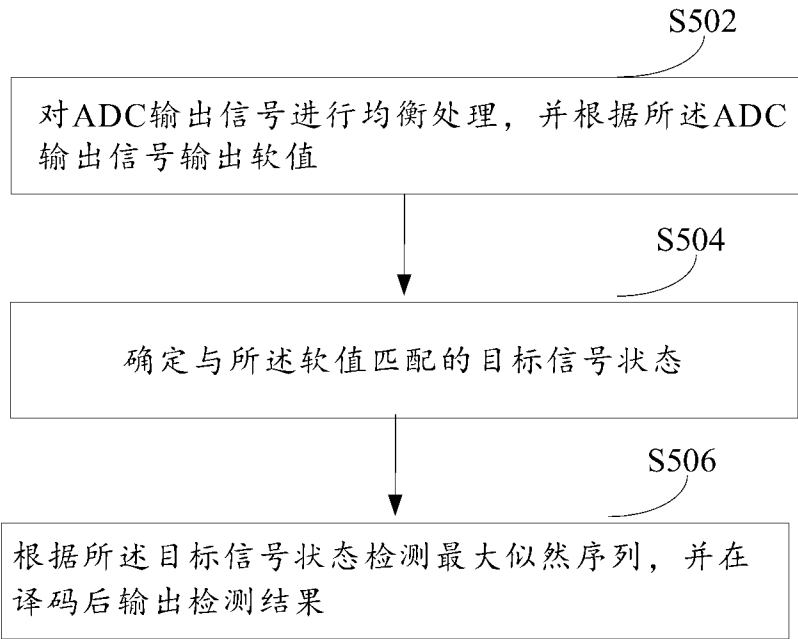


图 5

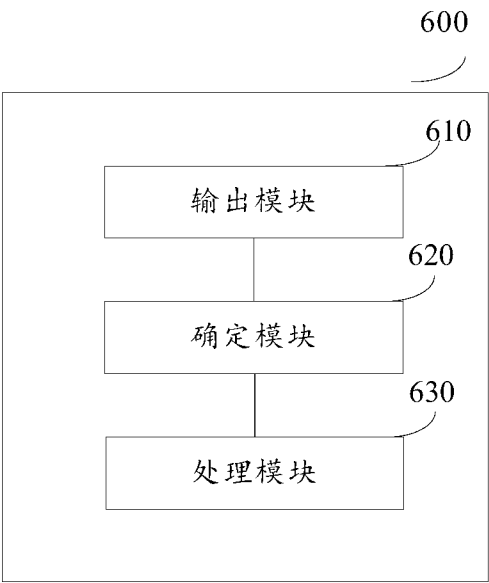


图 6

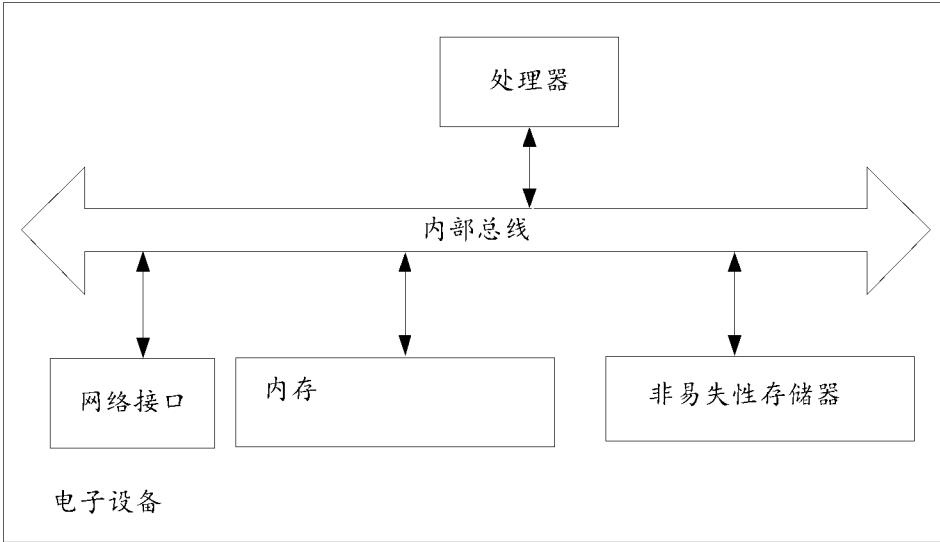


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/102686

A. CLASSIFICATION OF SUBJECT MATTER

H04L 25/03(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC:H04L,H04W

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN, DWPI, CNKI, USTXT, WOTXT, EPTXT, 3GPP: 均衡, 软值, LLR, 最大似然序列, 译码, 电平, 判决, equalizat+, soft value, maximum likelihood sequence, decod+, electrical level, judg+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 113055319 A (HUAWEI TECHNOLOGIES CO., LTD.) 29 June 2021 (2021-06-29) description, paragraphs [0002]-[0151]	1-12
A	CN 114448559 A (HUAWEI TECHNOLOGIES CO., LTD.) 06 May 2022 (2022-05-06) entire document	1-12
A	CN 1994003 A (ZTE CORP.) 04 July 2007 (2007-07-04) entire document	1-12
A	US 10404289 B1 (INPHI CORP.) 03 September 2019 (2019-09-03) entire document	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

19 September 2023

Date of mailing of the international search report

22 September 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/102686

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	113055319	A	29 June 2021	None			
CN	114448559	A	06 May 2022	None			
CN	1994003	A	04 July 2007	WO	2006045226	A1	04 May 2006
US	10404289	B1	03 September 2019	US	2020220563	A1	09 July 2020
				US	11038538	B2	15 June 2021
				US	2019372607	A1	05 December 2019
				US	10637512	B2	28 April 2020
				US	2021306009	A1	30 September 2021
				US	11575396	B2	07 February 2023

国际检索报告

国际申请号

PCT/CN2023/102686

A. 主题的分类

H04L 25/03 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

IPC:H04L, H04W

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNABS、CNTXT、VEN、DWPI、CNKI、USTXT、WOTXT、EPTXT、3GPP: 均衡, 软值, LLR, 最大似然序列, 译码, 电平, 判决, equalizat+, soft value, maximum likelihood sequence, decod+, electrical level, judg+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 113055319 A (华为技术有限公司) 2021年6月29日 (2021 - 06 - 29) 说明书第[0002]-[0151]段	1-12
A	CN 114448559 A (华为技术有限公司) 2022年5月6日 (2022 - 05 - 06) 全文	1-12
A	CN 1994003 A (中兴通讯股份有限公司) 2007年7月4日 (2007 - 07 - 04) 全文	1-12
A	US 10404289 B1 (INPHI CORPORATION) 2019年9月3日 (2019 - 09 - 03) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年9月19日

国际检索报告邮寄日期

2023年9月22日

ISA/CN的名称和邮寄地址

中国国家知识产权局

中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

吕小倩

电话号码 (+86) 010-62089460

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2023/102686

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	113055319	A	2021年6月29日	无			
CN	114448559	A	2022年5月6日	无			
CN	1994003	A	2007年7月4日	W0	2006045226	A1	2006年5月4日
US	10404289	B1	2019年9月3日	US	2020220563	A1	2020年7月9日
				US	11038538	B2	2021年6月15日
				US	2019372607	A1	2019年12月5日
				US	10637512	B2	2020年4月28日
				US	2021306009	A1	2021年9月30日
				US	11575396	B2	2023年2月7日