



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I408687B1

(45) 公告日：中華民國 102 (2013) 年 09 月 11 日

(21) 申請案號：098117403 (22) 申請日：中華民國 98 (2009) 年 05 月 26 日
 (51) Int. Cl. : G11C16/06 (2006.01) G11C11/56 (2006.01)
 (30) 優先權：2008/10/03 美國 12/245,093
 (71) 申請人：擎泰科技股份有限公司 (中華民國) SKYMEDI CORPORATION (TW)
 新竹市科學園區篤行一路 6 號 5 樓
 (72) 發明人：高毓懋 KAO, YUMAO (TW)；季永立 JI, YUNGLI (TW)；顏池男 YEN, CHIH NAN (TW)；熊福嘉 SHONE, FUJA (TW)
 (74) 代理人：馮博生
 (56) 參考文獻：
 US 2004/0193786A1 US 2005/0144367A1
 US 2006/0294174A1 US 2007/0124533A1
 US 2007/0160346A1 US 2008/0052728A1
 US 2008/0104309A1
 審查人員：蕭明椿
 申請專利範圍項數：16 項 圖式數：7 共 0 頁

(54) 名稱

記憶體運作方法

OPERATION METHOD OF MEMORY

(57) 摘要

一種記憶體運作方法包含以下步驟：計算循序寫入命令和一非揮發性記憶體之一區塊之頁的起始處之一偏移量；以該偏移量偏移該區塊；以及除了該區塊之第一頁和最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該頁。一實施例中，該頁係可提供最佳寫入效率之邏輯頁，且決定於計算該偏移量前。以該偏移量偏移該區塊之步驟係根據該偏移量增加對應於該頁中之邏輯區塊位置。

An operation method of a memory includes the steps of calculating an offset of sequential write commands and the beginning of pages of a block of a non-volatile memory; shifting the block by the offset; and directly writing data from a host to the pages except the first and last pages of the block by the sequential write commands. In an embodiment, the pages are logical pages providing optimal writing efficiency and are determined before calculating the offset. The step of shifting the block by the offset is to increase corresponding logical block addresses (LBA) in the pages by the offset.

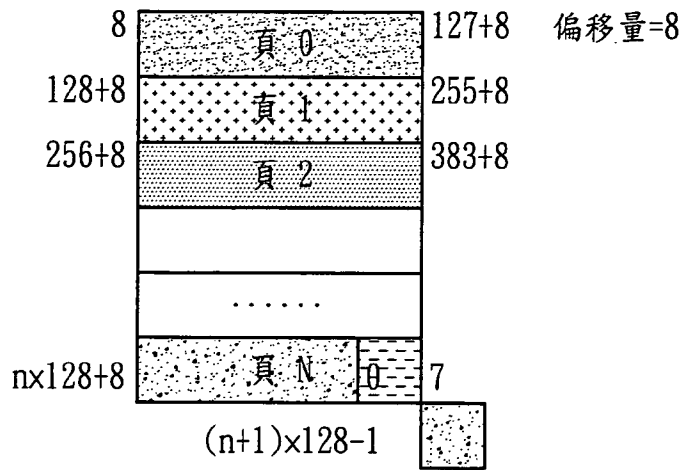


圖 6

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：098117403

※申請日期：98 5 26

※IPC 分類：G11C 16/06 (2006.01)

G11C 11/10 (2006.01)

一、發明名稱：(中文/英文)

記憶體運作方法

OPERATION METHOD OF MEMORY

二、中文發明摘要：

一種記憶體運作方法包含以下步驟：計算循序寫入命令和一非揮發性記憶體之一區塊之頁的起始處之一偏移量；以該偏移量偏移該區塊；以及除了該區塊之第一頁和最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該頁。一實施例中，該頁係可提供最佳寫入效率之邏輯頁，且決定於計算該偏移量前。以該偏移量偏移該區塊之步驟係根據該偏移量增加對應於該頁中之邏輯區塊位置。

三、英文發明摘要：

An operation method of a memory includes the steps of calculating an offset of sequential write commands and the beginning of pages of a block of a non-volatile memory; shifting the block by the offset; and directly writing data from a host to the pages except the first and last pages of the block by the sequential write commands. In an embodiment, the pages are logical pages providing optimal writing efficiency and are determined before calculating the offset. The step of shifting the block by the offset is to increase corresponding logical block addresses (LBA) in the pages by the offset.

四、指定代表圖：

(一)本案指定代表圖為：第（ 6 ）圖。

(二)本代表圖之元件代表符號簡單說明：

無

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種記憶體運作方法，特別是關於一種非揮發性記憶體(non-volatile memory)之運作方法。

【先前技術】

以非揮發性記憶體而言，包含多個頁(pages)的區塊(block)係抹除(erasing)單位。因非揮發性記憶體裝置可包含複數個通道(channel)，該複數個通道的頁的大小可能很大，或者循序寫入命令的大小或長度接近一個邏輯頁的大小。

圖1顯示一個包含p個通道之非揮發性記憶體系統10，其係由控制晶片11控制。各通道(ch 1至ch p)或可包含一或多個非揮發性記憶體。為了增加寫入效率，可同時使用複數個通道。然而，對於一些非揮發性記憶體而言，例如多層單元(Multi-Level Cell；MLC)記憶體，整個頁必須一次寫入。因此，各通道中相同位置之完整頁係同時寫入，一個邏輯頁的大小即所稱之「頁大小(pagesize)」。所有通道中相同位置之頁12係被集中成為一邏輯頁，而同一位置之區塊可被集中成為一邏輯區塊。一非揮發性記憶體裝置可使用一些對應至邏輯區塊位置(logical block address；LBA)之區塊以寫入循序資料。

如圖2所示，一主機20或可產生一寫入命令以寫入一短長度或資料並未對齊邏輯頁起始處的資料，但如此一來，資料並不能直接寫入非揮發性記憶體24。一緩衝記憶體

(buffer)22(例如 DRAM)係用以累積資料直到資料可被寫入非揮發性記憶體24之邏輯頁(路徑1)。若資料量大於或等於一邏輯頁且寫入位置係位於邏輯頁之起始位置，資料將直接寫入非揮發性記憶體24(路徑2)。

然而，許多循序寫入命令並非開始於邏輯頁之起始位置。如圖3所示， $W_{128}(8)$ 代表開始於LBA 8之64K(128區(sector))寫入命令。因寫入命令 $W_{128}(8)$ 並非開始寫入於邏輯頁之起始處， $W_{128}(8)$ 必須分成兩命令 $W_{120}(8)$ 及 $W_8(128)$ 。換言之，資料由LBA 8開始寫入120個區，接著剩下的資料由LBA 128開始寫入8個區。因為 $W_{120}(8)$ 及 $W_8(128)$ 均小於64K，資料在寫入非揮發性記憶體24之前，暫時儲存於緩衝記憶體22。直到緩衝記憶體22累積到足以寫入一邏輯頁(例如128區)之資料後，一寫入命令 $W_{128}(0)$ 傳送至非揮發性記憶體24。若主機20產生 $W_{128}(0)$ ，非揮發性記憶體24直接由 $W_{128}(0)$ 進行寫入。

類似地，每個 $W_{128}(8)$ 之循序寫入命令(例如 $W_{128}(8+128)$ 、 $W_{128}(8+256)\dots$)係先送至緩衝記憶體22後再寫入非揮發性記憶體24。例如： $W_{128}(136)$ 係分成 $W_{120}(136)$ 及 $W_8(256)$ 。

據此。每個命令係分成兩個命令，且資料必須暫時儲存於緩衝記憶體。當資料累積到一個邏輯頁的量時，資料才寫入非揮發性記憶體。如此一來，寫入效率將降低，且使用暫存資料之緩衝記憶體將增加功率消耗。

【發明內容】

本發明提供一非揮發性記憶體之記憶體運作方法，當一

循序寫入命令並非開始於一邏輯頁的起始位置時，可有效地將資料寫入非揮發性記憶體中。

根據本發明，一記憶體運作方法包含以下步驟：計算循序寫入命令和一非揮發性記憶體之一區塊之頁的起始處之一偏移量；以該偏移量偏移該區塊；以及除了該區塊之第一頁和最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該頁。

一實施例中，該頁係可提供最佳寫入效率之邏輯頁，且決定於計算該偏移量前。偏移量之範圍自 0 至該邏輯頁之頁大小。以該偏移量偏移該區塊之步驟係根據該偏移量增加對應於該頁中之邏輯區塊位置。

據此，區塊中除了第一頁和最末頁之其他頁可根據該循序寫入命令直接寫入，而可大幅增加該非揮發性記憶體之寫入效率。此外，將資料暫存於揮發性記憶體的所需時間可大幅降低，進而可降低功率消耗。

【實施方式】

本發明之實施例將參考所附圖式敘述如下。

圖 4 係本發明一實施例之將資料寫入非揮發性記憶體之運作方法。來自主機 40 之一寫入命令 $W_{128}(8)$ 無須經由一緩衝記憶體而由直接寫入非揮發性記憶體 42 代替。達成此目標之詳細技術內容敘述如下。

圖 5A 顯示對應於 LBA 之區塊中之頁，例如頁 0 儲存對應於 LBA 0 至 LBA 127 之資料，而頁 1 儲存對應於 LBA 128 至 LBA 255 之資料。然而，若寫入命令並非開始於頁的起

始位置，根據先前技術寫入命令必須分為二個命令。舉例而言， $W_{128}(8)$ 開始於 LBA 8，故 $W_{128}(8)$ 將分成 $W_{120}(8)$ 及 $W_8(128)$ 。 $W_{120}(8)$ 對應於頁 0 之 LBA 8 至 LBA 127，而 $W_8(128)$ 對應於頁 1 之 LBA 128 至 LBA 135。類似地，其他的循序寫入命令如 $W_{128}(136)$ 和 $W_{128}(264)$ 執行相同的工作。在循序寫入命令相應的最後一個頁 N，寫入命令 W_{128} 已超過這個區塊，也就是其中有 8 個區超出區塊，如圖 5B 所示。圖 5B 中顯示對於循序寫入命令 W_{128} 有 8 區之偏移量。

當一主機傳送循序寫入命令 W_{128} ，循序寫入命令 W_{128} 的偏移量和頁 0 的起始處被紀錄下來，而後將寫入之區塊係偏移該偏移量。圖 6 中，循序寫入命令 W_{128} 之偏移量為 8 區。頁 0 係偏移至對應 LBA 8 至 LBA(127+8)，頁 1 係偏移至對應 LBA (128+8)至 LBA(255+8)。換言之，根據偏移量偏移之區塊係根據該偏移量增加對應於頁中的 LBA，例如頁 n 係偏移至對應 LBA((n-1)×128+8)至 LBA((n×128)-1)，其中 n 等於 1、2、3…。首先，頁 0 起始處至偏移量 8 之資料係儲存於一緩衝記憶體，如此使得區塊可接收一 64K「頁大小」之寫入命令，也就是寫入命令可直接傳送至非揮發性記憶體。區塊中頁 0 中由起始處至偏移量之資料可被暫存於一揮發性記憶體、該非揮發性記憶體之一區域或一電子儲存裝置。因為區塊之最後頁(頁 N)只有 120 個區，頁 N 無法由一完整之寫入命令 W_{128} 寫入。因此， W_{128} 亦必須分成 W_{120} 及 W_8 。 W_{120} 結合頁起始處至偏移量之資料，亦即 LBA 0 至 LBA 7，故如此結合可寫入頁 N。

針對最後一個循序寫入命令， W_8 係分派至下一個欲寫入之區塊。

對於讀取區塊中之資料，需要一偏移量以確認偏移區塊中對應之 LBA。因此，必須紀錄偏移量的數值。舉例而言，偏移量可被儲存於一揮發性記憶體、該非揮發性記憶體的備用區域或一電子儲存裝置。

上述實施例之頁可為提供最佳之寫入效率之「邏輯頁」，且決定於計算偏移量前；區塊可為邏輯區塊。決定邏輯頁係根據一些因素如多通道、多平面、SLC/MLC 或交錯。偏移量之範圍係由 0 至邏輯頁之「頁大小」。

根據本發明，在任一時間將資料寫入區塊時，區塊會有一偏移量。不過區塊在不同時間可有不同的偏移量。再者，非揮發性記憶體中的各區塊不需要有相同的偏移量。一些區塊或有偏移量，有一些則沒有。

本發明之技術內容及技術特點已揭示如上，然而熟悉本項技術之人士仍可能基於本發明之教示及揭示而作種種不背離本發明精神之替換及修飾。因此，本發明之保護範圍應不限於實施例所揭示者，而應包括各種不背離本發明之替換及修飾，並為以下之申請專利範圍所涵蓋。

【圖式簡單說明】

圖 1 顯示一非揮發性記憶體之結構；

圖 2 及圖 3 顯示習知之將資料寫入非揮發性記憶體之運作方法；以及

圖 4 及圖 5A、5B 及 6 顯示本發明一實施例之記憶體運

作方法。

【主要元件符號說明】

10 非揮發性記憶體系統

12 頁

22 緩衝記憶體

40 主機

11 控制晶片

20 主機

24 非揮發性記憶體

42 非揮發性記憶體

1992年6月4日修正頁(本)劃線 P.10-13

七、申請專利範圍：

1. 一種記憶體運作方法，包含：

計算一循序寫入命令之起始邏輯區塊位址與一非揮發性記憶體之一邏輯區塊中一邏輯頁的起始邏輯區塊位址間之一邏輯區塊位址偏移量，其中該邏輯區塊包含一第一邏輯頁、一最末頁及位於該第一邏輯頁及該最末頁之間之至少一邏輯頁；

以該邏輯區塊位址偏移量偏移該邏輯區塊；以及

除了該最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該第一邏輯頁及該至少一邏輯頁。

2. 根據請求項 1 之記憶體運作方法，其另包含在計算該邏輯區塊位址偏移量前決定該邏輯頁之步驟。
3. 根據請求項 1 之記憶體運作方法，其中該邏輯區塊位址偏移量之範圍係由 0 至該邏輯頁之頁大小。
4. 根據請求項 1 之記憶體運作方法，其中自該第一邏輯頁之起始處至該邏輯區塊位址偏移量間之一資料係暫存於一裝置。
5. 根據請求項 4 之記憶體運作方法，其中該裝置係一揮發性記憶體、該非揮發性記憶體之一區域或一電子儲存裝置。
6. 根據請求項 4 之記憶體運作方法，其中暫存於該裝置之資料係寫入該最末頁。
7. 根據請求項 4 之記憶體運作方法，其中該循序寫入命令

- 中最後的寫入命令係分成一第一次命令及一第二次命令。
8. 根據請求項 7 之記憶體運作方法，其中該第一次命令結合被儲存之該資料及一將被寫入至該最末頁之資料以寫入至該最末頁。
 9. 根據請求項 7 之記憶體運作方法，其中該第二次命令係寫入另一邏輯區塊。
 10. 根據請求項 1 之記憶體運作方法，其中以該邏輯區塊位址偏移量偏移該區塊之步驟係根據該邏輯區塊位址偏移量增加對應於該邏輯頁中之邏輯區塊位址。
 11. 根據請求項 1 之記憶體運作方法，其中該邏輯區塊位址偏移量係儲存於一裝置供讀取。
 12. 根據請求項 11 之記憶體運作方法，其中該裝置係一揮發性記憶體、該非揮發性記憶體之一區域或一電子儲存裝置。
 13. 根據請求項 1 之記憶體運作方法，其另包含在根據該循序寫入命令寫入資料後依該區塊位址偏移量讀取該邏輯區塊之步驟。
 14. 根據請求項 3 之記憶體運作方法，其中該邏輯頁係為該邏輯區塊之該第一邏輯頁。
 15. 一種記憶體運作方法，包含：

計算一循序寫入命令之起始邏輯區塊位址與一非揮發性記憶體之一邏輯區塊中一邏輯頁的起始邏輯區塊位址間的一邏輯區塊位址偏移量，其中該邏輯區塊包含一第

一邏輯頁、一最末頁及位於該第一邏輯頁及該最末頁之間之至少一邏輯頁；

以該邏輯區塊位址偏移量偏移該邏輯區塊；以及

除了該邏輯區塊之該最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該邏輯區塊之該第一邏輯頁及該至少一邏輯頁；

其中自該邏輯區塊之該邏輯頁之起始邏輯區塊位址至該邏輯區塊之該邏輯頁之該邏輯區塊位址偏移量間之一資料係暫存於一裝置；及

其中暫存於該裝置之該資料係被寫入至該邏輯區塊之該最末頁。

16. 一種記憶體運作方法，包含：

計算一循序寫入命令之起始邏輯區塊位址與一非揮發性記憶體之一邏輯區塊中一邏輯頁的起始邏輯區塊位址間的一邏輯區塊位址偏移量，其中該邏輯區塊包含一第一邏輯頁、一最末頁及位於該第一邏輯頁及該最末頁之間之至少一邏輯頁；

以該邏輯區塊位址偏移量偏移該邏輯區塊；以及

除了該區塊之該最末頁外，直接根據該循序寫入命令將來自一主機之資料寫入該邏輯區塊之該第一邏輯頁及該至少一邏輯頁；

其中自該邏輯區塊之該邏輯頁之起始邏輯區塊位址至該邏輯區塊之該邏輯頁之該邏輯區塊位址偏移量間之一資料係暫存於一裝置；及

其中該循序寫入命令之該最後寫入命令係被分為一第一次命令及一第二次命令；及

其中該第一次命令係結合被儲存之該資料及一將被寫入至該最末頁之資料以寫入至該最末頁。

八、圖式：

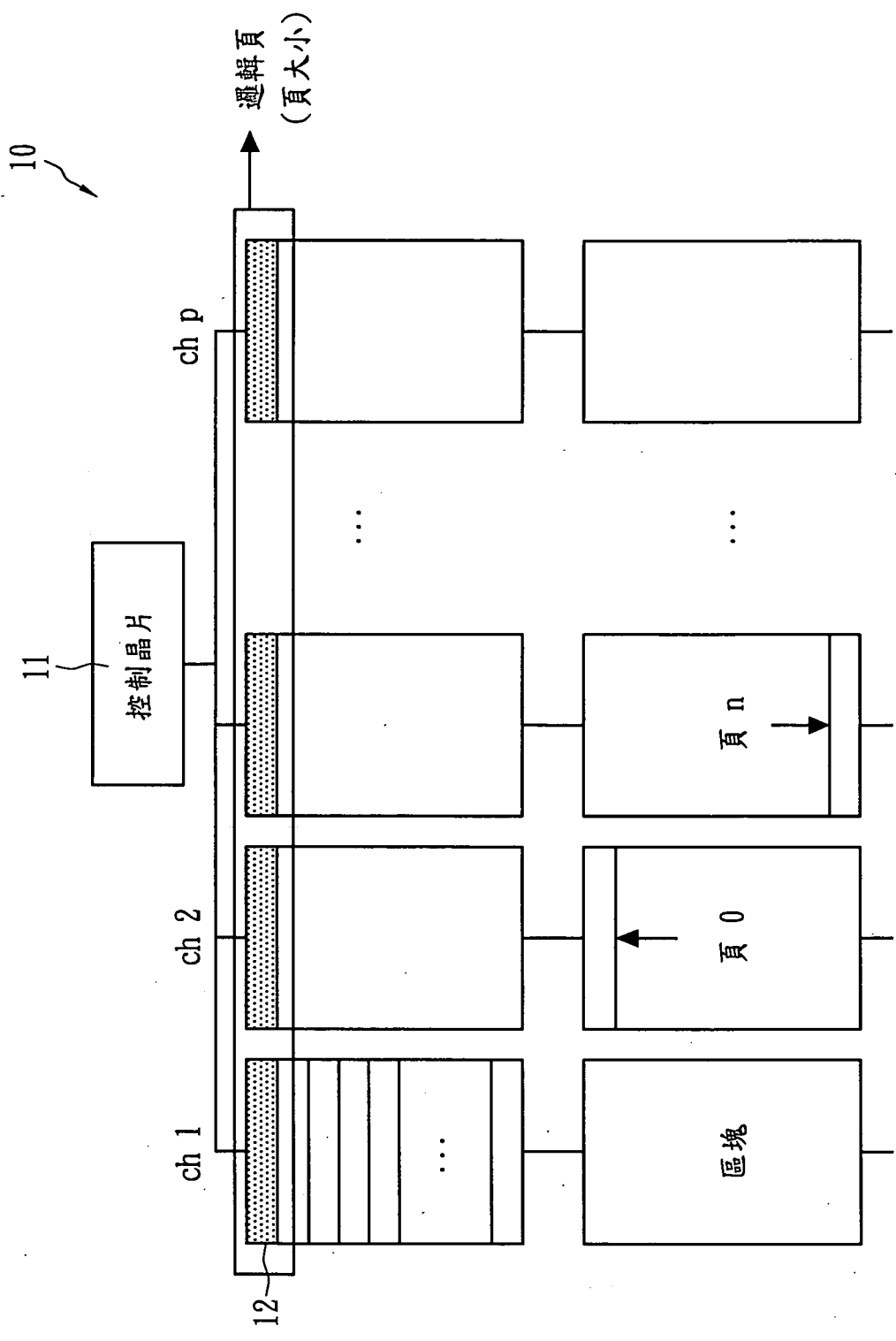


圖 1 (習知技藝)

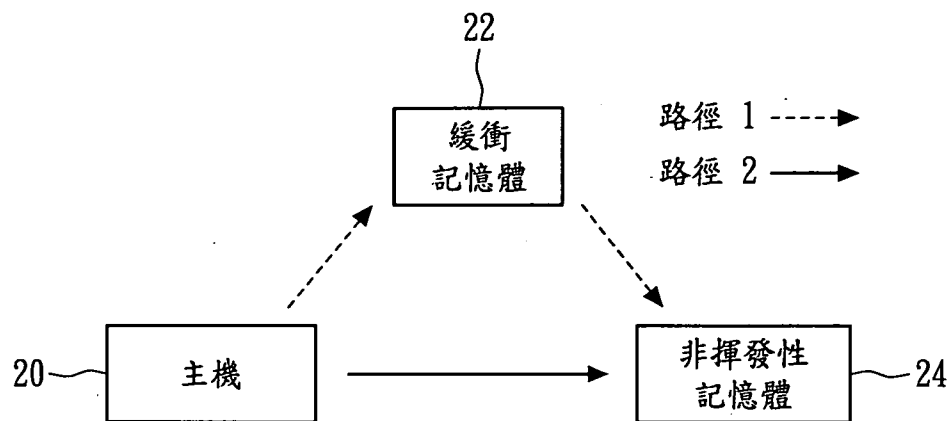


圖 2 (習知技藝)

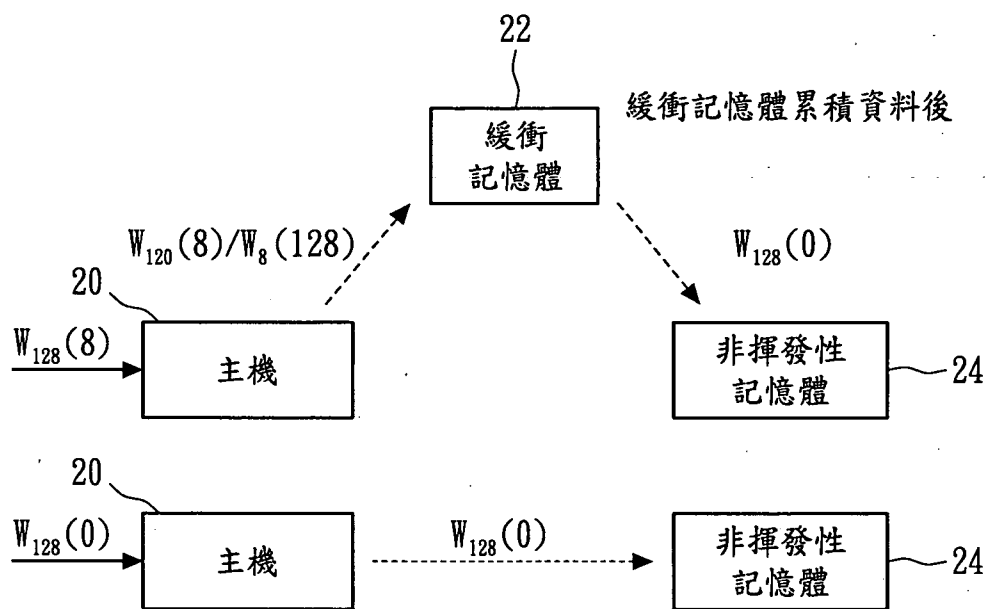


圖 3 (習知技藝)

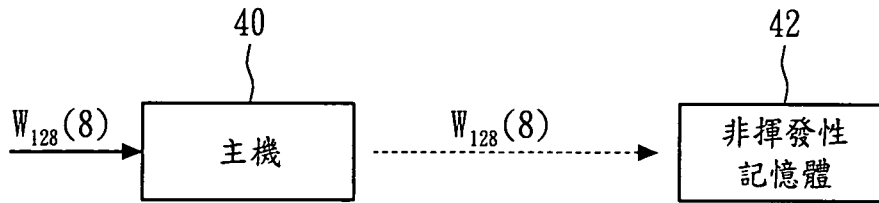


圖 4

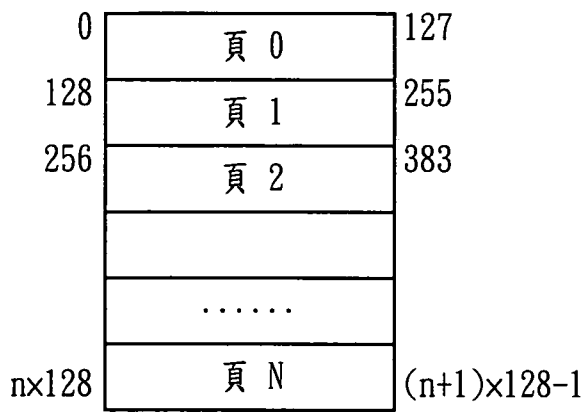


圖 5A

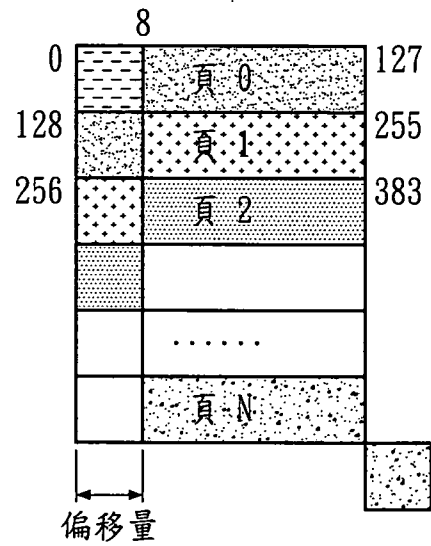


圖 5B

102年6月4日修正頁(本)
對錄

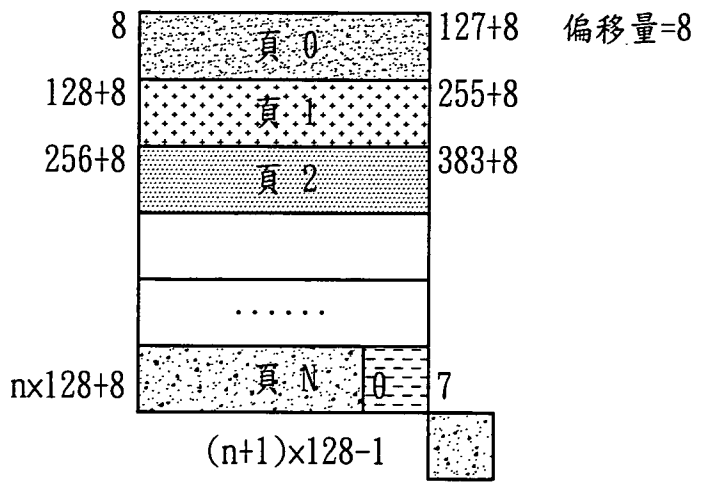


圖 6