

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0071063 (43) 공개일자 2014년06월11일
(51) 국제특허분류(Int. Cl.) G06F 11/10 (2006.01) G06F 17/10 (2006.01)	(71) 출원인 고려대학교 산학협력단 서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)	
(21) 출원번호 10-2012-0138981		
(22) 출원일자 2012년12월03일	(72) 발명자 허준 서울 강남구 광평로10길 6, 206동 103호 (일원동, 한솔마을)	
심사청구일자 2012년12월03일	신정환 서울 성북구 인촌로16길 4-15, (안암동3가)	
	(74) 대리인 특허법인무한	

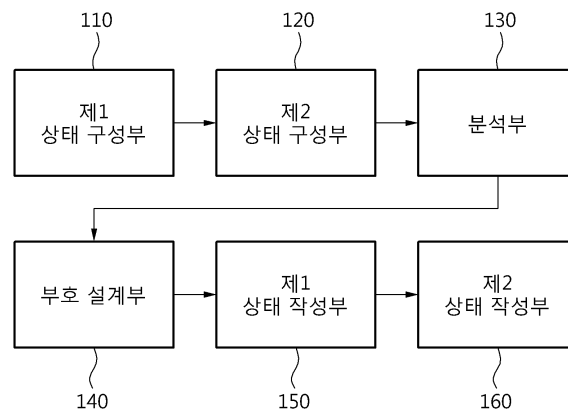
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 양자 오류 정정 부호 설계 장치 및 방법

(57) 요약

CWS 코드의 초기 상태에 게이지 큐비트를 적용하여 기본 상태를 구성하고, 게이지 큐비트가 포함된 기본 상태를 위한 게이지 그룹을 구성한 후, CWS 코드를 이용하여 양자 오류를 통해 분석된 이진 오류를 수정하여 이진 오류 정정 부호를 설계하는 양자 오류 정정 부호 설계 장치 및 방법을 제공한다. 또한, 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 CWS 코드의 워드 오퍼레이터를 작성하고, 상기 워드 오퍼레이터를 이용하여 게이지 큐비트를 포함한 코드 워드를 작성하는 양자 오류 정정 부호 설계 장치 및 방법을 제공한다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 1291104003120010100

부처명 한국방송통신전파진흥원

연구사업명 방송통신기술개발사업

연구과제명 [1차년도]양자 통신 및 양자 정보 처리를 위한 기반 기술 개발

기 여 율 1/1

주관기관 고려대학교 산학협력단

연구기간 2012.03.01 ~ 2013.02.28

특허청구의 범위

청구항 1

CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)을 적용하여 기본 스테이트(base state)를 구성하는 제1 상태 구성부;

상기 게이지 큐비트(Gauge qubit)가 포함된 상기 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성하는 제2 상태 구성부;

상기 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석하는 분석부;

상기 이진 오류를 수정하는 이진 오류 정정 부호를 설계하는 부호 설계부;

상기 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 상기 CWS 코드의 워드 오퍼레이터(word operator)를 작성하는 제1 상태 작성부; 및

상기 워드 오퍼레이터를 이용하여 상기 게이지 큐비트를 포함한 코드 워드를 작성하는 제2 상태 작성부를 포함하는 양자 오류 정정 부호 설계 장치.

청구항 2

제1항에 있어서,

상기 제1 상태 구성부는,

상기 CWS 코드의 n-큐비트의 초기 상태에 상기 게이지 큐비트를 적용하여 하기 수학식 1과 같은 상기 기본 스테이트를 구성하는 양자 오류 정정 부호 설계 장치.

[수학식 1]

$$|S'\rangle = |0\rangle^{\otimes s} |\psi\rangle$$

(여기서, 상기 $|S'\rangle$ 는 초기 상태의 상기 기본 스테이트(base state)에 대응되며, 상기 $|\psi\rangle$ 는 r-큐비트에 대응 됨.)

청구항 3

제1항에 있어서,

상기 분석부는,

상기 CWS 코드의 표준 방식(standard form)의 안정기(stabilizer generator)를 생성하는 유니터리 연산자를 이용하여 상기 기본 스테이트를 부호화 하는 양자 오류 정정 부호 설계 장치.

청구항 4

제3항에 있어서,

상기 안정기(S_i) 및 상기 게이지 그룹(g_j)은,

하기 수학식 2와 같은 연산자로 구성되는 양자 오류 정정 부호 설계 장치.

[수학식 2]

$$\begin{aligned} S_i &= X_i Z^{r_i}, \text{ for } i = 1, \dots, n \\ g_j &= Z_{s+j}, \text{ for } j = 1, \dots, r. \end{aligned}$$

(여기서, 상기 X 와 상기 Z 는 2×2 파울리 연산자에 대응되며, 상기 r_i 은 이진 벡터에 대응 됨.)

청구항 5

제3항에 있어서,

상기 분석부는,

상기 안정기(S_i) 및 상기 게이지 그룹(g_j)을 이용하여 상기 양자 오류를 상기 이진 오류로 변환하는 양자 오류 정정 부호 설계 장치.

청구항 6

제5항에 있어서,

상기 양자 오류 및 상기 이진 오류는,

하기 수학적 식 3과 같은 관계로 구성되는 양자 오류 정정 부호 설계 장치.

[수학적 식 3]

$$Cl_G(E = \pm Z^v X^u) = v \oplus \bigoplus_{l=1}^n u_l r_l,$$

(여기서, 상기 각각의 v , u r_l 은 이진 벡터에 대응되며, 상기 u_l 은 벡터 u 의 원소 중 l 번째 원소에 대응 됨.)

청구항 7

제3항에 있어서,

상기 제1 상태 작성부는,

상기 안정기를 이용하여 수신단에서 수행되는 연산자를 제거한 제1 워드 오퍼레이터에 유니터리 부호화 연산을 수행하여, 상기 CWS 코드의 초기 상태에 대한 제2 워드 오퍼레이터를 생성하는 양자 오류 정정 부호 설계 장치.

청구항 8

제7항에 있어서,

상기 제2 상태 작성부는,

상기 제2 워드 오퍼레이터가 하기 수학적 식 4를 만족하는 양자 오류 정정 부호를 구성하는 양자 오류 정정 부호 설계 장치.

[수학적 식 4]

$$\begin{aligned} w_l |S'\rangle &= |w'_l\rangle \\ w_l &\equiv w_l^A \otimes I^B \end{aligned}$$

(여기서, 상기 각각의 A, B는 상기 각각의 워드 오퍼레이터가 작동하는 서브 시스템에 대응 됨.)

청구항 9

CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)을 적용하여 기본 스테이트(base state)를 구성하는 단계;

상기 게이지 큐비트(Gauge qubit)가 포함된 상기 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성하는 단계;

상기 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석하는 단계;

상기 이진 오류를 수정하는 이진 오류 정정 부호를 설계하는 단계;

상기 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 상기 CWS 코드의 워드 오퍼레이터(word operator)를 작성하는 단계; 및

상기 워드 오퍼레이터를 이용하여 상기 게이지 큐비트를 포함한 코드 워드를 작성하는 단계를 포함하는 양자 오류 정정 부호 설계 방법.

청구항 10

제9항에 있어서,

상기 기본 스테이트를 구성하는 단계는,

상기 CWS 코드의 n-큐비트의 초기 상태에 상기 게이지 큐비트를 적용하여 하기 수학식 5와 같은 상기 기본 스테이트를 구성하는 단계

를 포함하는 양자 오류 정정 부호 설계 방법.

[수학식 5]

$$|S'\rangle = |0\rangle^{\otimes s} |\psi\rangle$$

(여기서, 상기 $|S'\rangle$ 는 초기 상태의 상기 기본 스테이트(base state)에 대응되며, 상기 $|\psi\rangle$ 는 r-큐비트에 대응 됨.)

청구항 11

제9항에 있어서,

상기 양자 오류를 이진 오류로 분석하는 단계는,

상기 CWS 코드의 표준 방식(standard form)의 안정기(stabilizer generator)를 생성하는 유니터리 연산자를 이용하여 상기 기본 스테이트를 부호화 하는 단계

를 포함하는 양자 오류 정정 부호 설계 방법.

청구항 12

제11항에 있어서,

상기 안정기(S_i) 및 상기 게이지 그룹(g_j)은,

하기 수학식 6과 같은 연산자로 구성되는 양자 오류 정정 부호 설계 방법.

[수학식 6]

$$\begin{aligned} S_i &= X_i Z^{\mathbf{r}_i}, \text{ for } i = 1, \dots, n \\ g_j &= Z_{s+j}, \text{ for } j = 1, \dots, r. \end{aligned}$$

(여기서, 상기 X 와 상기 Z 는 2×2 파울리 연산자에 대응되며, 상기 $\mathbf{r}_i$ 은 이진 벡터에 대응 됨.)

청구항 13

제11항에 있어서,

상기 양자 오류를 이진 오류로 분석하는 단계는,

상기 안정기(S_i) 및 상기 게이지 그룹(g_j)을 이용하여 상기 양자 오류를 상기 이진 오류로 변환하는 단계

를 더 포함하는 양자 오류 정정 부호 설계 방법.

청구항 14

제13항에 있어서,

상기 양자 오류 및 상기 이진 오류는,

하기 수학적식 7과 같은 관계로 구성되는 양자 오류 정정 부호 설계 방법.

[수학적식 7]

$$Cl_G(E = \pm Z^{\mathbf{v}} X^{\mathbf{u}}) = \mathbf{v} \oplus \bigoplus_{l=1}^n u_l \mathbf{r}_l,$$

(여기서, 상기 각각의 $\mathbf{v}$, $\mathbf{u}$ $\mathbf{r}_i$ 은 이진 벡터에 대응되며, 상기 u_i 은 벡터 $\mathbf{u}$ 의 원소 중 i 번째 원소에 대응 됨.)

청구항 15

제11항에 있어서,

상기 워드 오퍼레이터(word operator)를 작성하는 단계는,

상기 안정기를 이용하여 수신단에서 수행되는 연산자를 제거한 제1 워드 오퍼레이터에 유니터리 부호화 연산을 수행하여, 상기 CWS 코드의 초기 상태에 대한 제2 워드 오퍼레이터를 생성하는 단계

를 포함하는 양자 오류 정정 부호 설계 방법.

청구항 16

제15항에 있어서,

상기 코드 워드를 작성하는 단계는,

상기 제2 워드 오퍼레이터가 하기 수학적식 8을 만족하는 양자 오류 정정 부호를 구성하는 단계

를 포함하는 양자 오류 정정 부호 설계 방법.

[수학적식 8]

$$w_l |S'\rangle = |w'_l\rangle$$

$$w_l \equiv w_l^A \otimes I^B$$

(여기서, 상기 각각의 A, B는 상기 각각의 워드 오퍼레이터가 작동하는 서브 시스템에 대응 됨.)

청구항 17

제9항 내지 제16항 중 어느 한 항의 방법을 수행하는 프로그램을 기록한 컴퓨터 판독 가능 기록 매체.

명세서

기술 분야

[0001] 본 발명의 실시예들은 양자 오류 정정 부호를 설계하는 장치 및 방법에 관한 것이다.

배경 기술

[0002] 오늘날에는 양자 정보를 이용한 양자 보안 통신과 양자 컴퓨터 병렬 처리 기법에 의한 고속의 연산 처리 능력을 지향하는 양자 정보 통신 기술의 발전이 가속화 되고 있다.

[0003] 양자 정보를 이용한 양자 시스템의 기본 정보량인 큐비트는 주위의 환경에 민감하여 쉽게 정보의 변형을 일으킬 수 있다. 양자 시스템에서 수행되는 알고리즘은 기본적으로 양자 정보에 오류가 없는 것을 가정하고 있다. 따라서, 양자 정보를 보호하기 위한 양자 오류 정정 부호가 필요하고 세계적으로 다양한 방법으로 양자 오류 정정 부호에 대한 많은 연구가 진행되고 있다.

[0004] 현재 진행되고 있는 대부분의 양자 오류 정정 부호에 대한 연구는 기존 오류 정정 부호 설계 기법을 적용하여 새로운 양자 오류 정정 부호를 만든 추세이다. 양자 오류 정정 부호는 그 구성 방법에 의해 크게 선형 부호와 비선형 부호로 나눌 수 있다.

[0005] 선형 부호 중 안정 부호(stabilizer code)는 기존 선형 블록 부호 중 이중 함유(dual-containing) 조건을 만족하는 부호를 이용하여 양자 오류 정정 부호를 구성하는 방법을 제시하고 있다.

[0006] 최근에는, 선형 부호와 비선형 부호를 모두 기술할 수 있는 CWS 코드(codeword stabilized quantum code)라는 부호 설계 기법이 소개 되었으며, CWS 코드는 기존 오류 정정 부호를 이용하여 양자 오류 정정 부호를 설계할 수 있는 기법을 제시할 수 있다.

[0007] 대부분의 양자 오류 정정 부호가 양자 정보를 서브스페이스(subspace)에 부호화 하며, 일반적인 양자 오류 정정 부호 기법은 양자 정보를 서브시스템(subsystem)에 부호화 할 수 있다.

[0008] 연산자 양자 오류 정정 부호는 서브시스템을 이용한 양자 오류 정정 부호의 설계 기법을 제공할 수 있으며, 연산자 양자 오류 정정 부호 기법은 수동적인 양자 오류 정정 부호 기법과 능동적인 양자 오류 정정 부호를 통합 설계할 수 있는 부호 설계 기법이다. 비선형 부호를 체계적으로 설계할 수 있는 양자 오류 정정 부호화 기법이 필요한 실정이다.

발명의 내용

해결하려는 과제

[0009] 본 발명의 일실시예는 CWS 코드 기법에 연산자 양자 오류 정정 부호 기법을 적용하여 CWS 코드를 서브시스템의 양자 오류 정정 부호로 확장하는 것을 목적으로 한다.

[0010] 본 발명의 일실시예는 오류 정정 부호로부터 체계적으로 비선형 부호를 구성하는 것을 목적으로 한다.

[0011] 본 발명의 일실시예는 CWS 코드를 서브스페이스 코드와 서브시스템 코드를 모두 포함할 수 있는 양자 오류 정정 부호 설계 방법을 제공한다.

과제의 해결 수단

[0012] 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 장치는 CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)을 적용하여 기본 스테이트(base state)를 구성하는 제1 상태 구성부, 상기

게이지 큐비트(Gauge qubit)가 포함된 상기 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성하는 제2 상태 구성부, 상기 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석하는 분석부, 상기 이진 오류를 수정하는 이진 오류 정정 부호를 설계하는 부호 설계부, 상기 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 상기 CWS 코드의 워드 오퍼레이터(word operator)를 작성하는 제1 상태 작성부, 및 상기 워드 오퍼레이터를 이용하여 상기 게이지 큐비트를 포함한 코드 워드를 작성하는 제2 상태 작성부를 포함한다.

[0013] 본 발명의 일측에 따르면, 상기 분석부는 상기 CWS 코드의 표준 방식(standard form)의 안정기(stabilizer generator)를 생성하는 유니터리 연산자를 이용하여 상기 기본 스테이트를 부호화 할 수 있다.

[0014] 본 발명의 일측에 따르면, 상기 분석부는 상기 안정기(S_i) 및 상기 게이지 그룹(g_j)을 이용하여 상기 양자 오류를 상기 이진 오류로 변환할 수 있다.

[0015] 본 발명의 일측에 따르면, 상기 제1 상태 작성부는 상기 안정기를 이용하여 수신단에서 수행되는 연산자를 제거한 제1 워드 오퍼레이터에 유니터리 부호화 연산을 수행하여, 상기 CWS 코드의 초기 상태에 대한 제2 워드 오퍼레이터를 생성할 수 있다.

[0016] 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 방법은 CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)를 적용하여 기본 스테이트(base state)를 구성하는 단계, 상기 게이지 큐비트(Gauge qubit)가 포함된 상기 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성하는 단계, 상기 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석하는 단계, 상기 이진 오류를 수정하는 이진 오류 정정 부호를 설계하는 단계, 상기 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 상기 CWS 코드의 워드 오퍼레이터(word operator)를 작성하는 단계, 및 상기 워드 오퍼레이터를 이용하여 상기 게이지 큐비트를 포함한 코드 워드를 작성하는 단계를 포함한다.

발명의 효과

[0017] 본 발명의 일실시예에 따르면 CWS 코드 기법에 연산자 양자 오류 정정 부호 기법을 적용하여 CWS 코드를 서브시스템의 양자 오류 정정 부호로 확장할 수 있다.

[0018] 본 발명의 일실시예에 따르면 오류 정정 부호로부터 체계적으로 비선형 부호를 구성할 수 있다.

[0019] 본 발명의 일실시예에 따르면 CWS 코드를 서브스페이스 코드와 서브시스템 코드를 모두 포함할 수 있는 양자 오류 정정 부호 설계 방법을 제공할 수 있다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 장치의 구성을 도시한 블록도이다.

도 2는 본 발명의 일측에 따른 측정 연산자를 이용한 큐비트의 측정 과정을 도시한 도면이다.

도 3은 본 발명의 일측에 따른 큐비트 비트 플립 부호의 부호화 서킷의 예를 도시한 도면이다.

도 4는 본 발명의 일측에 따른 큐비트 위상 플립 부호의 부호화 서킷의 예를 도시한 도면이다.

도 5는 본 발명의 일측에 따른 쇼어부호의 부호화 서킷의 예를 도시한 도면이다.

도 6은 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 방법을 도시한 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하 첨부 도면들 및 첨부 도면들에 기재된 내용들을 참조하여 본 발명의 실시예를 상세하게 설명하지만, 본 발명이 실시예에 의해 제한되거나 한정되는 것은 아니다.

[0022] 한편, 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는, 그 상세한 설명을 생략할 것이다. 그리고, 본 명세서에서 사용되는 용어(terminology)들은 본 발명의 실시예를 적절히 표현하기 위해 사용된 용어들로서, 이는 사용자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

- [0023] 본 발명의 일측에 따른 양자 오류 정정 부호 설계 장치는 CWS 코드 기법에 연산자 양자 오류 정정 부호 기법을 적용하여, CWS 코드를 서브시스템(subsystem) 양자 오류 정정 부호로 확장할 수 있다.
- [0024] CWS 코드는 고전 오류 정정 부호로부터 체계적으로 비선형 부호 구성할 수 있는 기법으로 서브스페이스(subspace)를 이용한 양자 오류 정정 부호이다.
- [0025] 본 발명의 일측에 따른 양자 오류 정정 부호 설계 장치는 비선형 부호를 체계적으로 설계할 수 있는 CWS 코드 기법에 연산자 양자 오류 정정 부호 기법을 적용함으로써, CWS 코드를 서브스페이스 코드와 서브시스템 코드를 모두 포함하는 일반적인 양자 오류 정정 부호 설계 기법으로 확장할 수 있다.
- [0026] 도 1은 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 장치의 구성을 도시한 블록도이다.
- [0027] 도 1을 참조하면, 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 장치는 제1 상태 구성부(110), 제2 상태 구성부(120), 분석부(130), 부호 설계부(140), 제1 상태 작성부(150), 및 제2 상태 작성부(160)를 포함한다.
- [0028] 제1 상태 구성부(110)는 CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)을 적용하여 기본 스테이트(base state)를 구성하고, 제2 상태 구성부(120)는 게이지 큐비트(Gauge qubit)가 포함된 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성한다.
- [0029] 제1 상태 구성부(110)는 CWS 코드의 n-큐비트의 초기 상태에 상기 게이지 큐비트를 적용하여 하기 수학식 1과 같은 상기 기본 스테이트를 구성할 수 있다.

수학식 1

$$|S'\rangle = |0\rangle^{\otimes s} |\psi\rangle$$

- [0030]
- [0031] 이 때, $|S'\rangle$ 는 초기 상태의 기본 스테이트(base state)를 의미하며, $|\psi\rangle$ 는 임의의 r-큐비트, $s = n - r$ 를 나타낸다.
- [0032] 여기서, 큐비트(qubit)는 양자 정보 시스템에서 사용되는 정보의 기본 단위에 해당하며, 양자 정보 시스템에서 기존 정보와 비교하여 양자 정보가 갖는 가장 큰 특징 중 하나는 정보의 중첩이 가능하다. 예를 들어, 큐비트는 힐버트 공간(Hilbert space)의 서로 다른 여러 상태를 취할 수 있으며 서로 다른 상태가 겹쳐있는 중첩 상태로 존재할 수도 있다.
- [0033] 분석부(130)는 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석하고, 부호 설계부(140)는 이진 오류를 수정하는 이진 오류 정정 부호를 설계한다.
- [0034] 분석부(130)는 CWS 코드의 표준 방식(standard form)의 안정기(stabilizer generator)를 생성하는 유니타리 연산자를 이용하여 기본 스테이트를 부호화 할 수 있다.
- [0035] 여기서, 상기 안정기(S_i) 및 상기 게이지 그룹(g_j)은 하기 수학식 2와 같은 연산자로 구성될 수 있다.

수학식 2

$$\begin{aligned} S_i &= X_i Z^{\mathbf{r}_i}, \text{ for } i = 1, \dots, n \\ g_j &= Z_{s+j}, \text{ for } j = 1, \dots, r. \end{aligned}$$

- [0036]
- [0037] 이 때, X와 Z는 2X2 파울리 연산자를 나타내고, $\mathbf{r}_i$ 은 이진 벡터를 나타낸다. 또한, 표기 상의 편의를 위해 수식의 아래 첨자는 연산자의 위치를 나타내며, 예를 들어 $IXIZI$ 의 경우 $X_2 Z_5$ 와 같이 나타낼 수 있다.
- [0038] 분석부(130)는 안정기(S_i) 및 게이지 그룹(g_j)을 이용하여 양자 오류를 이진 오류로 변환할 수 있다. 예를

들어, 양자 오류 E 및 이진 오류 $Cl_G(E)$ 는 하기 수학식 3와 같은 관계로 구성될 수 있다.

수학식 3

$$Cl_G(E = \pm Z^v X^u) = v \oplus \bigoplus_{l=1}^n u_l r_l,$$

[0039]

[0040] 이 때, v , u , r_l 은 이진 벡터를 의미하며, u_l 은 벡터 u 의 원소 중 l 번째 원소를 의미한다. 제1 상태 작성부(150)는 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 CWS 코드의 워드 오퍼레이터(word operator)를 작성하고, 제2 상태 작성부(160)는 워드 오퍼레이터를 이용하여 게이지 큐비트를 포함한 코드 워드를 작성한다.

[0041] 제1 상태 작성부(150)는 안정기를 이용하여 수신단에서 수행되는 연산자를 제거한 제1 워드 오퍼레이터에 유니터리 부호화 연산을 수행하여, CWS 코드의 초기 상태에 대한 제2 워드 오퍼레이터를 생성할 수 있다.

[0042] 제2 상태 작성부(160)는 제2 워드 오퍼레이터 w_l 가 하기 수학식 4를 만족하는 양자 오류 정정 부호를 구성할 수 있다.

수학식 4

$$w_l |S'\rangle = |w'_l\rangle$$

[0043]

$$w_l \equiv w_l^A \otimes I^B$$

[0044]

[0045] 이 때, 워드 오퍼레이터 위의 A, B는 각 각 워드 오퍼레이터가 작동하는 서브 시스템을 의미한다.

[0046] 본 발명의 일측에 따른 양자 오류 정정 부호 설계 장치는 게이지 큐비트를 이용하여 CWS 코드로 설계되는 양자 오류 정정 부호를 서브시스템(subsystem) 양자 오류 정정 부호로 확장하여 설계할 수 있다.

[0047] 도 2는 본 발명의 일측에 따른 측정 연산자를 이용한 큐비트의 측정 과정을 도시한 도면이다.

[0048] 양자 정보는 확률적으로 존재하며 양자 정보는 측정하는 순간 기저 상태로 붕괴하여 측정하기 전 상태로 복원하지 못 할 수도 있어, 도 2에 도시된 바와 같이, 측정 후 양자 정보는 확률 $|a|^2$ 와 $|b|^2$ 에 따라 정보를 이루는 기저 중 한 상태로 붕괴될 수 있다. 붕괴된 정보는 'a'나 'b'의 정보를 가지고 있지 않으며 측정 전의 상태로 되돌리지 못 할 수 있다.

[0049] 본 발명의 일측에 따른 양자 오류 정정 부호 설계 장치는 양자 오류 정정 부호의 관점에서, 양자 정보 시스템에서 양자 오류 정정 부호를 적용하기 위해 정보를 부호화 하고 복원하는 과정에서 정보를 측정하지 않고, 또는 정보의 변경을 가져올 측정 없이 코드워드를 생성하고 채널에서 발생한 오류로부터 정보를 복원할 수 있다.

[0050] 도 3은 본 발명의 일측에 따른 큐비트 비트 플립 부호의 부호화 서킷의 예를 도시한 도면이다.

[0051] 도 3을 참조하면, 양자 오류 정정 부호 설계 장치는 3-큐비트 비트 플립 부호의 부호화 서킷으로 표시 될 수 있으나, 상기 구조에 한정되는 것은 아니다. 예를 들어, 부호화 서킷은 2개의 CNOT(Controlled NOT) 게이트로 구성될 수 있으며, 전송하려는 단일 큐비트와 추가적인 2 큐비트를 입력으로 받아 코드워드를 생성할 수 있다.

[0052] 도 4는 본 발명의 일측에 따른 큐비트 위상 플립 부호의 부호화 서킷의 예를 도시한 도면이다.

[0053] 도 4를 참조하면, 양자 오류 정정 부호 설계 장치는 3-큐비트 위상 플립 부호(3-qubit phase flip codes)의 부호화 서킷으로 표시될 수 있으나, 상기 구조에 한정되는 것은 아니다. 여기서, 3-큐비트 위상 플립 부호는 단일 위상 오류가 발생하는 양자 채널에서 사용하는 양자 오류 정정 부호에 대응하며, 3 큐비트 비트 플립 부호의

복호 과정은 4개의 서로 다른 측정 연산자를 통해 수행될 수 있다.

- [0054] 도 5는 본 발명의 일측에 따른 쇼어부호의 부호화 서킷의 예를 도시한 도면이다.
- [0055] 쇼어 부호는 비트 플립 오류와 위상 플립 오류로부터 동시에 큐비트를 보호할 수 있는 양자 오류 정정 부호로 임의의 양자 오류로부터 큐비트를 보호할 수 있는 최초의 양자 오류 정정 부호이다.
- [0056] 쇼어 부호는 서로 다른 두 종류의 오류로부터 정보를 보호하기 위해 서로 다른 두 종류의 오류 정정 부호를 결합하는 방식을 취할 수 있으며, 서로 다른 두 종류의 오류 정정 부호를 결합하여 다시 새로운 오류 정정 부호를 얻는 기법과 동일한 방식으로 양자 오류 정정 부호를 설계할 수 있다.
- [0057] 도 5를 참조하면, 양자 오류 정정 부호 설계 장치는 위상 플립 부호에 의해 큐비트를 부호화 하고, 부호화된 큐비트를 다시 비트 플립 부호의 부호화 과정을 거쳐 최종 코드워드로 생성할 수 있다.
- [0058] 아래에서는 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 방법을 설명하도록 한다.
- [0059] 도 6은 본 발명의 일실시예에 따른 양자 오류 정정 부호 설계 방법을 도시한 흐름도이다.
- [0060] 도 6을 참조하면, 양자 오류 정정 부호 설계 장치는 CWS(codeword stabilized quantum) 코드의 초기 상태에 게이지 큐비트(gauge qubit)을 적용하여 기본 스테이트(base state)를 구성한다(610).
- [0061] 양자 오류 정정 부호 설계 장치는 게이지 큐비트(Gauge qubit)가 포함된 기본 스테이트(base state)를 위한 게이지 그룹(Gauge group)을 구성한다(620).
- [0062] 양자 오류 정정 부호 설계 장치는 CWS 코드를 이용하여 양자 오류 채널에서 발생하는 양자 오류를 이진 오류(binary error)로 분석한다(630).
- [0063] 예를 들어, 양자 오류 정정 부호 설계 장치는 CWS 코드의 표준 방식(standard form)의 안정기(stabilizer generator)를 생성하는 유니터리 연산자를 이용하여 기본 스테이트를 부호화 할 수 있다. 또한, 양자 오류 정정 부호 설계 장치는 안정기(S_i) 및 게이지 그룹(g_j)을 이용하여 양자 오류를 이진 오류로 변환할 수 있다.
- [0064] 양자 오류 정정 부호 설계 장치는 이진 오류를 수정하는 이진 오류 정정 부호를 설계한다(640).
- [0065] 양자 오류 정정 부호 설계 장치는 이진 오류 정정 부호를 이용하여 송신단에서 수행되는 CWS 코드의 워드 오퍼레이터(word operator)를 작성한다(650).
- [0066] 양자 오류 정정 부호 설계 장치는 워드 오퍼레이터를 이용하여 게이지 큐비트를 포함한 코드 워드를 작성한다(660).
- [0067] 양자 오류 정정 부호 설계 장치는 안정기를 이용하여 수신단에서 수행되는 연산자를 제거한 제1 워드 오퍼레이터에 유니터리 부호화 연산을 수행하여, CWS 코드의 초기 상태에 대한 제2 워드 오퍼레이터를 생성할 수 있다.
- [0068] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.
- [0069] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

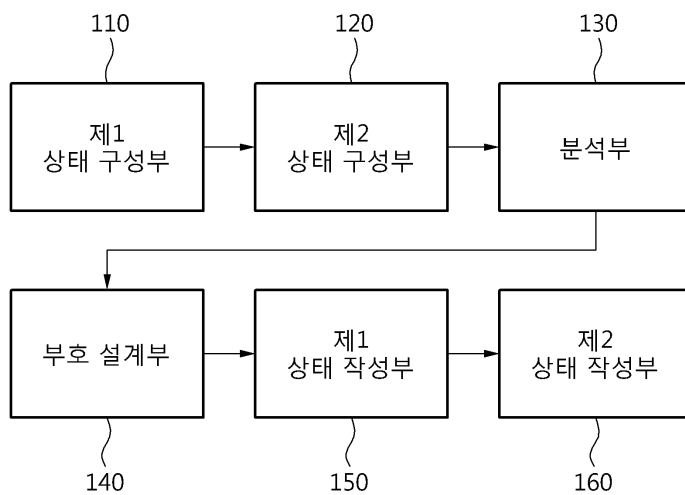
[0070] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

부호의 설명

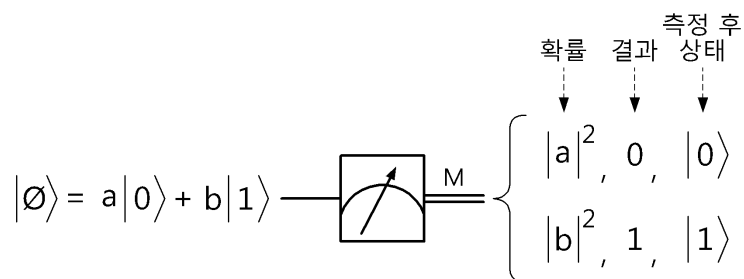
[0071] 110: 제1 상태 구성부
120: 제2 상태 구성부
130: 분석부
140: 부호 설계부
150: 제1 상태 작성부
160: 제2 상태 작성부

도면

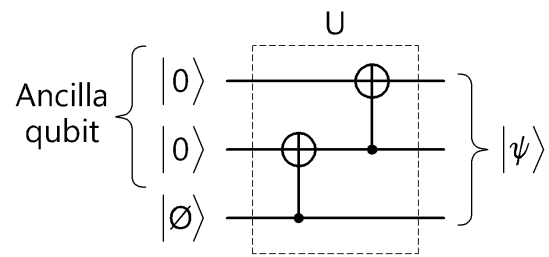
도면1



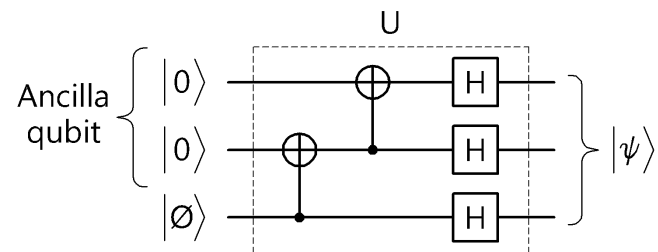
도면2



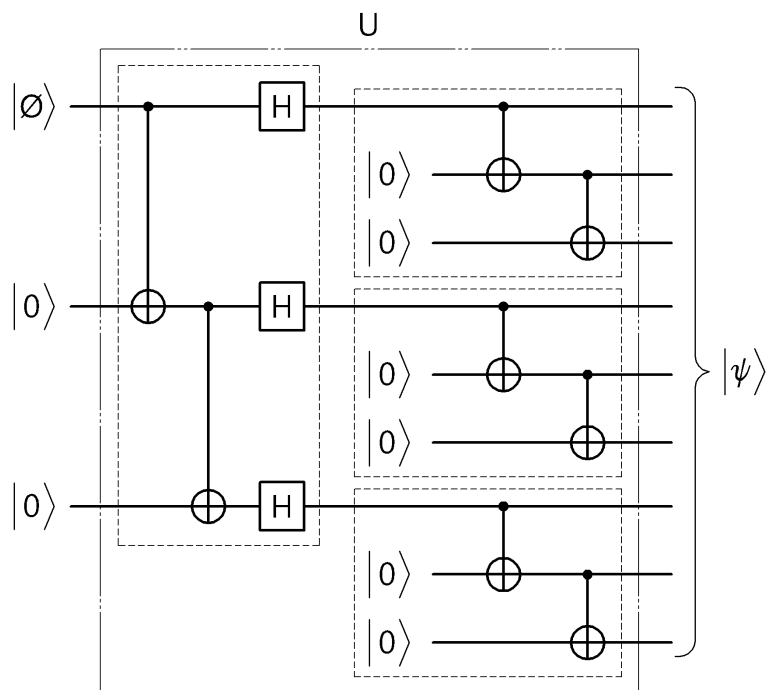
도면3



도면4



도면5



도면6

