

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年9月29日(2005.9.29)

【公開番号】特開2004-128484(P2004-128484A)

【公開日】平成16年4月22日(2004.4.22)

【年通号数】公開・登録公報2004-016

【出願番号】特願2003-207584(P2003-207584)

【国際特許分類第7版】

H 01 L 21/3205

H 01 L 21/82

H 01 L 21/822

H 01 L 21/8234

H 01 L 21/8242

H 01 L 27/04

H 01 L 27/088

H 01 L 27/108

【F I】

H 01 L 21/88 K

H 01 L 21/88 S

H 01 L 27/08 1 0 2 D

H 01 L 27/10 6 2 1 C

H 01 L 27/10 6 8 1 F

H 01 L 27/10 6 8 1 B

H 01 L 27/04 D

H 01 L 21/82 W

H 01 L 21/82 P

H 01 L 21/88 T

【手続補正書】

【提出日】平成17年4月22日(2005.4.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板の主面上に形成された配線と、

前記配線と同層の配線層で構成されるとともに、前記配線間の距離が離れて形成されている空隙領域に配置されたダミー配線と、

前記配線およびダミー配線を覆い、かつ研磨法により平坦化された被膜を含む絶縁膜とを有する半導体集積回路装置であって、

前記ダミー配線は、スクライプ領域にも形成され、

前記ダミー配線は、フォトリソグラフィのためのマーカ部と同一の配線層において、前記マーカ部の周辺に形成されないことを特徴とする半導体集積回路装置。

【請求項2】

請求項1記載の半導体集積回路装置であって、

チップの95%以上の領域においては、前記配線およびダミー配線の相互間のパターン間隔が前記配線の高さの2倍以下であり、かつ、前記チップの5%以下の領域においては

、前記間隔が前記配線の高さの4倍以下であるように構成されることを特徴とする半導体集積回路装置。

【請求項3】

請求項1記載の半導体集積回路装置であって、

前記配線は、DRAMのピット線を構成することを特徴とする半導体集積回路装置。

【請求項4】

半導体集積回路装置の製造方法であって、

半導体基板上に堆積された導電膜をパターニングして、配線およびダミー配線を形成する工程と、

前記配線およびダミー配線により形成される凹部における膜厚が、前記配線およびダミー配線上における膜厚よりも大きくなるように、第1絶縁膜を前記凹部に埋込む工程と、

前記第1絶縁膜上に第2絶縁膜を堆積する工程と、

前記第2絶縁膜の表面を研磨法により平坦化する工程とを含むことを特徴とする半導体集積回路装置の製造方法。

【請求項5】

請求項4記載の半導体集積回路装置の製造方法であって、

前記ダミー配線および前記配線の部材相互の間隔が、前記配線の高さの2倍以下であることを特徴とする半導体集積回路装置の製造方法。

【請求項6】

請求項4記載の半導体集積回路装置の製造方法であって、

チップの95%以上の領域においては、前記配線およびダミー配線の相互間のパターン間隔が前記配線の高さの2倍以下であり、かつ、前記チップの5%以下の領域においては、前記間隔が前記配線の高さの4倍以下であるように構成されることを特徴とする半導体集積回路装置の製造方法。

【請求項7】

半導体基板の主面上に形成された配線と、

前記配線と同層の配線層で構成されるとともに、前記配線間の距離が離れて形成されている空隙領域に配置されたダミー配線と、

前記配線およびダミー配線を覆い、かつ研磨法により平坦化された被膜を含む絶縁膜とを有する半導体集積回路装置であって、

前記ダミー配線は、スクライブ領域にも形成されることを特徴とする半導体集積回路装置。

【請求項8】

半導体基板の主面上に形成された配線と、

前記配線と同層の配線層で構成されるとともに、前記配線間の距離が離れて形成されている空隙領域に配置されたダミー配線と、

前記配線およびダミー配線を覆い、かつ研磨法により平坦化された被膜を含む絶縁膜とを有する半導体集積回路装置であって、

前記ダミー配線は、ボンディングパッド部と同一の配線層において、前記ボンディングパッド部の周辺に形成されないことを特徴とする半導体集積回路装置。

【請求項9】

請求項7記載の半導体集積回路装置において、

前記ダミー配線の幅は、ボンディングパッド間の距離以下で構成されることを特徴とする半導体集積回路装置。

【請求項10】

請求項4記載の半導体集積回路装置の製造方法において、

前記研磨工程の後、前記第2絶縁膜上に第3絶縁膜を堆積する工程と、

前記第3絶縁膜上に堆積された導電膜をパターニングして、配線を形成する工程とを有することを特徴とする半導体集積回路装置の製造方法。

【請求項11】

請求項 10 記載の半導体集積回路装置の製造方法において、  
前記第1絶縁膜は、高密度プラズマCVD法で形成されることを特徴とする半導体集積  
回路装置の製造方法。

**【請求項 12】**

半導体集積回路装置の製造方法であつて、  
半導体基板上に堆積された導電膜をパターニングして、第1の配線層である配線を形成  
する工程と、

前記配線間を埋め込むように第1絶縁膜を形成する工程と、  
前記第1絶縁膜上に第2絶縁膜を堆積する工程と、  
前記第2絶縁膜の表面を研磨法により平坦化する工程と、  
前記研磨工程の後、前記第2絶縁膜上に第3絶縁膜を堆積する工程と、  
前記第3絶縁膜上に堆積された導電膜をパターニングして、第2の配線層である配線を  
形成する工程とを有することを特徴とする半導体集積回路装置の製造方法。

**【請求項 13】**

請求項 12 記載の半導体集積回路装置の製造方法において、  
前記第1絶縁膜は高密度プラズマCVD法を用いて形成されることを特徴とする半導体  
集積回路装置の製造方法。

**【請求項 14】**

請求項 12 記載の半導体集積回路装置の製造方法において、  
前記第1絶縁膜堆積工程の前に、前記配線およびダミー配線上に第4絶縁膜を堆積する  
工程を有し、  
前記第4絶縁膜上に前記第1絶縁膜が形成されることを特徴とする半導体集積回路装置  
の製造方法。

**【請求項 15】**

請求項 12 記載の半導体集積回路装置の製造方法において、  
前記第1の配線層である配線を形成する工程で、ダミー配線が形成され、  
前記第1絶縁膜上は、前記配線およびダミー配線間を埋め込むように形成されることを  
特徴とする半導体集積回路装置の製造方法。

**【請求項 16】**

半導体基板の主面上に形成された第1の配線層である配線と、  
前記配線を覆い、研磨法により平坦化された被膜を含む絶縁膜とを有する半導体集積回  
路装置であつて、  
前記絶縁膜は、前記第1の配線層である配線間を埋め込む第1絶縁膜と、前記第1絶縁  
膜上に形成された第2絶縁膜とを含み、  
前記第2絶縁膜の表面は前記研磨法により平坦化され、  
前記第2絶縁膜上に第3絶縁膜が形成され、  
前記第3絶縁膜上に第2の配線層である配線が形成されていることを特徴とする半導体  
集積回路装置。

**【請求項 17】**

請求項 16 記載の半導体集積回路装置において、  
前記第1絶縁膜は高密度プラズマCVD法を用いて形成されることを特徴とする半導体  
集積回路装置。

**【請求項 18】**

請求項 16 記載の半導体集積回路装置において、  
前記配線上に第4絶縁膜が形成され、  
前記第4絶縁膜上に前記第1絶縁膜が形成されることを特徴とする半導体集積回路装置  
。

**【請求項 19】**

請求項 16 記載の半導体集積回路装置において、  
前記第1の配線層である配線を形成する工程で、前記配線間の距離が離れて形成されて

いる空隙領域にダミー配線が形成され、

前記第1絶縁膜は、前記配線およびダミー配線間を埋め込むように形成されていることを特徴とする半導体集積回路装置。