

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-115766

(P2005-115766A)

(43) 公開日 平成17年4月28日(2005.4.28)

(51) Int.Cl.⁷

G06F 1/20

G06K 17/00

F I

G06F 1/00

G06K 17/00

360E

L

テーマコード (参考)

5B058

審査請求 未請求 請求項の数 2 O L (全 11 頁)

(21) 出願番号 特願2003-350973 (P2003-350973)

(22) 出願日 平成15年10月9日 (2003.10.9)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100065248

弁理士 野河 信太郎

(72) 発明者 生野 容正

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

Fターム(参考) 5B058 CA17 YA20

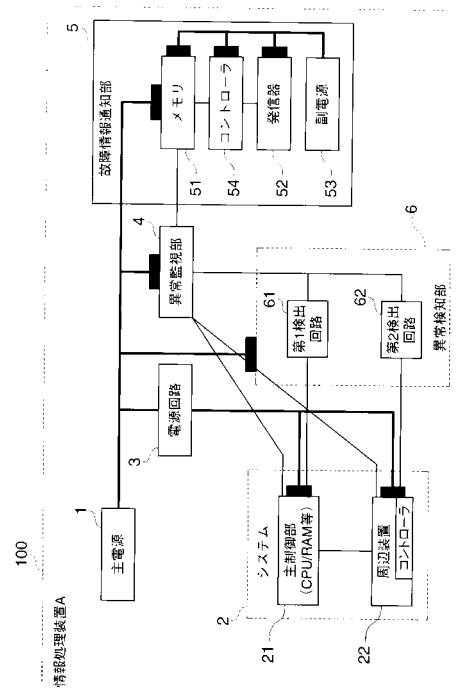
(54) 【発明の名称】 情報処理装置

(57) 【要約】

【課題】システム自体が立ち上がらないといった致命的な故障発生時においても、保守作業等を目的に、故障情報を外部に取り出すことが可能な情報処理装置を提供する。

【解決手段】情報処理装置であって、システムに電源を供給する主電源と、主電源とシステムとの間に配置され、主電源のシステムに対する電源供給を制御する電源回路と、システムへの電源供給異常を監視する、もしくは、システムの動作異常を監視する異常監視部と、情報処理装置に内蔵され、故障情報を記憶するためのメモリを有する故障情報通知部とを設け、異常監視部は、監視したシステムへの電源供給異常及びシステムの動作異常を故障情報として故障情報通知部のメモリに記憶させ、故障情報通知部は、主電源とは異なる副電源を有し、その副電源からの電力供給により、メモリに記憶された故障情報を読み出して外部に発信する構成とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

情報処理を行うシステムを備えた情報処理装置であって、
システムに電源を供給する主電源と、
主電源とシステムとの間に配置され、主電源のシステムに対する電源供給を制御する電源回路と、

システムへの電源供給異常を監視する、もしくは、システムの動作異常を監視する異常監視部と、

情報処理装置に内蔵され、故障情報を記憶するためのメモリを有する故障情報通知部とを備え、

異常監視部は、監視したシステムへの電源供給異常及びシステムの動作異常を故障情報として故障情報通知部のメモリに記憶させ、

故障情報通知部は、主電源とは異なる副電源を有し、その副電源からの電力供給により、メモリに記憶された故障情報を読み出して外部に発信する情報処理装置。

【請求項 2】

前記故障情報通知部は、質問器から無線電波で発生された質問信号に応答する応答器からなり、質問器から無線電波で発生された質問信号を受信するアンテナと、そのアンテナで受信した無線電波によって発生された誘導起電力を整流する整流電圧発生部とをさらに備え、質問器から質問信号を受信した際には、整流電圧発生部によって整流された電力を前記副電源として利用し、メモリに記憶された故障情報を読み出して質問器に発信する請求項 1 記載の情報処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、情報処理装置に関し、さらに詳しくは、システムの故障情報を記憶するようにした情報処理装置に関する。

【背景技術】

【0002】

この種の情報処理装置においては、稼動中のシステムに故障が発生した場合、その故障情報をなんらかの記憶装置に記録し、後で保守作業等が保守プログラム等によりその故障情報を読み取ることによって、システムに発生した故障内容を特定するようにしている。

【0003】

故障情報を記憶するには 2 つのことを考慮する必要がある。第 1 は、その故障情報が電源の遮断により消失しないことであり、第 2 は、その故障情報が簡単に読み取れることである。

【0004】

この例として、故障情報を不揮発性メモリ（NVRAM）あるいはハードディスクドライブ（HDD）に書き込むことにより、電源が遮断された場合の故障情報の消失を防ぎ、かつ不揮発性メモリや HDD に記憶された障害発生部の障害を解除して、縮退状態でシステムを起動するようにした障害情報を記憶する情報処理装置が知られている（例えば、特許文献 1 参照）。

【0005】

また、故障情報を着脱可能な不揮発性のメモリカードに書き込むことにより、電源が遮断された場合の故障情報の消失を防ぎ、かつその不揮発性のメモリカードを抜き取り、別の情報処理装置に装着することにより、その不揮発性のメモリカードに書き込まれた故障情報を読み取るようにした電子装置も知られている（例えば、特許文献 2 参照）。

【特許文献 1】特開平 8-147197 号公報

【特許文献 2】特開平 7-175373 号公報

【発明の開示】

10

20

30

40

50

【発明が解決しようとする課題】

【0006】

しかしながら、これらの装置においては、不揮発性メモリに故障情報を記憶することで、電源の遮断による故障情報の消失は防止することができるが、以下のような問題がある。

【0007】

すなわち、前者においては、システムが起動しないような致命的な故障が発生した場合、例えばシステム全体を司る主制御部が故障した場合や、システムに電源を供給する電源部が故障した場合には、システム自身が起動できない状況に陥っており、たとえ故障を検出し、その故障情報を記憶したとしても、実質上、故障情報を読み取ることはできない。

10

【0008】

後者においては、故障情報が書き込まれた不揮発性のメモリカードと故障の発生した情報処理装置とが別体となり得るため、情報処理装置と故障情報とが対にならない場合が発生するおそれがある。これは、記憶された故障情報を、実質上、必要とする者は、利用者であることより、むしろ、故障機器を修理するサービスマンであることが一般的であることから考えると、「対と成り得ない状況が発生し得る」ことは、従来システム／技術が持つ、比較的大きな課題の1つであるといえる。

【0009】

また、情報処理装置に故障情報を記憶する不揮発性のメモリカードを挿入するということは、実質上、専用のカードスロットを設ける必要があることを意味する。例えばノート型のパーソナルコンピュータにおいては、カードスロットが1つあるいは2つあるのが普通であるが、従来システムの場合、いつ如何なる時に機器故障が検出されるか分からない（常に、故障検出をする必要がある）ことから、カードスロットの内の1つを、故障情報を書き込む不揮発性のメモリカード専用のカードスロットとして使用せざるを得ず、これは、ユーザのシステム使用に多大な制約を設けることとなる。

20

【0010】

本発明は、このような事情を考慮してなされたもので、情報処理装置内にその装置とは別電源で稼動する故障情報通知部を設け、システムの故障情報を故障情報通知部に記憶させるとともに、必要に応じてその故障情報を故障情報通知部から読み出せるようにして、保守作業等に利用できるようにすることを目的とするものである。

30

【課題を解決するための手段】

【0011】

本発明は、情報処理を行うシステムを備えた情報処理装置であって、システムに電源を供給する主電源と、主電源とシステムとの間に配置され、主電源のシステムに対する電源供給を制御する電源回路と、システムへの電源供給異常を監視する、もしくは、システムの動作異常を監視する異常監視部と、情報処理装置に内蔵され、故障情報を記憶するためのメモリを有する故障情報通知部とを備え、異常監視部は、監視したシステムへの電源供給異常及びシステムの動作異常を故障情報として故障情報通知部のメモリに記憶させ、

故障情報通知部は、主電源とは異なる副電源を有し、その副電源からの電力供給により、メモリに記憶された故障情報を読み出して外部に発信する情報処理装置である。

40

【発明の効果】

【0012】

本発明によれば、システムへの電源供給異常またはシステムの動作異常が発生した際には、異常監視部により、それらの異常が故障情報として故障情報通知部のメモリに記憶される。その後、副電源からの電力供給により、メモリに記憶された故障情報が読み出されて外部に発信される。したがって、システム自体が立ち上がらないといった致命的な故障発生時においても、故障情報を外部に取り出すことができる。また、故障情報記憶部が情報処理装置に内蔵されているので、情報処理装置と故障情報とが対にならない状況が発生することがない。

【発明を実施するための最良の形態】

50

【0013】

実施形態1

図1は本発明の情報処理装置の実施形態1の構成を示すブロック図である。

図において、100は本発明の実施形態1の情報処理装置Aであり、この情報処理装置Aは、主として、主電源1、システム2、電源回路3、異常監視部4、異常検知部6、および故障情報通知部5から構成される。

【0014】

主電源1は、本発明に係る情報処理装置A全体に電力を供給するACアダプタ、AC-DC回路、DC-DC回路、電池等の電源である。

【0015】

システム2は、CPU、RAM等からなる主制御部21と、様々な周辺機器やコントロールICからなる周辺装置22とを備えている。主制御部21と周辺装置22は相互にバス接続されており、各装置内または各装置間でデータのやりとり等を行うことにより、情報処理装置の主活動をとる行う。

【0016】

電源回路3は、主に、主電源1から主制御部21及び周辺装置22に対して供給される電力の供給および遮断を行う。また主制御部21と周辺装置22が必要とする電圧レベルと主電源1が供給する電圧レベルが異なる場合の電圧レベル変換などを実施する。なお、一般的な情報処理装置では、図示していない電源ボタンのON操作でシステム2に電力を供給し、OFF操作で電力を遮断する。

【0017】

異常検知部6は、第1検出回路61と第2検出回路62とを備えている。第1検出回路61は主制御部21の電圧異常を検出し、第2検出回路62は周辺装置22の電圧異常を検出する。

【0018】

異常検知部6は、電源回路3を介さず、主電源1から常に電力が供給されて動作するようになっている。しかし、この異常検知部6は、後述する副電源53から電力が供給される構成や、主電源1からの電力を利用して蓄電するコンデンサなどの小さな二次電池的なもので電力が供給される構成等としても構わない。

【0019】

異常監視部4は、1チップのマイコンで構成されている。この異常監視部4は、EC (Embedded Controller: エンベデッドコントローラ) 内に組み込まれたものであってもよい。異常監視部4は、電源回路3を介さず、主電源1から常に電力が供給されて動作するようになっている。異常監視部4は、2線式のI²CバスやUSBのようなシリアルバスで故障情報通知部5のメモリ51と接続されている。この異常監視部4は、異常検知部6より出力される電源供給異常情報と、システム2より出力されるシステムの動作異常情報とを監視し、異常が発生した場合には、その異常情報を故障情報として、バスを介して故障情報通知部5内のメモリ51に送り、故障情報をメモリ51に記憶させる。

【0020】

本実施形態では、異常監視部4には、主電源1から電力が供給される構成としているが、後述する副電源53から電力が供給される構成や、主電源1からの電力を利用して蓄電するコンデンサなどの小さな二次電池的なもので電力が供給される構成等としても構わない。

【0021】

故障情報通知部5は、情報処理装置Aに内蔵されており、メモリ51と発信器52とコントローラ54と副電源53とを備えている。この副電源53としては、ボタン電池や単三または単四乾電池あるいは二次電池などを用いる。メモリ51は、例えばEEPROMのような不揮発性メモリであり、主電源1から常に電力が供給されて動作するようになっている。そして、主電源1からの電力供給が遮断された場合には、副電源53でバックアップされるようになっている。発信器52とコントローラ54は、副電源53で動作する

10

20

30

40

50

ようになっている。この故障情報通知部 5 は、メモリ 5 1 に記憶された故障情報をコントローラ 5 4 と発信器 5 2 により情報処理装置 A の外部へ発信する。

【0022】

次に本情報処理装置の処理内容について説明する。

図 2 は第 1 検出回路 6 1、第 2 検出回路 6 2 及び主制御部 2 1 と周辺装置 2 2 の内部処理における異常監視の処理内容を示すフローチャートであり、図 3 は故障情報通知部 5 の処理内容を示すフローチャートである。

【0023】

初めに、図 2 の異常監視の処理内容について説明する。

異常監視部 4 は、第 1 検出回路 6 1 により、主制御部 2 1 へ供給される電源に異常が無いかを確認し（ステップ S 1）、異常を検出した場合には、故障情報通知部 5 のメモリ 5 1 に故障情報を記憶させる（ステップ S 5）。 10

【0024】

主制御部 2 1 への供給電圧レベルが不適切である場合、システム 2 全体が動作しない。しかし、異常検知部 6、異常監視部 4、故障情報通知部 5 は、電源回路 3 を介さず、主電源 1 から直接電源の供給を受けている。したがって、主制御部 2 1 への電源供給のトリガ、例えば電源ボタン押下時に、主制御部 2 1 へ供給される電源に異常があった場合には、その電源供給異常の情報を、異常監視部 4 により、故障情報通知部 5 のメモリ 5 1 に記憶させることが可能である。

【0025】

ステップ S 1 において異常が検出されない場合は、異常監視部 4 は、利用者により電源ボタンの ON 操作がなされたかどうかをチェックし、ON 操作以降において（ステップ S 2）、第 2 検出回路 6 2 により、周辺装置 2 2 へ供給される電源に異常が無いかを確認し（ステップ S 3）、異常を検出した場合には、故障情報通知部 5 のメモリ 5 1 に故障情報を記憶させる（ステップ S 5）。 20

【0026】

すなわち、第 1 検出回路 6 1 の異常検出と同様に、周辺装置 2 2 へ供給される電源に異常があった場合には、主制御部 2 1 が周辺装置 2 2 の制御を開始する前に、その電源供給異常の情報を、異常監視部 4 により、故障情報通知部 5 のメモリ 5 1 に記憶させることが可能である。 30

【0027】

なお、本処理において、電源ボタンが押下された以降であるのか否かのチェックをしている。その理由は、本実施形態では、便宜上、主制御部 2 1 を 1 つのブロックとして表しているが、詳しくは、電源ボタンの ON 操作により電力供給され、稼動するブロックと、電源ボタンの ON / OFF 操作に関係なく、常に電力供給がされ、稼動しているブロック（例えば、RTC）とがあり、後者（常に稼動しているブロック）の電源供給異常を検出することを考えた場合においては、第 1 検出回路部 6 1 の異常検出は、電源ボタンの ON / OFF 操作状態に関係なく行う必要がある。対して、第 2 検出回路 6 2 の異常検出や、動作異常検出（特に、周辺装置 2 2 の動作異常検出）については、主制御部 2 1 に異常が発生している時にはシステム 2 が動作され得る状態ではなく、また、主制御部 2 1 が動作され得る状態にない時は、周辺機器 2 2 が使用される（稼動され得る）状態にない（周辺装置 2 2 はシステムで使用されるデバイスである）という性質を持つことから、本実施形態では、電源ボタンの ON 操作以降にのみ検出処理を行っている。すなわち、本処理は、第 1 検出回路 6 1 での異常検出の方が、第 2 検出回路 6 2 の異常検出や動作異常検出（特に、周辺装置 2 2 の動作異常検出）より優先されることをより明確とするための処理にすぎず、常に（電源ボタンの ON / OFF 操作に関係なく）、検出する処理と（ステップ S 2 を削除）しても構わない。 40

【0028】

本例は、上記を考慮しつつ、情報処理装置の実設計を行うことにより、使用部品の削減や、開発コストダウンにもつながり得るという点を一例として示しているものであり、当 50

然、常に（周辺装置 22 に電力供給している状態であるにもかかわらず）、供給電圧レベルに異常がないかを確認するもの（第 1 検出回路の異常監視の処理内容と等価の処理）としても、何ら別状はない。

【0029】

ステップ S 1 及び S 3 で異常が検出されない場合は、主制御部 21 と周辺装置 22 の内部処理における異常監視は、例えば、ハードディスクのモータ部が動かなくなったことをハードディスクコントローラ自身が検出した場合等の、CPU（主制御部 21 内の演算部）や周辺装置 22 内のコントローラから、直接、出力される故障（動作異常）検出信号に応答し（ステップ S 4）、異常監視部 4 は、故障情報通知部 5 のメモリ 51 に故障情報を記憶させる（ステップ S 5）。

10

上記の通り、主制御部 21 と周辺装置 22 の内部処理における異常監視で異常が検知された場合も、故障情報がメモリ 51 に蓄えられる。

【0030】

図 3 に示すように、故障情報通知部 5 は、メモリ 51 にデータ、即ち故障情報が存在するかどうかを確認し（ステップ S 11）、故障情報が存在する場合には、コントローラ 54 により、発信器 52 から、情報処理装置 A の外部に故障情報を送信する（ステップ S 12）。

【0031】

実施形態 2

図 4 は本発明の情報処理装置の実施形態 2 の構成を示すブロック図であり、故障情報通知部として RFID タグを用いた例を示している。

20

図において、200 は本発明の実施形態 2 の情報処理装置 B であり、この情報処理装置 B は、主として、主電源 1、システム 2、電源回路 3、異常監視部 4、異常検知部 6、および RFID タグ 7 から構成される。図 1 に示したブロック図と比較して、故障情報通知部 5 が RFID タグ 7 に置き換わっている点を除き、その他は同一である。

【0032】

図では、RFID タグ 7 のメモリ 74 から故障情報を読み出すための機器の一例として RFID リーダ／ライタ 8 を記載している。この RFID リーダ／ライタ 8 は、電源 81、コントローラ 82、送受信器 83、およびアンテナ 84 で構成されている。

【0033】

30

RFID タグ 7 は、アンテナ（無線アンテナ）71 と、送受信器 73 と、コントローラ 72 と、メモリ 74 と、整流電圧発生部 75 とで構成されている。

【0034】

メモリ 74 は、故障情報が蓄積されるメモリである。本実施形態では、メモリ 74 には主電源 1 から電源が供給されるようになっている。しかし、RFID タグ 7 内に別途副電源を設け、この副電源からメモリ 74 に電力を供給するようにしても良いし、主電源 1 からの電力を利用して蓄電するコンデンサなどの小さな二次電池的なものでメモリ 74 に電力を供給する構成等としても構わない。

【0035】

この電源供給は、異常監視部 4 からの故障情報を書き込む場合に必要な電力をメモリ 74 に供給する為のものであり、外部 RFID リーダ／ライタ 8 からのアクセスを実施する場合においては、後述するアンテナ 71 からの誘導起電力での動作が可能であるので、その際はこの電源供給を実施しなくても良い。

40

【0036】

アンテナ 71 は、RFID リーダ／ライタ 8 とメモリ 74 間のデータ送受信を行うためのものである。すなわち、このアンテナ 71 は、RFID リーダ／ライタ 8 から無線電波（質問信号：コマンド／データ）を受信するとともに、RFID リーダ／ライタ 8 に対して、その質問信号に対応した応答信号（データ）を送信する。

【0037】

整流電圧発生部 75 は、RFID リーダ／ライタ 8 から送信された無線電波により、ア

50

ンテナ 71 で発生した誘導起電力を整流し、コントローラ 72 および送受信器 73 に電力を供給する。また、メモリ 74 から故障情報を読み出す際にはメモリ 74 に電力を供給する。

【0038】

送受信器 73 は、整流電圧発生部 75 からの電力で稼動され、R F I D リーダ／ライタ 8 から質問信号を受信した際には、その質問信号の復調を行う。また、コントローラ 72 を介して、メモリ 74 の故障情報（応答信号）を R F I D リーダ／ライタ 8 へ送信する際には、その応答信号の変調を行う。

【0039】

コントローラ 72 は、整流電圧発生部 75 からの電力で稼動され、R F I D リーダ／ライタ 8 からの故障情報の読み出し指示（質問信号）を受信した際には、その指示に対応する故障情報（応答信号）をメモリ 74 から読み出し、送受信器 73 で変調した後に、アンテナ 71 から R F I D リーダ／ライタ 8 に送信する。

【0040】

図 5 は R F I D リーダ／ライタ 8 と R F I D タグ 7 との関係を示す説明図である。

この図に示すように、R F I D リーダ／ライタ 8 は、電源 81 により稼動され、質問信号を送信する際には、その質問信号を変調器 83 b で変調してアンテナ 84 から送信する。また、アンテナ 84 で応答信号を受信した際には、その応答信号を復調器 83 a で復調して内部に取り込む。復調器 83 a および変調器 83 b は図 4 で示した送受信器 83 に内蔵されているものである。

【0041】

R F I D タグ 7 は、R F I D リーダ／ライタ 8 から無線電波による質問信号をアンテナ 71 で受信すると、その無線電波によって供給される電磁波エネルギーによって稼動される。具体的には、整流電圧発生部 75 により、アンテナ 71 で受信した無線電波によって発生する誘導起電力を整流し、その電力を利用して質問信号の受信と応答信号の送信を行う。これにより、R F I D リーダ／ライタ 8 からのアクセスを実施する場合には、図 1 で示した副電源 53 が不要となる。

【0042】

アンテナ 71 で受信された質問信号は、復調器 73 a によって復調され、コントローラ 72 によって判読される。コントローラ 72 は、判読した質問信号に応じた故障情報をメモリ 74 から読み出す。読み出された故障情報は、変調器 73 b で変調され、応答信号として、アンテナ 71 から R F I D リーダ／ライタ 8 に送信される。復調器 73 a および変調器 73 b は図 4 で示した送受信器 73 に内蔵されているものである。

【0043】

R F I D タグ 7 のメモリ 74 は、例えば E E P R O M のような不揮発性メモリであり、通常は主電源 1 から常に電力が供給されて動作し、故障情報が読み出される際には整流電圧発生部 75 から供給される電力で動作するようになっている。メモリ 74 は不揮発性メモリであるので記憶内容を保持するための電源は不要である。

【0044】

メモリ 74 に故障情報が書き込まれていれば、情報処理装置の作動、不作動にかかわらず、つまりメモリ 74 に対して主電源 1 から電力が供給されているか否かにかかわらず、R F I D タグ 7 に故障情報の読み出し指示を与えれば、R F I D タグ 7 のメモリ 74 に書き込まれた故障情報を、任意の時期に、容易に読み出すことができる。

【0045】

したがって、たとえば情報処理装置の修理を行う場合には、保守作業者は、ハンディタイプの R F I D リーダ／ライタを持参し、その R F I D リーダ／ライタで R F I D タグ 7 から故障情報を読み出すようにすればよい。保守作業者が利用する R F I D リーダ／ライタは、R F I D タグ 7 のメモリ 74 から故障情報を読み出すことができればよく、R F I D リーダとしてのみ機能するものであってもよい。

【0046】

10

20

30

40

50

この場合、データの書き込みが可能な R F I D リーダ／ライタであれば、修理終了後、故障情報を消去してもよいし、故障修理の履歴を R F I D タグ 7 のメモリ 7 4 に書き込み、次の修理に役立てるようにしてもよい。

【0047】

本例において、R F I D タグ 7 は、タグの形に限定されず、紙タグ、コイン（ボタン）、ラベルなど種々の形をとるものであってもよい。あるいは、情報処理装置のメインフレームに直接埋め込むようにしてもよい。

【0048】

このように、R F I D タグ 7 を、情報処理装置に内蔵しておくことにより、故障情報と情報処理装置とが対にならない状況を回避することができる。

10

この場合、異常監視部は、故障情報を故障の内容に応じた識別コードに変換し、その識別コードを R F I D タグ 7 に発信するように構成しておくことが望ましい。このように構成しておけば、故障の内容の把握が容易である。

【0049】

本構成における情報処理装置の処理内容は、図 1 の構成における処理内容と基本的には同じである。

すなわち、第 1 検出回路 6 1 による主制御部 2 1 へ供給される電源異常検知、第 2 検出回路 6 2 による周辺装置 2 2 へ供給される電源異常検知、または主制御部 2 1 及び周辺装置 2 2 による異常通知があった場合、それらの異常は異常監視部 4 に伝えられる。

【0050】

20

異常監視部 4 は、バスを通して R F I D タグ 7 のメモリ 7 4 に故障情報を書き込む。メモリ 7 4 に書き込まれた故障情報は、アンテナ 7 1 を介し、情報処理装置の外部にある R F I D リーダ／ライタにより簡単に読み出すことが可能である。その際には、R F I D タグ 7 は、R F I D リーダ／ライタから供給される電磁波エネルギーによって動作可能であるため、情報処理装置側から電源を供給する必要がない。

【0051】

故障情報通知部 5 を R F I D タグ 7 で構成した場合には、非常に単純なシステム構成とすることができるので、コストダウンを図ることができる。また、R F I D タグ 7 内に内蔵されたメモリ 7 4 を不揮発性メモリとすることにより、電源遮断時における故障情報の消失を防ぐことができる。

30

【0052】

さらに、R F I D タグ 7 は、外部の R F I D リーダ／ライタ 8 から供給される電磁波エネルギーで動作可能であるので、情報処理装置内の全ての電源が遮断されている場合においても、R F I D タグ 7 のメモリ 7 4 に書き込まれた故障情報を容易に取得することが可能である。

【0053】

このようにして、異常検知部と異常監視部を、システムとは独立して動作可能とし、故障情報を、主電源とは異なる副電源で稼動される故障情報通知部のメモリに記憶させることにより、電源回路の遮断時における故障情報の消失を防止することができる。また、システム自体が立ち上がらないといった致命的な故障発生時においても、故障情報通知部を介して故障情報を外部に送信することができる。

40

【0054】

そして、故障情報を、情報処理装置に内蔵された故障情報通知部のメモリに記憶させることにより、故障情報と故障が発生した情報処理装置との関連付けを確実にすることができる。

【0055】

さらに、故障情報通知部を R F I D タグで構成することにより、簡便な構成で容易に故障情報を取得することが可能となる。

【図面の簡単な説明】

【0056】

50

【図 1】 本発明の情報処理装置の実施形態 1 の構成を示すブロック図である。

【図 2】 異常監視部 4 の処理内容を示すフローチャートである。

【図 3】 コントローラ 5 4（図 1）、7 2（図 4）の処理内容を示すフローチャートである。

【図 4】 本発明の情報処理装置の実施形態 2 の構成を示すブロック図である。

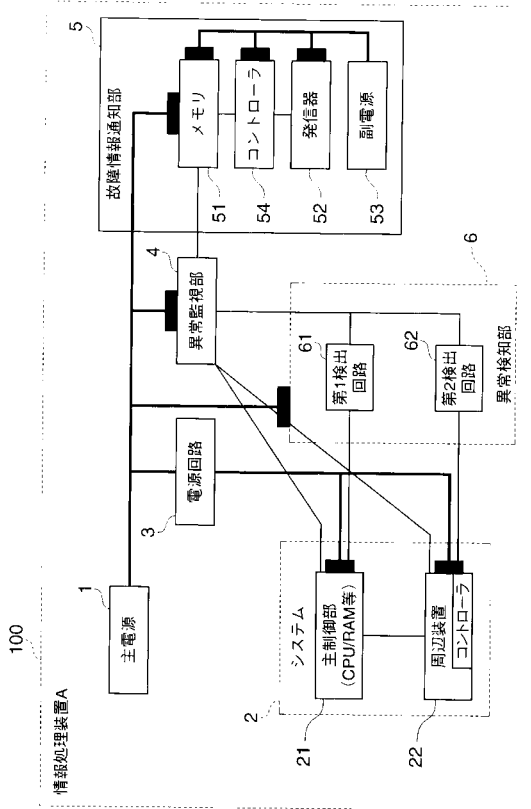
【図 5】 R F I D リーダ／ライタと R F I D タグとの関係を示す説明図である。

【符号の説明】

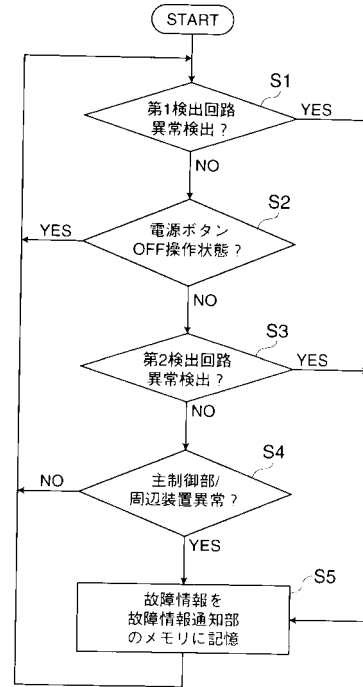
【0 0 5 7】

1	主電源	
2	システム	10
3	電源回路	
4	異常監視部	
5	故障情報通知部	
6	異常検知部	
7	R F I D タグ	
8	R F I D リーダ／ライタ	
2 1	主制御部	
2 2	周辺装置	
5 1, 7 4	メモリ	
5 2	発信器	20
5 3	副電源	
5 4, 7 2, 8 2	コントローラ	
6 1	第 1 検出回路	
6 2	第 2 検出回路	
7 1, 8 4	アンテナ	
7 3, 8 3	送受信器	
7 3 a, 8 3 a	復調器	
7 3 b, 8 3 b	変調器	
7 5	整流電圧発生部	
8 1	電源	30
1 0 0	情報処理装置 A	
2 0 0	情報処理装置 B	

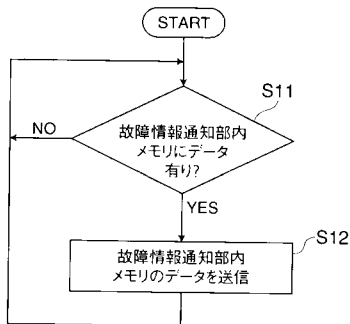
【図 1】



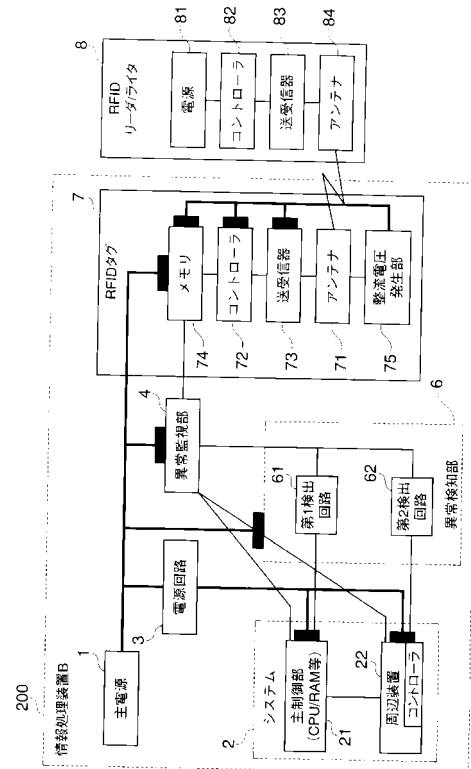
【図 2】



【図 3】



【図 4】



【図 5】

