

[19]中华人民共和国专利局

[51]Int.Cl⁶

H03K 19/177

H01L 27/00



[12] 发明专利申请公开说明书

[21] 申请号 97113429.4

[43]公开日 1998 年 6 月 24 日

[11] 公开号 CN 1185686A

[22]申请日 97.5.22

[30]优先权

[32]96.5.23 [33]US[31]652075

[71]申请人 摩托罗拉公司

地址 美国伊利诺斯

[72]发明人 黄荣庭 菲尔·莱特

埃里克·D·约瑟夫

[74]专利代理机构 中国国际贸易促进委员会专利商标

事务所

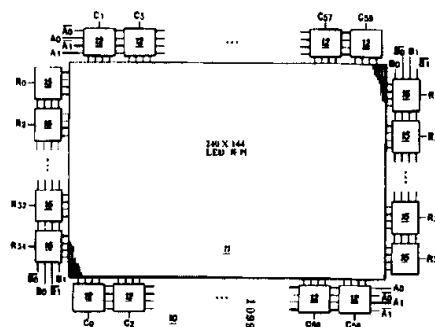
代理人 于 静

权利要求书 3 页 说明书 11 页 附图页数 5 页

[54]发明名称 用于扫描单片集成发光二极管阵列的驱动装置和方法

[57]摘要

一种矩阵包括多个发光器件，这些器件组成了多个第一触头行和第二触头列。行/列解码开关每一个都与若干单独的行/列和若干行/列地址线相耦合，以选择若干单独的行/列中受到寻址的一个，并与单独的行/列数据引线相耦合以选择一个行/列解码开关。该矩阵和行和列开关被集成到一个公共基底上。一个可编程电压源通过列数据引线而与该列解码开关耦合，且一个可编程电流陷落通过行数据引线而与该行解码开关耦合。



权 利 要 求 书

1. 一种发光器件驱动装置和矩阵，其特征在于：

一个矩阵，包括多个发光器件， 每一个发光器件都具有第一触头和第二触头， 第一触头组成多个第一触头行， 且第二触头组成多个第二触头列；

多个行解码开关， 每一个行解码开关都具有与第一触头组成的多个行中的若干个单独的行相耦合的电流承载端；

多个行地址线， 其每一个都与多个行解码开关中的每一个相耦合， 以选择耦合到多个行解码开关中的每一个上的若干单独行中受到寻址的一个；

多个行数据引线， 每一个有关的行数据引线与每一个行解码开关相耦合， 以便当激活信号被加到有关的行数据引线上时选择一个行解码开关；

多个列解码开关， 每一个列解码开关都具有与第二触头组成的多个列中的若干个单独的列相耦合的电流承载端；

多个列地址线， 其每一个都耦合到多个列解码开关中的每一个上， 以选择与多个列解码开关中的每一个相耦合的若干个单独列中受到寻址的一个；

多个列数据引线， 每一个相关的列数据引线都耦合到列解码开关中的每一个上， 以便当激活信号被提供给有关的列数据引线时选择一个列解码开关。

2. 根据权利要求1所述的发光器件驱动装置和矩阵， 其进一步的特征在于电流驱动装置包括有机发光器件、 半导体发光二极管和液晶器件中的一个。

3. 根据权利要求1所述的发光器件驱动装置和矩阵， 其进一步的特征在于多个列解码开关中的每一个都包括带有电流承载电极和控制电极的第一晶体管， 其中该电流承载电极形成了列解码开关的第一和第二电流承载端。

4. 根据权利要求3所述的发光器件驱动装置和矩阵， 其进一步的特征

在于多个列解码开关中的每一个都进一步包括一个第二晶体管，该第二晶体管带有与第一晶体管的第二电流承载端相连的第一电流承载电极；一个第二电流承载端；多个二极管；和一个控制电极。

5. 根据权利要求4所述的发光器件驱动装置和矩阵，其进一步的特征在于多个列解码开关中的每一个都包括多个列地址线中与第一晶体管的控制电极相耦合的第一个，和多个列地址线中与第二晶体管的控制电极相耦合的第二个。

6. 根据权利要求1所述的发光器件驱动装置和矩阵，其进一步的特征在于多个行解码开关中的每一个都包括带有电流承载电极和控制电极的第一晶体管，其中该电流承载电极形成了行解码开关的第一和第二电流承载端。

7. 根据权利要求6所述的发光器件驱动装置和矩阵，其进一步的特征在于多个行解码开关每一个都进一步包括一个第二晶体管，该第二晶体管带有与第一晶体管的第二电流承载端相连的第一电流承载电极、一个第二电流承载端、多个二极管和一个控制电极。

8. 根据权利要求7所述的发光器件驱动装置和矩阵，其进一步的特征在于多个行解码开关每一个都包括多个行地址线中与第一晶体管的控制电极相耦合的第一条，和多个行地址线中与第二晶体管的控制电极耦合的第二条。

9. 根据权利要求1所述的发光器件驱动装置和矩阵，其进一步的特征在于有一个可编程电压源与多个列数据引线相耦合以用于向选定的列解码开关和有关的列提供电力，和有一个可编程电流陷落与多个行数据引线相耦合以用于向选定的行解码开关和有关的行提供电流陷落。

10. 用于寻址发光器件矩阵的方法，其特征在于以下步骤：

提供一个矩阵，该矩阵包括多个发光器件，而每一个发光器件都具有第一触头和第二触头，这些第一触头组成多个第一触头行且第二触头组成多个第二触头列；

提供多个行解码开关，每一个都与 R_0 至 R_n 引线中的一条相耦合以便当激活信号被提供给 R_0 至 R_n 引线之一上时选择耦合的行解码开关，多个行解

码开关中的每一个进一步地与至少四个第一触头行相耦合(其中 n 是大于 0 的任何整数);

提供至少 B_0 、 $\bar{B}_0$ 、 B_1 和 $\bar{B}_1$ 行地址线, 其中 B_0 和 $\bar{B}_0$ 是互补信号且 B_1 和 $\bar{B}_1$ 是互补信号, 每一个都耦合到多个行解码开关中的每一个上以选择与多个行解码开关中的每一个相耦合的四个单独的行中受到寻址的一个;

提供多个列解码开关, 其每一个都与 C_0 至 C_m 引线中的一条相耦合, 以便当激活信号被提供给 C_0 至 C_m 引线中的一条时选择得到耦合的列解码开关, 多个列解码开关中的每一个都进一步地与至少四个第二触头列相耦合(其中 m 是大于 0 的任何整数);

提供至少 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 列地址线, 其中 A_0 和 $\bar{A}_0$ 是互补信号且 A_1 和 $\bar{A}_1$ 是互补信号, 其每一个都与多个列解码开关中的每一个相耦合, 用于选择与多个列解码开关中的每一个相耦合的四个列中受到寻址的一个; 以及

通过选择 R_0 至 R_n 引线中的一个以及 B_0 、 $\bar{B}_0$ 、 B_1 和 $\bar{B}_1$ 行地址线的组合以及选择 C_0 至 C_m 引线中的一个与 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 列地址线的组合, 来对矩阵的具体发光器件进行寻址。

用于扫描单片集成发光二极管阵列的驱动装置和方法

本发明一般地涉及显示装置，且更具体地说是涉及一种用于操作显示器的新颖的驱动装置。

更具体地说，本发明涉及发光器件（LED）阵列，且更准确地说是涉及与一个LED阵列相集成的单片驱动装置。

矩阵寻址技术是现有技术中众所周知的，并已经被应用于控制各种类型的显示器—诸如发光二极管显示器，液晶器件（LCD）显示器、以及场致发射器件（FED）显示器。矩阵寻址方案通常将光发射单元或象素组织成若干个行和列，而每一个象素位于一行和一列的交点处。对象素进行照射，就需要激活相交的行和列从而提供包括所要照射的象素的闭合电流通路。

用于驱动带有多个象素的行和列的LED矩阵显示器的电路，包括：一个具有一定数目的位的宽度的存储器，其中该位的数目等于象素的数目；一个列输出端，用于把该数目的位并行地输出到与列输出端相连的矩阵显示器；以及，一个与该存储器和列输出端相连的行选择和驱动电路，用于选择存储在该存储器中的完整的一行位数据并将该完整的一行位提供到列输出端。用于驱动电路的存储器是例如可以从市场上获得的电子存储器中的任何一种，包括但不限于ROM、PROM、EPROM、EEPROM、RAM等等。

图象信息通常是通过数据输入端而提供给LED驱动电路存储器的，并借助提供给地址输入端的一个地址而被存储在一个预定的位置。存储的数据通过一个锁存/列驱动器而被每次一整行地提供给LED显示器。该行中的每一列的数据的每一位，都在存储器中得到存取并被传递到锁存电路。该现行数据随后被提供到列驱动器以同时驱动该行中的每一个象素。同时，一个移位寄存器，每当从一个时钟接收到一个脉冲时，都依次选择一行新的数据。这样新选定的象素行受到行驱动器的致动，从而由锁存/列驱动器提供到相同的象素的数据使得象素发出所需量的光。

有两种用于激活适当的行和将数据传送到适当的列的基本方法。一种方法采用解码器，而另一种方法采用移位寄存器。对于解码器方法，每一个行或列得到分别的寻址。依次通过这些地址所需的电路是本领域的技术人员众所周知的，因而为了简化描述而没有被包括在此。

移位寄存器利用了矩阵显示器中通常不需要对行和列的随机存取这一事实，它们只需要得到依次寻址。移位寄存器方法的优点在于它只需要时钟脉冲来启动一个新的行序列。

还应该注意的是，LED 矩阵显示器可以具有简单的单色配置、利用单色灰度的显示器或彩色显示器。对于简单的单色显示器，每一个象素只需要一个位数字信号，因为象素不是接通就是关断。对于采用单色灰度的显示器，需要模拟信号或多位数字信号。例如一个十六级的灰度需要四位的数字信号。全色显示中每一个象素通常需要至少三个光发射单元，每一个单元用于基色（红、绿和蓝）中的一种，且还需要一种灰度信号系统以实现每种颜色的适当的光量。

通常，在单色型显示器（黑白）中，每一个象素包含单个的发光器件——它必须在一定范围内的驱动以实现完全导通（白）和完全关断（黑）之间的灰度范围（灰度级）。为了获得良好的灰度，数据驱动器通常必须能够将准确的模拟电压传送到各个象素。然而，模拟驱动电路是非常昂贵的，且由于必须有数百个数据驱动器（每一行发光器件一个），因而它们构成了显示器成本的主要部分。

进一步地，在全色显示器中，每一个象素包含至少三个发光器件——其每一个都产生不同的颜色（例如红、绿和蓝）且其每一个都在一定值的范围中得到驱动（通常一次一行）以实现该特定颜色在全导通和全关断之间的一个范围。因此，全色显示器所包含的模拟驱动器的数目要多两倍，从而使显示器的制造费用增大了至少两倍。另外，额外的模拟驱动器需要额外的空间和功率，而这在诸如寻呼机、蜂窝和常规电话、收音机、数据库等等的袖珍电子装置中将会成为问题。

如上所述，LED 矩阵的列和行需要为每一列或行设置驱动器并为列驱动器设置额外的锁存电路。这种配置非常地依赖于大量的 I/O 终端计数，

且电路变得复杂且不利于小型化。

使具有大量光发射单元或像素的显示器适合于袖珍应用的另一个主要考虑，是功率的消耗。这是关于显示器中的光发射单元以及驱动电子电路的考虑。在典型的矩阵可寻址显示器中，数据被串行输入和锁存在驱动光发射单元的电路中。通常一行（或列）得到照射的时间只是显示器每次得到扫描的时间的一小部分。由于高的扫描速率和大量的所涉及的像素数目，因而将数据移入和移出存储器涉及到高的时钟速率。需要高扫描速率和高时钟速率，造成了过度的动态功率消耗。

利用二维阵列或矩阵像素（其每一个都包含一或多个发光器件）的显示器，在电子领域特别是袖珍电子和通信装置领域中是非常流行的，因为能够非常迅速地把大量的数据和图象发送到几乎任何地方。与这些矩阵有关的一个问题，是矩阵中每一行（或列）的发光器件必须由视频或数据驱动器分别地进行寻址和驱动。

因此，如果能够用更简单和更少的数据驱动器和更少的 I/O 终端来制造显示器—特别是彩色显示器，将是有利的。

本发明的一个目的，是提供采用数字数据驱动器的新颖的改进驱动的发光器件矩阵。

本发明的另一个目的，是提供采用较少数据驱动器的发光器件的新颖和改进驱动的矩阵。

本发明的再一个目的，是提供消耗功率比等价的现有技术显示器小很多的矩阵显示器和驱动电路。

本发明的再一个目的，是提供对 LED 单片矩阵的解码开关的改进。

本发明的再一个目的，是提供更便宜、更小且更容易制造的 LED 显示器。

本发明的再一个目的，是提供一种 LED 显示器—它将用于列和行选择的解码开关集成在一个单片集成阵列中。

本发明的再一个目的，是提供一种 LED 显示器，它带有用于 LED 矩阵中的列和行选择的减小的 I/O 终端计数。

简要地说，为了实现本发明的根据其最佳实施例的预期目的，提供了

一种矩阵，它包括多个发光器件，而这些发光器件被组成由第一触头组成的多个行和由第二触头组成的多个列。行/列解码开关每一个都与若干单独的行/列和若干行/列地址线相耦合以选择该若干个单独的行/列中受到寻址的一个，并与一个单独的行/列数据引线相耦合以选择一个行/列解码开关。

在最佳实施例中，矩阵和行和列开关被集成到一个公共基底上。另外，一个可编程电压源通过列数据引线而与列解码开关相耦合，且一个可编程电流陷落（current sink）通过行数据引线而与行解码开关相耦合。

从以下结合附图对本发明的最佳实施例所进行的详细描述，本发明的前述和进一步及更多的具体目的和优点，对于本领域的技术人员来说，将变得显而易见。在附图中：

图 1 是简化框图，它显示了根据本发明的带有驱动电路的发光二极管阵列；

图 2 是简化框图，显示了多个 LED 阵列列解码开关；

图 3 显示了图 2 显示的 LED 阵列列解码开关的真值表；

图 4 显示了 LED 阵列行解码开关的真值表；

图 5 是示意图，显示了在图 2 的框图中显示的多个列解码开关中的单个列解码开关电路；

图 6 是示意图，显示了一个 LED 阵列行解码开关电路；

图 7 是示意图，显示了带有图 1 的驱动电路的单片发光器件（LED）阵列；

图 8 是简化的横截面图，显示了用于列或行解码开关的外延结构的一个实施例；且

图 9 是简化的横截面图，显示了用于列或行解码开关的外延结构的另一实施例。

现在参见附图—其中相同的标号在全部图中表示了对应的部件；首先参见图 1，其中显示了一个发光二极管（LED）阵列集成电路 10。集成电路 10 包括由 240 乘 144 个元件指定象素的阵列 11，每一个象素都具有唯一的列和行的电连接。当然应该理解的是，集成电路 10 是用于本说明书的

目的的且实际上可以包括任何不同类型的阵列和特别包括不同数目的列和行和/或不同类型的器件。

如在本发明的该实施例中所显示的, 多个列解码开关 12 包括 60 个列数据信号, C_0 至 C_{59} 。输入信号 C_0 至 C_{59} 被指定为数据信号, 且两对互补的输入信号 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 被指定为寻址信号。每一个列解码开关 12 都被显示为其上加有输入信号 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 、以及 C_0 至 C_{59} 之一。应该理解的是, 在此只采用了两个信号和它们的补码, 因为一般单个的电路能够产生各种信号和它们的补码, 从而进一步节省了电路和芯片面积。阵列 11 的四个单独的 (即分别而分开的) 列 13 与每一个列解码开关 12 相耦合, 从而使多个列解码开关 12 能够寻址阵列 11 的 60 乘 4 即总共 240 个列 13。列解码开关 12 的提出, 是为了用于同解码开关单片集成的 LED 阵列, 以同时减小芯片的 I/O 计数。所有用于列扫描的列解码开关 12 都耦合有公共的地址线 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 。其结果, 提出的列解码开关 12 大大地减小了与列有关的 I/O 计数。驱动列电路 13 的单元的数目的减小所提供的这些改进, 特别涉及 I/O 终端的数目和阵列的功率消耗的减小。阵列 11 的寻址列 13 的装置一般如下:

列选择

设 $C_0 = 1$ 和 C_1 至 C_{59} 为 0, 从而选择列 0、2、4 或 6; 以及通过把高信号提供到由 A_0 、 $\bar{A}_0$ 、 A_1 或 $\bar{A}_1$ 组成的不同的对 (例如 A_0 、 A_1 ; A_0 、 $\bar{A}_1$; $\bar{A}_0$ 、 A_1 ; 或 $\bar{A}_0$ 、 $\bar{A}_1$) 而选择具体的列 0、2、4 或 6。

设 $C_0 = 0$, $C_1 = 1$ 和 C_2 至 C_{59} 为 0, 从而选择列 1、3、5 或 7; 并

通过把高信号提供到由 A_0 、 A_0 、 A_1 或 A_1 组成的不同的对, 而选择具体的列 1、3、5 或 7。

设定 C_0 和 C_1 为 0, $C_2 = 1$, 且 C_3 至 C_{59} 为 0, 从而选择列 8、10、12 或 14 等等。

现在可以看到, 借助对数据输入端 C_0 至 C_{59} 的激活以及对地址线 A_0 、 $\bar{A}_0$ 、 A_1 和 $\bar{A}_1$ 的激活, 能够对四条分立的列 13 的选择保持这种序列。列解码开关 12 具有这样的特性, 该特性提供了依次扫描的手段并通过减小芯

片 I/O 计数的数目而减小了阵列的功率消耗。

在图 1 中还显示了多个行解码开关 15 — 其每一个都带有与其相耦合的多个输入数据线 R_0 至 R_{35} (在本实施例中用于总共 36 个行解码开关 15) 中的一个单独的数据线。阵列 11 的四个单独的 (即分开且独立的) 行 14 与每一个行解码开关 15 相耦合。每一个行解码开关 15 都受到与其耦合的单独数据信号 R_0 至 R_{35} 以及行地址线 B_0 、 $\bar{B}_0$ 、 B_1 和 $\bar{B}_1$ 的激活。阵列 11 的寻址行 14 的作用一般如下:

行选择

设定 $R_0 = 1$ 且 R_1 至 R_{35} 为 0, 从而选择行 0、2、4 或 6; 且

通过把高信号提供到由 B_0 、 $\bar{B}_0$ 、 B_1 、 $\bar{B}_1$ 组成的不同的对上 (例如 B_0 、 B_1 ; B_0 、 $\bar{B}_1$; $\bar{B}_0$ 、 B_1 或 $\bar{B}_0$ 、 $\bar{B}_1$) 而选择具体的行 0、2、4 或 6。

设定 $R_0 = 0$ 和 $R_1 = 1$ 且 R_2 至 R_{35} 为 0, 从而选择行 1、3、5 或 7; 且通过把高信号提供到由 B_0 、 $\bar{B}_0$ 、 B_1 或 $\bar{B}_1$ 组成的不同的对上, 而选择具体的行 1、3、5 或 7。

设定 R_0 和 $R_1 = 0$, $R_2 = 1$, 且 R_3 至 R_{35} 为 0, 从而选择行 8、10、12 或 14 等等。

一个可编程电源 (见图 5) 被包括在硅驱动器集成电路中并作为至列解码电路 12 的一个输入端而得到连接。另外, 一个可编程电流陷落电路 (见图 6) 被包括在该硅驱动器集成电路中并作为来自行驱动器 15 的输出端而得到连接。借助该可编程电源和可编程电流陷落, 用于解码开关 12 和 15 的器件的数目能够减到最小。所有的列解码开关 12 都具有公共地址线。其结果, 列能够得到依次扫描, 其一次扫描的数目不大于 $n/4$ (其中 n 是列的总数), 取决于来自可编程电源的输入功率。所有的行解码开关 15 都具有公共地址线。其结果, 行能够得到依次扫描, 取决来自可编程电流陷落的输入功率, 每次扫描的行解码器 14 的数目不大于 $m/4$ (其中 m 是行的总数)。功率消耗受到硅驱动器集成电路漏电流而不是 MESFET 漏电流的限制。其结果, 功率消耗比带有传统的解码器的 LED 阵列 11 所获得的要低得多。本发明因而减小了寻址阵列 11 的各个 LED 象素所需的 I/O 终端的数目, 并大大降低了 LED 集成电路 10 的功率消耗。

借助低功率列解码开关 12 和行解码开关 15 与 LED 阵列 11 在同一基底上的单片集成, 功率消耗被大大减小了。例如, 在传统的解码器中, 上述 240 乘 140 LED 阵列 11 所消耗的功率为 11 瓦, 而本发明的 LED 集成电路 10 所消耗的功率为 79 毫瓦。I/O 终端的减少, 从 384 至 140 (在这个具体的例子中), 表明了对没有解码开关集成的 LED 阵列的重大改进。

参见图 2, 其中以框图的形式显示了一个单个的列解码开关 12_n。解码器开关 12_n 包括多个列解码电路 16、17、18 和 19 — 它们得到适当连接以响应于适当的寻址信号而把一个信号输出到 LED 阵列 11 的列 0 至列 3 中的一个。与该显示有关的, 是图 3 中所示的一个真值表 30, 它将在描述图 2 时得到引用。真值表 30 显示了各个地址线的信号电平, 即 A₀、 $\bar{A}_0$ 、A₁ 和 $\bar{A}_1$ — 它们用 “1” 或 “0” 表示, 而列解码开关 12_n 由可编程电源提供的高数据信号 C_n 选择。

参见真值表 30, 应该注意的是 A₀ 和 $\bar{A}_0$ 是互补的信号, 且 A₁ 和 $\bar{A}_1$ 是互补的信号, 因而当一对中的一个处于逻辑高电平时, 则另一个处于逻辑低电平。第一行 31 显示了选择列电路 16 所需的逻辑信号, 注意输入线 C_n 处于逻辑高电平, A₀ 和 A₁ 处于逻辑低电平且 $\bar{A}_0$ 和 $\bar{A}_1$ 处于逻辑高电平。参见真值表 30 中的第二行 32, 它显示了选择列电路 17 所需的逻辑信号, 输入线 C_n 仍然处于逻辑高电平, 而 A₀ 和 $\bar{A}_1$ 处于逻辑低电平且 $\bar{A}_0$ 和 A₁ 处于逻辑高电平。在真值表 30 的第三行 33 (该行显示了选择列电路 18 所需的逻辑信号) 中, 输入线 C_n 仍然处于逻辑高电平, 而 A₀ 和 $\bar{A}_1$ 处于逻辑高电平, 且 $\bar{A}_0$ 和 A₁ 处于逻辑低电平。最后, 在真值表 30 的第四行 34 (它显示了选择列电路 19 所需的逻辑信号) 中, 输入线 C_n 仍然处于逻辑高电平, 而 A₀ 和 A₁ 处于逻辑高电平且 $\bar{A}_0$ 和 $\bar{A}_1$ 处于逻辑低电平。因此, 通过把逻辑高电平信号加到有关的数据输入端 C_n 上, 就可以选择任何列解码开关 12_n, 且通过利用地址信号 A₀、 $\bar{A}_0$ 、A₁ 和 $\bar{A}_1$ 的适当组合, 可以选择列中与选定的解码器开关 12_n 相连的任何列。

图 4 显示了用于行解码开关 15_n 的选择逻辑真值表 40, 它与真值表 30 的列选择类似。通过把逻辑高电平信号加到有关的数据输入线 R_n 上, 可以选择特定的行解码开关 15_n。在选定的行解码开关 15_n 中, 四行中的一行的

选择，是借助地址线 B_0 、 B_1 、 B_2 和 B_3 而进行的。输出 R_0 借助可编程电流吸收器而与一个电流陷落相电连接，且当得到连接时指定了逻辑电路中的 1。当地址信号输入 B_0 处于高电平（在真值表 40 中被指定为 1）时，来自地址线的输入的变化确定了与解码器开关 15_n 相连的哪一个行将得到激活。如结合图 3 的真值表 30 所描述的，真值表 40 的四行 41 至 44 显示了选择与具体的解码器开关 15_n 有关的阵列 10 的四行的选择所需的逻辑。

参见图 5，其中示意显示了解码开关 122 的一个单个的列电路 50。如将更详细地描述的，各个列解码开关 12 都包括四个列电路 50。列电路 50 包括串联在可编程电源 54 与阵列 11 的一个具体的列之间的两个场效应晶体管（FET）52 和 53。在该具体实施例中，可编程电源 54 与作为数据信号 C_n 的选定列解码开关 12 的输入端相耦合。在该具体列电路中，地址线 A_0 与 FET 52 的栅极相连。当逻辑高电平出现在地址线 A_0 上时，FET 52 把由可编程电源 54 提供的一个 5 伏特电势，耦合到第二个 FET 53。当寻址信号 A_0 处于逻辑低电平时，FET 52 不把该 5 伏特电势耦合到 FET 53。

地址线 A_1 通过两个电平移动二极管 55 和 56 而与 FET 53 的栅极相连，而电平移动二极管 55 和 56 与地址线 A_1 串联。电平移动二极管 55 和 56 向 FET 53 的栅极提供了电压移动，以防止 FET 53 的栅极—漏极二极管的正向偏置。借助 MESFET 电路，电平移动二极管 55 和 56 被用来防止 MESFET 栅极被驱动成正向偏置。如所示，场效应晶体管 53 当地址线 A_1 处于高电平时导通并将来自 FET 52 的 5 伏特电势耦合到阵列 11 的相应的列（被显示为终端 57）。地址线 A_1 上的逻辑低电平阻止了 FET 28 的导通。

参见图 6，一个行电路 60 得到了示意显示，四个这样的电路构成了一个完整的行解码开关 15。行电路 60 包括串联在阵列 11 的相应的行与电流陷落 64 之间的两个 FET 62 和 63，而电流陷落 64 是前述的可编程电陷落。在此具体实施例中，可编程电陷落 64 与作为数据信号 R_n 的选定行解码开关 15 的输入端相耦合。当地址线 B_0 把逻辑高电平信号加到栅极上时，FET 62 将阵列 11 的相应的行耦合到 FET 63。地址线 B_1 必须处于逻辑高电平，才能激活 FET 63 以完成至电流陷落 64 的电路。电流陷落 64 当逻辑高电平信号被加到数据线 R_n （在图 6 中被显示为一个终端）上时被电耦合到

FET63。电流陷落 64 必须得到电连接,以使电流能够通过行电路 60 流动。从阵列 11 的相应的行至电流陷落 64 的导电性,完成了激活具体寻址的 LED 以使其发光的电路(假定至少一个列电路 50 得到了激活)。

参见图 7, LED 阵列集成电路 10 得到了示意显示。其某些部分被除去了。集成电路 10 包括在 LED 矩阵 11 中的多个 LED。作为一个例子,具体的 LED 70 的一个终端被电连接到第一个列解码开关 12 (在图中为了方便而用虚线包围起来)的第一个列电路 50 (在图 5 中得到单独显示)。LED 70 的第二终端与行解码开关 15 (为了方便而用虚线包围起来)中的一个第一行电路 60 (在图 6 中得到单独显示)相连,以作为对用来激活 LED 阵列 11 的多个列和行的多个列解码开关和多个行解码开关的个别显示。该图显示了图 2 的四个 LED 电路装置,其中一个列解码开关 12 通过把可编程电源 54 连接到所寻址的列而激活四个列,而相应的行解码开关 15 通过将被寻址的行从四个行解码开关 15 电连接到电流陷落 62,而完成了该电路。列电路 50 通过可编程电源 54 (被显示为块 72) 中的一个电路或开关,而与数据线 C_0 上的可编程电源 54 相连,或者以其他方式完成至可编程电源 54 的电路。类似地,行电路 60 通过可编程电流陷落 64 (显示为块 74) 中的一个开关或电路,而与数据信号 R_0 上的可编程电流陷落 64 相连,或者以其他方式完成至电流陷落 64 的电路。

应该理解的是,可编程电源 54 和可编程电流陷落 64,除了在任何预定的时间所提供的功率量是可编程的之外,还可以得到编程,以通过数据线 C_0 至 C_{58} 上的输入信号的预定程序和在线 R_0 至 R_{35} 上的输入信号的预定程序自动地进行排序。

图 8 所示的是低功率解码开关 82 (显示为单个的 FET) 和 LED 阵列 83 (显示为单个的 LED) 单片集成在同一基底上的外延结构 80。LED 阵列 83 包括多个依次形成在半绝缘砷化镓基底 84 上的掺杂和未掺杂外延层。如所示,这些外延层是 n^+ -GaAs 层 85、 n -InGaP 层 86、 n -AlInP 层 87、未掺杂的 AlGaInP 层 88、未掺杂的 AlInP 层 89、 P -AlInP 层 90、大约 $200\text{\AA}$ 厚的 P -InGaP 层 91、以及大约 $500\text{\AA}$ 厚的未掺杂 GaAs 层 92,以形成与相应的开关 82 相集成的 LED 阵列 83。显示的还有为像素绝缘而

设置的插入片 94、为至每一个象素的较低端的电连接而提供的插入片 95、和为行绝缘而提供的插入片 96。借助触头 97 和 98，提供了至阵列 83 中的每一个 LED 的金属化连接。开关 82 包括器件绝缘插入片 100、源极和漏极连接插入片 102 和 104、以及分别用于源极、栅极和漏极的金属化触头 112、113 和 114。在 1995 年 9 月 26 日颁发的、题目为“插入 LED 阵列的制造方法”并转让给同一受让人的美国专利第 5,453,386 号中，可以找到有关这种阵列的其他信息。另外，关于集成技术，参见 1996 年 1 月 9 日颁发的、题目为“带有二极管解码器的电-光集成电路”并转让给同一受让人的美国专利第 5,483,085 号。

图 9 中显示了一种修正的外延结构 120，它包括以单片集成的方式与 LED 阵列 130 集成在同一基底上的解码开关 122。LED 阵列 130 与图 8 的 LED 阵列 83 类似。解码开关 122 与图 8 的开关 82 类似，只是它是通过在器件制造期间把在 LED 阵列 130 上额外的外延层从 LED 130 添加至 FET 122 而制成的，从而使 p 掺杂物的扩散较为容易。

因此，公布了用更为简单和少的数据驱动器和更少的 I/O 终端来制造显示器特别是彩色显示器的方法。还公布了利用数字数据驱动器的新颖的改进的发光器件驱动矩阵，且特别是利用较少的数据驱动器的发光器件矩阵。另外，还公布了所用功率比相应的现有技术显示器小得多且更为便宜、更小且更容易制造的矩阵显示器和驱动器电路。本发明提供了一种 LED 显示器，它将用于列和行选择的解码开关集成在单片集成阵列中，且 LED 矩阵中用于列和行选择的 I/O 终端数目减小了很多。当然还应该理解的是，可以只用一个列或行解码开关组件来提供 LED 显示器，而其他的行或列解码开关组件（这些当然是可互换的）可以用正常的硬件连接、某种形式的解码、移位寄存器等等来取代。

借助可编程电源和可编程电流陷落，用于解码开关的器件的数目能够减到最小。功率消耗通过驱动器漏电流而不是 MESFET 漏电流而得到限制。其结果，功率消耗比采用不带可编程电源或可编程电流陷落的阵列所获得的要低得多。

所有列解码开关都具有公共地址线。其结果，列可以以 $n/4$ 的方式得

到依次扫描，其中 n 是一次的列数并取决于来自驱动器的输入功率。所有的行解码开关都具有公共地址线。其结果行可以依次或以 $m/4$ 的方式得到扫描，其中 m 是一次的行数并取决于可编程电流陷落的状态。用于防止 MESFET 栅极被驱动到正向偏置状态的电平移动二极管，被置于一个 CMOS 驱动器上，以提供解码开关序列扫描。

本发明减小了激活 LED 象素的 I/O 终端的数目，并大大降低了 LED 集成电路的功率消耗。通过将低功率解码开关与 LED 阵列单片集成在同一基底上，功率得到了大大降低。例如，在传统的解码器中，用于 240 乘 140 LED 阵列的功率为 11 瓦，而本发明的解码开关 LED 阵列的只有 36 毫瓦。I/O 终端的减少—从 384 至 140 个—大大地改进了 LED 阵列，而不用集成解码开关。

对在此为了说明的目的而选择的实施例的各种修正和改变，对于本领域的技术人员来说是显而易见的。例如，集成电路可以用任何方便的半导体材料系统或任何方便的有机系统制成。另外，LED 阵列和开关能够以各种方式制成，而仍然能够执行所述的功能。另外，可以采用各种不同的发光器件，且这些器件可以用在一定程度上修正和/或互换的步骤来制成。

以上只是以举例的方式进行了描述。在不脱离如权利要求书所述的本发明的范围的前提下，本领域的技术人员可以作出各种其他修正和改变。

以上已经以明确而简明的方式充分描述和公布了本发明及其最佳实施例，从而使本领域的技术人员能够理解并实施本发明及其最佳实施例。

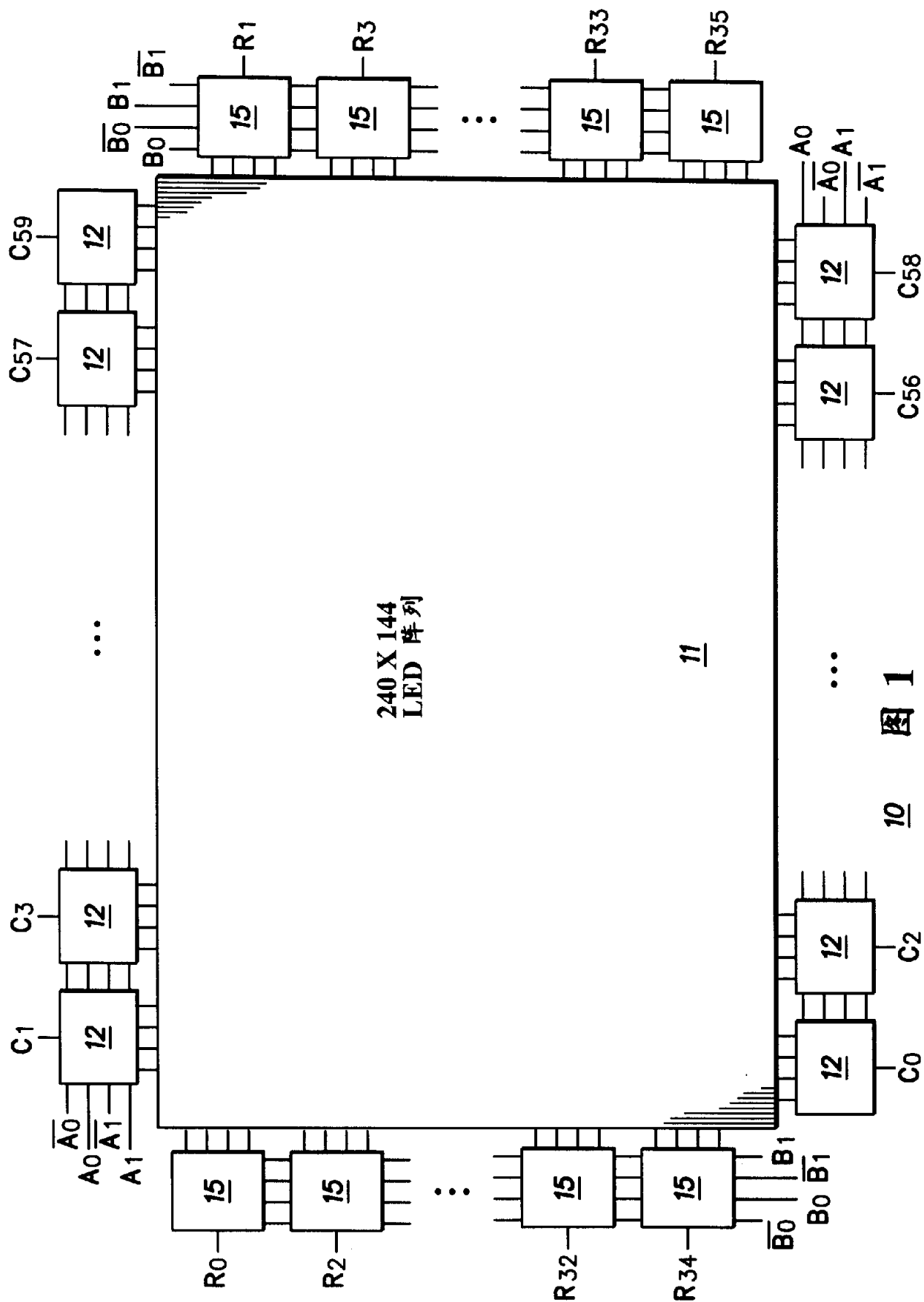


图 1

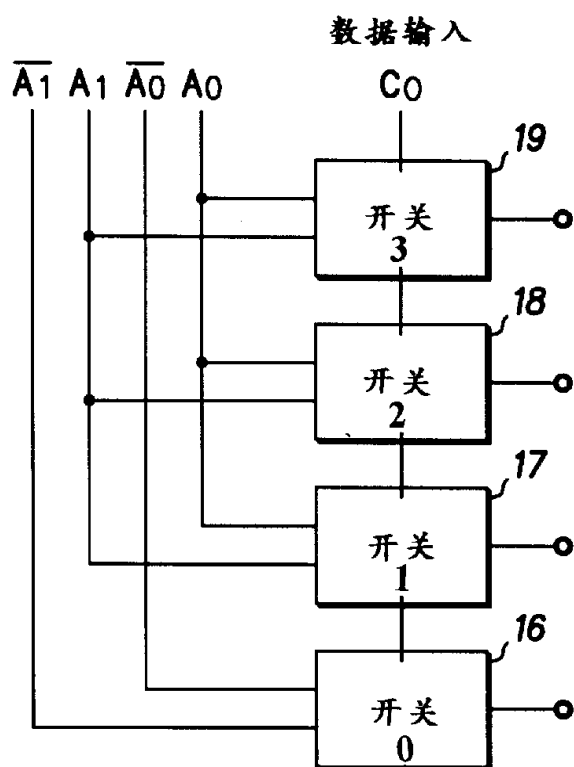


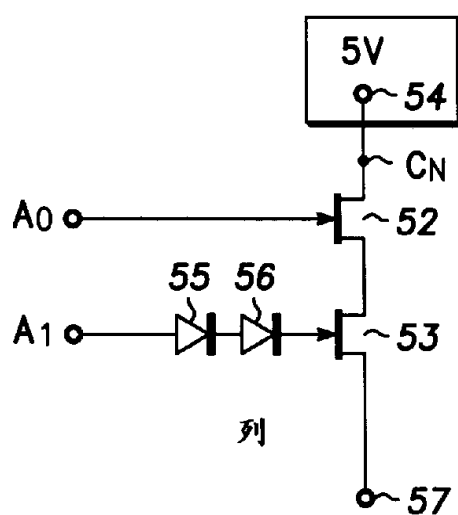
图 2
12

CN	A0	$\overline{A_0}$	A1	$\overline{A_1}$	所选列	
1	0	1	0	1	0	~31
1	0	1	1	0	1	~32
1	1	0	0	1	2	~33
1	1	0	1	0	3	~34

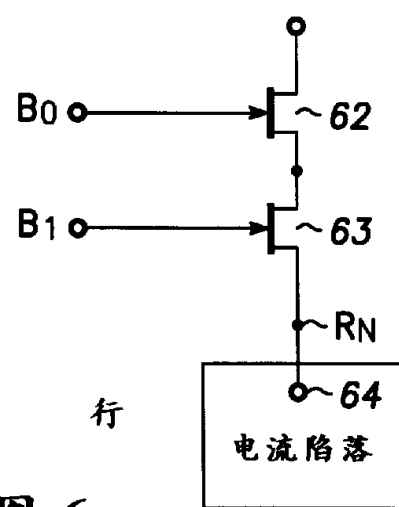
图 3

R_N	B_0	$\overline{B_0}$	B_1	$\overline{B_1}$	所选行	
1	0	1	0	1	0	~ 41
1	0	1	1	0	1	~ 42
1	1	0	0	1	2	~ 43
1	1	0	1	0	3	~ 44

40 图 4



50 图 5



60 图 6

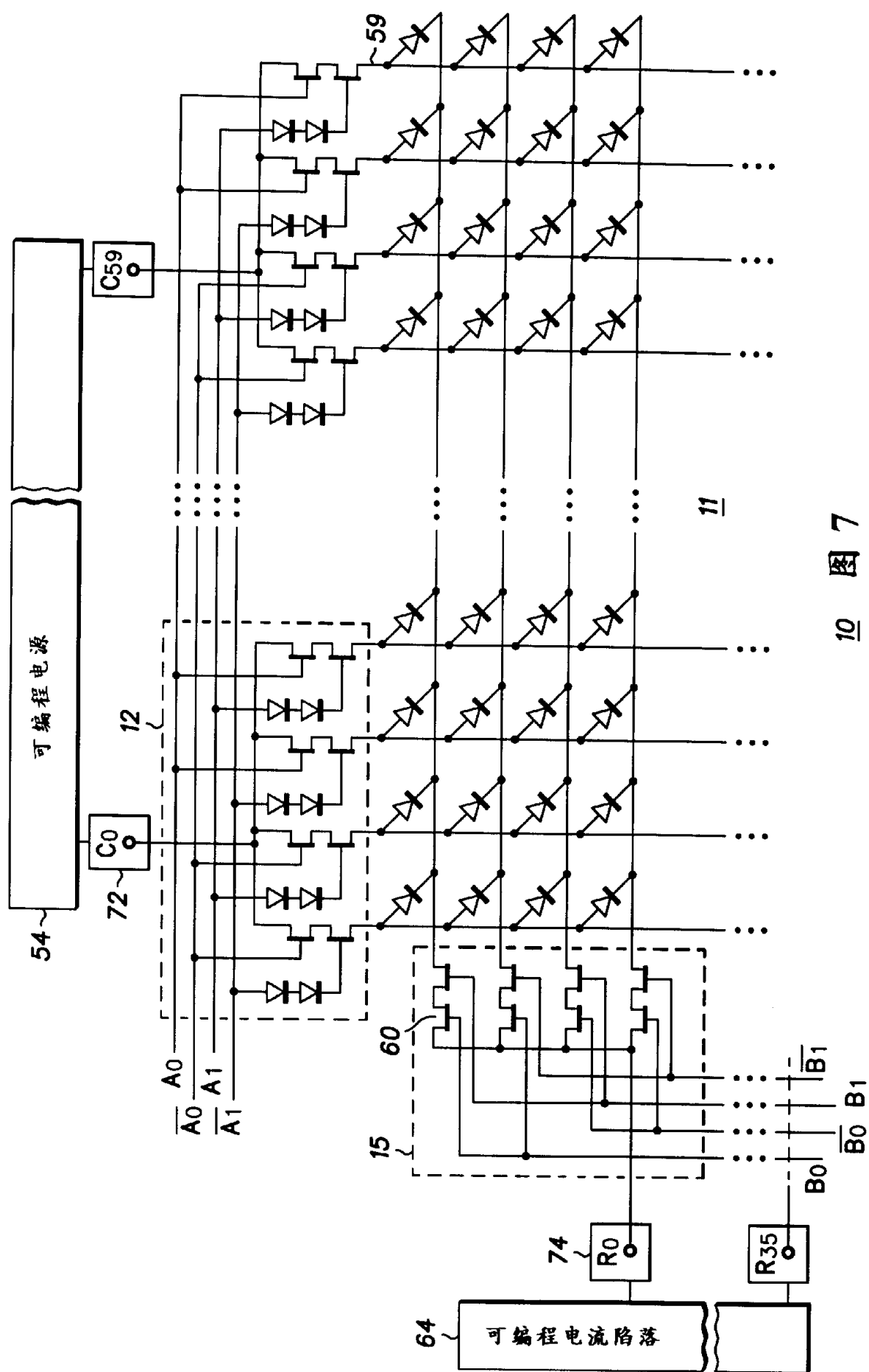
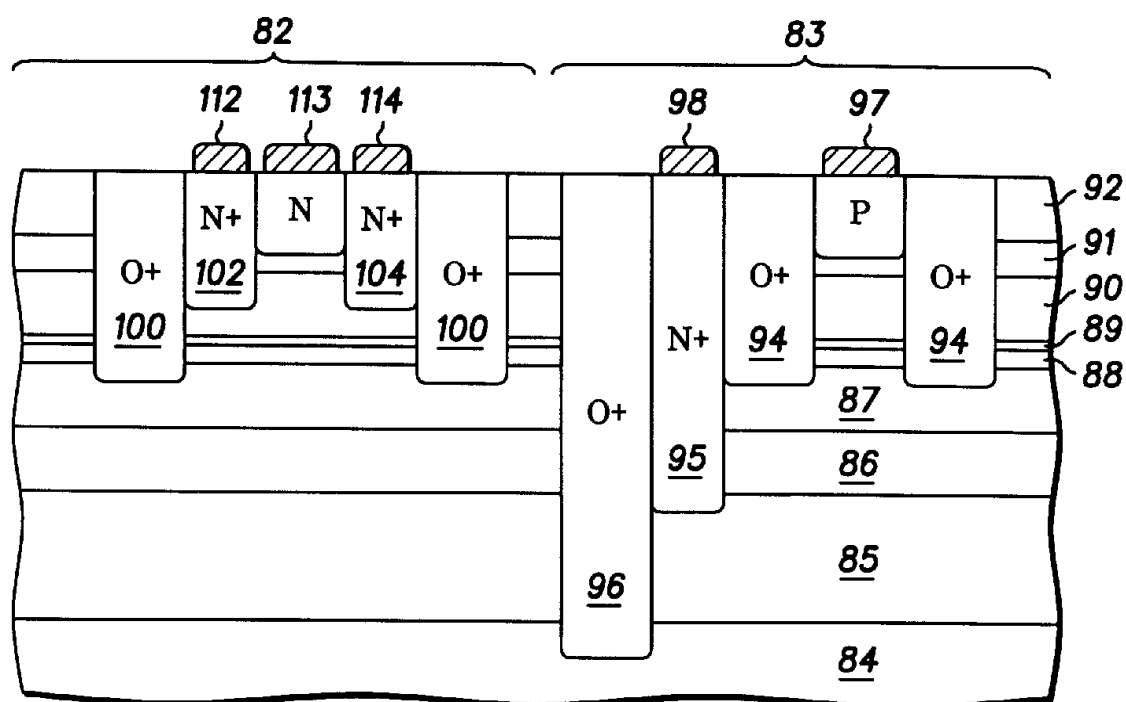


图 7



80 图 8

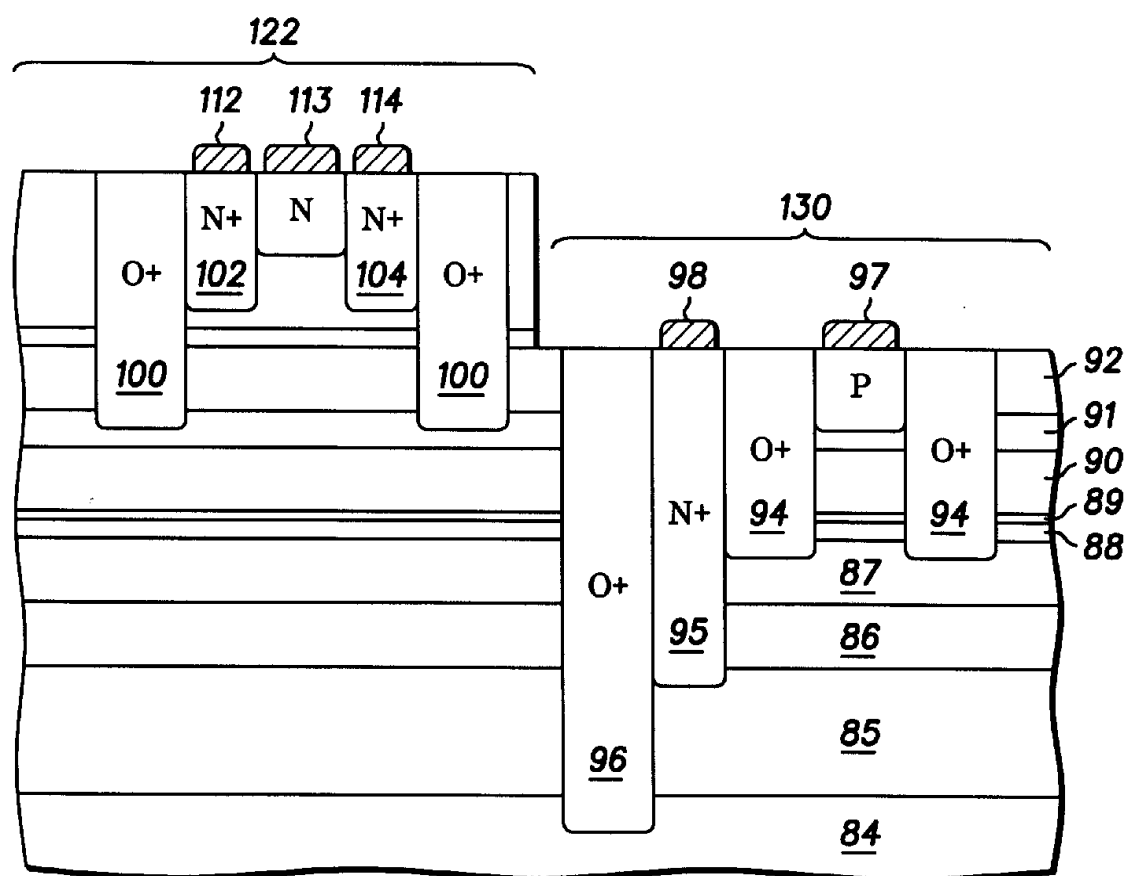


图 9 120