

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】平成 17 年 9 月 29 日 (2005.9.29)

【公開番号】特開 2003-324183 (P2003-324183A)
【公開日】平成 15 年 11 月 14 日 (2003.11.14)
【出願番号】特願 2002-131505 (P2002-131505)
【国際特許分類第 7 版】

H 0 1 L 25/065

H 0 1 L 25/07

H 0 1 L 25/18

【F I】

H 0 1 L 25/08 B

【手続補正書】

【提出日】平成 17 年 4 月 25 日 (2005.4.25)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

開口部を有する基板であって、当該基板の表面に形成された複数の入力端子と、当該入力端子に接続され当該基板内に形成された多層配線と、当該多層配線に接続された複数の出力端子と、当該多層配線の層間に形成された複数の層間樹脂とを備えた基板と、

前記開口部内に配置された第 1 半導体チップと、

前記第 1 半導体チップと対向して配置され、前記第 1 半導体チップおよび前記入力端子と電氣的に接続された第 2 半導体チップと、

を備えたことを特徴とする半導体装置。

【請求項 2】

請求項 1 に記載の半導体装置において、

前記開口部と対向して、前記第 2 半導体チップ上にチップコンデンサを更に備えたことを特徴とする半導体装置。

【請求項 3】

請求項 1 又は 2 に記載の半導体装置において、

前記開口部内に前記第 1 半導体チップを複数配置したことを特徴とする半導体装置。

【請求項 4】

請求項 1 から 3 の何れかに記載の半導体装置において、

前記第 2 半導体チップ上に放熱部材を更に備えたことを特徴とする半導体装置。

【請求項 5】

請求項 1 に記載の半導体装置において、

前記複数の出力端子にそれぞれ接続された複数の導電部材を更に備え、

前記第 2 半導体チップの厚みを前記導電部材の厚みよりも薄くして、前記第 2 半導体チップを前記導電部材の側方に配置したことを特徴とする半導体装置。

【請求項 6】

請求項 5 に記載の半導体装置において、

前記基板を複数積層して備えたことを特徴とする半導体装置。

【請求項 7】

開口部を有する基板であって、当該基板の表面に形成された複数の入力端子と、当該入

力端子に接続され当該基板内に形成された多層配線と、当該多層配線に接続された複数の出力端子と、当該多層配線の層間に形成された複数の層間樹脂とを備えた基板と、
前記開口部上に配置され、前記入力端子と電氣的に接続された半導体チップと、
前記開口部と対向して前記半導体チップ上に配置されたチップコンデンサと、
を備えたことを特徴とする半導体装置。

【請求項 8】

請求項 7 に記載の半導体装置において、
前記基板上にチップコンデンサを更に備えたことを特徴とする半導体装置。

【請求項 9】

請求項 7 又は 8 に記載の半導体装置において、
前記半導体チップの上に放熱部材を配置したことを特徴とする半導体装置。

【請求項 10】

請求項 1 から 9 の何れかに記載の半導体装置において、
前記基板内に、電源プレーン又はグランドプレーンを備えたことを特徴とする半導体装置。

【請求項 11】

請求項 1 から 10 の何れかに記載の半導体装置において、
前記基板は、前記開口部を複数有することを特徴とする半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

【課題を解決するための手段】

請求項 1 の発明に係る半導体装置は、開口部を有する基板であって、当該基板の表面に形成された複数の入力端子と、当該入力端子に接続され当該基板内に形成された多層配線と、当該多層配線に接続された複数の出力端子と、当該多層配線の層間に形成された複数の層間樹脂とを備えた基板と、

前記開口部内に配置された第 1 半導体チップと、

前記第 1 半導体チップと対向して配置され、前記第 1 半導体チップおよび前記入力端子と電氣的に接続された第 2 半導体チップと、

を備えたことを特徴とするものである。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

請求項 7 の発明に係る半導体装置は、開口部を有する基板であって、当該基板の表面に形成された複数の入力端子と、当該入力端子に接続され当該基板内に形成された多層配線と、当該多層配線に接続された複数の出力端子と、当該多層配線の層間に形成された複数の層間樹脂とを備えた基板と、

前記開口部上に配置され、前記入力端子と電氣的に接続された半導体チップと、

前記開口部と対向して前記半導体チップ上に配置されたチップコンデンサと、

を備えたことを特徴とするものである。