

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-142351

(P2015-142351A)

(43) 公開日 平成27年8月3日(2015.8.3)

(51) Int.Cl.

H04N 5/378 (2011.01)

F1

H04N 5/335 780

テーマコード (参考)

5C024

審査請求 未請求 請求項の数 10 O L (全 19 頁)

(21) 出願番号 特願2014-16023 (P2014-16023)
 (22) 出願日 平成26年1月30日 (2014.1.30)

(71) 出願人 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100126240
 弁理士 阿部 琢磨
 (74) 代理人 100124442
 弁理士 黒岩 創吾
 (72) 発明者 岩根 正晃
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内
 (72) 発明者 大下内 和樹
 東京都大田区下丸子3丁目30番2号キヤ
 ノン株式会社内

最終頁に続く

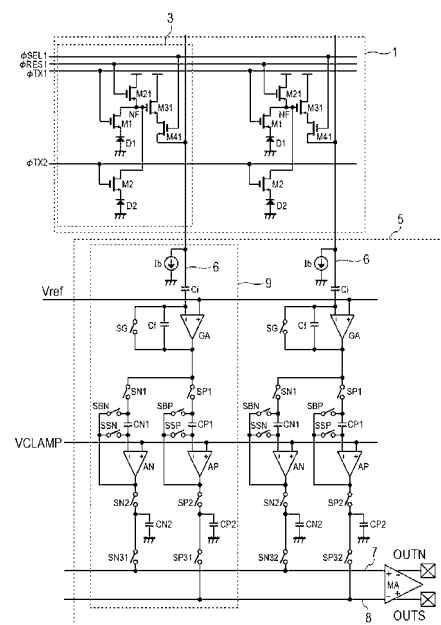
(54) 【発明の名称】 撮像装置、撮像システム

(57) 【要約】 (修正有)

【課題】 撮像装置の信号出力の高速化を実現する。

【解決手段】 画素セル3のフォトダイオードD1が蓄積した電荷に基づく信号を出力する信号をバッファ部APが容量CP2に保持させるためスイッチ部SP2が導通状態としている期間が、フォトダイオードD1が蓄積した電荷とフォトダイオードD2が蓄積した電荷とを足した電荷に基づく信号をバッファ部APが容量CP2に保持させるためスイッチ部SP2が導通状態としている期間よりも短い。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 光電変換部と、第 2 光電変換部と、前記第 1 光電変換部と前記第 2 光電変換部に対して共通に設けられた出力部とを有する画素セルと、

前記出力部が出力する信号をバッファするバッファ部と、前記バッファ部が出力する信号を保持する容量素子と、前記バッファ部と前記容量素子との間の導通状態と非導通状態とを切り替えるスイッチ部とを有する読み出し回路とを有する撮像装置であって、

前記第 1 光電変換部が蓄積した電荷に基づく第 1 光信号を前記出力部が出力し、前記第 1 光信号をバッファした第 1 バッファ信号を前記バッファ部が出力し、

前記第 1 光電変換部が蓄積した電荷と前記第 2 光電変換部が蓄積した電荷とを足した電荷に基づく第 2 光信号を前記出力部が出力し、前記第 2 光信号をバッファした第 2 バッファ信号を前記バッファ部が出力し、

前記第 1 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電氣的経路を前記スイッチ部が導通状態としている期間が、

前記第 2 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電氣的経路を前記スイッチ部が導通状態としている期間よりも短いことを特徴とする撮像装置。

【請求項 2】

前記出力部が出力する信号を増幅した増幅信号を前記バッファ部に出力する増幅部をさらに有し、

前記第 1 バッファ信号は、前記増幅部が前記第 1 光信号を増幅した第 1 増幅信号を前記バッファ部がバッファした信号であり、

前記第 2 バッファ信号は、前記増幅部が前記第 2 光信号を増幅した第 2 増幅信号を前記バッファ部がバッファした信号であることを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記読み出し回路は、前記増幅信号を保持する第 2 容量素子と、前記増幅部と前記第 2 容量素子との間の電氣的経路の導通状態と非導通状態とを切り替える第 2 スwitch部とをさらに有し、

前記増幅部が前記第 1 増幅信号を出力している場合に、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スwitch部が導通状態としている期間が、

前記増幅部が前記第 2 増幅信号を出力している場合に、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スwitch部が導通状態としている期間よりも短いことを特徴とする請求項 2 に記載の撮像装置。

【請求項 4】

前記読み出し回路は、さらに前記増幅信号を保持する第 3 容量素子と、前記増幅部と前記第 3 容量素子との間の電氣的経路の導通状態と非導通状態とを切り替える第 3 スwitch部とを有し、

前記出力部は、さらにノイズ信号を出力し、

前記増幅部は、前記ノイズ信号を増幅した増幅ノイズ信号を出力し、

前記増幅ノイズ信号を前記第 3 容量素子に保持させるために、前記増幅部と前記第 3 容量素子との間の電氣的経路を前記第 3 スwitch部が導通状態としている期間が、

前記第 1 増幅信号を前記第 2 容量素子に保持させるために、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スwitch部が導通状態としている期間よりも短いことを特徴とする請求項 3 に記載の撮像装置。

【請求項 5】

前記読み出し回路は、前記増幅信号を保持するとともに前記バッファ部に前記増幅信号を出力する第 2 容量素子と、前記増幅部と前記第 2 容量素子との間の電氣的経路の導通状態と非導通状態とを切り替える第 2 スwitch部とをさらに有し、

前記第 2 容量素子は、前記第 1 増幅信号を保持した後、前記第 1 増幅信号をリセットせずに前記第 2 増幅信号を保持する容量素子であって、

10

20

30

40

50

前記第 1 増幅信号を前記第 2 容量素子に保持させるために、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スイッチ部が導通状態としている期間の長さが、

前記第 2 増幅信号を前記第 2 容量素子に保持させるために、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スイッチ部が導通状態としている期間の長さ以下であることを特徴とする請求項 2 に記載の撮像装置。

【請求項 6】

前記読み出し回路は、さらに前記増幅信号を保持する第 3 容量素子と、前記増幅部と前記第 3 容量素子との間の電氣的経路の導通状態と非導通状態とを切り替える第 3 スイッチ部とを有し、

前記出力部は、さらにノイズ信号を出力し、

前記増幅部は、前記ノイズ信号を増幅した増幅ノイズ信号を出力し、

前記増幅ノイズ信号を前記第 3 容量素子に保持させるために、前記増幅部と前記第 3 容量素子との間の電氣的経路を前記第 3 スイッチ部が導通状態としている期間が、

前記第 1 増幅信号を前記第 2 容量素子に保持させるために、前記増幅部と前記第 2 容量素子との間の電氣的経路を前記第 2 スイッチ部が導通状態としている期間よりも短いことを特徴とする請求項 5 に記載の撮像装置。

【請求項 7】

前記第 1 光電変換部と前記第 2 光電変換部とに光を導く共通のマイクロレンズをさらに有することを特徴とする請求項 1 ~ 6 のいずれかに記載の撮像装置。

【請求項 8】

前記画素セルが前記第 1 光電変換部と前記第 2 光電変換部とを含む L 個の光電変換部を含み、

前記第 1 光信号は、前記 L 個の光電変換部のうちの、前記 L 個よりも少ない M 個の光電変換部の各々が蓄積した電荷同士を足した電荷に基づく信号であり、

前記第 2 光信号は、前記 L 個の光電変換部の各々が蓄積した電荷同士を足した電荷に基づく信号であり、

前記第 1 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電氣的経路を前記スイッチ部が導通状態としている期間の長さが、

前記第 2 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電氣的経路を前記スイッチ部が導通状態としている期間の長さの M / L 以下であることを特徴とする請求項 1 ~ 7 のいずれかに記載の撮像装置。

【請求項 9】

請求項 1 ~ 8 のいずれかに記載の撮像装置と、前記撮像装置が出力する信号を処理する出力信号処理部とを有することを特徴とする撮像システム。

【請求項 10】

請求項 7 に記載の撮像装置と、

前記撮像装置に光を集光する光学系と、

前記撮像装置から信号が入力される出力信号処理部とを有する撮像システムであって、

前記出力信号処理部は、前記第 1 バッファ信号に基づく信号と前記第 2 バッファ信号に基づく信号との差の信号と、前記第 1 バッファ信号に基づく信号とによって焦点検出を行い、

前記出力信号処理部は、前記第 2 バッファ信号に基づく信号によって画像を生成することを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置、撮像システムに関する。

【背景技術】

【0002】

撮像装置を高速化する構成の一例として、特許文献 1 のように、画素が出力する信号を

10

20

30

40

50

保持する第 1 の蓄積部と、第 1 の蓄積部が保持した信号を伝達するバッファ部と、バッファ部から信号が伝達される第 2 の蓄積部とを有する構成が知られている。特許文献 1 の撮像装置では第 1 の画素の信号をまず第 1 の蓄積部が保持する。そして、バッファ部は、第 2 の蓄積部に、第 1 の蓄積部が保持した第 1 の画素の信号を伝達する。そして、第 2 の蓄積部から第 1 の画素の信号を読み出す期間に、第 2 の画素の信号を第 1 の蓄積部が保持する。これにより、第 2 の蓄積部から第 1 の画素の信号を読み出す期間と、第 2 の画素から第 1 の蓄積部に信号を出力させる期間とを重ねることができる。これにより、第 2 の蓄積部を有しない構成の撮像装置に比して撮像装置を高速化することができる。

【 0 0 0 3 】

また、特許文献 2 には、光電変換部が蓄積した電荷に基づく信号を垂直信号線に出力する増幅素子が、複数の光電変換部で共有された撮像装置が記載されている。そして、第 1 の光電変換部が生成した電荷に基づく第 1 の信号と、第 1 の光電変換部が生成した電荷と別の光電変換部が生成した電荷とを加えることで得られる電荷に基づく第 2 の信号とを増幅素子が出力する。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 0 9 - 0 8 9 3 6 7 号 公 報

【 特許文献 2 】 特開 2 0 0 4 - 1 3 4 8 6 7 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

しかしながら、特許文献 1 および特許文献 2 は、動作のさらなる高速化についての検討がなされていない。

【 課題を解決するための手段 】

【 0 0 0 6 】

本発明は、上記の課題を鑑みて為されたものであり、一の態様は、第 1 光電変換部と、第 2 光電変換部と、前記第 1 光電変換部と前記第 2 光電変換部に対して共通に設けられた出力部とを有する画素セルと、前記出力部が出力する信号をバッファするバッファ部と、前記バッファ部が出力する信号を保持する容量素子と、前記バッファ部と前記容量素子との間の導通状態と非導通状態とを切り替えるスイッチ部とを有する読み出し回路とを有する撮像装置であって、前記第 1 光電変換部が蓄積した電荷に基づく第 1 光信号を前記出力部が出力し、前記第 1 光信号をバッファした第 1 バッファ信号を前記バッファ部が出力し、前記第 1 光電変換部が蓄積した電荷と前記第 2 光電変換部が蓄積した電荷とを足した電荷に基づく第 2 光信号を前記出力部が出力し、前記第 2 光信号をバッファした第 2 バッファ信号を前記バッファ部が出力し、前記第 1 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電気的経路を前記スイッチ部が導通状態としている期間が、前記第 2 バッファ信号を前記容量素子に保持させるために、前記バッファ部と前記容量素子との間の電気的経路を前記スイッチ部が導通状態としている期間よりも短いことを特徴とする撮像装置である。

【 発明の効果 】

【 0 0 0 7 】

本発明により、撮像装置の信号出力の高速化を実現することができる。

【 図面の簡単な説明 】

【 0 0 0 8 】

【 図 1 】 撮像装置の構成の一例を示した図

【 図 2 】 撮像装置の動作の一例を示した図

【 図 3 】 撮像装置の構成の一例を示した図

【 図 4 】 撮像装置の動作の一例を示した図

【 図 5 】 撮像装置の動作の一例を示した図

10

20

30

40

50

【図 6】撮像装置の構成の一例を示した図

【図 7】撮像装置の動作の一例を示した図

【図 8】撮像システムの構成の一例を示した図

【発明を実施するための形態】

【0009】

以下、図面を参照しながら各実施例の撮像装置を説明する。

【0010】

(実施例 1)

図 1 は、本実施例の撮像装置の構成を示した図である。

【0011】

撮像装置は、画素セル 3 が含まれる画素アレイ 1 と、バッファ部であるバッファ A P が含まれる周辺回路部 5 とを有する。画素アレイ 1 は、複数の画素セル 3 を有する。画素セル 3 の各々は、フォトダイオード D 1、フォトダイオード D 2、トランジスタ M 1、トランジスタ M 2、トランジスタ M 2 1、トランジスタ M 3 1、トランジスタ M 4 1 を有する。フォトダイオード D 1 は、画素セル 3 が有する第 1 光電変換部である。また、フォトダイオード D 2 は、画素セル 3 が有する第 2 光電変換部である。また、ノード N F は、トランジスタ M 3 1 の入力ノードと、トランジスタ M 2 1 の一方の主ノードと、トランジスタ M 1 の一方の主ノードと、トランジスタ M 2 の一方の主ノードとに対して電氣的に接続されている。1 つの画素セル 3 は、フォトダイオード D 1 を有する画素と、フォトダイオード D 2 を有する画素の 2 つの画素を有する。トランジスタ M 3 1 は、フォトダイオード D 1 とフォトダイオード D 2 とが蓄積した各々の電荷に基づく信号、あるいはフォトダイオード D 1 とフォトダイオード D 2 の各々が蓄積した電荷を足した電荷に基づく信号を出力する出力部である。

【0012】

尚、撮像装置は、数千行および数千列に渡って配された 2 次元アレイの画素セル 3 を有している。図 1 では、2 次元アレイの画素セル 3 の一部として、1 行 2 列の画素セル 3 を示したものである。尚、特に断りのない場合は、X 列目と表記する場合には、図面の左端から画素セル 3 を数えるものとする。また、Y 行目と表記する場合には、図面の上端から画素セル 3 を数えるものとする。

【0013】

さらに撮像装置は、画素アレイ 1 の外部に周辺回路部 5 を有している。周辺回路部 5 は、読み出し回路 9 を有する。画素セル 3 のトランジスタ M 4 1 は、垂直信号線 6 を介して、容量素子 C i に電氣的に接続されている。また、電流源 I b は、垂直信号線 6 とトランジスタ M 4 1 を介して、トランジスタ M 3 1 に電流を供給する。よって、電流源 I b とトランジスタ M 3 1 とトランジスタ M 3 1 に電圧を供給する電圧源とでソースフォロワ回路が構成される。

【0014】

読み出し回路 9 は、増幅アンプ G A、バッファ回路 A N、バッファ回路 A P、容量素子 C i、容量素子 C f、容量素子 C N 1、容量素子 C P 1、容量素子 C N 2、容量素子 C P 2 を有する。さらに、読み出し回路 9 は、スイッチ S G、スイッチ S N 1、スイッチ S P 1、スイッチ S B N、スイッチ S B P、スイッチ S S N、スイッチ S S P、スイッチ S N 2、スイッチ S P 2、スイッチ S N 3 1、スイッチ S P 3 1 を有する。増幅アンプ G A は、画素セル 3 の出力部が出力する信号を増幅した増幅信号を出力する増幅部である。また、バッファ回路 A P は、増幅部が出力する増幅信号をバッファするバッファ部である。また、バッファ回路 A N は、増幅部が出力する増幅信号をバッファする第 2 バッファ部である。また、スイッチ S P 2 は、バッファ部であるバッファ回路 A P と容量素子 C P 2 との間の電氣的経路の導通状態と非導通状態とを切り替えるスイッチ部である。バッファ部は、増幅部とバッファ部との間の電氣的経路のインピーダンスと、バッファ部とバッファ部の後段のスイッチ部との間の電氣的経路のインピーダンスとを変換する回路である。また、バッファ部の増幅率は 1 としている。また、スイッチ S P 1 は、増幅部である増幅アン

10

20

30

40

50

ブ G A と容量素子 C P 1 との間の電氣的経路の導通状態と非導通状態とを切り替える第 2 スイッチ部である。また、スイッチ S N 1 は、増幅部である増幅アンプ G A と容量素子 C N 1 との間の電氣的経路の導通状態と非導通状態とを切り替える第 3 スイッチ部である。また、スイッチ S N 2 は、第 2 バッファ部であるバッファ回路 A N と、容量素子 C N 2 との間の電氣的経路の導通状態と非導通状態とを切り替える第 4 スイッチ部である。容量素子 C P 1 は、スイッチ S P 1 が導通状態にある時に、増幅アンプ G A から増幅信号が出力される第 2 容量素子である。容量素子 C N 1 は、スイッチ S N 1 が導通状態にある時に、増幅アンプ G A から増幅信号が出力される第 3 容量素子である。容量素子 C N 2 は、スイッチ S N 2 が導通状態にある時に、バッファ回路 A N からバッファ信号が出力される第 4 容量素子である。

10

【 0 0 1 5 】

読み出し回路 9 の容量素子 C P 2 、容量素子 C N 2 のそれぞれは、出力アンプ M A に、出力線 7 、出力線 8 を介して、容量素子 C P 2 、容量素子 C N 2 の各々が保持した信号を出力する。

【 0 0 1 6 】

図 2 は、図 1 に示した撮像装置の動作を示したタイミング図である。

【 0 0 1 7 】

図 2 に示した信号 S E L 1 、 R E S 1 、 T X 1 、 T X 2 のそれぞれは、図 1 に示した同じ符号の信号と対応している。信号 S E L 2 、 R E S 2 は、信号 S E L 1 が入力される画素セル 3 に隣接する行に位置する画素セル 3 を制御する信号である。

20

【 0 0 1 8 】

信号 S E L 1 、 R E S 1 、 S E L 2 、 R E S 2 、 T X 1 、 T X 2 のそれぞれは、不図示の垂直走査回路が出力する信号である。また、図 2 では、図 1 の読み出し回路 9 が有する各スイッチを制御する信号を、図 1 で付したスイッチの符号の先頭に を付して表している。信号 S G は、図 1 では不図示のタイミングジェネレータが、スイッチ S G を制御する信号である。信号 S G が H i g h レベル (以下、H レベル) の場合には導通状態、L o w レベル (以下、L レベル) の場合には、非導通状態である。他の信号 S N 1 、信号 S P 1 、信号 S B P 、信号 S S P 、信号 S N 2 、信号 S P 2 、信号 S N 3 1 、信号 S P 3 1 、信号 S N 3 2 、信号 S P 3 2 も、H レベルの場合には、スイッチが導通状態であり、L レベルの場合には非導通状態である。尚、信号 S N 2 と信号 S P 2 は互いに同相の信号である。また、信号 S N 3 1 と信号 S P 3 1 は互いに同相の信号である。また、信号 S N 3 2 と信号 S P 3 2 は互いに同相の信号である。

30

【 0 0 1 9 】

時刻 t 1 に、垂直走査回路は R E S 1 を L レベルとする。これにより、トランジスタ M 2 1 がオフとなり、ノード N F のリセットが解除される。この、ノード N F のリセットが解除されることによって、トランジスタ M 3 1 がトランジスタ M 4 1 を介して垂直信号線 6 に出力する信号をノイズ信号と表記する。また、タイミングジェネレータは、信号 S N 1 と信号 S P 1 とをそれぞれ L レベルとする。これにより、増幅アンプ G A と容量素子 C N 1 との間の電氣的経路と、増幅アンプ G A と容量素子 C P 1 との間の電氣的経路がそれぞれ非導通状態となる。尚、時刻 t 1 において、垂直走査回路は、信号 S E L 1 、信号 R E S 2 を H レベルとしている。また、時刻 t 1 において、垂直走査回路は、信号 S E L 2 、信号 T X 1 、信号 T X 2 をそれぞれ L レベルとしている。また、時刻 t 1 において、タイミングジェネレータは、信号 S G 、信号 S S N 、信号 S S P をそれぞれ H レベルとしている。また、時刻 t 1 において、タイミングジェネレータは、信号 S B N 、信号 S B P 、信号 S N 2 、信号 S P 2 、信号 S N 3 1 、信号 S P 3 1 、信号 S N 3 2 、信号 S P 3 2 をそれぞれ L レベルとしている。

40

【 0 0 2 0 】

時刻 t 2 に、タイミングジェネレータが信号 S G を L レベルとする。これにより、スイッチ S G が非導通状態となる。増幅アンプ G A は、入力される信号に対して、容量素子

50

C_fの容量値をC_f、容量素子C_iの容量値をC_iとすると、C_i/C_fの増幅率を掛けた信号を出力する。すなわち、増幅アンプG_Aは画素セル3から垂直信号線6に出力されているノイズ信号を増幅した信号（以下、増幅ノイズ信号と表記する。）を出力する。

【0021】

時刻t₃に、タイミングジェネレータは、信号S_{N1}をHレベルとする。これにより、スイッチS_{N1}が導通状態となる。同時刻において、増幅アンプG_Aは、増幅ノイズ信号を出力している。スイッチS_{N1}が導通状態となる事によって、増幅アンプG_Aが容量素子C_{N1}に増幅ノイズ信号を出力する期間が開始する。

【0022】

時刻t₄に、タイミングジェネレータは、信号S_{N1}をLレベルとする。これにより、スイッチS_{N1}が非導通状態となる。よって、容量素子C_{N1}は、この時刻の増幅ノイズ信号を保持する。

【0023】

時刻t₅に、垂直走査回路は、信号T_XをHレベルとする。これにより、トランジスタM₁は、フォトダイオードD₁が蓄積した電荷のノードN_Fへの転送を開始する。また、タイミングジェネレータは、信号S_{P1}をHレベルとする。これにより、増幅アンプG_Aが容量素子C_{P1}に信号を出力する期間が開始する。

【0024】

時刻t₆に、垂直走査回路は、信号T_XをLレベルとする。これにより、トランジスタM₁は、フォトダイオードD₁が蓄積した電荷のノードN_Fへの転送を終了する。この時に、トランジスタM₃₁がトランジスタM₄₁を介して垂直信号線6に出力する信号を、A信号と表記する。A信号は、第1光電変換部が蓄積した電荷に基づく第1光信号である。また、増幅アンプG_Aが、A信号を増幅して出力する信号を、増幅A信号と表記する。増幅A信号は、第1光信号を増幅アンプG_Aが増幅して出力する第1増幅信号である。

【0025】

時刻t₇に、タイミングジェネレータは信号S_{P1}をLレベルとする。これにより、容量素子C_{P1}は、この時刻の増幅A信号を保持する。

【0026】

時刻t₈に、タイミングジェネレータは、信号S_{BN}をHレベルとし、信号S_{SN}をLレベルとする。これにより、スイッチS_{BN}が導通状態となり、スイッチS_{SN}が非導通状態となる。よって、バッファ回路A_Nは、容量素子C_{N1}が保持した増幅ノイズ信号をスイッチS_{N2}に出力する。また、同時刻に、タイミングジェネレータは、信号S_{BP}をHレベルとし、信号S_{SP}をLレベルとする。これにより、スイッチS_{BP}が導通状態となり、スイッチS_{SP}が非導通状態となる。よって、バッファ回路A_Pは、容量素子C_{P1}が保持した増幅A信号をスイッチS_{P2}に出力する。バッファ回路A_Pが出力する信号は、第1増幅信号である増幅A信号をバッファした第1バッファ信号である。

【0027】

時刻t₉に、タイミングジェネレータは、信号S_{N2}と信号S_{P2}をHレベルとする。これにより、バッファ回路A_Nが容量素子C_{N2}に増幅ノイズ信号を出力する期間が開始する。また、バッファ回路A_Pが容量素子C_{P2}に増幅A信号を出力する期間が開始する。

【0028】

時刻t₁₀に、信号S_{N2}と信号S_{P2}をLレベルとする。これにより、容量素子C_{N2}は、増幅ノイズ信号を保持し、容量素子C_{P2}は第1バッファ信号である増幅A信号を保持する。

【0029】

その後、不図示の水平走査回路は、信号S_{N31}と信号S_{P31}とをHレベルとする。これにより、図1の1列目の画素セル3に関わる読み出し回路9に含まれる容量素子C_{N2}から画素セル3のノイズ信号に基づく増幅ノイズ信号が出力アンプM_Aに出力される。また、1列目の画素セル3に関わる読み出し回路9に含まれる容量素子C_{P2}から、

10

20

30

40

50

フォトダイオード D 1 の蓄積した電荷に基づく増幅 A 信号が出力アンプ M A に出力される。出力アンプ M A は、増幅 A 信号と増幅ノイズ信号との差の信号を、端子 O U T N と端子 O U T S とに出力する。その後、水平走査回路は、信号 S N 3 2 と信号 S P 3 2 とを H レベルとする。このようにして、各列の読み出し回路 9 は、増幅 A 信号と増幅ノイズ信号とを出力アンプ M A に出力する。この各列の読み出し回路 9 が、増幅 A 信号と増幅ノイズ信号とを出力アンプ M A に出力する期間を、A 水平走査期間と表記する。A 水平走査期間は、図 2 では時刻 t 1 1 から時刻 t 1 5 までとしている。

【 0 0 3 0 】

一方、垂直走査回路は、時刻 t 1 0 に、信号 T X 2 を H レベルとする。1 行目の画素セル 3 のトランジスタ M 2 は、フォトダイオード D 2 が蓄積した電荷のノード N F への転送を開始する。ノード N F は、先の動作によって、フォトダイオード D 1 が蓄積した電荷を保持している。時刻 t 1 1 に垂直走査回路が信号 T X 2 を L レベルとすることによって、1 行目の画素セル 3 のノード N F は、フォトダイオード D 1 が蓄積した電荷と、フォトダイオード D 2 が蓄積した電荷とを足した電荷を保持する。この時に、トランジスタ M 3 1 がトランジスタ M 4 1 を介して垂直信号線 6 に出力する信号を A + B 信号と表記する。尚、A + B 信号と A 信号との差の信号は B 信号である。B 信号とは、フォトダイオード D 2 が蓄積した電荷のみに基づいて、トランジスタ M 3 1 がトランジスタ M 4 1 を介して垂直信号線 6 に出力した場合に得られると想定される信号である。また、増幅アンプ G A が、A + B 信号を増幅して出力する信号を増幅 A + B 信号と表記する。増幅 A + B 信号は、A + B 信号を増幅した第 2 増幅信号である。

10

20

【 0 0 3 1 】

また、時刻 t 1 1 に、タイミングジェネレータは、信号 S B P を L レベルとし、信号 S S P を H レベルとする。これにより、容量素子 C P 1 が増幅アンプ G A の出力する信号を再び保持する準備が整う。

【 0 0 3 2 】

時刻 t 1 2 に、タイミングジェネレータは、信号 S P 1 を H レベルとし、その後、時刻 t 1 3 に、タイミングジェネレータは、信号 S P 1 を L レベルとする。この動作により、容量素子 C P 1 は、増幅 A + B 信号を保持する。

【 0 0 3 3 】

時刻 t 1 4 に、タイミングジェネレータは、信号 S B P を H レベルとし、信号 S S P を L レベルとする。これにより、バッファ回路 A P は、増幅 A + B 信号を、スイッチ S P 2 に出力する。バッファ回路 A P が出力する信号は、第 2 増幅信号である増幅 A + B 信号をバッファした第 2 バッファ信号である。尚、バッファ回路 A N が出力する信号が、増幅ノイズ信号をバッファした第 3 バッファ信号である。

30

【 0 0 3 4 】

A 水平走査期間後の時刻 t 1 6 に、タイミングジェネレータは、信号 S N 2 と信号 S P 2 とを H レベルとする。これにより、容量素子 C N 2 は、容量素子 C N 1 が保持していた増幅ノイズ信号を保持する。また、容量素子 C P 2 は、増幅 A + B 信号を保持する。

【 0 0 3 5 】

その後、水平走査回路は信号 S N 3 1 と信号 S P 3 1 とを H レベルとする。これにより、容量素子 C N 1 から増幅ノイズ信号が出力アンプ M A に出力される。また、容量素子 C P 1 から、増幅 A + B 信号が出力アンプ M A に出力される。出力アンプ M A は、増幅 A + B 信号と増幅ノイズ信号との差の信号を端子 O U T S と端子 O U T N とに出力する。この各列の読み出し回路 9 が、増幅 A + B 信号と増幅ノイズ信号とを出力アンプ M A に出力する期間を、A + B 水平走査期間と表記する。A + B 水平走査期間は、図 2 では時刻 t 1 8 から時刻 t 1 9 までとしている。

40

【 0 0 3 6 】

時刻 t 1 8 以降、垂直走査回路とタイミングジェネレータは、時刻 t 0 から時刻 t 1 8 までの期間と同様に、2 行目の画素セル 3 に基づく、増幅ノイズ信号、増幅 A 信号、増幅 A + B 信号を得る動作を行う。

50

【0037】

本実施例では、信号 SP2 を H レベルとしている期間は、増幅 A + B 信号の場合は時刻 t16 から時刻 t17 の期間である。一方、信号 SP2 を H レベルとしている期間は、増幅 A 信号の場合は、時刻 t16 から時刻 t17 までの期間よりも短い、時刻 t9 から時刻 t10 までの期間である。これは、増幅 A 号は、増幅 A + B 信号に対して、取り得る振幅範囲が小さいことによるものである。バッファ回路 AP が容量素子 CP2 に出力する増幅 A 信号と増幅 A + B 信号とのそれぞれの信号の出力を開始してから収束するまでのセトリング期間は、増幅 A 信号の方が増幅 A + B 信号よりも短い。よって、容量素子 CP2 に増幅 A 信号を保持させるためにスイッチ SP2 を導通状態としている期間を、容量素子 CP2 に増幅 A + B 信号を保持させるためにスイッチ SP2 を導通状態としている期間よりも短くしても、スイッチ SP2 を非導通状態に切り替えるまでにバッファ回路 AP の出力は静定するので、容量素子 CP2 に保持される増幅 A 信号の信号精度の低下が生じにくい。さらに、容量素子 CP2 に増幅 A 信号を保持させるためにスイッチ SP2 を導通状態としている期間を、容量素子 CP2 に増幅 A + B 信号を保持させるためにスイッチ SP2 を導通状態としている期間よりも短くする分、A 水平走査期間を早く開始することができる。これにより、撮像装置が出力する信号精度の低下を抑制しながら、撮像装置の高速化を実現することができる。

10

【0038】

本実施例の撮像装置は、容量素子 CP2 に増幅 A 信号を保持させるためにスイッチ SP2 を導通状態としている期間の長さを、容量素子 CP2 に増幅 A + B 信号を保持させるためにスイッチ SP2 を導通状態としている期間の長さの 1/2 以下とすることが好ましい。これは、増幅 A 信号の取り得る信号振幅が、増幅 A + B 信号の信号振幅のおよそ 1/2 であるためである。また、本実施例では、画素セル 3 が 2 つのフォトダイオードを有している例を説明した。他の例として、画素セル 3 がさらに多くのフォトダイオードを有しているても良い。画素セル 3 が有するフォトダイオードの数を L 個とする。L 個のフォトダイオードのうち、上述した A 信号に相当する信号として、画素セル 3 は L 個のフォトダイオードのうちの、L 個よりも少ない M 個のフォトダイオードの各々が蓄積した電荷同士を足した電荷に基づく信号（以下、M 信号とする）を出力する。また、画素セル 3 は、上述した A + B 信号に相当する信号として、L 個のフォトダイオードの各々が蓄積した電荷同士を足した電荷に基づく信号（以下、L 信号とする）を出力する。このような場合には、本実施例の撮像装置は、M 信号に基づく信号を容量素子 CP2 に保持させるためにスイッチ SP2 を導通状態としている期間の長さを、L 信号に基づく信号を容量素子 CP2 に保持させるためにスイッチ SP2 を導通状態としている期間の長さの M/L 以下とすることが好ましい。

20

30

【0039】

さらに本実施例の撮像装置は、容量素子 CP1 に増幅 A 信号を保持させるためにスイッチ SP1 を導通状態としている期間を、容量素子 CP1 に増幅 A + B 信号を保持させるためにスイッチ SP1 を導通状態としている期間よりも短くしても良い。これにより本実施例の撮像装置は、撮像装置の高速化をさらに進展させることができる。

【0040】

また、本実施例の撮像装置は、フォトダイオード D1 とフォトダイオード D2 に共通のマイクロレンズを設けることができる。この場合には、本実施例の撮像装置は、位相差検出による焦点検出用の焦点検出信号と、画像生成用の画像信号とを出力することができる。すなわち、本実施例の場合には、焦点検出用の信号は、増幅 A 信号であり、画像信号は増幅 A + B 信号である。撮像装置の外部に設けられた出力信号処理部は、撮像装置から入力される増幅 A 信号と増幅 A + B 信号との差の信号である、増幅 B 信号に相当する信号を生成する。そして出力信号処理部は、この増幅 B 信号に相当する信号と、増幅 A 信号とを用いて位相差を検出する。出力信号処理部は、検出した位相差に基づいて、合焦か否かを検出することができる。また、出力信号処理部は増幅 A + B 信号を用いて画像を生成する。

40

50

【 0 0 4 1 】

焦点検出信号は、焦点検出を行えるだけの信号精度を有していれば良いため、画像信号に比して信号精度の低下を許容しやすい。従って、本実施例のように、容量素子 C P 2 に増幅 A 信号を保持させるための、スイッチ S P 2 を導通状態としている期間を短くすることで増幅 A 信号の信号精度の低下が仮に生じたとしても、焦点検出の精度には影響しにくい。従って、焦点検出の精度の低下を抑制しながら、撮像装置を高速化することができる。

【 0 0 4 2 】

尚、本実施例の撮像装置は、画素セル 3 が出力する信号を増幅する増幅アンプ G A を有していた。本実施例の撮像装置は、必ずしも増幅アンプ G A を有していなくともよく、読み出し回路 3 が、画素セル 3 が出力する信号をバッファするバッファ回路 A P と、スイッチ S P 2 と、容量素子 C P 2 とを有していれば良い。

【 0 0 4 3 】

(実施例 2)

本実施例の撮像装置について、図面を参照しながら、実施例 1 と異なる点を中心に説明する。

【 0 0 4 4 】

図 3 は、本実施例の撮像装置の構成を示した図である。図 3 では、図 1 に示した素子と同じ機能を有する素子については、図 1 で付した符号と同じ符号を付して表している。1つの画素セル 3 は、フォトダイオード D a 1、フォトダイオード D b 1、フォトダイオード D a 2、フォトダイオード D b 2 の 4 つのフォトダイオードを有する。フォトダイオード D a 1 は、トランジスタ M a 1 を介してノード N F に電氣的に接続されている。同様に、フォトダイオード D b 1、フォトダイオード D a 2、フォトダイオード D b 2 はそれぞれ、トランジスタ M b 1、トランジスタ M a 2、トランジスタ M b 2 を介してノード N F に電氣的に接続されている。

【 0 0 4 5 】

また、本実施例の撮像装置は、各列の容量素子 C N 2 が出力線 7 に出力した増幅ノイズ信号は、第 1 出力アンプ B R に入力される。第 1 出力アンプ B R は、入力された増幅ノイズ信号を端子 O U T N に出力する。また、各列の容量素子 C P 2 が出力線 8 に出力した信号は、第 2 出力アンプ B V に入力される。第 2 出力アンプ B V は、入力された信号を端子 O U T S に出力する。

【 0 0 4 6 】

図 4 は、図 3 に示した撮像装置の動作を示したタイミング図である。図 4 では、図 2 と同じ素子を駆動する信号については、図 2 で付した符号と同じ符号を付して表している。

【 0 0 4 7 】

図 4 に示した信号 T X a 1、信号 T X b 1、信号 T X a 2、信号 T X b 2 は、それぞれ図 3 で付したそれぞれの信号に対応している。

【 0 0 4 8 】

時刻 t 5 に、垂直走査回路は、信号 T X a 1 を H レベルとする。これにより、トランジスタ M a 1 は、フォトダイオード D a 1 が蓄積した電荷のノード N F への転送を開始する。また、同時刻に、タイミングジェネレータは、信号 S P 1 を H レベルとする。これにより、容量素子 C P 1 は、増幅アンプ G A が出力する信号の保持を開始する。

【 0 0 4 9 】

時刻 t 6 に、垂直走査回路は、信号 T X a 1 を L レベルとする。これにより、トランジスタ M a 1 は、フォトダイオード D a 1 が蓄積した電荷のノード N F への転送を終了する。この時に、トランジスタ M 3 1 が垂直信号線 6 に出力する信号は、A 信号である。増幅アンプ G A は、A 信号を増幅した増幅 A 信号を容量素子 C P 1 に出力する。

【 0 0 5 0 】

時刻 t 7 にタイミングジェネレータは、信号 S P 1 を L レベルとする。これにより、容量素子 C P 1 が、増幅 A 信号を保持する。

10

20

30

40

50

【 0 0 5 1 】

時刻 t_9 にタイミングジェネレータは信号 SN_2 と信号 SP_2 とを H レベルとする。これにより、バッファ回路 AN が容量素子 CN_2 に増幅ノイズ信号を出力する期間が開始する。また、バッファ回路 AP が容量素子 CP_2 に増幅 A 信号を出力する期間が開始する。

【 0 0 5 2 】

時刻 t_{10} にタイミングジェネレータは、信号 SN_2 と信号 SP_2 とを L レベルとする。これにより、容量素子 CN_2 は増幅ノイズ信号を保持する。また、容量素子 CP_2 は増幅 A 信号を保持する。

【 0 0 5 3 】

時刻 t_{10} に、垂直走査回路は、信号 TXa_1 と信号 TXb_1 とを H レベルとする。これにより、トランジスタ Mb_1 はフォトダイオード Db_1 が蓄積した電荷のノード NF への転送を開始する。また、トランジスタ Ma_1 は、フォトダイオード Da_1 が時刻 t_6 以降に蓄積した電荷のノード NF への転送を開始する。

【 0 0 5 4 】

時刻 t_{11} に、垂直走査回路は、信号 TXa_1 と信号 TXb_1 とを L レベルとする。これにより、ノード NF は、フォトダイオード Da_1 が蓄積した電荷と、フォトダイオード Db_1 が蓄積した電荷とを足した電荷を保持する。この時、トランジスタ $M3_1$ がトランジスタ $M4_1$ を介して垂直信号線 6 に出力する信号が $A + B$ 信号である。増幅アンプ GA は、 $A + B$ 信号を増幅した増幅 $A + B$ 信号をスイッチ SP_1 に出力する。

【 0 0 5 5 】

時刻 t_{12} に、タイミングジェネレータは、信号 SP_1 を H レベルとする。これにより、増幅アンプ GN が容量素子 CP_1 に増幅 $A + B$ 信号を出力する期間が開始する。

【 0 0 5 6 】

時刻 t_{13} に、タイミングジェネレータは、信号 SP_1 を L レベルとする。これにより、容量素子 SP_1 は増幅 $A + B$ 信号を保持する。

【 0 0 5 7 】

時刻 t_{15} にタイミングジェネレータは信号 SN_2 と信号 SP_2 とを H レベルとする。これにより、バッファ回路 AN が容量素子 CN_2 に増幅ノイズ信号を出力する期間が開始する。また、バッファ回路 AP が容量素子 CP_2 に増幅 $A + B$ 信号を出力する期間が開始する。

【 0 0 5 8 】

時刻 t_{16} に、タイミングジェネレータは信号 SN_2 と信号 SP_2 とを L レベルとする。これにより、容量素子 CN_2 は増幅ノイズ信号を保持する。また、容量素子 CP_2 は増幅 $A + B$ 信号を保持する。

【 0 0 5 9 】

時刻 t_{18} 以降、垂直走査回路とタイミングジェネレータは、フォトダイオード Da_2 が蓄積した電荷に基づく増幅 A 信号を撮像装置の外部に出力する動作を行う。また、垂直走査回路とタイミングジェネレータは、フォトダイオード Da_2 が蓄積した電荷とフォトダイオード Db_2 が蓄積した電荷とを足した電荷に基づく増幅 $A + B$ 信号を撮像装置の外部に出力する動作を行う。また、垂直走査回路とタイミングジェネレータは、画素セル 3 のノイズ信号に基づく増幅ノイズ信号を撮像装置の外部に出力する動作を行う。

【 0 0 6 0 】

本実施例の撮像装置においても、実施例 1 と同様に、容量素子 CP_2 に増幅 A 信号を保持させるためにスイッチ SP_2 を導通状態としている期間を、容量素子 CP_2 に増幅 $A + B$ 信号を保持させるためにスイッチ SP_2 を導通状態としている期間よりも短くしている。これにより、撮像装置が出力する信号精度の低下を抑制しながら、撮像装置の高速化を実現することができる。

【 0 0 6 1 】

また、本実施例の撮像装置は、フォトダイオード Da_1 とフォトダイオード Db_1 とで

10

20

30

40

50

共通のマイクロレンズを設けることができる。また、本実施例の撮像装置は、フォトダイオード D a 2 とフォトダイオード D b 2 とで共通のマイクロレンズを設けることができる。これにより、フォトダイオード D a 1 が蓄積した電荷に基づく増幅 A 信号と、フォトダイオード D a 1 とフォトダイオード D b 1 とが蓄積した電荷の和に基づく増幅 A + B 信号とを用いて、位相差検出による焦点検出と画像の生成を行うことができる。

【0062】

また、本実施例の撮像装置は、フォトダイオード D a 1 と、フォトダイオード D b 1 と、フォトダイオード D a 2 と、フォトダイオード D b 2 とで共通のマイクロレンズを設けることができる。この場合には、撮像装置は、フォトダイオード D a 1 とフォトダイオード D b 1 のそれぞれが蓄積した電荷同士を足した電荷に基づく第 1 の増幅 A + B 信号を撮像装置の外部の出力信号処理部に出力する。そして撮像装置は、フォトダイオード D a 2 とフォトダイオード D b 2 のそれぞれが蓄積した電荷同士を足した電荷に基づく第 2 の増幅 A + B 信号を出力信号処理部に出力する。出力信号処理部は、第 1 の増幅 A + B 信号と第 2 の増幅 A + B 信号とを足した信号に基づいて画像を生成する。一方で、位相差検出による焦点検出は、例えば以下の (1) から (6) までの組み合わせで行うことができる。尚、以下に示す増幅 B 信号は、出力信号処理部が増幅 A + B 信号から増幅 A 信号を差し引いて得られる信号である。

【0063】

(1) フォトダイオード D a 1 の電荷に基づく増幅 A 信号と、フォトダイオード D b 1 の電荷に基づく増幅 B 信号

(2) フォトダイオード D a 1 の電荷に基づく増幅 A 信号と、フォトダイオード D b 2 の電荷に基づく増幅 B 信号

(3) フォトダイオード D a 1 の電荷に基づく増幅 A 信号と、フォトダイオード D a 2 の電荷に基づく増幅 A 信号

(4) フォトダイオード D a 2 の電荷に基づく増幅 A 信号と、フォトダイオード D b 1 の電荷に基づく増幅 B 信号

(5) フォトダイオード D a 1 の電荷に基づく増幅 A 信号とフォトダイオード D a 2 の電荷に基づく増幅 A 信号とを足した信号と、フォトダイオード D b 1 の電荷に基づく増幅 B 信号とフォトダイオード D b 2 の電荷に基づく増幅 B 信号とを足した信号

(6) フォトダイオード D a 1 の電荷に基づく増幅 A 信号とフォトダイオード D b 1 の電荷に基づく増幅 B 信号とを足した信号と、フォトダイオード D a 2 の電荷に基づく増幅 A 信号とフォトダイオード D b 2 の電荷に基づく増幅 B 信号とを足した信号

(7) フォトダイオード D b 1 の電荷に基づく増幅 B 信号と、フォトダイオード D b 2 の電荷に基づく増幅 B 信号

(8) フォトダイオード D a 2 の電荷に基づく増幅 A 信号と、フォトダイオード D b 2 の電荷に基づく増幅 B 信号

(9) 第 1 の増幅 A + B 信号と第 2 の増幅 A + B 信号

【0064】

さらに本実施例の撮像装置は、容量素子 C P 1 に増幅 A 信号を保持させるためにスイッチ S P 1 を導通状態としている期間を、容量素子 C P 1 に増幅 A + B 信号を保持させるためにスイッチ S P 1 を導通状態としている期間よりも短くしても良い。これにより本実施例の撮像装置は、撮像装置が出力する信号精度の低下を抑制しつつ、撮像装置の高速化をさらに進展させることができる。

【0065】

また、撮影シーンによっては、画素アレイ 1 の一部の列の画素の焦点検出信号を用いて焦点検出することがある。この場合には、画素アレイ 1 の一部の列の読み出し回路 9 が増幅 A 信号を出力する。さらに、この一部の列の読み出し回路 9 を含む読み出し回路 9 が増幅 A + B 信号を出力する。この場合には、A 水平走査期間を、A + B 水平走査期間よりも短くすることができる。これにより本実施例の撮像装置は、さらに撮像装置を高速化させることができる。

10

20

30

40

50

【 0 0 6 6 】

(実施例 3)

本実施例の撮像装置について、実施例 2 と異なる点を中心に説明する。本実施例の撮像装置の構成は、実施例 2 の図 3 で示したものと同一である。本実施例の撮像装置は、容量素子 C P 1 に増幅 A + B 信号を保持させるためにスイッチ S P 1 を導通状態としている期間を、増幅 A 信号を保持させるためにスイッチ S P 1 を導通状態としている期間と同じ、あるいは短くする点が、実施例 2 と異なる。

【 0 0 6 7 】

図 5 は、本実施例の撮像装置の動作を示したタイミング図である。

【 0 0 6 8 】

タイミングジェネレータは、時刻 t 5 から時刻 t 7 までの期間、信号 S P 1 を H レベルとしている。タイミングジェネレータが時刻 t 7 に、信号 S P 1 を L レベルとすることにより、容量素子 S P 1 は増幅 A 信号を保持する。

【 0 0 6 9 】

その後、タイミングジェネレータは、信号 S B P を時刻 t 8 から時刻 t 1 1 までの期間に H レベルとし、時刻 t 1 1 から時刻 t 1 4 までの期間に、信号 S B P を L レベルとする。また、タイミングジェネレータは、信号 S S P を時刻 t 8 から時刻 t 1 1 までの期間に L レベルとし、時刻 t 1 1 から時刻 t 1 4 までの期間に H レベルとする。

【 0 0 7 0 】

また、タイミングジェネレータは、信号 S B P を L レベルとし、かつ信号 S S P を H レベルとしている期間内の、時刻 t 1 2 から時刻 t 1 3 までの期間に、信号 S P 1 を H レベルとする。時刻 t 1 2 から時刻 t 1 3 までの期間は、時刻 t 5 から時刻 t 7 までの期間よりも短い。

【 0 0 7 1 】

増幅 A + B 信号の振幅範囲は増幅 A 信号の振幅範囲よりも大きい。しかし、容量素子 S P 1 は、既に時刻 t 7 に増幅 A 信号を保持している。本実施例の撮像装置は、容量素子 S P 1 が保持した増幅 A 信号をリセットせずに、増幅 A + B 信号を保持させている。よって、増幅 A + B 信号を保持させるためにスイッチ S P 1 を導通状態としている期間は、容量素子 S P 1 は、増幅 A + B 信号と増幅 A 信号との差の信号を保持するのに十分な期間とすれば良い。よって、時刻 t 1 2 から時刻 t 1 3 までの期間の長さを、時刻 t 5 から時刻 t 7 までの期間の長さ以下とすることができる。

【 0 0 7 2 】

これにより、本実施例の撮像装置は、増幅 A + B 信号を容量素子 C P 1 に保持させる期間を、実施例 2 の撮像装置に対して短くすることができる。これにより、さらに撮像装置を高速化することができる。

【 0 0 7 3 】

(実施例 4)

本実施例の撮像装置について、実施例 1 と異なる点を中心に説明する。本実施例の撮像装置は、実施例 1 とは読み出し回路 9 の構成と動作が異なる。

【 0 0 7 4 】

図 6 は、本実施例の撮像装置の構成を示した図である。図 6 では、図 1 に示した素子と同じ機能を有する素子については、図 1 で付した符号と同じ符号を付して表している。また、本実施例の撮像装置は、画素アレイ 1 を挟むように周辺回路部 5 が設けられている。

【 0 0 7 5 】

本実施例の読み出し回路 9 は、バッファ回路 A P , バッファ回路 A N に加えて、さらにバッファ回路 A P a を有する。さらに、本実施例の読み出し回路 9 は、容量素子 C P 1 の代わりに、容量素子 C P g 1 を有する。また、本実施例の読み出し回路 9 は、容量素子 C N 1 の代わりに、容量素子 C N g 1 を有する。また、本実施例の読み出し回路 9 は、さらに、容量素子 C P a g 1 とスイッチ S P a 2 とを有する。

【 0 0 7 6 】

図 7 は、図 6 に示した撮像装置の動作を示したタイミング図である。図 7 に示した信号 S P a 1 は、スイッチ S P a 1 を制御する信号であり、信号 S P a 2 は、スイッチ S P a 2 を制御する信号である。

【 0 0 7 7 】

時刻 t 5 に、タイミングジェネレータは信号 S P a 1 を H レベルとする。これにより、増幅アンプ G A が容量素子 C P a g 1 に増幅 A 信号を出力する期間が開始する。その後、時刻 t 6 に、タイミングジェネレータは信号 S P a 1 を L レベルとする。これにより、容量素子 C P a g 1 は、増幅 A 信号を保持する。

【 0 0 7 8 】

時刻 t 9 に、タイミングジェネレータは、信号 S N 2 と信号 S P a 2 とを H レベルとする。これにより、バッファ回路 A N が容量素子 C N 2 に増幅ノイズ信号を出力する期間が開始する。また、バッファ回路 A P が容量素子 C P 2 に増幅 A 信号を出力する期間が開始する。

【 0 0 7 9 】

時刻 t 1 0 に、タイミングジェネレータは、信号 S N 2 と信号 S P a 2 とを L レベルとする。これにより、容量素子 C N 2 が増幅ノイズ信号を保持する。また、容量素子 C P 2 が増幅 A 信号を保持する。

【 0 0 8 0 】

時刻 t 1 2 に、タイミングジェネレータは信号 S P 1 を H レベルとする。これにより、増幅アンプ G A が容量素子 C p g 1 に増幅 A + B 信号を出力する期間が開始する。

【 0 0 8 1 】

時刻 t 1 3 に、タイミングジェネレータは、信号 S P 1 を L レベルとする。これにより、容量素子 C P g 1 が、増幅 A + B 信号を保持する。

【 0 0 8 2 】

時刻 t 1 5 に、タイミングジェネレータは信号 S N 2 と信号 S P 2 とを H レベルとする。これにより、バッファ回路 A N が容量素子 C N 2 に増幅ノイズ信号を出力する期間が開始する。また、バッファ回路 A P が容量素子 C P 2 に増幅 A + B 信号を出力する期間が開始する。

【 0 0 8 3 】

時刻 t 1 6 に、タイミングジェネレータは信号 S N 2 と信号 S P 2 とを L レベルとする。これにより、容量素子 C N 2 が増幅ノイズ信号を保持する。また、容量素子 C P 2 が増幅 A + B 信号を保持する。

【 0 0 8 4 】

容量素子 C P 2 に増幅 A 信号を保持させるためにスイッチ S P 2 を導通状態としている期間は時刻 t 9 から時刻 t 1 0 までの期間である。また、容量素子 C P 2 に増幅 A + B 信号を保持させるためにスイッチ S P 2 を導通状態としている期間は時刻 t 1 5 から時刻 t 1 6 までの期間である。本実施例の撮像装置は、容量素子 C P 2 に増幅 A 信号を保持させるためにスイッチ S P 2 を導通状態としている期間を、容量素子 C P 2 に増幅 A + B 信号を保持させるためにスイッチ S P 2 を導通状態としている期間よりも短くしている。これにより本実施例の撮像装置も、実施例 1 と同様の効果を得ることができる。

【 0 0 8 5 】

(実施例 5)

実施例 1 ~ 4 で述べた撮像装置を撮像システムに適用した場合の実施例について述べる。撮像システムとして、デジタルスチルカメラやデジタルカムコーダーや監視カメラなどがあげられる。図 8 に、撮像システムの例としてデジタルスチルカメラに撮像装置を適用した場合の模式図を示す。

【 0 0 8 6 】

図 8 に例示した撮像システムは、レンズの保護のためのバリア 1 5 1、被写体の光学像を撮像装置 1 5 4 に結像させるレンズ 1 5 2、レンズ 1 5 2 を通過する光量を可変にするための絞り 1 5 3 を有する。レンズ 1 5 2、絞り 1 5 3 は撮像装置 1 5 4 に光を集光する

10

20

30

40

50

光学系である。また、図 8 に例示した撮像システムは撮像装置 154 より出力される出力信号の処理を行う出力信号処理部 155 を有する。

【0087】

出力信号処理部 155 は、撮像装置 154 が出力する信号をデジタル信号に変換する A/D 変換を行う。実施例 1、実施例 3、実施例 4 の撮像装置 154 は、増幅 A 信号と増幅ノイズ信号との差の信号（以下、増幅 A - N 信号と表記する。）と、増幅 A + B 信号と増幅ノイズ信号との差の信号（以下、増幅 A + B - N 信号と表記する。）とを出力する。この場合には、増幅 A - N 信号と、増幅 A + B - N 信号のそれぞれをデジタル信号に変換する。以下では、デジタル化された増幅 A - N 信号を、デジタル A 信号と表記し、デジタル化された増幅 A + B - N 信号をデジタル A + B 信号と表記する。

10

【0088】

また、実施例 2 の撮像装置 154 は、増幅 A 信号と、増幅 A + B 信号と、増幅ノイズ信号とをそれぞれ出力する。出力信号処理部 155 は、増幅 A 信号と、増幅 A + B 信号と、増幅ノイズ信号をそれぞれデジタル信号に変換する。そして出力信号処理部 155 は、デジタル化された増幅 A 信号と、デジタル化された増幅ノイズ信号との差の信号を得る。この差の信号は、先に述べたデジタル A 信号に相当する。また、出力信号処理部 155 は、デジタル化された増幅 A + B 信号と、デジタル化された増幅ノイズ信号との差の信号とを生成する。この差の信号は、先に述べたデジタル A + B 信号に相当する。デジタル A 信号は、増幅 A 信号に含まれるノイズ成分を低減した信号である。また、デジタル A + B 信号は、増幅 A + B 信号に含まれるノイズ成分を低減した信号である。

20

【0089】

また、出力信号処理部 155 はその他、必要に応じて各種の補正、圧縮を行って信号を出力する動作を行う。

【0090】

図 8 に例示した撮像システムはさらに、画像データを一時的に記憶する為のバッファメモリ部 156、外部コンピュータ等と通信する為の外部インターフェース部 157 を有する。さらに撮像システムは、撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体 159、記録媒体 159 に記録または読み出しを行うための記録媒体制御インターフェース部 158 を有する。さらに固体撮像システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部 1510、撮像装置 154 と出力信号処理部 155 に各種タイミング信号を出力するタイミング発生部 1511 を有する。ここで、タイミング信号などは外部から入力されてもよく、撮像システムは少なくとも撮像装置 154 と、撮像装置 154 から出力された出力信号を処理する出力信号処理部 155 とを有すればよい。

30

【0091】

出力信号処理部 155 は、デジタル A + B 信号からデジタル A 信号を差し引いた信号を生成する。この生成する信号は、増幅 A + B 信号から増幅 A 信号を差し引いた信号をデジタル信号に変換した信号に相当する。この生成する信号を、以下デジタル B 信号と表記する。このデジタル A + B 信号からデジタル A 信号を差し引く処理は、共通のマイクロレンズが設けられたフォトダイオードに基づく信号同士で行う。そして、出力信号処理部 155 は、デジタル A 信号とデジタル B 信号とを用いて、位相差検出方式の焦点検出が行う。また、出力信号処理部 155 はデジタル A + B 信号を用いて画像の形成を行う。

40

【0092】

以上のように、本実施例の撮像システムは、撮像装置 154 を適用して焦点検出動作、撮像動作を行うことが可能である。

【0093】

本実施例の出力信号処理部 155 は、B 信号に基づくデジタル信号を、デジタル A + B 信号からデジタル A 信号を差し引く、デジタル減算処理によって生成した。他の例として、出力信号処理部 155 が、増幅 A + B 信号から増幅 A 信号を差し引いて増幅 B 信号を生成する。そして、出力信号処理部 155 が増幅 B 信号をデジタル信号に変換することでデ

50

デジタルB信号を得るようにしても良い。

【0094】

なお、上記実施例は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。また、これまで述べた各実施例を種々組み合わせて実施することができる。

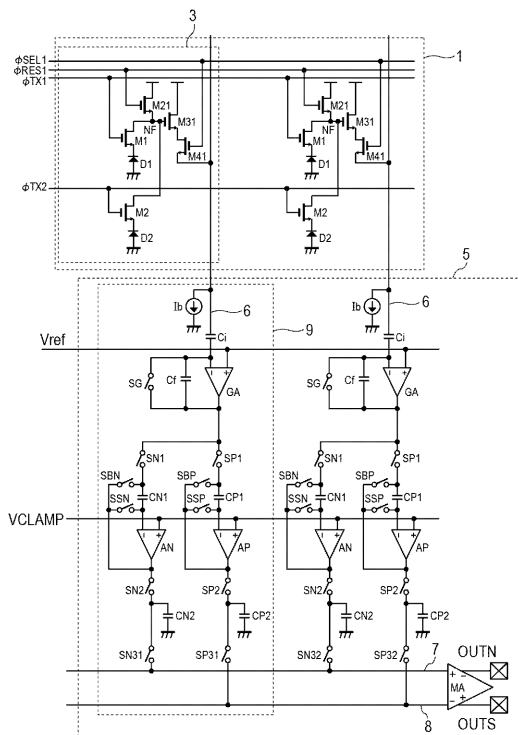
【符号の説明】

【0095】

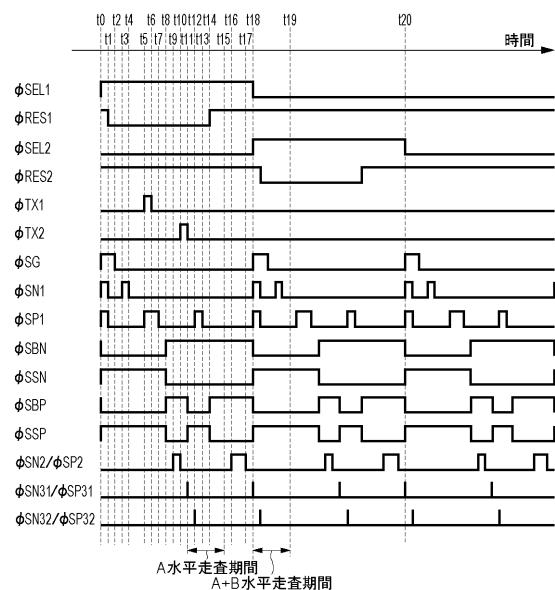
1 画素アレイ、3 画素セル、6 垂直信号線、9 読み出し回路、AP バッファ回路（バッファ部）、AN バッファ回路（第2バッファ部）、SP2 スイッチ（スイッチ部）、SP1 スイッチ（第2スイッチ部）、SN1 スイッチ（第3スイッチ部）、SN2 スイッチ（第4スイッチ部）、CP2 容量素子、CP1 容量素子（第2容量素子）、CN1 容量素子（第3容量素子）、CN2 容量素子（第4容量素子）

10

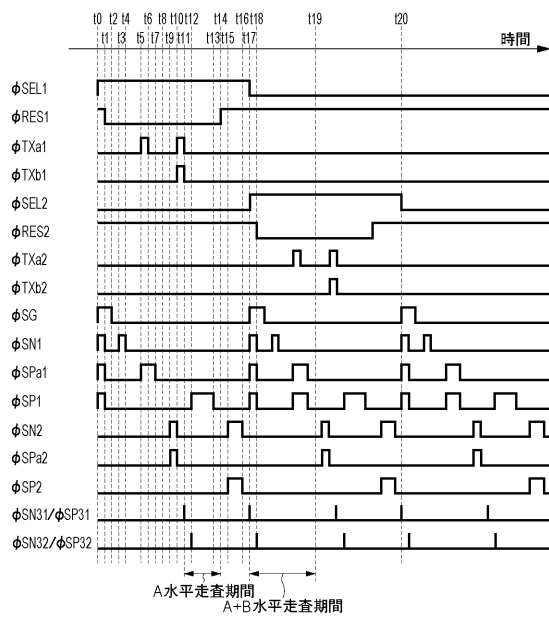
【図1】



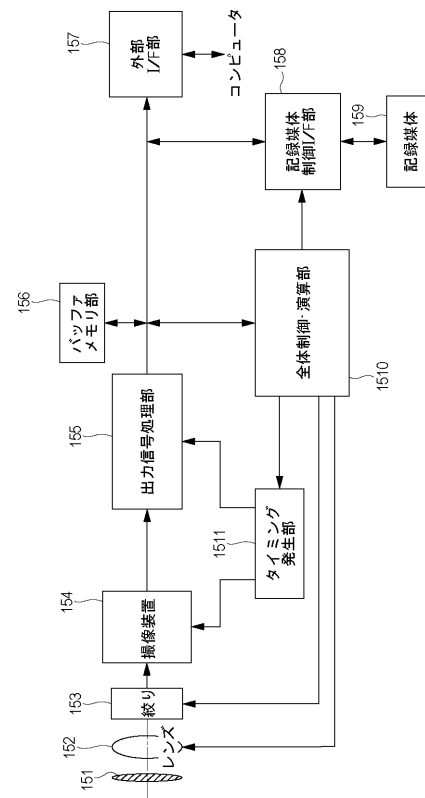
【図2】



【図 7】



【図 8】



フロントページの続き

(72)発明者 沖田 彰

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

Fターム(参考) 5C024 CX04 EX43 GX14 GX16 GZ24 HX35 HX50 HX58 JX45