【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成26年8月21日(2014.8.21)

【公表番号】特表2014-509018(P2014-509018A)
【公表日】平成26年4月10日(2014.4.10)
【年通号数】公開・登録公報2014-018
【出願番号】特願2013-555639(P2013-555639)
【国際特許分類】
Ｇ０６Ｆ　1/32　(2006.01)
Ｈ０１Ｌ　21/822　(2006.01)
Ｈ０１Ｌ　27/04　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　1/00　３３２Ａ
Ｈ０１Ｌ　27/04　Ｂ
Ｈ０１Ｌ　27/04　Ｔ
Ｈ０１Ｌ　27/04　Ｄ

【手続補正書】
【提出日】平成26年7月7日(2014.7.7)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
接地バスと電力バスとの間に位置する回路と、
前記回路と前記接地バスまたは前記電力バスのうちの1つとの間に位置して前記回路にかかる仮想電圧を生成する電力スイッチアレイと、
前記接地バスと前記電力バスとの間に位置するモニタであって、前記回路にかかる電圧を測定し、前記回路にかかる測定された電圧からのフィードバックに基づいて、電圧調整信号を出力するように構成されたモニタと、
前記電圧調整信号を受信し、前記電力スイッチアレイに制御信号を出力して前記仮想電圧を制御するように構成されたコントローラと
を備え、
前記コントローラは、目標電圧を示すモード信号を受信するように構成され、
前記コントローラはさらに、
前記目標電圧を電圧指令信号と比較し電圧差分信号を出力するように構成された比較ロジックと、
前記電圧差分信号を前記電圧指令信号および前記電力スイッチアレイ内の個別のスイッチの設定値に変換するように構成された電力スイッチ出力ロジックと
を備える、半導体デバイス。
【請求項２】
前記モニタが、
前記回路のクリティカルパスをシミュレートするように構成された遅延合成器
をさらに備える、請求項1に記載の半導体デバイス。
【請求項３】
前記遅延合成器が前記仮想電圧に結合された、請求項2に記載の半導体デバイス。
【請求項４】

前記モニタが、
前記遅延合成器内のプログラマブルマルチプレクサの遅延を補償するように構成された整合MUX回路
をさらに備える、請求項2に記載の半導体デバイス。
【請求項５】
前記モニタが、
前記遅延合成器の出力と整合MUX回路の出力とを比較し、前記比較に基づいて前記電圧調整信号を発生させるように構成された遅延比較器
をさらに備える、請求項4に記載の半導体デバイス。
【請求項６】
前記電圧調整信号が、アップ信号、ダウン信号、および何もしない信号を含む、請求項1に記載の半導体デバイス。
【請求項７】
前記電力スイッチアレイが、前記回路と前記接地バスとの間に位置するフットスイッチアレイ、または前記回路と前記電力バスとの間に位置するヘッドスイッチアレイのうちの少なくとも1つである、請求項1に記載の半導体デバイス。
【請求項８】
前記半導体デバイスが、少なくとも1つの半導体ダイに組み込まれた、請求項1に記載の半導体デバイス。
【請求項９】
前記半導体デバイスが組み込まれた、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末(PDA)、固定位置データユニット、およびコンピュータからなるグループから選択されたデバイスをさらに備える、請求項1に記載の半導体デバイス。
【請求項１０】
前記モード信号が、スリープモード、完全覚醒モードまたは中間モードのうちの少なくとも1つを識別する、請求項1に記載の半導体デバイス。
【請求項１１】
前記目標電圧が、前記電力スイッチアレイ用のセットポイントとして使用される、請求項1に記載の半導体デバイス。
【請求項１２】
前記コントローラが、
前記モード信号を前記電力スイッチアレイ用の前記セットポイントに変換するように構成された電力スイッチセットポイントロジック
をさらに備える、請求項11に記載の半導体デバイス。
【請求項１３】
前記コントローラが、
前記コントローラから前記制御信号を受信し、前記制御信号に基づいて前記目標電圧に対するオフセットを生成するように構成されたオフセットロジック
をさらに備える、請求項1に記載の半導体デバイス。
【請求項１４】
オフセットロジックが、前記モード信号を受信するようにさらに構成された、請求項1に記載の半導体デバイス。
【請求項１５】
前記モード信号が、すべての電力スイッチがオンまたはオフにされるべきことを示した場合、前記オフセットロジックが使用不可にされる、請求項14に記載の半導体デバイス。
【請求項１６】
前記コントローラが、
前記電圧差分信号の変化量を示すステップ信号を受信するように構成されたステップスケーリングロジック

をさらに備える、請求項1に記載の半導体デバイス。
【請求項１７】
前記コントローラが、
前記コントローラから前記制御信号を受信し、前記制御信号に基づいて前記目標電圧に対するオフセットを生成するように構成されたオフセットロジック
をさらに備える、請求項1に記載の半導体デバイス。
【請求項１８】
前記比較ロジックが、前記オフセットを受信し、前記オフセットに基づいて前記電圧差分信号を調整するようにさらに構成された、請求項17に記載の半導体デバイス。
【請求項１９】
接地バスと電力バスとの間に位置する回路、および、前記回路と前記接地バスまたは前記電力バスのうちの1つとの間に位置して前記回路にかかる仮想電圧を生成する電力スイッチアレイを有する半導体デバイス内の電圧を制御する方法であって、
目標電圧を示す受け取ったモード信号に基づき前記目標電圧を確立し、前記回路のクロック周波数を確立するステップと、
前記回路にかかる電圧を測定するステップと、
前記回路にかかる測定された電圧からのフィードバックに基づいて電圧調整信号を出力するステップと、
前記電力スイッチアレイの設定値を制御することにより、前記電圧調整信号に基づいて前記仮想電圧を調整するステップと、
前記目標電圧を電圧指令信号と比較し、電圧差分信号を出力するステップと、
前記電圧差分信号を前記電圧指令信号および前記電力スイッチアレイ内の個別のスイッチの設定値に変換するステップと
を備える、方法。
【請求項２０】
クリティカルパスをシミュレートするステップをさらに備え、前記クリティカルパスをシミュレートするステップが、遅延合成器内の制御ビットを設定することにより、前記クリティカルパスの遅延をシミュレートして遅延出力を生成するステップを備える、請求項19に記載の方法。
【請求項２１】
前記遅延合成器内のプログラマブルマルチプレクサの遅延を補償して補償出力を生成するステップ
をさらに備える、請求項20に記載の方法。
【請求項２２】
前記遅延出力と前記補償出力とを比較するステップと、
前記比較に基づいて前記電圧調整信号を発生させるステップと
をさらに備える、請求項21に記載の方法。
【請求項２３】
前記電圧調整信号を発生させるステップが、アップ信号、ダウン信号、および何もしない信号を発生させるステップを含む、請求項22に記載の方法。
【請求項２４】
前記アップ信号または前記ダウン信号に基づいて前記仮想電圧を増分的に変化させるステップ
をさらに備える、請求項23に記載の方法。
【請求項２５】
前記目標電圧を確立するステップが、スリープモード、完全覚醒モードまたは中間モードのうちの1つを含むモード信号を受信するステップを含む、請求項19に記載の方法。
【請求項２６】
前記モード信号を前記電力スイッチアレイ用のセットポイントに変換するステップ
をさらに備える、請求項25に記載の方法。

【請求項２７】
前記仮想電圧を調整するステップが、
ステップサイズ信号に基づいて前記仮想電圧の変化量をスケーリングするステップ
をさらに備える、請求項19に記載の方法。
【請求項２８】
接地バスと電力バスとの間に位置する回路、および、前記回路と前記接地バスまたは前記電力バスのうちの1つとの間に位置して前記回路にかかる仮想電圧を生成する電力スイッチアレイを有する半導体デバイス内の電圧を制御する方法であって、
目標電圧を示す受け取ったモード信号に基づき前記目標電圧を確立するためのステップと、前記回路のクロック周波数を確立するためのステップと、
前記回路にかかる電圧を測定するためのステップと、
前記回路にかかる測定された電圧からのフィードバックに基づいて電圧調整信号を出力するためのステップと、
前記電力スイッチアレイの設定値を制御することにより、前記電圧調整信号に基づいて前記仮想電圧を調整するためのステップと、
前記目標電圧を電圧指令信号と比較し、電圧差分信号を出力するためのステップと、
前記電圧差分信号を前記電圧指令信号および前記電力スイッチアレイ内の個別のスイッチの設定値に変換するためのステップと
を備える、方法。
【請求項２９】
クリティカルパスをシミュレートするためのステップをさらに備え、前記クリティカルパスをシミュレートするためのステップが、遅延合成器内の制御ビットを設定することにより、前記クリティカルパスの遅延をシミュレートして遅延出力を生成するステップを備える、請求項28に記載の方法。
【請求項３０】
前記遅延合成器内のプログラマブルマルチプレクサの遅延を補償して補償出力を生成するためのステップ
をさらに備える、請求項29に記載の方法。
【請求項３１】
前記遅延出力と前記補償出力とを比較するためのステップと、
前記比較に基づいて前記電圧調整信号を発生させるためのステップと
をさらに備える、請求項30に記載の方法。
【請求項３２】
前記電圧調整信号を発生させるための前記ステップが、アップ信号、ダウン信号、および何もしない信号を発生させるステップを含む、請求項31に記載の方法。
【請求項３３】
前記アップ信号または前記ダウン信号に基づいて前記仮想電圧を増分的に変化させるためのステップ
をさらに備える、請求項32に記載の方法。
【請求項３４】
前記目標電圧を確立するための前記ステップが、スリープモード、完全覚醒モードまたは中間モードのうちの1つを含むモード信号を受信するステップを含む、請求項28に記載の方法。
【請求項３５】
前記モード信号を前記電力スイッチアレイ用のセットポイントに変換するためのステップ
をさらに備える、請求項34に記載の方法。
【請求項３６】
前記仮想電圧を調整するための前記ステップが、
ステップサイズ信号に基づいて前記仮想電圧の変化量をスケーリングするためのステッ

プ
をさらに備える、請求項28に記載の方法。
【請求項３７】
接地バスと電力バスとの間に位置する回路、および、前記回路と前記接地バスまたは前記電力バスのうちの1つとの間に位置して前記回路にかかる仮想電圧を生成する電力スイッチアレイを有する半導体デバイスであって、
目標電圧を示す受け取ったモード信号に基づき前記目標電圧を確立するための手段と、
前記回路のクロック周波数を確立するための手段と、
前記回路にかかる電圧を測定するための手段と、
前記回路にかかる測定された電圧からのフィードバックに基づいて電圧調整信号を出力するための手段と、
前記電力スイッチアレイの設定値を制御することにより、前記電圧調整信号に基づいて前記仮想電圧を調整するための手段と、
前記目標電圧を電圧指令信号と比較し、電圧差分信号を出力するための手段と、
前記電圧差分信号を前記電圧指令信号および前記電力スイッチアレイ内の個別のスイッチの設定値に変換するための手段と
を備える、半導体デバイス。
【請求項３８】
クリティカルパスをシミュレートするための手段をさらに備え、前記クリティカルパスをシミュレートするための前記手段が、遅延合成器内の制御ビットを設定することにより、前記クリティカルパスの遅延をシミュレートして遅延出力を生成するための手段を備える、請求項37に記載の半導体デバイス。
【請求項３９】
前記遅延合成器内のプログラマブルマルチプレクサの遅延を補償して補償出力を生成するための手段
をさらに備える、請求項38 に記載の半導体デバイス。
【請求項４０】
前記遅延出力と前記補償出力とを比較するための手段と、
前記比較に基づいて前記電圧調整信号を発生させるための手段と
をさらに備える、請求項39に記載の半導体デバイス。
【請求項４１】
前記電圧調整信号を発生させるための前記手段が、アップ信号、ダウン信号、および何もしない信号を発生させるための手段を含む、請求項40に記載の半導体デバイス。
【請求項４２】
前記アップ信号または前記ダウン信号に基づいて前記仮想電圧を増分的に変化させるための手段
をさらに備える、請求項41に記載の半導体デバイス。
【請求項４３】
前記目標電圧を確立するための前記手段が、スリープモード、完全覚醒モードまたは中間モードのうちの1つを含むモード信号を受信するための手段を含む、請求項37に記載の半導体デバイス。
【請求項４４】
前記モード信号を前記電力スイッチアレイ用のセットポイントに変換するための手段
をさらに備える、請求項43に記載の半導体デバイス。
【請求項４５】
前記仮想電圧を調整するための前記手段が、
ステップサイズ信号に基づいて前記仮想電圧の変化量をスケーリングするための手段
をさらに備える、請求項37に記載の半導体デバイス。
【請求項４６】
前記半導体デバイスが、少なくとも1つの半導体ダイに組み込まれた、請求項37に記載

の半導体デバイス。
【請求項４７】
前記半導体デバイスが組み込まれた、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末(PDA)、固定位置データユニット、およびコンピュータからなるグループから選択されたデバイスをさらに備える、請求項37に記載の半導体デバイス。
【請求項４８】
前記フィードバックが前記回路にかかる測定された電圧が進んでいるか遅れているかを示すように構成される請求項１に記載の半導体デバイス。