

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成22年4月22日(2010.4.22)

【公開番号】特開2008-107777(P2008-107777A)

【公開日】平成20年5月8日(2008.5.8)

【年通号数】公開・登録公報2008-018

【出願番号】特願2007-98395(P2007-98395)

【国際特許分類】

G 09 G 3/36 (2006.01)

G 09 G 3/20 (2006.01)

G 02 F 1/133 (2006.01)

【F I】

G 09 G 3/36

G 09 G 3/20 6 2 1 M

G 09 G 3/20 6 8 0 G

G 09 G 3/20 6 1 2 J

G 09 G 3/20 6 4 1 C

G 09 G 3/20 6 2 3 V

G 09 G 3/20 6 3 1 D

G 09 G 3/20 6 3 1 B

G 09 G 3/20 6 3 1 U

G 09 G 3/20 6 3 1 Q

G 09 G 3/20 6 1 1 C

G 02 F 1/133 5 5 0

【手続補正書】

【提出日】平成22年3月4日(2010.3.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

回路基板と、

前記回路基板上に実装されるタイミングコントローラであり、順次に入力される第1ないし第n+m画素データを、前記第1ないし第n画素データを含む第1映像データセットと、前記第n+1ないし第n+m画素データを含む第2映像データセットとに区分して保存するが、前記第1映像データセットのデータサイズは、前記第2映像データセットのデータサイズより小さく(m > n)、前記保存された第1映像データセット及び前記第2映像データセットからそれぞれ1個ずつの前記画素データを同時に outputするタイミングコントローラと、

前記回路基板と電気的に接続されて、前記画素データに対応するデータ電圧を複数のデータラインに提供するデータドライバであり、第1ないし第n画素データに対応するデータ電圧を提供する第1番目ないし第s番目データドライバI Cを含む第1データドライバI Cグループと、前記第n+1ないし第n+m画素データに対応するデータ電圧を提供する第s+1番目ないし第s+t番目データドライバI Cを含む第2データドライバI Cグループと、を含むが、前記第1データドライバI CグループのデータドライバI Cの個数は、前記第2データドライバI CグループのデータドライバI Cの個数より小さな(t >

s ) データドライバと、

前記複数のデータラインによって印加された前記データ電圧によって映像を表示する液晶パネルと、

を備えることを特徴とする液晶表示装置。

【請求項 2】

前記タイミングコントローラは、前記第1映像データセットを保存する第1メモリ部と、前記第2映像データセットを保存する第2メモリ部と、

を備えることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記第1メモリ部と前記第2メモリ部とは、同じメモリサイズを有することを特徴とする請求項2に記載の液晶表示装置。

【請求項 4】

前記タイミングコントローラは、第1メモリ部及び第2メモリ部を備え、前記第1メモリ部及び前記第2メモリ部に前記第2映像データセットを保存できるメモリサイズを割り当て、前記第1メモリ部に前記第1映像データセットを保存し、前記第2メモリ部に前記第2映像データセットを保存する請求項1に記載の液晶表示装置。

【請求項 5】

前記タイミングコントローラは、ラインバッファメモリと、前記第1映像データセットのデータサイズを表す第1データ情報と、前記第2映像データセットのデータサイズを表す第2データ情報を受信して、前記第1映像データセットのデータサイズと前記第2映像データセットのデータサイズとを比較する比較部と、その比較結果によって前記ラインバッファメモリを、前記第2映像データセットを保存できるメモリサイズを有する第1メモリ部と第2メモリ部とに区分するメモリ割当部と、

を備えることを特徴とする請求項1に記載の液晶表示装置。

【請求項 6】

前記第1データ情報及び前記第2データ情報を前記比較部に提供する設定メモリをさらに備えることを特徴とする請求項5に記載の液晶表示装置。

【請求項 7】

前記第1データ情報は、前記複数のデータラインのうち、前記第1データドライバI Cグループに電気的に接続されたデータラインの数であり、前記第2データ情報は、前記複数のデータラインのうち、前記第2データドライバI Cグループに電気的に接続されたデータラインの数であることを特徴とする請求項6に記載の液晶表示装置。

【請求項 8】

前記タイミングコントローラは、前記s番目データドライバI C及び前記s+1データドライバI Cが前記回路基板に接続される部分の間の前記回路基板上に実装されることを特徴とする請求項1に記載の液晶表示装置。

【請求項 9】

前記回路基板は、前記タイミングコントローラと前記第1データドライバI Cグループとの間に接続され、前記第1ないし第n画素データを伝達する第1信号伝送ラインと、前記タイミングコントローラと前記第2データドライバI Cグループとの間に接続され、前記第n+1ないし第n+m画素データを伝達する第2信号伝送ラインとを備え、前記第1及び第2信号伝送ラインはそれぞれ、前記タイミングコントローラから前記第1ないし第n画素データ及び前記第n+1ないし第n+m画素データが順次に同時に出力される前記回路基板の第1層の第1出力ラインと、ビアを介して前記第1出力ラインから前記第1ないし第n画素データ及び前記第n+1ないし第n+m画素データが、それぞれ前記第1番目ないし第s番目データドライバI C及び前記第s+1番目ないし第s+t番目データドライバI Cに出力される前記回路基板の第2層の第2出力ラインと、

を備えることを特徴とする請求項1に記載の液晶表示装置。

【請求項 10】

前記第1出力ラインは、複数の屈曲部を備え、前記屈曲部の内角が90°以上であるこ

とを特徴とする請求項 9 に記載の液晶表示装置。