

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810001009.9

[51] Int. Cl.

H03F 1/56 (2006.01)

H03F 3/213 (2006.01)

H01F 27/40 (2006.01)

H01F 29/02 (2006.01)

[43] 公开日 2008 年 8 月 13 日

[11] 公开号 CN 101242159A

[22] 申请日 2008.1.10

[21] 申请号 200810001009.9

[30] 优先权

[32] 2007.1.10 [33] US [31] 60/884,374

[32] 2007.12.26 [33] US [31] 11/964,646

[71] 申请人 三星电机株式会社

地址 韩国京畿道

[72] 发明人 李彰浩 安奎焕 梁起硕 张在浚  
禹王命 金胤锡 金学善 李透九  
李东镐 金炯旭 乔伊·拉斯卡尔

[74] 专利代理机构 北京康信知识产权代理有限责任

公司

代理人 章社呆 尚志峰

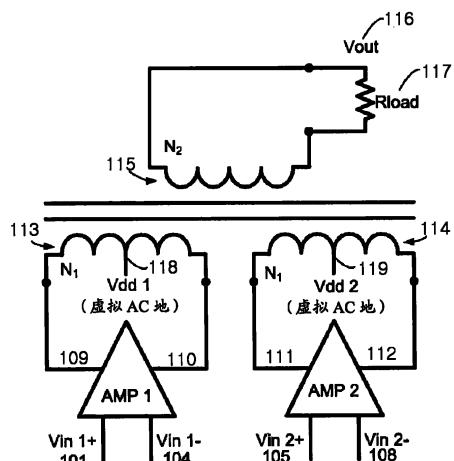
权利要求书 6 页 说明书 18 页 附图 22 页

[54] 发明名称

用于具有升压多初级变压器的功率放大器的  
系统和方法

[57] 摘要

提供了用于功率放大器系统的方法和系统。该  
系统和方法可包括多个功率放大器，其中，每个功  
率放大器均包括至少一个输出端。该系统和方法还  
可包括多个初级线圈，其每一个均具有第一匝数，  
其中，每个初级线圈均连接至多个功率放大器的至  
少一个输出端；以及单个次级线圈，电感耦合至多  
个初级线圈，其中，次级线圈包括大于第一匝数的  
第二匝数。



1. 一种功率放大器系统，包括：

多个功率放大器，其中，每个所述功率放大器都包括至少一个输出端；

多个初级线圈，每个所述初级线圈均具有第一匝数，其中，每个所述初级线圈都连接至所述多个功率放大器的至少一个输出端；以及

单个次级线圈，电感耦合至所述多个初级线圈，其中，所述次级线圈包括大于所述第一匝数的第二匝数。

2. 根据权利要求 1 所述的系统，其中，所述多个初级线圈中的每一个均包括中心抽头端，并且还包括：

至少一个调谐块，连接至所述多个初级线圈的中心抽头端。

3. 根据权利要求 2 所述的系统，其中，所述中心抽头端包括 AC 虚拟地。

4. 根据权利要求 2 所述的系统，其中，所述至少一个调谐块包括一个或多个谐振电路。

5. 根据权利要求 4 所述的系统，其中，所述一个或多个谐振电路包括串联或并联连接的一个或多个电容元件以及一个或多个电感元件。

6. 根据权利要求 4 所述的系统，其中，所述至少一个调谐块利用所述谐振电路选择性地增强或抑制一个或多个频率分量。

7. 根据权利要求 1 所述的系统，其中，相对于所述单个次级线圈布置所述初级线圈，以使由所述初级线圈感应的通量或电流在所述次级线圈中同相地相加。
8. 根据权利要求 1 所述的系统，其中，在具有相同电流方向的初级线圈之间插入所述单个次级线圈，以及其中，使用 ( i ) 平面结构、( ii ) 堆叠结构、或 ( iii ) 多层结构制造所述多个初级线圈和所述单个次级线圈。
9. 根据权利要求 8 所述的系统，其中，使用具有金属层的平面结构制造所述多个初级线圈和所述单个次级线圈，其中，在所述金属层上制造所述多个初级线圈作为平行的初级线圈，以及其中，所述次级线圈被制造在所述金属层上并位于所述多个初级线圈的相邻初级线圈之间。
10. 根据权利要求 8 所述的系统，其中，使用具有第一金属层和与所述第一金属层相对的第二金属层的堆叠结构来制造所述多个初级线圈和所述单个次级线圈，其中，在所述第一金属层上制造所述多个初级线圈，以及在所述第二金属层上制造所述单个次级线圈。
11. 根据权利要求 8 所述的系统，其中，使用具有第一金属层、第二金属层、第三金属层、和第四金属层的堆叠结构来制造所述多个初级线圈和所述单个次级线圈，其中，所述第三金属层夹置在所述第一金属层和所述第二金属层之间，以及其中，所述第二金属层夹置在所述第三金属层和所述第四金属层之间，以及其中，在所述第一金属层上制造所述多个初级线圈的第一初级线圈，在所述第二金属层上制造所述多个初级线圈的第二初级线圈，以及在所述第三金属层和所述第四金属层上制造所述

单个次级线圈，以及其中，通过至少一个过孔连接所述第三金属层和所述第四金属层。

12. 根据权利要求 8 所述的系统，其中，使用具有第一金属层、第二金属层、第三金属层、和第四金属层的多层结构制造所述多个初级线圈和所述单个次级线圈，其中，所述第三金属层夹置在所述第一金属层和所述第二金属层之间，以及其中，所述第二金属层夹置在所述第三金属层和所述第四金属层之间，其中，在所述第一金属层的第一部分和所述第二金属层的第一部分上制造所述多个初级线圈的第一初级线圈，其中，通过至少一个第一过孔连接所述第一金属层的所述第一部分和所述第二金属层的所述第一部分，其中，在所述第一金属层的第二部分和所述第二金属层的第二部分上制造所述多个初级线圈的第二初级线圈，其中，通过至少一个第二过孔连接所述第一金属层的所述第二部分和所述第二金属层的所述第二部分，以及其中，在所述第三金属层和所述第四金属层上制造所述单个次级线圈，其中，通过至少一个第三过孔连接所述第三金属层和所述第四金属层。
13. 根据权利要求 1 所述的系统，其中，所述多个初级线圈和所述单个次级线圈形成变压器，并且还包括辅助线圈，与所述变压器的一侧或多侧相邻，以感测所述多个初级线圈和所述单个次级线圈之间的耦合量。
14. 一种用于提供功率放大器系统的方法，包括：  
    提供多个功率放大器，其中，每个所述功率放大器都包括至少一个输出端；

将每个所述功率放大器的所述至少一个输出端连接至多个初级线圈中的一个，其中，所述多个初级线圈中的每一个均包括第一匝数；以及

将所述多个初级线圈电感耦合至单个次级线圈，其中，所述次级线圈包括大于所述第一匝数的第二匝数。

15. 根据权利要求 14 所述的方法，其中，所述多个初级线圈中的每一个均包括中心抽头端，并且还包括：

将至少一个调谐块连接至所述多个初级线圈的中心抽头端。

16. 根据权利要求 15 所述的方法，其中，所述中心抽头端包括 AC 虚拟地。

17. 根据权利要求 15 所述的方法，其中，连接至少一个调谐块包括连接包括一个或多个谐振电路的至少一个调谐块。

18. 根据权利要求 17 所述的方法，其中，所述一个或多个谐振电路包括串联或并联连接的一个或多个电容元件以及一个或多个电感元件。

19. 根据权利要求 17 所述的方法，其中，所述至少一个调谐块利用所述谐振电路选择性地增强或抑制一个或多个频率分量。

20. 根据权利要求 14 所述的方法，其中，在具有相同电流方向的初级线圈之间插入所述单个次级线圈，以及其中，使用 ( i ) 平面结构、( ii ) 堆叠结构、或 ( iii ) 多层结构制造所述多个初级线圈和所述单个次级线圈。

21. 根据权利要求 20 所述的方法，其中，使用具有金属层的平面结构制造所述多个初级线圈和所述单个次级线圈，并且还包括在所述金属层上制造所述多个初级线圈作为平行的初级线圈，以及在所述金属层上制造所述次级线圈，以使所述次级线圈位于所述多个初级线圈的相邻初级线圈之间。
22. 根据权利要求 20 所述的方法，其中，使用具有第一金属层和与所述第一金属层相对的第二金属层的堆叠结构来制造所述多个初级线圈和所述单个次级线圈，并且还包括在所述第一金属层上制造所述多个初级线圈，以及在所述第二金属层上制造所述单个次级线圈。
23. 根据权利要求 20 所述的方法，其中，使用具有第一金属层、第二金属层、第三金属层、和第四金属层的堆叠结构来制造所述多个初级线圈和所述单个次级线圈，其中，所述第三金属层夹置在所述第一金属层和所述第二金属层之间，以及其中，所述第二金属层夹置在所述第三金属层和所述第四金属层之间，并且还包括：

在所述第一金属层上制造所述多个初级线圈的第一初级线圈；

在所述第二金属层上制造所述多个初级线圈的第二初级线圈； 以及

在所述第三金属层和所述第四金属层上制造所述单个次级线圈，其中，通过至少一个过孔连接所述第三金属层和所述第四金属层。
24. 根据权利要求 20 所述的方法，其中，使用具有第一金属层、第二金属层、第三金属层、和第四金属层的多层结构来制造所述多个初级线圈和所述单个次级线圈，其中，所述第三金属层

---

夹置在所述第一金属层和所述第二金属层之间，以及其中，所述第二金属层夹置在所述第三金属层和所述第四金属层之间，并且还包括：

在所述第一金属层的第一部分和所述第二金属层的第一部分上制造所述多个初级线圈的第一初级线圈，其中，通过至少一个第一过孔连接所述第一金属层的所述第一部分和所述第二金属层的所述第一部分；

在所述第一金属层的第二部分和所述第二金属层的第二部分上制造所述多个初级线圈的第二初级线圈，其中，通过至少一个第二过孔连接所述第一金属层的所述第二部分和所述第二金属层的所述第二部分；以及

在所述第三金属层和所述第四金属层上制造所述单个次级线圈，其中，通过至少一个第三过孔连接所述第三金属层和所述第四金属层。

25. 根据权利要求 14 所述的方法，其中，所述多个初级线圈和所述单个次级线圈形成变压器，并且还包括：

布置与所述变压器的一侧或多侧相邻的辅助线圈，以感测所述多个初级线圈和所述单个次级线圈之间的耦合量。

## 用于具有升压多初级变压器的 功率放大器的系统和方法

### 相关申请

本申请要求于 2007 年 1 月 10 日提交的题为“SYSTEM AND METHODS FOR RADIO FREQUENCY (RF) POWER AMPLIFIERS WITH VOLTAGE BOOSTING MULTI-PRIMARY TRANSFORMERS”的美国临时申请第 60/884,374 号的优先权，其全部内容结合与此作为参考。

### 技术领域

总的来说，本发明的实施例涉及功率放大器，更具体地，涉及用于将一个或多个功率放大器连接至负载的升压变压器的系统和方法。

### 背景技术

随着移动通信产业的迅速发展，已进行了许多努力来将移动应用功能（例如，低噪放大器、混频器、压控振荡器等）集成到单个半导体技术（例如，单个芯片）中。然而，将功率放大器完全集成到单个芯片区域上出现了各种困难。具体地，大的功率匹配结构要求一个较大的芯片区域，并且如果将匹配结构分配在整个芯片区域上，则来自功率放大器的高输出功率会劣化其他移动应用功能的性能。因此，在一些应用中，功率放大器的匹配结构应该与在一个区域中的其他移动应用功能隔离并且总的匹配结构尺寸应该相当小

以实现成本效率，同时输出功率的电平充分高。因此，存在对改进的功率放大器匹配设计的需要，以实现完全集成的高功率放大器系统。

## 发明内容

根据本发明的示例性实施例，存在一种功率放大器系统。该功率放大器系统可包括多个功率放大器，其中，每个功率放大器均包括至少一个输出端。该功率放大器系统还可以包括多个初级线圈，每个初级线圈均具有第一匝数，其中，每个初级线圈均连接至多个功率放大器的至少一个输出端；以及单个次级线圈，其感应地耦合至多个初级线圈，其中，次级线圈包括大于第一匝数的第二匝数。

根据本发明的另一示例性实施例，存在用于提供功率放大器系统的方法。该方法包括提供多个功率放大器，其中，每个功率放大器均包括至少一个输出端。该方法还可以包括将每个功率放大器的至少一个输出端连接至多个初级线圈中的一个，其中，多个线圈中的每一个均包括第一匝数，以及将多个初级线圈感应地耦合至单个次级线圈，其中，次级线圈包括大于第一匝数的第二匝数。

## 附图说明

已经如此概括地描述了本发明，现在将参照附图进行描述，其中，附图不需要按比例绘制，以及其中：

图 1A 示出了根据本发明示例性实施例的升压变压器的电路图。

图 1B 示出了根据本发明示例性实施例的利用有微分放大器的升压变压器。

图 2A 示出了根据本发明示例性实施例的用于示例性变压器的示例性布局结构。

图 2B 示出了根据本发明示例性实施例的用于可利用有微分放大器的示例性变压器的示例性布局结构。

图 3 示出了根据本发明示例性实施例的利用一个或多个调谐块的示例性变压器的电路图。

图 4 示出了根据本发明示例性实施例的用于利用一个或多个调谐块的示例性变压器的示例性布局结构。

图 5A 是根据本发明示例性实施例的示例性调谐块的示意图。

图 5B 示出了根据本发明示例性实施例的示例性调谐块的另一个示意图。

图 5C 示出了根据本发明示例性实施例的示例性调谐块的另一个示意图。

图 6A 示出了多个初级线圈可耦合至单个次级线圈的本发明示例性实施例。

图 6B 示出了多个初级线圈可耦合至单个次级线圈的本发明示例性实施例。

图 7 示出了根据本发明示例性实施例的包括变压器的功率放大器系统。

图 8 是根据本发明示例性实施例的使用两个初级线圈和单个次级线圈的示例性变压器的示例性布局结构，其中，一个初级线圈与单个次级的匝数比为 1:2。

图 9 是根据本发明示例性实施例的使用三个初级线圈和单个次级线圈的示例性变压器的示例性布局结构，其中，一个初级线圈与单个次级的匝数比为 1:2。

图 10 示出了根据本发明示例性实施例的利用辅助线圈的示例性变压器的示例性布局结构。

图 11 是根据本发明示例性实施例的使用四个初级线圈和单个次级线圈的示例性变压器的示例性布局结构，其中，一个初级线圈与单个次级的匝数比为 1:3。

图 12 示出了根据本发明示例性实施例的用于实现示例性变压器的示例性平面衬底结构。

图 13 和图 14 示出了根据本发明示例性实施例的用于实现示例性变压器的示例性堆叠衬底结构。

图 15 示出了根据本发明示例性实施例的用于实现示例性变压器的示例性多层衬底结构。

图 16 示出了根据本发明实施例的示例性变压器操作的示例性仿真结果。

图 17 示出了根据本发明示例性实施例的利用示例性变压器的示例性功率放大器操作的示例性测量结果。

## 具体实施方式

现在，将参照附图更加完整地描述本发明的示例性实施例，其中，示出了一些本发明的实施例而不是所有实施例。实际上，本发明可以以许多不同的形式具体化，以及应当认为本发明不限于本文所描述的实施例，相反，提供这些实施例是为了本公开可以满足可应用的法律要求。通篇中类似的标号表示类似的元件。

本发明的示例性实施例可提供功率放大器系统，其可以包括一个或多个放大器，具有  $N_1$  匝数的多个初级变压器线圈，以及具有  $N_2$  匝数的单个次级变压器线圈。根据本发明的示例性实施例，多个初级线圈的每一个与次级线圈的匝数比可以为  $N_1:N_2$ ，其中， $N_1 < N_2$ ，从而每个初级线圈到次级线圈的电压升基本为  $N_2/N_1$  的比率。根据本发明的示例性实施例，每个放大器可包括共同耦合至系统输入端的微分输入，并且每个初级线圈均可以耦合至多个放大器中的一个的微分输出。单个次级放大器线圈可以电感耦合至初级变压器线圈，并且可以提供将耦合一个或多个负载的系统输出端。

图 1A 示出了根据本发明示例性实施例的升压变压器的电路图。具体地，图 1A 中的变压器可包括每一个均具有  $N_1$  匝的多个初级线圈 113、114 以及具有  $N_2$  匝的单个次级线圈 115。初级线圈 113、114 可以电感耦合至单个次级线圈 115。根据本发明的示例性实施例，由每个初级线圈 113、114 感应的电流可在次级线圈 115 处以相同相位相加。具有  $N_2$  匝的次级线圈 115 可提供将耦合负载 117 (Rload) 的系统输出端 116 (Vout)。在本发明的示例性实施例中，负载 117 可以是开关、多路复用器、滤波器、天线、或其他负载。根据示例性实施例，多个初级线圈 113、114 的每一个与次级线圈 115 的匝数比可以是  $N_1:N_2$ ，其中， $N_1 < N_2$ ，从而从多个初级线圈 113、114 的每一个到次级线圈的电压升基本为  $N_2/N_1$  的比率。在本发明的示例性实施例中，N2 为 2 匝，N1 为 1 匝，匝数比为 1/2，

以及与每个初级线圈 113、114 中的电压相比，单个次级线圈 115 处的电压可提高 2 倍。

仍然参照图 1A，根据本发明的示例性实施例，初级线圈 113、114 可连接至对应的功率放大器 AMP1、AMP2。功率放大器 AMP1 可包括诸如微分输入 101 (Vin 1+) 和 104 (Vin 1-) 的一个或多个输入，其中，输入 101 可以是正信号输入，以及输入 104 可以是负信号输入。此外，放大器 AMP1 可包括诸如输出 109 和 110 的输出，其中，输出 109 可以是正输出，以及输出 110 可以是负输出。根据本发明的示例性实施例，输出 109、110 可连接至变压器的初级线圈 113。

类似地，功率放大器 AMP2 可包括诸如微分输入 105 (Vin 2+) 和 108 (Vin 2-) 的一个或多个输入，其中，输入 105 可以是正信号输入，以及输入 108 可以是负信号输入。类似地，放大器 AMP2 可包括诸如输出 111 和 112 的一个或多个输出，其中，输出 111 可以是正输出，以及输出 112 可以是负输出。根据本发明的示例性实施例，输出 111、112 可连接至变压器的初级线圈 114。

根据本发明的示例性实施例，来自每个放大器 AMP1、AMP2 的提供给次级线圈的电流可基本上为  $i_1 = (N/M) \times i_2$ ，其中， $i_2$  是次级线圈中的电流，M 是初级线圈 113、114 的数目，以及 N 是每个初级线圈 113、114 的匝数与次级线圈 115 的匝数的匝数比。类似地，来自每个放大器 AMP1、AMP2 的提供给次级线圈 115 的电压可基本上为  $v_1 = (1/N) \times v_2$ ，其中， $v_2$  是次级线圈中的电压，以及 N 是每个初级线圈 113、114 的匝数与次级线圈 115 的匝数的匝数比。

应该理解，虽然在图 1A 中仅将单个放大器（例如，AMP1 或 AMP2）示出为连接至对应的初级线圈 113、114，但本发明的示例性实施例可包括连接至初级线圈 113、114 的多个放大器。应该理解，

在本发明的一些实施例中，电感耦合至单个次级线圈 115 的多个初级线圈 113、114 可提供在负载 117 和放大器 AMP1、AMP2 之间的阻抗匹配。

图 1B 示出了根据本发明示例性实施例的利用有微分放大器的升压变压器。具体地，如图 1B 所示，第一放大器可由晶体管 102、103 组成，而第二放大器可由晶体管 106、107 组成，其可包括金属氧化物半导体场效应晶体管（MOSFET），包括互补金属氧化物半导体（CMOS）晶体管。然而，在本发明的另一示例性实施例中，这些晶体管 102 和 103 还可包括双极结晶体管（BJT）或其他类型的晶体管。

如图 1B 所示，根据本发明的示例性实施例，晶体管 102 的源极可连接至晶体管 103 的源极并接地。晶体管 102 的栅极可接收正信号输入 101，而晶体管 103 的栅极可接收负信号输入 104。根据本发明的示例性实施例，晶体管 102 的漏极可提供正输出 109，而晶体管 103 的漏极可提供负输出 110。类似地，根据本发明的示例性实施例，晶体管 106 的源极可连接至晶体管 107 的源极并接地。晶体管 106 的栅极可接收正信号输入 105，而晶体管 107 的栅极可接收负信号输入 108。根据本发明的示例性实施例，晶体管 106 的漏极可提供正输出 111，而晶体管 107 的漏极可提供负输出 112。

仍然参照图 1B，初级线圈 113、114 的每一个均可包括对应于 Vdd1 和 Vdd2 的相应中心抽头端 118、119。当通过相应初级线圈 113、114 的相应第一和第二微分放大器生成微分信号时，中心抽头端 118、119 可以处于虚拟 AC 地。可通过中心抽头端 118、119 提供微分放大器的电源电压。根据本发明的示例性实施例，中心抽头端 118、119 的位置可对应于相应初级线圈 113、114 的中间或对称位置。然而，在本发明的另一示例性实施例中，中心抽头端 118、

**119** 的位置可根据由微分放大器生成的微分信号的幅度而不同于中间或对称位置。

图 2A 示出了根据本发明示例性实施例的示例性变压器的示例性布局结构。该变压器结构了可包括多个初级线圈以及单个次级线圈。参照图 2A，可存在两个单匝初级线圈 **213**、**214**，以及单个两匝次级线圈 **215**。功率放大器 AMP1 可接收诸如微分输入 **201** ( $V_{in\ 1+}$ )、**204** ( $V_{in\ 1-}$ ) 的输入，并生成第一单匝初级线圈 **213** 的对应微分输出 **209**、**210**。类似地，功率放大器 AMP2 可接收诸如微分输入 **205** ( $V_{in\ 2+}$ )、**208** ( $V_{in\ 2-}$ ) 的输入，并生成第二单匝初级线圈 **214** 的对应微分输出 **211**、**212**。根据本发明的示例性实施例，由每个初级线圈 **213**、**214** 感应的通量或电流可在次级线圈 **215** 处以相同的相位相加。两匝次级线圈 **215** 可连接将耦合至负载 **217** ( $R_{load}$ ) 的系统输出端 **216** ( $V_{out}$ )。

图 2B 示出了根据本发明示例性实施例的可利用有微分放大器的示例性变压器的示例性布局结构。如图 2B 所示，第一微分放大器可包括晶体管 **202** 和 **203**，而第二微分放大器可包括晶体管 **206** 和 **207**。根据本发明的示例性实施例，由微分放大器生成微分输出 **209**、**210** 和 **211**、**212** 可导致在相应初级线圈 **213**、**214** 中的中心抽头端 **218**、**219** 处呈现 AC 虚拟地。根据本发明的示例性实施例，可通过端口 **218**、**219** 提供微分放大器的电源电压。

图 3 示出了根据本发明示例性实施例的利用一个或多个调谐块的示例性变压器的电路图。具体地，图 3 的电路图示出了每一个均具有  $N_1$  匝的两个初级线圈 **113**、**114** 以及具有  $N_2$  匝的单个次级线圈 **115**。根据本发明的示例性实施例，第一初级线圈 **113** 可连接至可包括晶体管 **102**、**103** 的一个或多个第一功率放大器。类似地，根据本发明的示例性实施例，第二初级线圈 **114** 可连接至可包括晶体管 **106**、**107** 的第一或多个第二功率放大器。根据本发明的示例性实施

例，晶体管 **102、103、106、107** 可以是 MOSFET。然而，在本发明的其他示例性实施例中，晶体管 **102、103、106、107** 可以是 BJT 或其他类型的晶体管。

根据本发明的示例性实施例，包括晶体管 **102、103** 的第一功率放大器可被配置为具有正信号输入 **101** 和负信号输入 **104** 的微分放大器。基于所接收的信号输入 **101** 和 **104**，第一微分放大器可提供对应的正输出 **109** 和对应的负输出 **110**。根据本发明的示例性实施例，输出 **109** 和 **110** 可连接至第一初级线圈 **113**。类似地，包括晶体管 **106、107** 的第二功率放大器可被配置为具有正信号输入 **105** 和负信号输入 **108** 的微分放大器。基于所接收的信号输入 **105** 和 **108**，第二微分放大器可提供对应的正输出 **111** 和对应的负输出 **112**。根据本发明的示例性实施例，输出 **111** 和 **112** 可连接至第二初级线圈 **114**。

根据本发明的示例性实施例，两个初级线圈 **113、114** 可以电感耦合至次级线圈 **115**。根据本发明的示例性实施例，初级线圈 **113、114** 的每一个均具有  $N_1$  匝，而次级线圈可具有  $N_2$  匝，其中， $N_2 > N_1$ ，从而与初级线圈 **113、114** 相比提高了次级线圈的电压。次级线圈可提供系统输出端 **116** ( $V_{out}$ )，其可耦合至例如负载 **117** ( $R_{load}$ )。

根据本发明的示例性实施例，使用具有初级线圈 **113、114** 的微分放大器可提供相应的中心抽头端 **118、119**。根据本发明的示例性实施例，每个中心抽头端 **118、119** 都可以处于虚拟 AC 地。根据本发明的示例性实施例，可通过相应的中心抽头端 **118、119** 提供用于微分放大器的电源电压。根据本发明的示例性实施例，第一调谐块 **320** 可设置在初级线圈 **113** 的中心抽头端 **118** 处。类似地，第二调谐块 **321** 可设置在初级线圈 **114** 的中心抽头端 **119** 处。根据本发

明的示例性实施例，调谐块 320、321 可以被操作，以控制、调整、滤波、或调谐耦合的频带。

图 4 示出了根据本发明示例性实施例的利用一个或多个调谐块的示例性变压器的示例性布局结构。根据本发明的示例性实施例，变压器可包括电感耦合至次级线圈的多个初级线圈。如图 4 所示，可以存在每一个均具有单匝 ( $N_1 = 1$ ) 的两个初级线圈 213、214 以及具有两匝 ( $N_2 = 2$ ) 的次级线圈 215。初级线圈 213 可连接至诸如包括具有正信号输入 201 和负信号输入 204 的晶体管 202、203 的微分放大器的第一放大器。第一放大器可以向初级线圈 213 提供正输出 209 和负输出 210。类似地，初级线圈 214 可连接至诸如包括具有正信号输入 205 和负信号输入 208 的晶体管 206、207 的微分放大器的第二放大器。第二放大器可以向初级线圈 214 提供正输出 211 和负输出 212。

根据本发明的示例性实施例，通过微分放大器生成微分输出 209、210 和 211、212 可导致在相应初级线圈 213、214 的中心抽头端 218、219 处呈现的 AC 虚拟地。根据本发明的示例性实施例，可通过端口 218、219 提供微分放大器的电源电压。根据本发明的示例性实施例，第一调谐块 420 可连接至第一中心抽头端 218，而第二调谐块 421 可连接至第二中心抽头端 219。根据本发明的示例性实施例，应该理解，可将第一和第二调谐块 420、421 制造为与变压器结构相同的衬底组或者与变压器布局结构进行通信的分立模块。

根据本发明的示例性实施例，图 3 和图 4 中引入的调谐块可以各种方式实现。根据本发明的示例性实施例，调谐块可包括谐振电路。图 5A、图 5B、和图 5C 示出了根据本发明示例性实施例的可用作变压器的调谐块的谐振电路的一些实例。

图 5A 是根据本发明示例性实施例的示例性调谐块的示意图。如图 5A 所示，根据本发明的示例性实施例，调谐块可以是包括串联连接的电容元件 501 和电感元件 502 的谐振电路。根据本发明的示例性实施例，谐振电路的端口 500 可连接至初级线圈的中心抽头端。根据本发明的示例性实施例，图 5A 的谐振电路可具有相关的谐振频率 fn 503。

图 5B 示出了根据本发明示例性实施例的示例性调谐块的另一个示意图。如图 5B 所示，调谐块可以是包括与电感元件 512 并联的电容元件 511 的谐振电路。根据本发明的示例性实施例，谐振电路的端口 510 可连接至初级线圈的中心抽头端。根据本发明的示例性实施例，谐振电路可具有谐振频率 fn 513。

图 5C 示出了根据本发明示例性实施例的示例性调谐块的另一个示意图。如图 5C 所示，可存在具有诸如谐振频率 fn1 527、fn2 528 和 fn3 529 的多个谐振频率的谐振电路。例如，电容元件 521 和电感元件 522 可以串联连接，以提供谐振频率 fn1 527。类似地，电容元件 523 可以串联连接到电感元件 524，以提供谐振频率 fn2 528。此外，电容元件 525 可以与电感元件 526 串联连接，以提供谐振频率 fn3 529。应该理解，虽然图 5C 示出了谐振电路的具体结构，但本发明的其他实施例可包括各种类型的串联/并联谐振电路，而不背离本发明的示例性实施例。根据本发明的示例性实施例，谐振电路的端口 520 可连接至初级线圈的中心抽头端。此外，虽然调谐块被示出为连接在中心抽头端处，但本发明的其他实施例还可将调谐块连接至其他位置中的初级线圈。

应该理解，可以选择图 5A 至图 5C 的电容和电感元件的值和参数，以使其具有一个或多个期望的谐振频率。根据本发明的示例性实施例，调谐块的一个或多个谐振频率可被操纵，以滤除在一个或多个谐振频率处的不期望谐波，从而控制耦合频率。

图 6A 示出了多个初级线圈可耦合至单个次级线圈的本发明的示例性实施例。具体地，在图 6A 中示出了每一个均具有  $N_1$  匝的 n 个初级线圈 **616a-n**。n 个初级线圈 **616a-n** 可以电感耦合至具有  $N_2$  匝的单个次级线圈 **619**，其中， $N_2 > N_1$ 。每个微分功率放大器 **607a-n** 的输出 **610a-n**、**611a-n** 可连接至初级线圈 **616a-n** 的相应输入。具体地，微分放大器的正信号输出 **610a-n** 和对应的负信号输出 **611a-n** 可连接至相应初级线圈 **616a-n** 的输入。正信号输入 **601a-n** 和对应的负信号输入 **602a-n** 可提供诸如微分放大器 **607a-n** 的相应放大器。根据本发明的示例性实施例，由多个初级线圈 **616a-n** 感应的通量或电流中的每一个均可以在次级线圈 **619** 处以相同的相位相加。次级线圈 **619** 可以提供将耦合至负载 **621** (Rload) 的系统输出端 **620** ( $V_{out}$ )。虚拟 AC 地在中心抽头端 **622a-n** 处可用，其中，各个微分放大器 **607a-n** 的微分信号感应至初级线圈。因此，可通过端口 **622a-n** 提供微分放大器的电源电压。根据示例性实施例，还可以在中心抽头端 **622a-n** 处设置可包括本文所描述的谐振电路的调谐块。

图 6B 示出了多个初级线圈可耦合至单个次级线圈的本发明的示例性实施例。图 6B 示出了变压器利用的放大器可以是微分放大器。如图 6B 所示，可存在连接至相应初级线圈 **616a-n** 的多个微分放大器。如图 6B 所示，根据本发明的示例性实施例，第一微分放大器可包括晶体管 **607a** 和 **608a**。类似地，第二微分放大器可包括晶体管 **607b** 和 **608b**。类似地，第 n 微分放大器可包括晶体管 **607n** 和 **608n**。

图 7 示出了根据本发明示例性实施例的包括变压器的功率放大器系统 **700**。如图 7 所示，功率放大器系统 **700** 可包括不平衡变压器 **750**、第一级激励放大器 **760**、第二级激励放大器 **770a** 和 **770b**、功率放大器 **780a** 和 **780b**、以及输出变压器 **790**。

在功率放大器系统 700 工作期间，可将输入信号提供给不平衡变压器 750 的输入端 701。在本发明的示例性实施例中，不平衡变压器 750 可以是用于将单端输入信号转换为微分信号 703、704 的变压器 702（例如，3:4 匝变压器）。应该理解，根据本发明的示例性实施例，单端输入信号可以是基带信号或射频信号。根据本发明的示例性实施例，不平衡变压器 750 还可以用作 DC 块。第一级激励放大器 760 可以是放大微分信号 703、704 以生成放大的微分信号 706、707 的倒相放大器。放大的微分信号 706、707 可从第一级激励放大器 760 输出，并被提供作为第二级激励放大器 770a、770b 的输入，然后相应地生成放大输出 710、711 和 712、713。根据本发明的示例性实施例，相应的第二级激励放大器 770a、770b 的输出 710、711 和 712、713 然后可被提供给功率放大器 780a、780b。根据本发明的示例性实施例，功率放大器 780a、780b 可利用共发共基放大器拓扑，以更加有能力应对亚微型 CMOS 器件的敏感电压应力。根据本发明的示例性实施例，功率放大器 780a 可包括可以是共源极 CMOS 晶体管的 CMOS 器件 714 和 715 的堆叠。此外，根据本发明的示例性实施例，功率放大器 780a 还可以包括可以是共栅极晶体管的 CMOS 器件 718、719。类似地，根据本发明的示例性实施例，功率放大器 780b 可包括可以是共源极晶体管的 CMOS 器件 716 和 717 的堆叠。根据本发明的示例性实施例，功率放大器 780b 还可以包括可以是共栅极晶体管的 CMOS 器件 720、721。可在输出 722、723 处提供功率放大器 780a 的输出，而在输出 724、725 处提供功率放大器 780b 的输出。根据本发明的示例性实施例，可在功率放大器（PA）控制端 732 处调节由功率放大器 780a、780b 提供的增益，其可将偏压提供给共栅极晶体管 718、719 和 720、721 的栅极。

仍然参照图 7，输出变压器 790 的初级线圈 726、727 可连接至相应的输出 722、723 和 724、725。使用变压器 790，提供给每个

初级线圈 726、727 的输出功率可在次级线圈 728 处感应地组合。根据本发明的示例性实施例，每个初级线圈 726、727 均可具有  $N_1$  匝，而次级线圈 728 可具有  $N_2$  匝，其中， $N_2 > N_1$ ，以提高在次级线圈 728 处的电压。根据本发明的示例性实施例，初级线圈 726、727 可能被平行地定位，以在次级线圈 728 中以相同的相位将通量或电流相加。当将诸如放大器 780a、780b 的微分放大器的微分信号提供给初级线圈 726、727 时，中心抽头端 730 和 731 可以是虚拟 AC 地。因此，根据本发明的示例性实施例，可通过端口 730、731 提供微分放大器的电源电压。此外或可选地，可在中心抽头端 730、731 处类似地设置如本文描述的一个或多个调谐块。根据本发明的示例性实施例，变压器 790 可制造在硅衬底上，尽管可以利用其他衬底而不背离本发明的实施例。

### 变压器布局结构的示例性实施例

图 8 至图 11 示出了根据本发明示例性实施例的用于实现升压变压器的各种示例性布局结构。根据本发明的示例性实施例，初级变压器线圈和单个次级变压器线圈可在衬底上空间地交织，以减小变压器的整个面积。

图 8 示出了根据本发明示例性实施例的可包括两个一匝初级线圈 807、808 以及单个两匝次级线圈 809 的变压器的示例性布局结构。在图 8 中，可使用两个单匝初级线圈 807、808 和单个两匝次级线圈 809，以使来自正端口 801、803 和相应的负端口 802、804 的两个微分对的电流相结合。根据本发明的示例性实施例，通过两个初级线圈 807、808 的激励磁感应的电流可以在次级线圈 809 处以相同的相位被相加在一起。根据本发明的示例性实施例，可将变压器设计为使初级线圈 807、808 的电流在相同方向上，以防止自消除。

图 9 示出了根据本发明示例性实施例的可包括三个一匝初级线圈 **909、910、911** 和单个两匝次级线圈 **912** 的变压器的示例性布局结构。可使用三个一匝初级线圈 **909、910、911** 和单个两匝次级线圈 **912**，以使来自正端口 **901、903、905** 和相应的负端口 **902、904、906** 的三个微分对的电流相组合。根据本发明的示例性实施例，通过三个初级线圈 **909、910、911** 的激励磁感应的电流可以在次级线圈 **912** 处以相同的相位被相加在一起。根据本发明的示例性实施例，可将变压器设计为使初级线圈 **909、910、911** 的电流在相同方向上，以防止自消除。

图 10 示出了根据本发明示例性实施例的具有与变压器的一部分相邻或基本将该部分封装的辅助线圈的示例性功率放大器系统的变压器的示例性布局结构。具体地，图 10 示出了具有额外的辅助线圈 **1002** 的图 9 的变压器的示例性布局结构。根据本发明的示例性实施例，辅助线圈 **1002** 可耦合至变压器，以感测初级线圈 **909、910、911** 和次级线圈 **912** 之间的耦合量。应该理解，图 10 中所示的辅助线圈 **1002** 可根据本发明的示例性实施例而改变。例如，用于功率感测的辅助线圈可放置在与变压器的一侧相邻处，以感测耦合量。根据另一实例，用于功率感测的辅助线圈可放置在与变压器的一侧或多侧相邻处，以感测耦合量。此外，根据本发明的示例性实施例，虽然相对于图 9 的示例性变压器示出了辅助线圈，但可将辅助线圈类似地应用于其他变压器，包括那些在本文中描述的变压器。

图 11 示出了包括四个一匝初级线圈 **1111、1112、1113、1114** 和单个三匝次级线圈 **1115** 的变压器的示例性物理布局。可使用四个单匝初级线圈 **1111、1112、1113、1114** 和单个三匝次级线圈 **1115**，以使来自于正端口 **1101、1103、1105、1107** 和相应的负端口 **1102、1104、1106、1108** 的四个微分对的电流相组合。根据本发明的示例

性实施例，通过四个初级线圈 **1111、1112、1113、1114** 的激励磁感应的电流在次级线圈 **1115** 处以相同的相位被相加在一起。可将变压器设计为使初级线圈的电流在相同方向上，以防止自消除。

应该理解，根据本发明实施例的变压器可包括具有  $N_1$  匝的多个初级线圈以及具有  $N_2$  匝的单个次级线圈。根据本发明的示例性实施例， $N_2 > N_1$ ，以提升次级线圈处的电压。虽然图 8 至图 11 已示出了具有 2、3、或 4 个初级线圈的示例性变压器，但应该理解，本发明的其他实施例可包括比图 8 至图 11 所示初级线圈更多的初级线圈。

根据本发明的示例性实施例，可利用平面结构、堆叠结构、或多层结构来实现本文描述的变压器布局。通过平面结构，所有初级线圈可被平行放置。然而，可将具有多匝的次级线圈放置在一个初级线圈和另一个初级线圈之间，使得一个初级线圈与另一个初级线圈不相邻。例如，如图 12 的示例性平面衬底结构所示，可将第一初级线圈整个制造在第一金属层 **1202** 上，同时还可以通过使用一个或多个过孔连接 **1204** 线路连接 (route) 贯穿/交错部分，将第二初级线圈基本制造在相同的第一金属层 **1202** 上。类似地，还可将次级多匝线圈基本制造在初级线圈之间的表面上，使用一个或多个过孔连接 **1204** 线路连接贯穿部分。

根据本发明的另一示例性实施例，可利用堆叠结构来实现变压器的布局。通过示例性堆叠结构，所有初级线圈可被平行放置在一个金属层上并彼此相邻，以及次级线圈可被放置在另一个金属层上。根据本发明的示例性实施例，例如，在图 13 的堆叠衬底结构中，初级线圈可形成在金属层 **1302** 上，而次级线圈可形成在金属层 **1304** 上。

根据本发明的另一实施例，可以另一种堆叠结构来实现多初级变压器，其中，每个初级线圈可被平行地放置在每个不同的层中，但是初级线圈层可以不彼此垂直相邻，其中，具有多匝的次级线圈可被放置在一个初级线圈层和另一个初级线圈层之间，其中，多匝次级线圈可占用以过孔连接的多个层。例如，在图 14 的示例性堆叠结构中，第一初级线圈可形成在金属层 1402 上，而第二初级线圈可形成在另一个金属层 1406 上。根据本发明的示例性实施例，可使用金属层 1404 和 1408 的组合形成具有多匝的单个次级线圈，并使其通过过孔 1410 连接。

根据本发明的另一示例性实施例，可在多层次结构中实现多初级变压器。通过多层次结构，可使用两层或多层来制造每个初级线圈并使其通过过孔连接。类似地，可使用两层或多层来制造次级线圈并使其通过过孔连接。例如，如图 15 所示，可在第一金属层 1502 的第一部分以及第三金属层 1506 的第一部分上制造第一初级线圈并通过至少一个第一过孔 1510 连接。类似地，可在第一金属层 1502 的第二部分和第三金属层 1506 的第二部分上制造第二初级线圈并通过至少一个第二过孔 1512 连接。根据本发明的示例性实施例，可在第二金属层 1504 和第四金属层 1508 上制造单个次级线圈并通过至少一个第三过孔 1508 连接。

根据本发明的实施例，可将功率放大器的核心和变压器线圈彼此空间隔离，以减小从变压器到功率放大器的核心的磁耦合，从而减小了不稳动的可能性。根据本发明的另一实施例，可在通过不同技术设置的单独衬底上实现与功率放大器的核心空间隔离的变压器。因此，变压器和功率放大器不需要只限于单个制造技术。根据本发明的另一实施例，空间交错的变压器在尺寸上可被压缩。在不背离本发明的实施例的情况下，变压器和功率放大器的许多其他变化是可用的。

## 实例仿真和试验结果

图 16 示出了根据本发明实施例的示例性变压器操作的示例性仿真结果。具体地，仿真结果示出了作为频率 (GHz) 函数的变压器损耗 (dB)。如图 16 所示，曲线 1602 示出了利用中心抽头调谐的变压器，而曲线 1604 示出了没有利用中心抽头调谐的变压器。在这两种情况下，变压器在基频的操作示出了比在高谐波频率处更低的损耗。在变压器利用中心抽头调谐的情况下，在第二和第三谐波频率处存在更高的损耗。

图 17 示出了根据本发明实施例的利用示例性变压器的示例性功率放大器操作的示例性测量结果。这些测量结果示出了这种示例性功率放大器的输出功率和功率附加效率。如图 17 所示，测量结果在 1700 MHz 至 2000 MHz 之间的频率范围内满足功率放大器性能的需要。通过 3.3 V 的电源获得在 1.8 GHz 处 31.2 dBm 的输出功率以及 41 % 的对应功率附加效率。

对于本领域的技术人员来说，可实现本文所阐述的本发明实施例的许多修改和其他实施例，并且它们都具有在前面的说明书和相关附图中展现的重要思想的优点。因此，应该理解，本发明不限于所公开的具体实施例，并且修改和其他实施例均包括在所附权利要求的范围内。尽管这里使用了具体术语，但所使用的术语仅是为了描述的目的，而不是为了限制本发明。

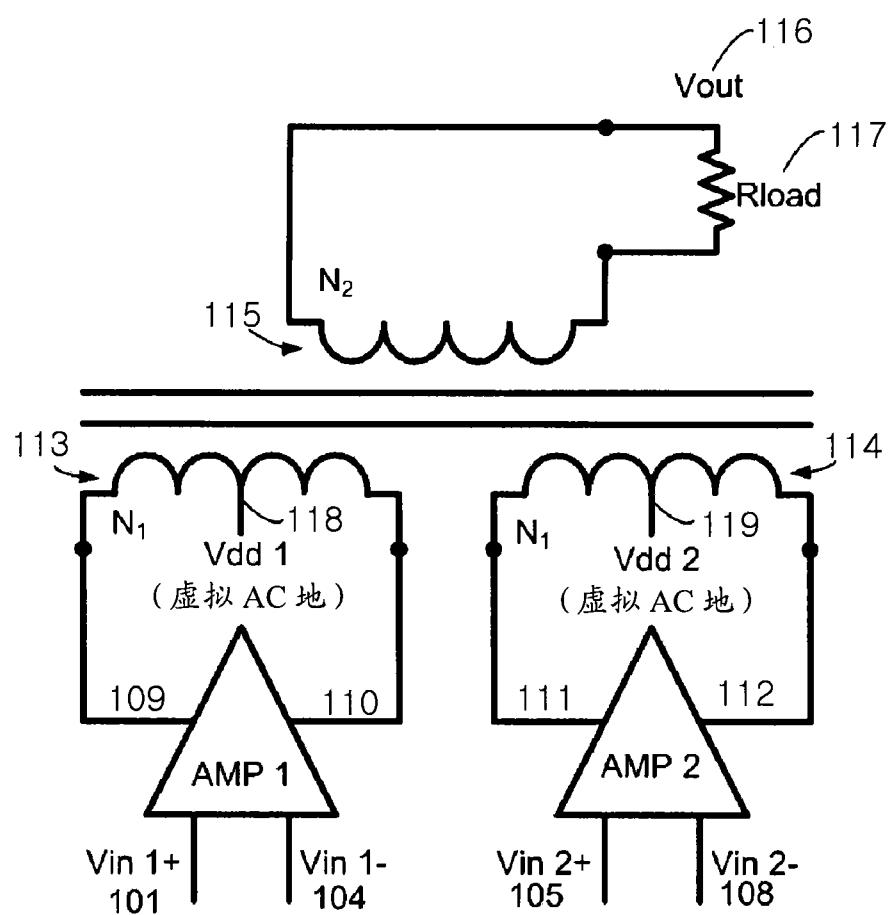


图 1A

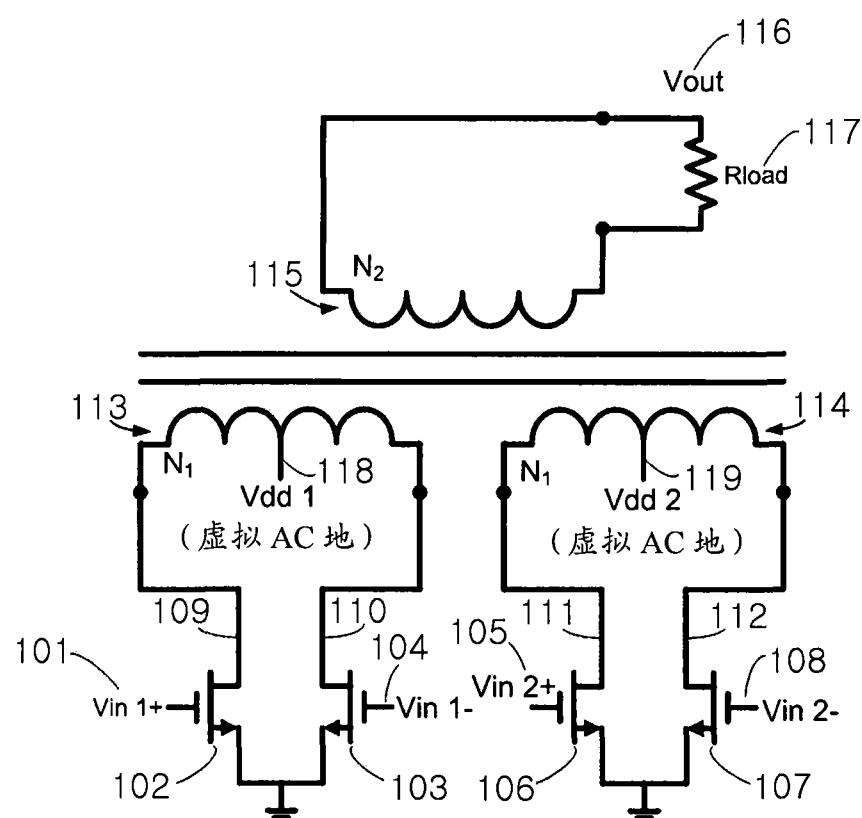


图 1B

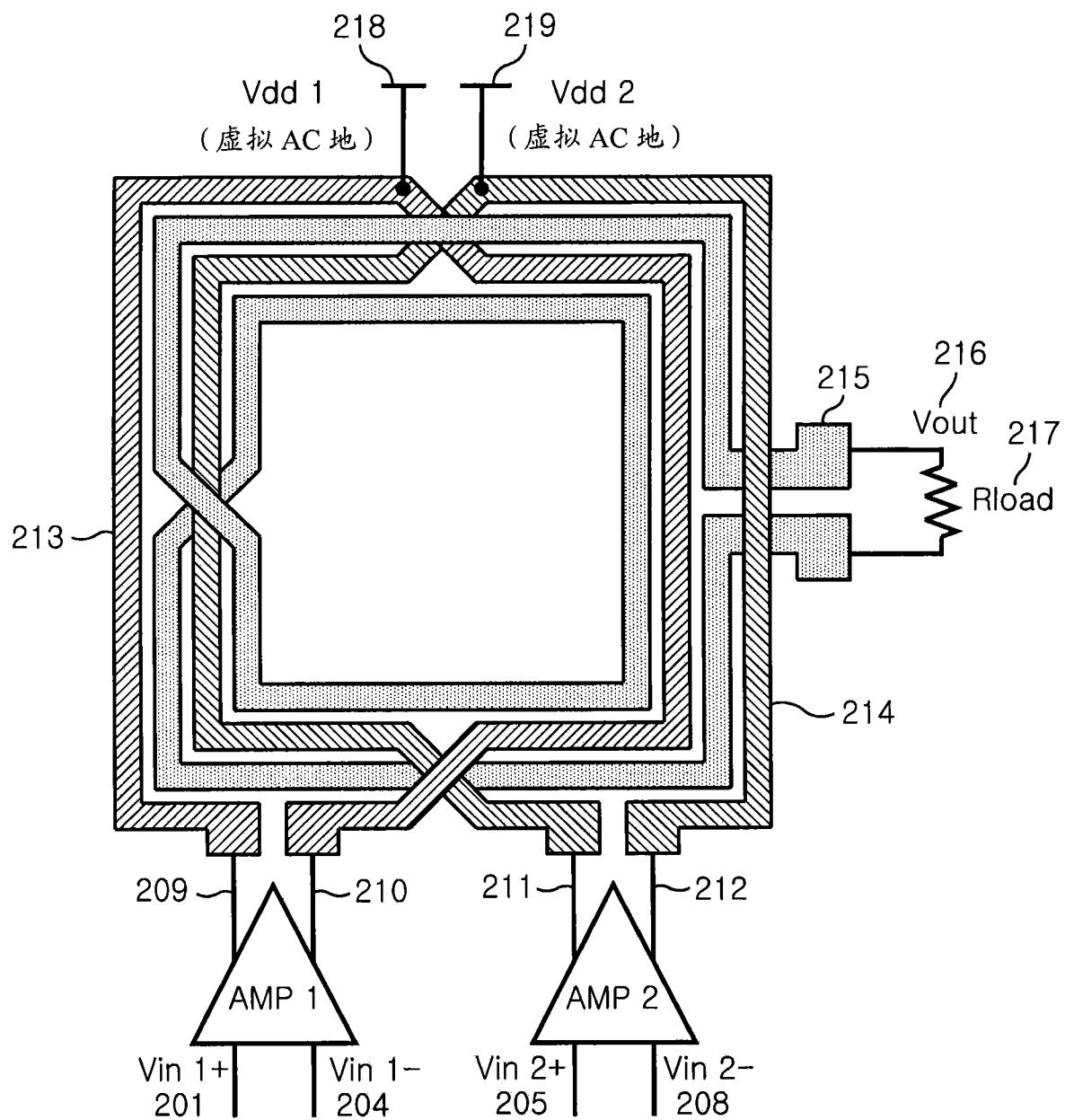


图 2A

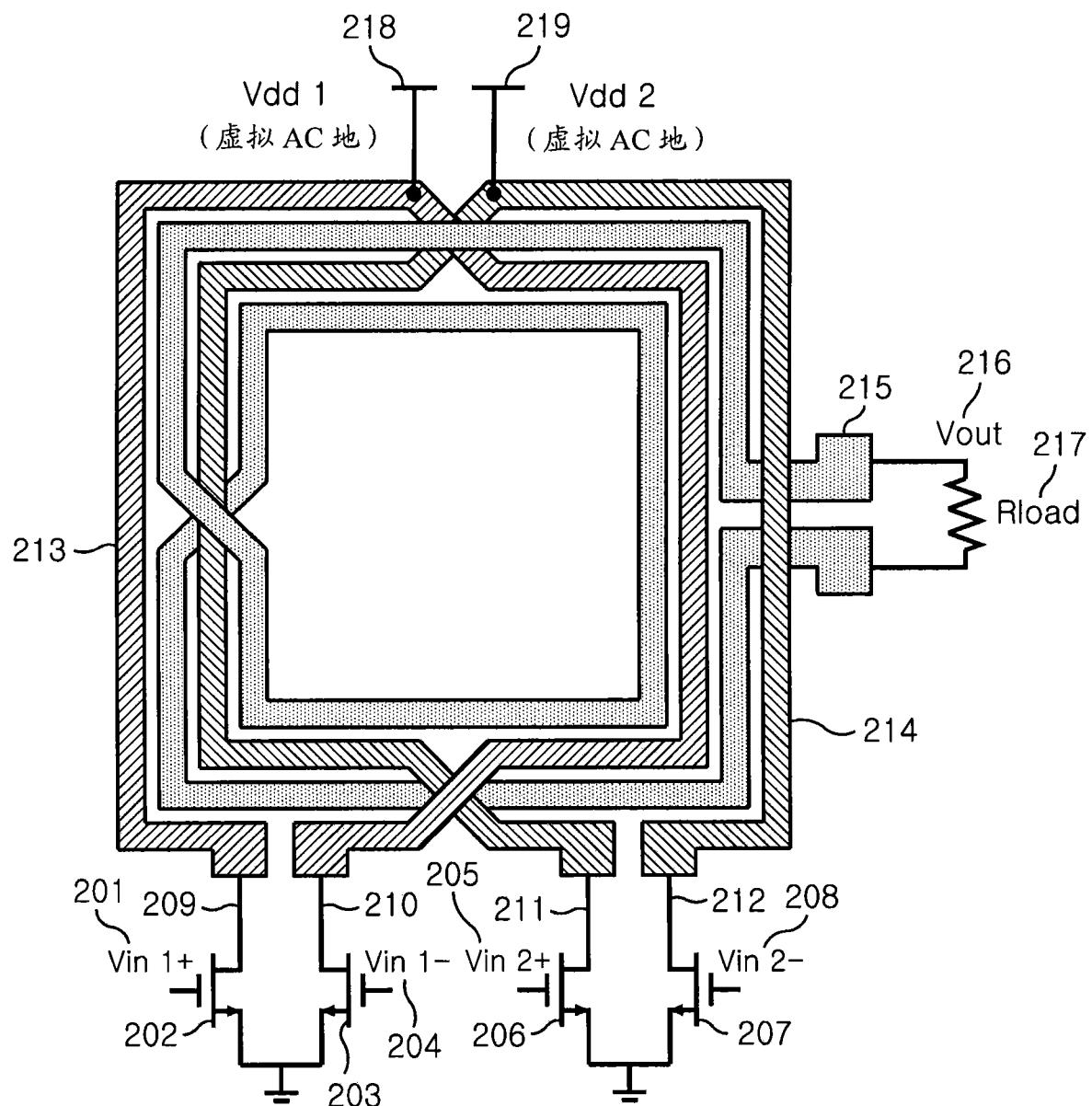


图 2B

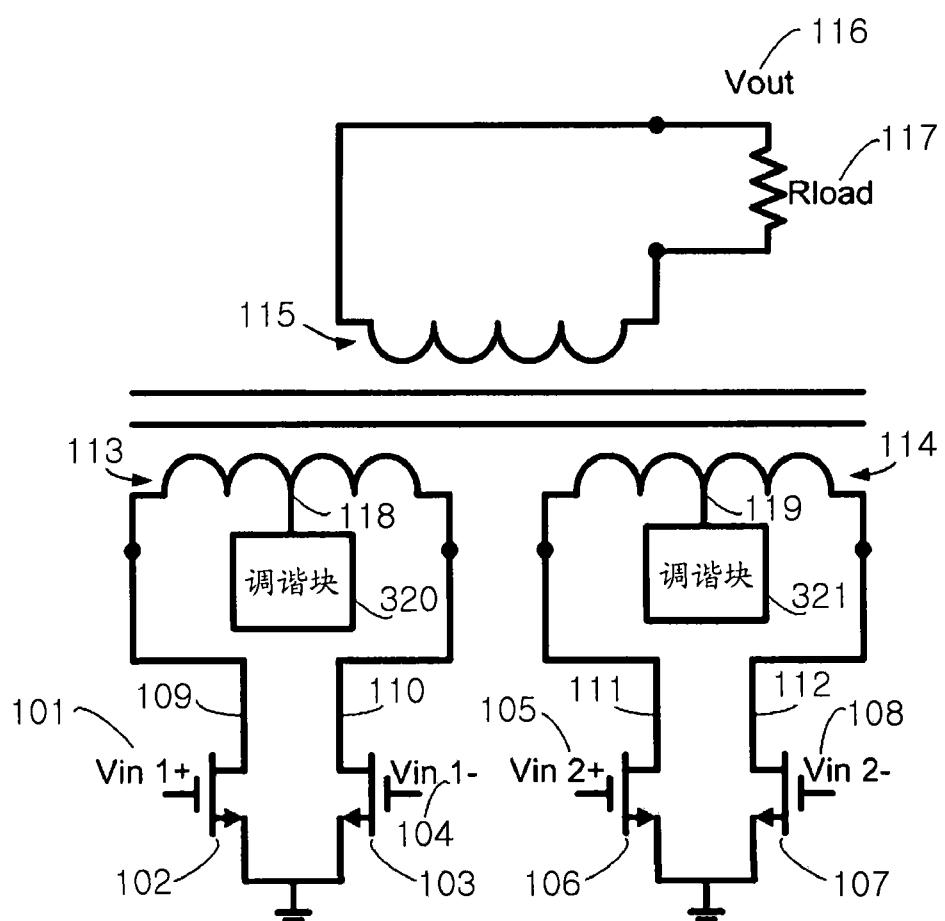


图 3

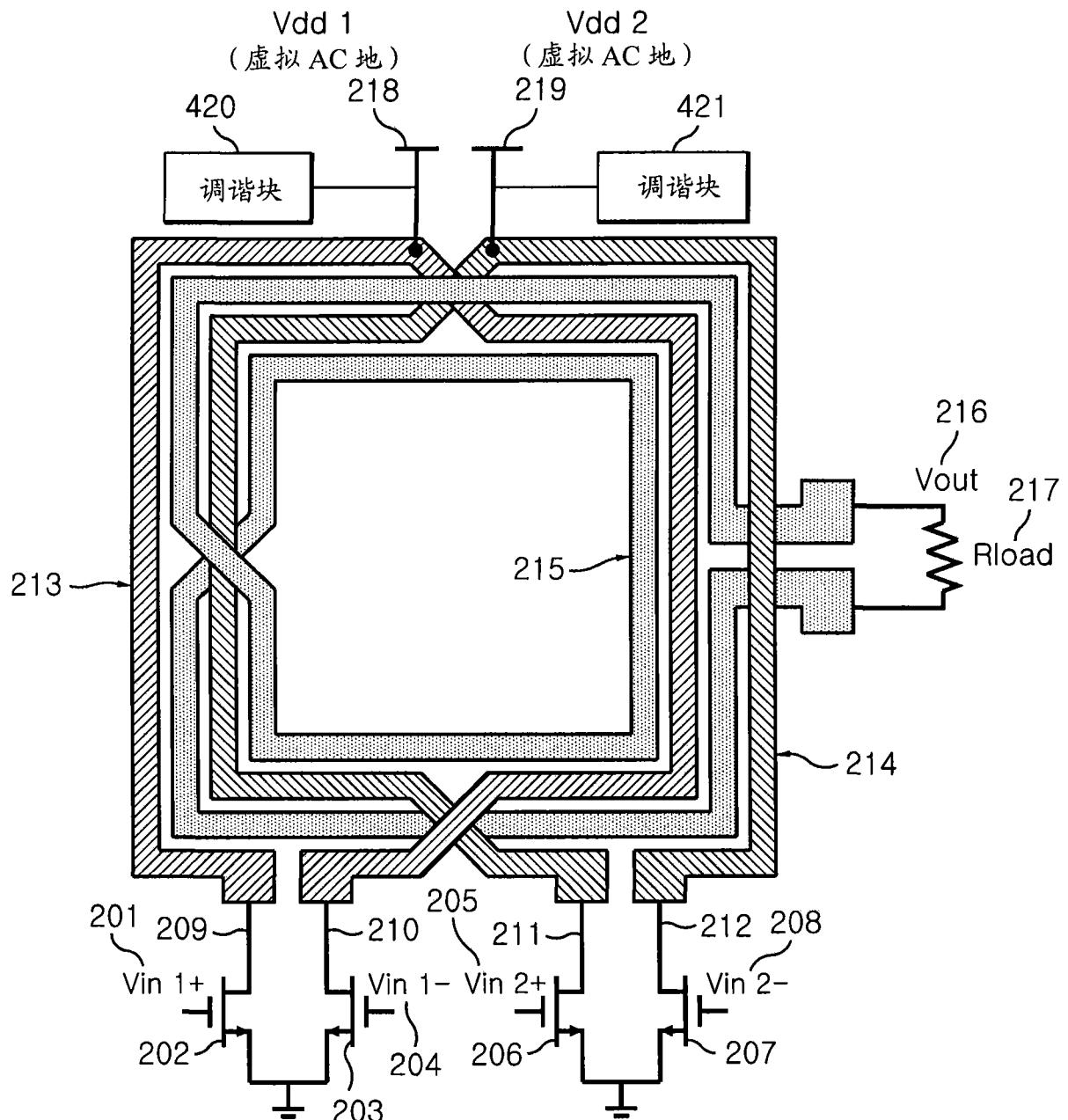


图 4

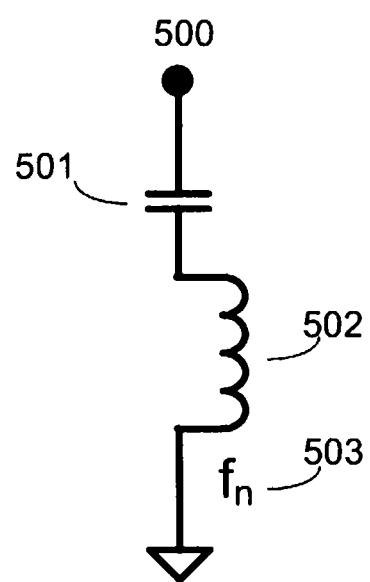


图 5A

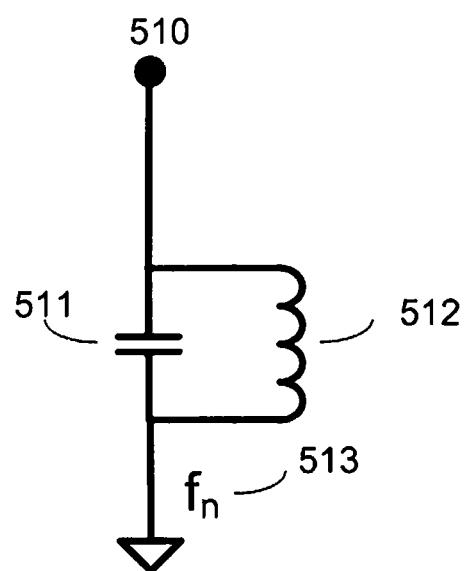


图 5B

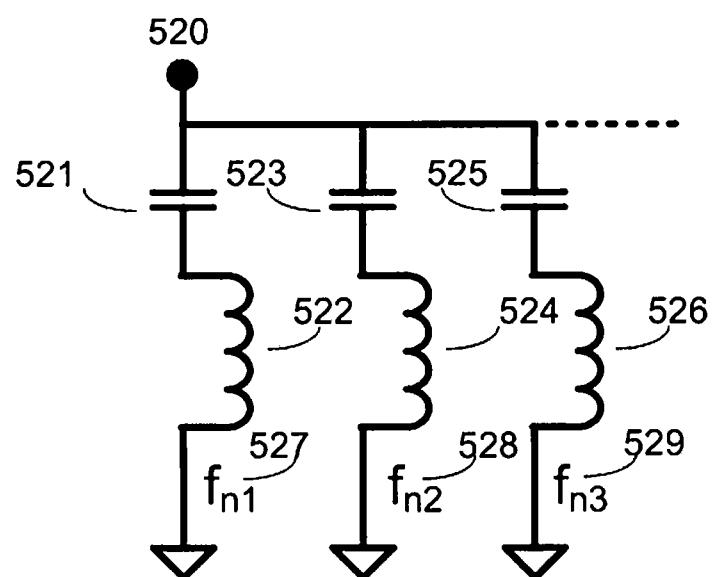


图 5C

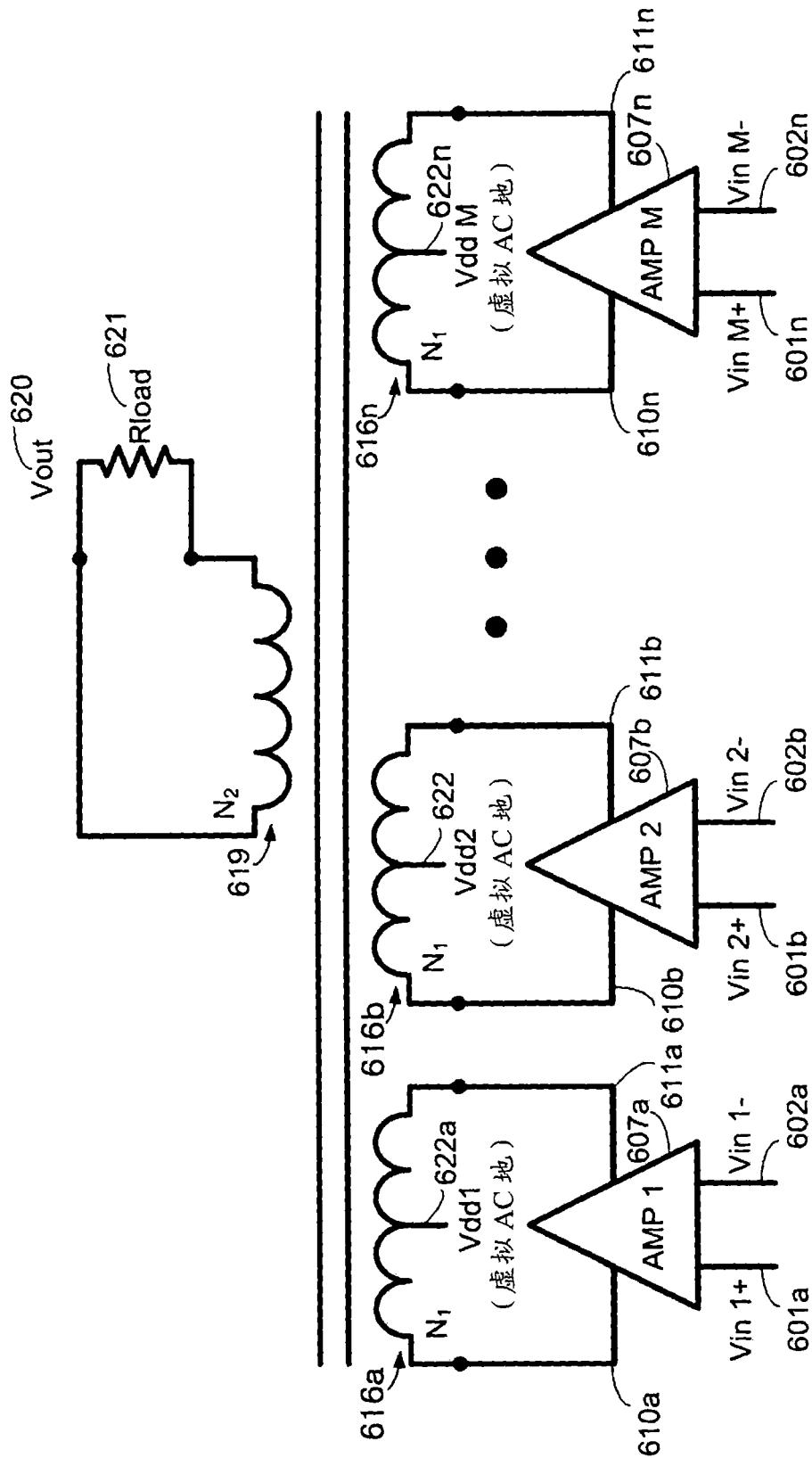


图 6A

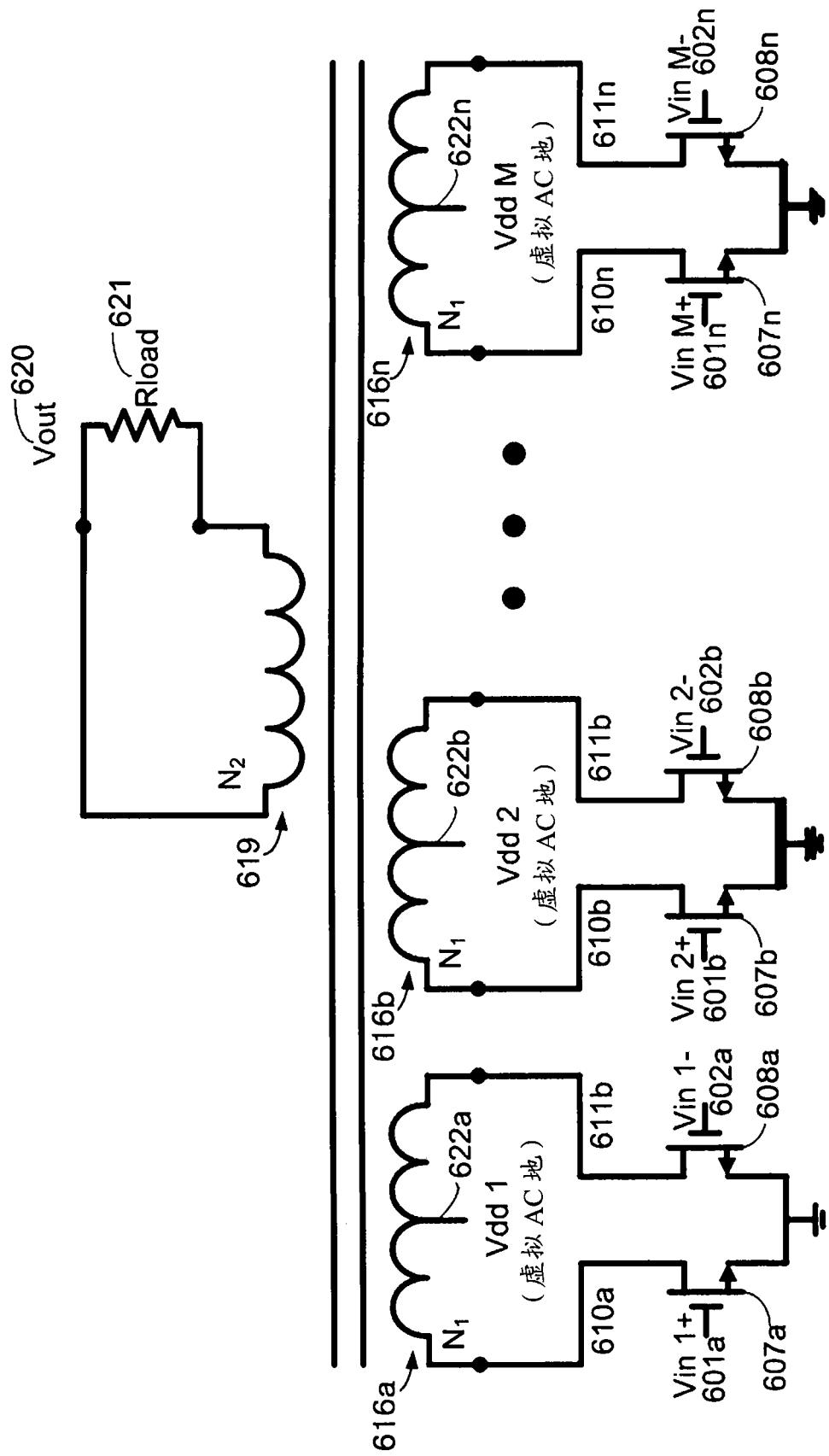


图 6B

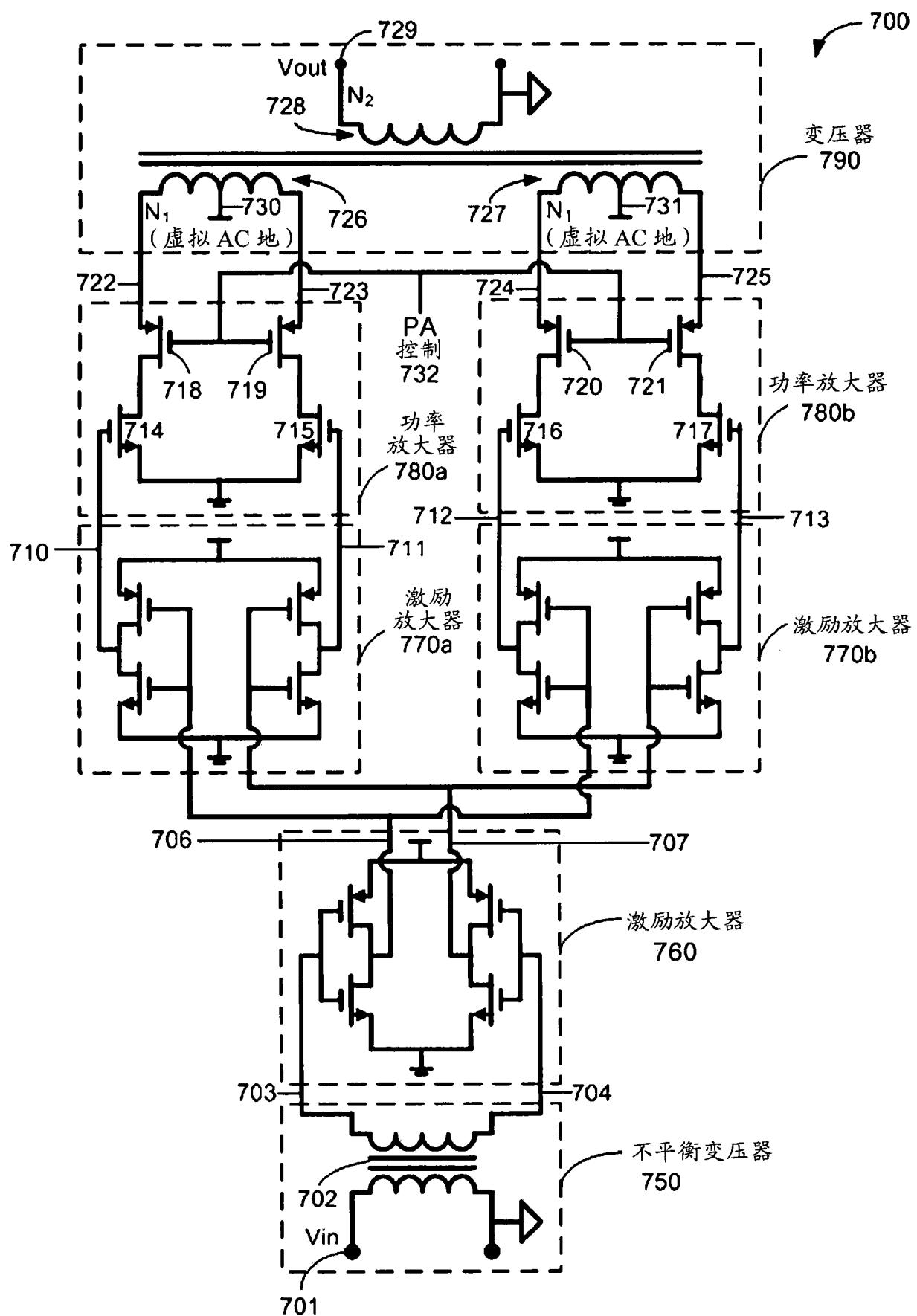


图 7

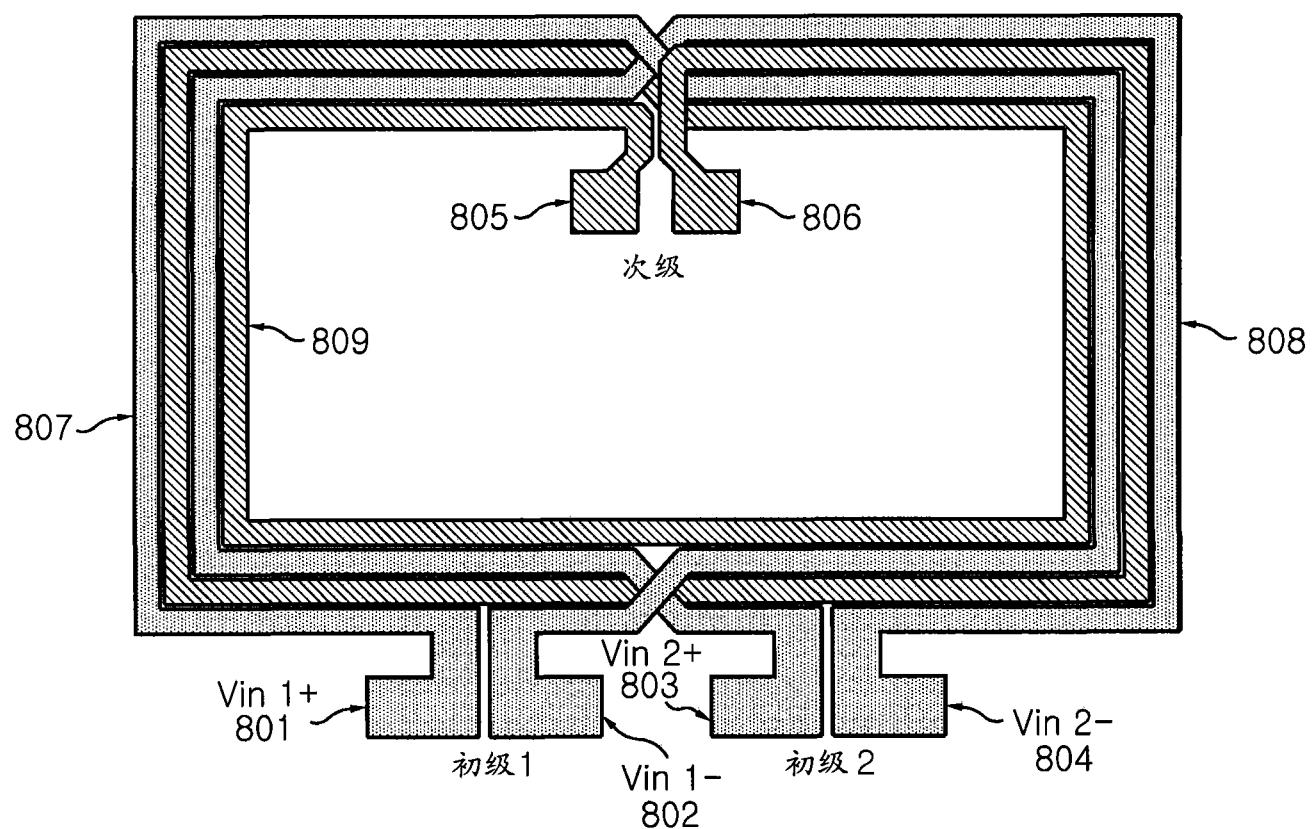


图 8

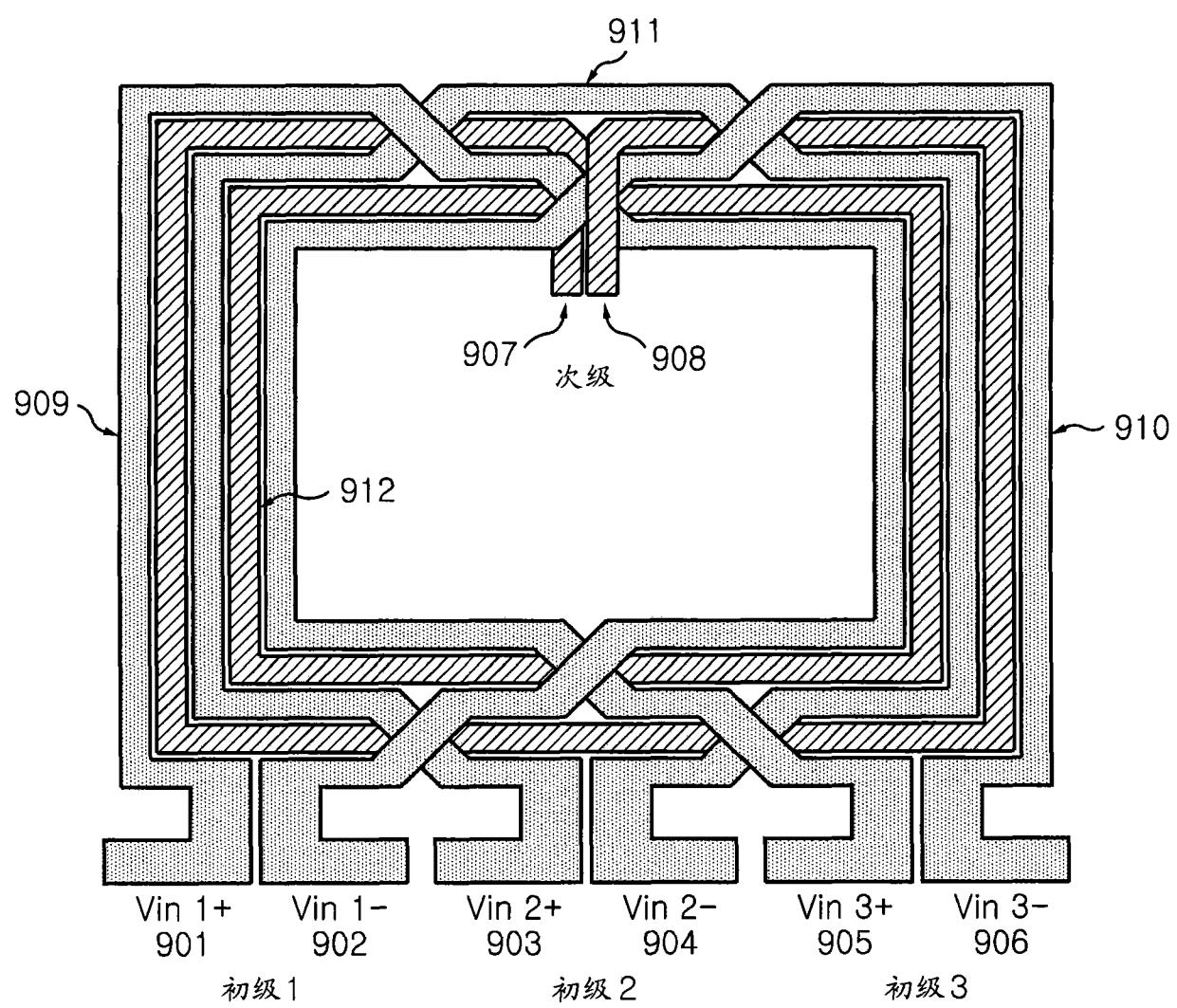


图 9

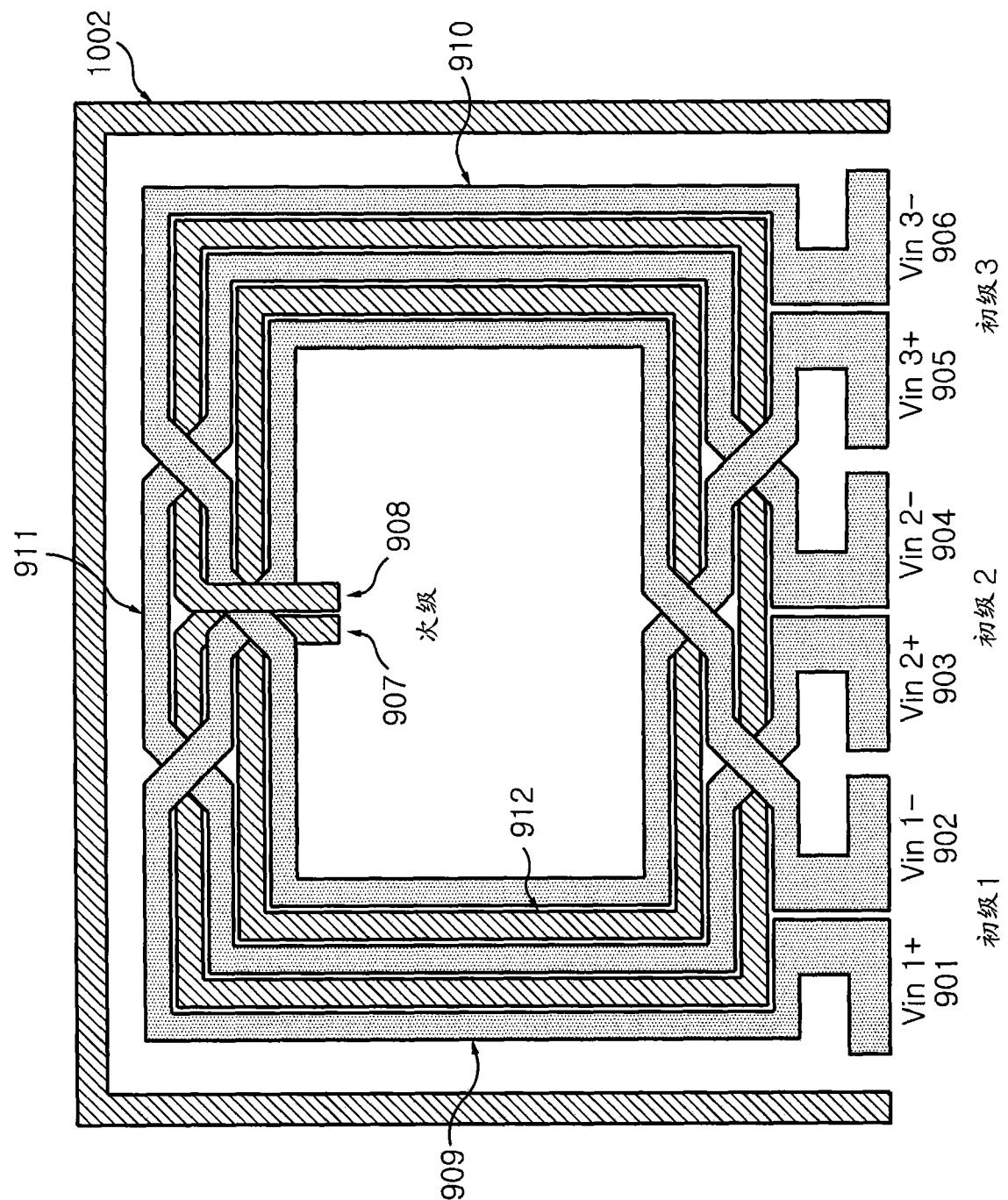


图 10

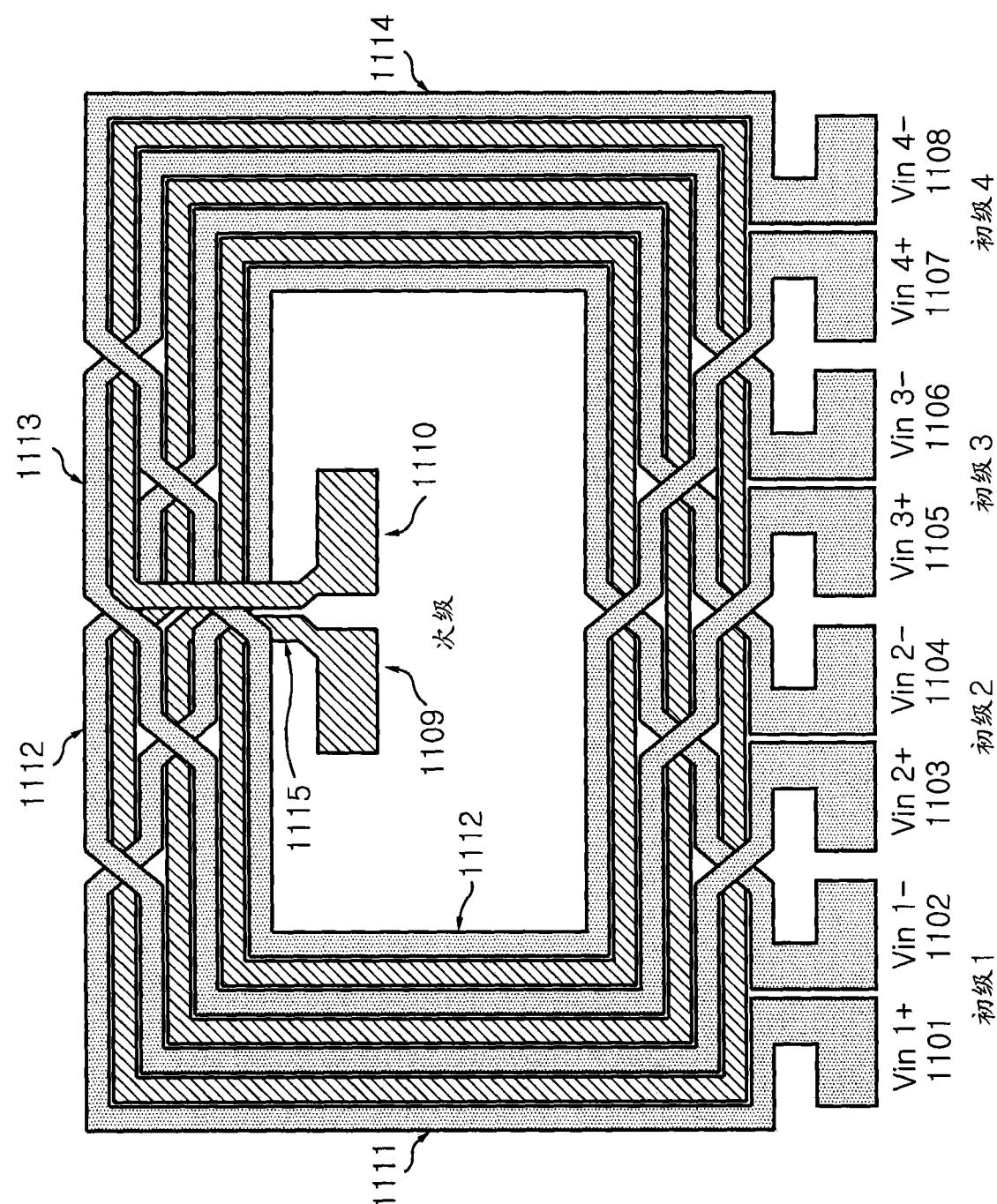


图 11

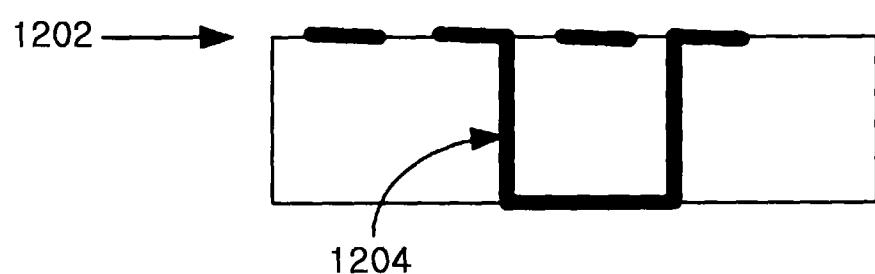


图 12

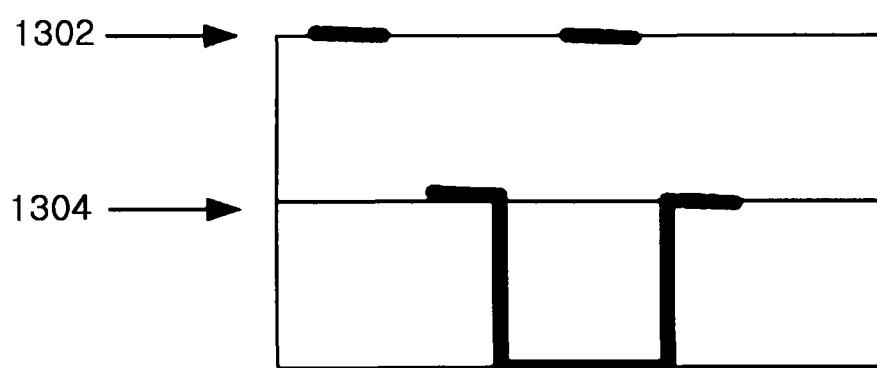


图 13

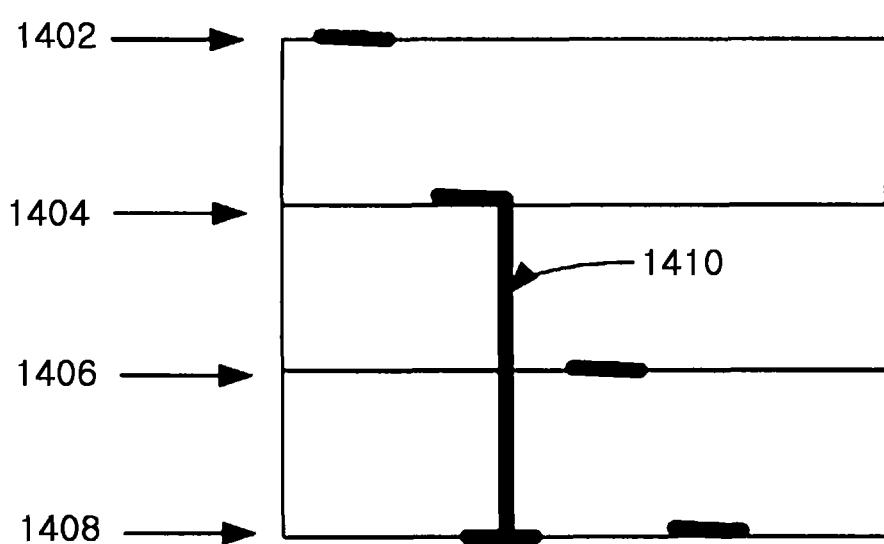


图 14

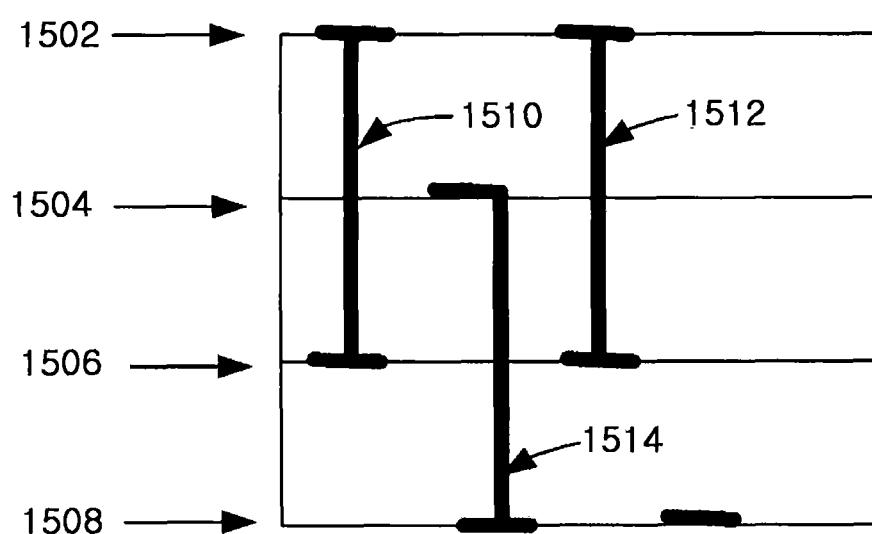


图 15

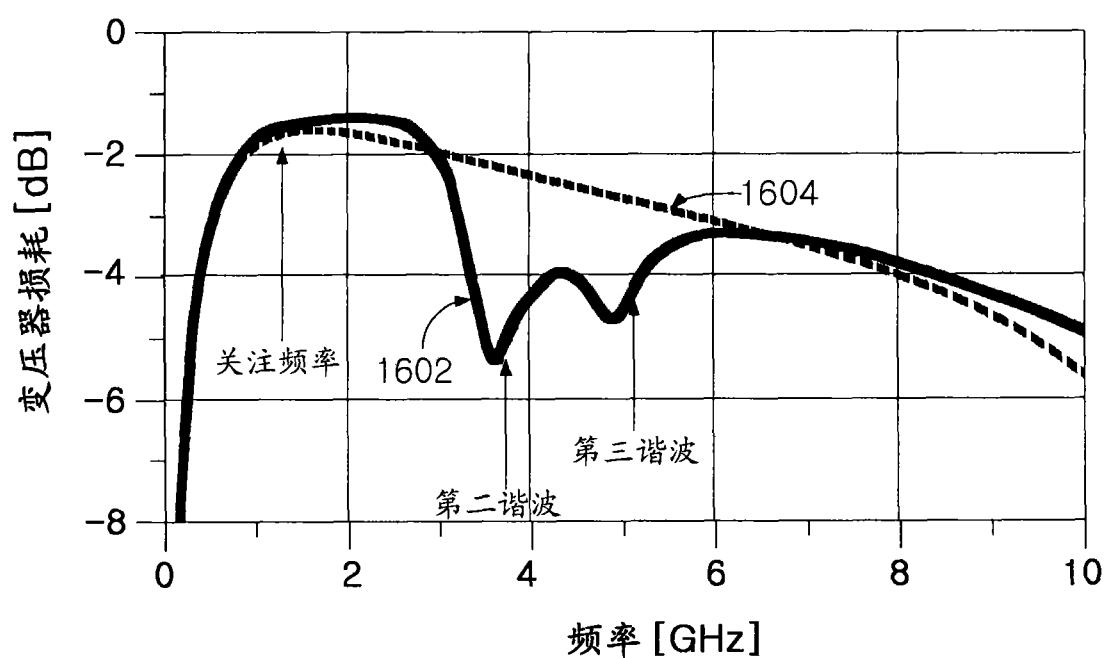


图 16

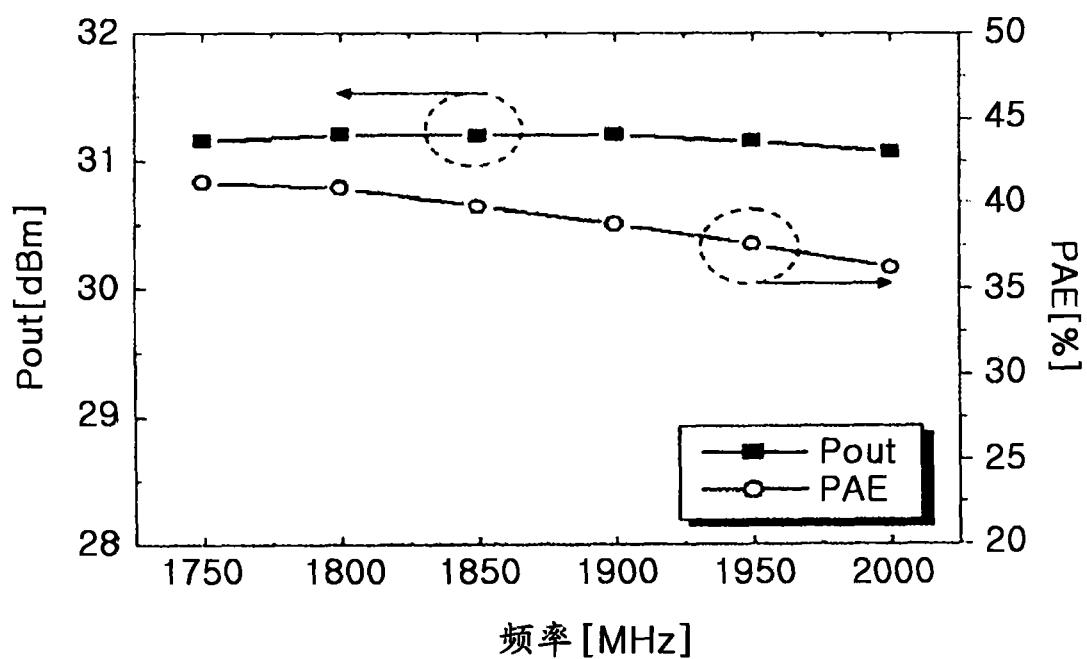


图 17