



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년06월14일
(11) 등록번호 10-1746698
(24) 등록일자 2017년06월07일

(51) 국제특허분류(Int. Cl.)
H01L 29/861 (2006.01) G11C 11/16 (2006.01)
H01L 29/82 (2006.01) H01L 43/08 (2006.01)
H01L 43/12 (2006.01)
(52) CPC특허분류
H01L 29/861 (2013.01)
G11C 11/16 (2013.01)
(21) 출원번호 10-2016-0026930
(22) 출원일자 2016년03월07일
심사청구일자 2016년03월07일
(56) 선행기술조사문헌
JP2014175417 A

(73) 특허권자
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
이기석
울산광역시 울주군 언양읍 유니스트길 50 울산과
학기술대학교
정대한
울산광역시 울주군 언양읍 유니스트길 50 울산과
학기술대학교
(뒷면에 계속)
(74) 대리인
제일특허법인

전체 청구항 수 : 총 7 항

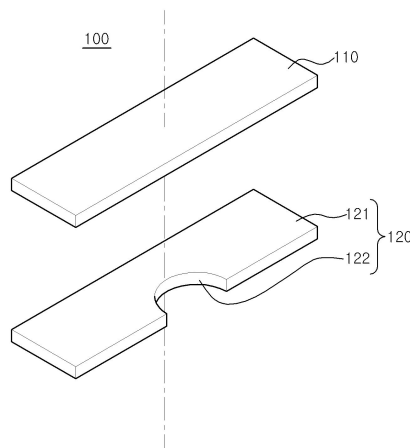
심사관 : 안경민

(54) 발명의 명칭 스커미온 다이오드 및 그 제조 방법

(57) 요약

스커미온을 정보 캐리어로 이용하는 스커미온 다이오드에 관한 것이다. 개시된 스커미온 다이오드는 정보 캐리어로 이용되는 스커미온을 가지는 자성체와, 자성체의 상부 또는 하부에 배치되어 스핀 궤도 결합이 나타나는 전도체를 포함하며, 전도체는 자성체에 의한 자기장과 스핀 궤도 결합에 의해 자성체의 대응 영역에 비대칭 교환 상호작용(DMI)이 발생하도록 하는 DMI 영역과 자성체의 다른 대응 영역에 DMI가 발생하지 않도록 하는 디펙트 영역을 포함한다. 실시예에 따르면 자성체에 DMI가 발생하도록 하는 영역과 DMI가 발생하지 않도록 하는 영역을 모두 포함하는 전도체를 채용함으로써, 자성체에 각부를 설치하지 않고서도 스커미온을 정보 캐리어로 이용한다. 전도체는 자성체에 비하여 다양한 모양으로 제작하기 용이하기 때문에, 다양한 제작 공정을 도입할 수 있으며, 그 모양이나 크기 또는 위치에 따라 전기적 특성이 변화되는 디펙트 영역을 용이하게 미세 조정할 수 있다.

대표도 - 도1



(52) CPC특허분류

H01L 29/82 (2013.01)

H01L 43/08 (2013.01)

H01L 43/12 (2013.01)

(72) 발명자

한희성

울산광역시 울주군 언양읍 유니스트길 50 울산과학기술대학교

김남규

울산광역시 울주군 언양읍 유니스트길 50 울산과학기술대학교

이 발명을 지원한 국가연구개발사업

과제고유번호 2015R1C1A1A02037742

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 신진연구자지원

연구과제명 스핀 스커미온의 동적 서동에 대한 기초 이해와 이를 이용한 신개념의 B

기 여 율 1/1

주관기관 울산과학기술원

연구기간 2015.07.01 ~ 2016.06.30

명세서

청구범위

청구항 1

정보 캐리어로 이용되는 스커미온(skyrmion)을 가지는 자성체와,
상기 자성체의 상부에 배치되어 스핀 궤도 결합(spin-orbit coupling)이 나타나는 전도체를 포함하며,
상기 전도체는, 상기 자성체의 대응 영역에서 상기 자성체에 의한 자기장과 상기 스핀 궤도 결합에 의해 비대칭 교환 상호작용(Dzyaloshinskii-Moriya Interaction, DMI)이 발생되도록 하는 DMI 영역과,
상기 자성체의 다른 대응 영역에서 상기 DMI가 발생하지 않도록 하는 디펙트(defect) 영역을 포함하는 스커미온 다이오드.

청구항 2

제 1 항에 있어서,
상기 자성체와 상기 전도체 중에서 적어도 하나 이상에 스핀 편향 전류(spin polarized current)가 공급되는 스커미온 다이오드.

청구항 3

제 1 항에 있어서,
상기 디펙트 영역은, 상기 전도체의 측부에 형성된 노치(notch)부에 형성되는 스커미온 다이오드.

청구항 4

제 3 항에 있어서,
상기 노치부는, 3각형, 4각형 또는 반원형 중 어느 하나의 형태로 형성된 스커미온 다이오드.

청구항 5

정보 캐리어로 이용되는 스커미온(skyrmion)을 가지는 자성체를 형성하는 단계와,
상기 자성체의 상부 또는 하부에 스핀 궤도 결합(spin-orbit coupling)이 나타나는 전도체를 형성하는 단계와,
상기 자성체에 의한 자기장과 상기 스핀 궤도 결합에 의한 비대칭 교환 상호작용(Dzyaloshinskii-Moriya Interaction, DMI)이 상기 전도체의 일부 영역에서 발생하지 않도록 하는 디펙트(defect) 영역을 상기 전도체에 형성하는 단계를 포함하는 스커미온 다이오드의 제조 방법.

청구항 6

제 5 항에 있어서,
상기 디펙트 영역은, 상기 전도체의 측부에 형성된 노치(notch)부에 형성하는 스커미온 다이오드의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 노치부는, 3각형, 4각형 또는 반원형 중 어느 하나의 형태로 형성하는 스커미온 다이오드의 제조 방법.

발명의 설명

기술 분야

[0001] 스커미온(skyrmion) 다이오드에 관한 것으로, 더욱 상세하게는 스커미온을 정보 캐리어로 이용하는 스커미온 다이오드와 그 제조 방법에 관한 것이다.

배경 기술

[0002] 주지하고 있는 바와 같이, 반도체 기술은 무어(Moore)의 법칙 하에 발전을 거듭해 왔지만, 반도체 소자의 크기가 축소됨에 따라 양자 현상이 나타나게 되고 그로 인해 기존에 적용했던 설계법칙을 변경하지 않을 수 없게 되었다.

[0003] 더욱이, 소모 전력의 급격한 증대에 따른 열문제, 정보처리 속도의 정체, 제조장비 및 공정비용의 급격한 증가 같은 한계에도 봉착하게 됨으로써, 실리콘 기반의 기존 소자 개념을 탈피한 새로운 개념 및 접근 방법이 시도되고 있으며, 이를 통해 현재의 기술적 한계를 극복하려는 연구가 도처에서 진행 중이다.

[0004] 종래 기술로서, 일본공개특허공보 제2014-175417호(공개일: 2014년 09월 22일)에는 『스커미온의 생성, 소거 방법 및 자기 소자』가 개시되어 있다.

[0005] 이러한 종래 기술은 스커미온상을 가지는 자성체에 각부를 설치해 소정의 강도 범위의 자장을 인가한 상태에서, 각부를 사이에 두어 전류를 인가해 스커미온을 생성한다.

[0006] 그러나, 자성체를 각부가 설치된 형상으로 제작하여야 하기 때문에 슬러리 성형 공정 등과 같이 제작 방법이 매우 한정적이다. 또한, 각부의 모양이나 크기 또는 위치에 따라 전기적 특성이 변화되는데 이를 위한 미세 조정이 어려운 문제점이 있었다.

발명의 내용

해결하려는 과제

[0007] 스커미온을 가지는 자성체에 각부를 설치하지 않고서도 스커미온을 정보 캐리어로 이용하는 스커미온 다이오드 및 그 제조 방법을 제공한다.

과제의 해결 수단

[0008] 일 관점에 따른 스커미온 다이오드는, 자성체 및 전도체를 포함할 수 있다. 상기 자성체는 정보 캐리어로 이용되는 스커미온(skyrmion)을 가질 수 있다. 상기 전도체는 상기 자성체의 상부에 배치되어 스핀 궤도 결합(spin-orbit coupling)이 나타날 수 있다. 상기 상기 전도체는, 비대칭 교환 상호작용(Dzyaloshinskii-Moriya Interaction, DMI) 영역과 디펙트(defect) 영역을 포함할 수 있다. 상기 DMI 영역은 상기 자성체의 대응 영역에서 상기 자성체에 의한 자기장과 상기 스핀 궤도 결합에 의해 DMI가 발생되도록 할 수 있다. 상기 디펙트 영역은 상기 자성체의 다른 대응 영역에서 상기 DMI가 발생하지 않도록 할 수 있다.

[0009] 여기서, 상기 자성체와 상기 전도체 중에서 적어도 하나 이상에 스핀 편향 전류(spin polarized current)가 공급될 수 있다. 상기 디펙트 영역은, 상기 전도체의 측부에 형성된 노치(notch)부에 형성될 수 있다. 상기 노치부는, 3각형, 4각형 또는 반원형 중 어느 하나의 형태로 형성될 수 있다.

[0010] 다른 관점에 따른 스커미온 다이오드의 제조 방법은, 정보 캐리어로 이용되는 스커미온을 가지는 자성체를 형성하는 단계를 포함할 수 있다. 상기 자성체의 상부 또는 하부에 스핀 궤도 결합이 나타나는 전도체를 형성하는 단계를 더 포함할 수 있다. 상기 자성체에 의한 자기장과 상기 스핀 궤도 결합에 의한 DMI가 상기 전도체의 일부 영역에서 발생하지 않도록 하는 디펙트 영역을 상기 전도체에 형성하는 단계를 더 포함할 수 있다.

[0011] 여기서, 상기 디펙트 영역은, 상기 전도체의 측부에 형성된 노치부에 형성할 수 있다. 상기 노치부는, 3각형, 4각형 또는 반원형 중 어느 하나의 형태로 형성할 수 있다.

발명의 효과

- [0012] 실시예에 따른 스커미온 다이오드는 자성체에 DMI가 발생하도록 하는 영역과 DMI가 발생하지 않도록 하는 영역을 모두 포함하는 전도체를 채용함으로써, 자성체에 각부를 설치하지 않고서도 스커미온을 정보 캐리어로 이용한다.
- [0013] 이러한 실시예에 의하면, 전도체는 자성체에 비하여 다양한 모양으로 제작하기 용이하기 때문에, 다양한 제작 공정을 도입할 수 있으며, 그 모양이나 크기 또는 위치에 따라 전기적 특성이 변화되는 디펙트 영역을 용이하게 미세 조정할 수 있다.

도면의 간단한 설명

- [0014] 도 1은 실시예에 따른 스커미온 다이오드의 분해 사시도이다.
- 도 2는 일 실시예에 따른 전도체의 사시도이다.
- 도 3은 다른 실시예에 따른 전도체의 사시도이다.
- 도 4는 실시예에 따른 스커미온 다이오드의 제조 방법을 설명하기 위한 흐름도이다.
- 도 5는 다이오드 특성을 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 먼저, 본 발명의 장점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되는 실시예들을 참조하면 명확해질 것이다. 여기에서, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 발명의 범주를 명확하게 이해할 수 있도록 하기 위해 예시적으로 제공되는 것이므로, 본 발명의 기술적 범위는 청구항들에 의해 정의되어야 할 것이다.
- [0016] 아울러, 아래의 본 발명을 설명함에 있어서 공지 기능 또는 구성 등에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고, 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들인 것으로, 이는 사용자, 운용자 등의 의도 또는 관례 등에 따라 달라질 수 있음은 물론이다. 그러므로, 그 정의는 본 명세서의 전반에 걸쳐 기술되는 기술사상을 토대로 이루어져야 할 것이다.
- [0017] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대하여 상세하게 설명한다.
- [0018] 도 1은 실시예에 따른 스커미온 다이오드의 분해 사시도이며, 도 2는 일 실시예에 따른 전도체의 사시도이고, 도 3은 다른 실시예에 따른 전도체의 사시도이다.
- [0019] 이에 나타낸 바와 같이 스커미온 다이오드(100)는 자성체(110)와 전도체(120)를 포함한다.
- [0020] 자성체(110)는 전도체(120)의 상부 또는 하부에 배치되며, 정보 캐리어로 이용되는 스커미온을 가진다.
- [0021] 전도체(120)는 자성체(110)의 하부 또는 상부에 배치되며, 자성체(110)와 전도체(120) 중에서 적어도 하나 이상에 스핀 편향 전류(spin polarized current)가 공급되면 스핀 전달 토크(spin transfer torque)가 발생하여 스커미온을 움직일 수 있다. 또한, 전도체(120)는 강한 스핀 궤도 결합(spin orbit coupling)을 가지기 때문에 스핀 홀 효과(spin Hall effect) 혹은 라쉬바 효과(rashba effect)에 의해 스핀 궤도 토크(spin orbit torque)를 발생시킬 수 있으며, 이를 통해 스커미온을 움직일 수 있다.
- [0022] 전도체(120)는 자성체(110)에 의한 자기장과 전도체(120)에서 나타나는 스핀 궤도 결합에 의해 자성체(110)의 대응 영역에 비대칭 교환 상호작용(Dzyaloshinskii-Moriya Interaction, DMI)이 발생하도록 하는 DMI 영역(121)을 포함한다. 또, 자성체(110)에 의한 자기장과 전도체(120)에서 나타나는 스핀 궤도 결합에 불구하고 자성체(110)의 다른 대응 영역에 DMI가 발생하지 않도록 하는 디펙트(defect) 영역(122)을 더 포함한다.
- [0023] 디펙트 영역(122)은 전도체(120)의 측부에 노치부를 형성하여 구현할 수 있으며, 노치부는 도 1에 예시한 바와 같이 반원형의 형태로 형성하거나 도 2에 예시한 바와 같이 3각형의 형태로 형성하거나 또는 도 3에 예시한 바와 같이 4각형의 형태로 형성할 수 있다.
- [0024] 도 4는 실시예에 따른 스커미온 다이오드의 제조 방법을 설명하기 위한 흐름도로서, 자성체(110)를 먼저 형성한

실시예를 나타낸 것이다.

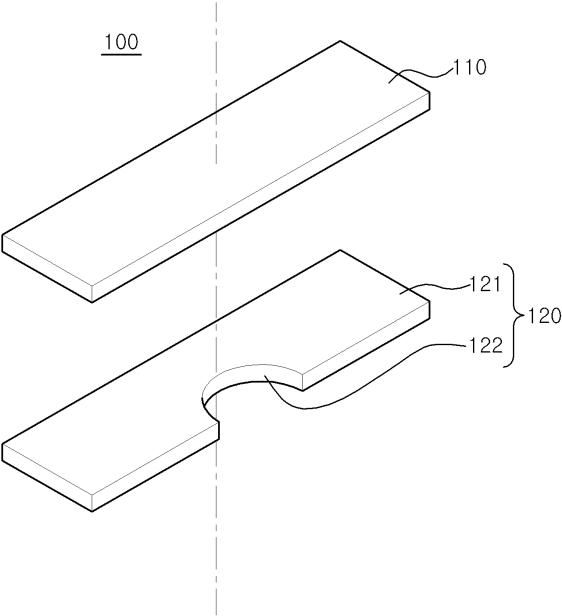
- [0025] 이에 나타낸 바와 같이 스커미온 다이오드의 제조 방법은, 먼저 자성체(110)를 형성하는 단계(S210)를 포함한다. 예컨대, 자성체(110)는 슬러리 성형 등과 같은 공정을 이용하여 형성할 수 있다. 이러한 자성체(110)는 코발트철 합금(CoFe), 코발트철 붕소 합금(CoFeB) 등과 같은 합금계 자성물질이나 코발트페로실리콘 합금(Co₂FeSi), 코발트망간실리콘 합금(Co₂MnSi) 등과 같은 호이슬러(Heusler) 합금계 자성물질을 이용하여 형성할 수 있다.
- [0026] 다음으로, 자성체(110)의 상부에 전도체(120)를 형성할 수 있다. 예컨대, 전도체(120)는 스퍼터링, MBE(Molecular Beam Epitaxy), ALD(Atomic Layer Deposition), PLD(Pulse Laser Deposition), 전자 빔 이베퍼레이터(E-beam evaporator) 등과 같은 공정을 이용하여 형성할 수 있다. 이러한 전도체(120)는 플래티넘(Pt), 탄탈(Ta), 이리듐(Ir) 등과 같은 중금속(heavy metal)을 이용하여 형성할 수 있다.
- [0027] 이어서, 자성체(110)에 의한 자기장과 전도체(120)에서 나타나는 스핀 궤도 결합에 불구하고 자성체(110)의 대응 영역에 DMI가 발생하지 않도록 하는 디펙트 영역(122)을 전도체(120)에 형성한다. 예컨대, 디펙트 영역(122)은 사진 식각(photo etching) 공정을 통해 전도체(120)의 측부에 노치부를 형성하여 구현할 수 있으며, 노치부는 반원형, 3각형, 4각형 등의 형태로 형성할 수 있다. 이러한 노치부의 모양, 크기, 위치 중에서 적어도 하나 이상을 조정하여 스커미온 다이오드(100)의 전기적 성능을 조절할 수 있다.
- [0028] 실시예에 따른 스커미온 다이오드(100)는 전도체(120)의 상부 또는 하부에 배치되는 자성체(110)를 포함하며, 자성체(110)의 스커미온은 스핀 편향 전류를 통해 움직일 수 있다. 또, 스커미온은 DMI가 있는 곳만 지나다닐 수 있기 때문에 자성체(110) 상에서 DMI 영역(121)에 대응하는 영역은 일종의 도파로 역할을 하게 된다. 스커미온은 도파로를 통해 이동하다가 디펙트 영역(122)에 의해 DMI가 발생하지 않는 영역을 만나면 특정 방향만 선택적으로 돌리고 하는 상호작용이 생긴다. 이러한 상호작용을 바탕으로 스커미온을 한쪽 방향으로 정류시켜서 다이오드 특성이 나타나도록 한다.
- [0029] 도 5는 다이오드 특성을 보여주는 그래프로서, X축은 전도 전자 속도(conduction electron velocity) V_s (m/s)이며, Y축은 스커미온 속도 V_d (m/s)이다. 해당하는 전류의 세기가 임계전류보다 크면 스커미온이 디펙트를 지나갈 수 있는 온(on) 상태가 되는 것이고, 전류의 세기가 임계전류보다 작으면 스커미온이 디펙트를 지나갈 수 없는 오프(off) 상태가 된다. 이에 나타낸 바와 같이, 정(forward)방향과 역(reverse)방향의 임계전류세기가 다른 것을 알 수 있다.
- [0030] 이상의 설명은 본 발명의 기술사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경 등이 가능함을 쉽게 알 수 있을 것이다. 즉, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것으로서, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다.
- [0031] 따라서, 본 발명의 보호 범위는 후술되는 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

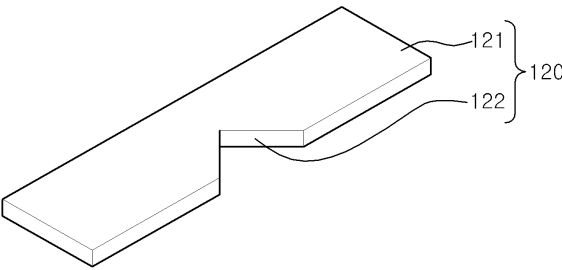
- [0032] 100 : 스커미온 다이오드
110 : 자성체
120 : 전도체
121 : DMI 영역
122 : 디펙트 영역

도면

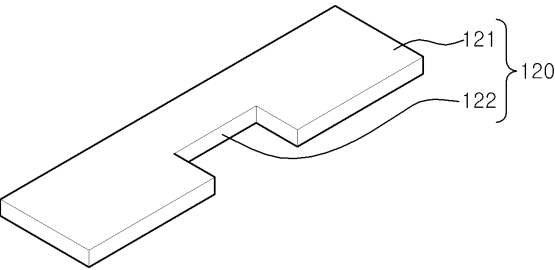
도면1



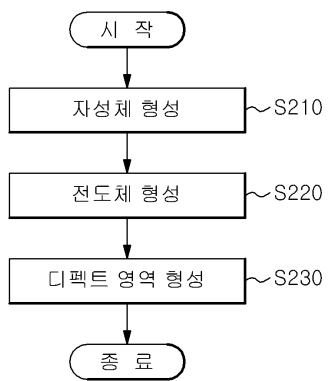
도면2



도면3



도면4



도면5

