

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6035954号
(P6035954)

(45) 発行日 平成28年11月30日(2016.11.30)

(24) 登録日 平成28年11月11日(2016.11.11)

(51) Int.Cl. F I
H05B 37/02 (2006.01)
 H05B 37/02 L
 H05B 37/02 J

請求項の数 9 (全 19 頁)

(21) 出願番号	特願2012-167632 (P2012-167632)	(73) 特許権者	000003757
(22) 出願日	平成24年7月27日 (2012.7.27)		東芝ライテック株式会社
(65) 公開番号	特開2014-26883 (P2014-26883A)		神奈川県横須賀市船越町1丁目201番1
(43) 公開日	平成26年2月6日 (2014.2.6)	(74) 代理人	100108062
審査請求日	平成27年3月5日 (2015.3.5)		弁理士 日向寺 雅彦
		(74) 代理人	100168332
			弁理士 小崎 純一
		(74) 代理人	100146592
			弁理士 市川 浩
		(74) 代理人	100159709
			弁理士 本間 忍一
		(74) 代理人	100157901
			弁理士 白井 達哲

最終頁に続く

(54) 【発明の名称】 インタフェース回路

(57) 【特許請求の範囲】

【請求項1】

一対の入力端子間に入力される交流電圧であって、調光器により位相制御または逆位相制御された交流電圧、または調光器を介さない位相連続した交流電圧を整流する整流回路と、

前記交流電圧を検出して検出電圧として出力する検出回路と、

入力される第1の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一対の入力端子間に第1の電流を流し、オフのとき前記第1の電流を遮断する第1の回路と、

入力される第2の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一対の入力端子間に前記第1の電流よりも大きい第2の電流を流し、オフのとき前記第2の電流を遮断する第2の回路と、

前記第1の制御信号と前記第2の制御信号とを生成する制御回路と、

を備え、

前記調光器によって逆位相制御された前記交流電圧が入力される場合には、

前記第1の回路は、前記検出電圧が規定値よりも小さいときはオンに制御され、前記検出電圧が前記規定値以上のときは、少なくとも前記検出電圧が低下して前記検出電圧が前記規定値以下になるまでオンに制御され、

前記第2の回路は、オフに制御されるインタフェース回路。

【請求項2】

前記調光器によって位相制御された前記交流電圧が入力される場合には、

前記第 1 の回路は、前記検出電圧が規定値よりも小さいときはオンに制御され、前記検出電圧が前記規定値以上のときはオフに制御され、

前記第 2 の回路は、前記検出電圧が前記規定値以上になったときに、所定期間オンに制御される請求項 1 記載のインタフェース回路。

【請求項 3】

前記調光器を介さずに前記交流電圧が入力される場合には、

前記第 1 の回路は、オンに制御され、

前記第 2 の回路は、オフに制御される請求項 1 記載のインタフェース回路。

【請求項 4】

前記制御回路は、前記検出電圧が規定値より小さいときの期間の長さと、前記検出電圧が前記規定値以上に上昇するときの前記検出電圧の傾き及び前記検出電圧が前記規定値以上に上昇した直後の電圧値の少なくともいずれかに基づいて、前記交流電圧が位相制御、逆位相制御または位相連続しているかを検出して、前記第 1 の制御信号と第 2 の制御信号とを出力する請求項 2 または 3 に記載のインタフェース回路。

【請求項 5】

一对の入力端子間に入力される交流電圧であって、調光器により位相制御または逆位相制御された交流電圧、または調光器を介さない位相連続した交流電圧を整流する整流回路と、

前記交流電圧を検出して検出電圧として出力する検出回路と、

入力される第 1 の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一对の入力端子間に第 1 の電流を流し、オフのとき前記第 1 の電流を遮断する第 1 の回路と、

入力される第 2 の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一对の入力端子間に前記第 1 の電流よりも大きい第 2 の電流を流し、オフのとき前記第 2 の電流を遮断する第 2 の回路と、

を備え、

前記第 1 の回路は、前記検出電圧が増加すると前記第 1 の電流が減少する定電力特性を有するインタフェース回路。

【請求項 6】

前記第 1 の制御信号と前記第 2 の制御信号とを生成する制御回路をさらに備え、

前記調光器によって逆位相制御された前記交流電圧が入力される場合には、

前記第 1 の回路は、前記検出電圧が規定値よりも小さいときはオンに制御され、前記検出電圧が前記規定値以上のときは、少なくとも前記検出電圧が低下して前記検出電圧が前記規定値以下になるまでオンに制御され、

前記第 2 の回路は、オフに制御される請求項 5 記載のインタフェース回路。

【請求項 7】

前記第 1 の制御信号と前記第 2 の制御信号とを生成する制御回路をさらに備え、

前記調光器によって位相制御された前記交流電圧が入力される場合には、

前記第 1 の回路は、前記検出電圧が規定値よりも小さいときはオンに制御され、前記検出電圧が前記規定値以上のときはオフに制御され、

前記第 2 の回路は、前記検出電圧が前記規定値以上になったときに、所定期間オンに制御される請求項 5 記載のインタフェース回路。

【請求項 8】

前記第 1 の制御信号と前記第 2 の制御信号とを生成する制御回路をさらに備え、

前記調光器を介さずに前記交流電圧が入力される場合には、

前記第 1 の回路は、オンに制御され、

前記第 2 の回路は、オフに制御される請求項 5 記載のインタフェース回路。

【請求項 9】

前記制御回路は、前記検出電圧が規定値より小さいときの期間の長さと、前記検出電圧が前記規定値以上に上昇するときの前記検出電圧の傾き及び前記検出電圧が前記規定値以上に上昇した直後の電圧値の少なくともいずれかに基づいて、前記交流電圧が位相制御、

10

20

30

40

50

逆位相制御または位相連続しているかを検出して、前記第1の制御信号と第2の制御信号とを出力する請求項6～8のいずれか1つに記載のインタフェース回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、インタフェース回路に関する。

【背景技術】

【0002】

近年、照明装置において、照明光源は白熱電球や蛍光灯から省エネルギー・長寿命の光源、例えば発光ダイオード（Light-emitting diode：LED）への置き換えが進んでいる。また、例えば、EL（Electro-Luminescence）や有機発光ダイオード（Organic light-emitting diode：OLED）など新たな照明光源も開発されている。

10

2線式調光器は、トライアックがターンオンする位相を制御するように構成され、白熱電球の調光器として普及している。そのような調光器は、交流電圧のゼロクロスから最大値の間で導通する位相を制御する位相制御の構成と、最大値とゼロクロスとの間で遮断する位相を制御する逆位相制御の構成とが用いられている。そのため、LEDなどの照明光源もこれらの調光器で調光できることが望ましい。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】米国特許出願公開第2011/0012530号明細書

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

調光器の有無及び種類に応じて、調光器を安定動作させるインタフェース回路を提供することを目的とする。

【課題を解決するための手段】

【0005】

実施形態のインタフェース回路は、整流回路と、検出回路と、第1の回路と、第2の回路と、制御回路と、を備える。前記整流回路は、一對の入力端子間に入力される交流電圧であって、調光器により位相制御または逆位相制御された交流電圧、または調光器を介さない位相連続した交流電圧を整流する。前記検出回路は、前記交流電圧を検出して検出電圧として出力する。前記第1の回路は、入力される第1の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一對の入力端子間に第1の電流を流し、オフのとき前記第1の電流を遮断する。前記第2の回路は、入力される第2の制御信号に基づいてオンまたはオフに制御され、オンのとき前記一對の入力端子間に前記第1の電流よりも大きい第2の電流を流し、オフのとき前記第2の電流を遮断する。制御回路は、前記第1の制御信号と前記第2の制御信号とを生成する。前記調光器によって前記逆位相制御された前記交流電圧が入力される場合には、前記第1の回路は、前記検出電圧が規定値よりも小さいときはオンに制御され、前記検出電圧が前記規定値以上のときは、少なくとも前記検出電圧が低下して前記検出電圧が前記規定値以下になるまでオンに制御される。前記第2の回路は、オフに制御される。

30

40

【発明の効果】

【0006】

調光器の有無及び種類に応じて、調光器を安定動作させるインタフェース回路が提供される。

【図面の簡単な説明】

【0007】

【図1】第1の実施形態に係るインタフェース回路を例示する回路図である。

【図2】位相制御する調光器を例示する回路図である。

50

【図 3】逆位相制御する調光器を例示する回路図である。

【図 4】調光器が無い場合のインタフェース回路の主要な信号を例示する波形図である。

【図 5】位相制御する調光器がある場合のインタフェース回路の主要な信号を例示する波形図である。

【図 6】逆位相制御する調光器がある場合のインタフェース回路の主要な信号を例示する波形図である。

【図 7】第 2 の実施形態に係るインタフェース回路を例示する回路図である。

【図 8】インタフェース回路における第 1 及び第 2 の回路の動作を例示する模式図である。

【図 9】第 3 の実施形態に係るインタフェース回路を例示する回路図である。

10

【図 10】制御回路の動作を説明するフローチャートである。

【図 11】制御回路の動作を説明する他のフローチャートである。

【発明を実施するための形態】

【0008】

以下、実施例について図面を参照して詳細に説明する。なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0009】

(第 1 の実施形態)

図 1 は、第 1 の実施形態に係るインタフェース回路を例示する回路図である。

20

第 1 の実施形態のインタフェース回路 1 は、交流電源 2 から調光器 3 を介して供給される交流電圧 V_{CT} 及び第 1 の制御信号 V_{B1} 、第 2 の制御信号 V_{B2} を入力して、直流電圧 V_{DC} を、例えば照明機器 4 などに出力するインタフェース回路である。なお、照明機器 4 は、例えば発光ダイオード (LED) などの照明光源を有し、インタフェース回路 1 を介して交流電源 2 から電力を供給されて点灯する。また、照明機器 4 は、インタフェース回路 1 を介して、調光器 3 により調光することができる。

【0010】

交流電源 2 は、例えば商用電源である。また、本実施形態においては、調光器 3 として、電源電圧 V_{IN} を供給する一対の電源ラインの一方の端子 5、7 間に直列に挿入された構成を例示しているが、他の構成でもよい。また、調光器 3 を用いない構成でもよい。

30

【0011】

調光器 3 は、一般に交流電圧のゼロクロスから交流電圧の絶対値が最大値となる期間において導通する位相を制御する位相制御 (leading edge) の方式と、交流電圧の絶対値が最大値となってから交流電圧がゼロクロスする期間において遮断する位相を制御する逆位相制御 (trailing edge) の方式とがある。

【0012】

位相制御する調光器は、回路構成が簡単であり、比較的大きな電力負荷を扱うことができる。しかし、トライアックが使用されている場合は、軽負荷動作が困難で、電源電圧が一時的に低下するいわゆる電源ディップが発生すると不安定動作に陥りやすい。また、容量性負荷を接続した場合は、突入電流が発生するため容量性負荷との相性が悪いなどの特徴がある。

40

【0013】

一方、逆位相制御する調光器は、軽負荷でも動作可能であり、容量性負荷を接続しても突入電流が発生せず、また電源ディップが発生しても動作が安定である。しかし、回路構成が複雑であり、温度が上昇し易いため、重負荷に向かない。また、誘導性負荷を接続した場合は、サージが発生するなどの特徴がある。

【0014】

調光器の負荷として、例えば白熱電球などの低インピーダンス素子が接続される場合は、交流電圧の全位相で電流が流れるため、調光器が誤動作することはない。しかし、調光器の負荷として、例えば LED などの照明光源を点灯させる点灯回路が接続される場合は

50

、交流電圧の位相に応じて入力インピーダンスが変化し、調光器が誤動作する可能性がある。そこで、本実施形態のインタフェース回路1は、調光器の有無と、調光器が接続されている場合には調光器が位相制御するかまたは逆位相制御するかの種類とに応じて、電流を流して調光器を安定動作させる。

【0015】

図2は、位相制御する調光器を例示する回路図である。

調光器3aは、電源ラインに直列に挿入されたトライアック12、トライアック12に直列に接続されたインダクタ100と、トライアック12とインダクタ100の直列回路に並列に接続された位相回路13と、トライアック12のゲートと位相回路13との間に接続されたダイアック14と、トライアック12とインダクタ100の直列回路に並列に接続されたフィルタコンデンサ101と、を有する。

10

【0016】

トライアック12は、通常は主電極間が遮断状態であり、ゲートにパルス信号が入力されると導通する。トライアック12は、交流の電源電圧VINが正極性のときと負極性のときの双方向に電流を流すことができる。

位相回路13は、可変抵抗15とタイミングコンデンサ16とで構成され、タイミングコンデンサ16の両端に位相が遅延した電圧を生成する。また、可変抵抗15の抵抗値を変化させると、時定数が変化し、遅延時間が変化する。

【0017】

ダイアック14は、位相回路13のコンデンサに充電される電圧が一定値を超えるとパルス電圧を生成し、トライアック12を導通させる。

20

位相回路13の時定数を変化させてダイアック14がパルスを生成するタイミングを制御することにより、トライアック12が導通するタイミングを調整することができる。したがって、調光器3aは、交流電圧VCTにおける位相制御の導通期間を調整することができる。

【0018】

インダクタ100は、トライアック12の破壊を防止するために電流iの変化率di/dtを小さくする。フィルタコンデンサ101は、インダクタ100のフィルタとして雑音を防止するために設けられる。

【0019】

位相制御の可能な範囲は、例えば、最小幅が、電源電圧VINの半周期の10%~25%である。例えば交流電源2が周波数50Hzの商用電源の場合は、半周期は10msであり、最小時間幅は、1ms~2.5msになる。また、調光器3aを通過した交流電圧VCTの絶対値は、ピーク電圧である最大値の25%~65%程度である。例えば交流電源2が実効値100Vの商用電源の場合は、ピーク電圧が141Vであり、発生できる交流電圧VCTは、30V~90Vである。

30

【0020】

図3は、逆位相制御する調光器を例示する回路図である。

調光器3bは、整流回路34、40と、半導体スイッチ35と、フォトカプラ36と、ダイオード37と、抵抗38と、コンデンサ39と、調光制御回路41とを有する。

40

整流回路34は、一对の電源ラインの片側に直列に挿入される。半導体スイッチ35は、例えばFETであり、整流回路34の一对の出力端子間に接続される。また、整流回路34の一对の出力端子間に、ダイオード37、抵抗38及びコンデンサ39が直列に接続され、半導体スイッチ35を導通させるバイアス回路を構成している。

【0021】

フォトカプラ36は、受光素子36aと発光素子36bとを有し、受光素子36aは、半導体スイッチ35の制御端子(ゲート)とバイアス回路を構成するコンデンサ39との間に接続される。フォトカプラ36の受光素子36aが導通すると、コンデンサ39の電圧を半導体スイッチ35の制御端子に印加する。

【0022】

50

整流回路 40 は、一对の電源ラインに並列に接続される。調光制御回路 41 は、整流回路 40 の一对の出力端子間に接続される。また、調光制御回路 41 の出力には、フォトカプラ 36 の発光素子 36b が接続される。発光素子 36b が発光すると、受光素子 36a が導通して、コンデンサ 39 の電圧が半導体スイッチ 35 の制御端子に印加される。その結果、半導体スイッチ 35 は導通して、調光器 3b は導通状態になる。また、発光素子 36b が発光しないときは、受光素子 36a は遮断し、半導体スイッチ 35 が遮断して、調光器 3b は遮断状態になる。

【0023】

調光制御回路 41 は、例えばマイクロコンピュータやマイクロプロセッサ (MPU) で構成され、発光素子 36b を発光させるタイミングを調整して、入力される電源電圧 V_{IN} における位相制御の導通期間を制御して調光する。

10

【0024】

逆位相制御の可能な範囲は、例えば、最小幅が、電源電圧 V_{IN} の半周期の 10% ~ 35% である。例えば交流電源 2 が周波数 50 Hz の商用電源の場合は、半周期は 10 ms であり、最小時間幅は、1 ms ~ 3.5 ms になる。

【0025】

再度図 1 に戻ると、インタフェース回路 1 は、整流回路 10 と、平滑コンデンサ 11 と、チョークコイル 17 と、コンデンサ 18 と、負荷回路 19 と、を有している。

【0026】

整流回路 10 は、ダイオードブリッジで構成されている。整流回路 10 の入力端子 10a、10b は、チョークコイル 17 を介して一对の入力端子 5、6 に接続される。整流回路 10 の入力端子 10a、10b には、調光器 3 を介して位相制御または逆位相制御された交流電圧 V_{CT} が入力される。なお、本実施形態においては、調光器 3 を用いた構成を例示しているが、調光器 3a または 3b を用いる構成でも良く、また、調光器を用いない構成も可能である。

20

【0027】

平滑コンデンサ 11 は、整流回路 10 の高電位端子 10c と低電位端子 10d とに接続され、平滑コンデンサ 11 の両端には、平滑化された直流電圧 V_{DC} が生成される。直流電圧 V_{DC} は、調光インタフェース回路 1 の出力電圧として、出力端子 8、9 から出力される。なお、整流回路 10 は、調光器 3 から入力される交流電圧 V_{CT} を整流できればよく、他の構成でもよい。

30

【0028】

負荷回路 19 は、整流回路 10 の入力端子 10a、10b に接続され、一对の入力端子 5、6 にチョークコイル 17 を介して電流を流す。負荷回路 19 は、一对の整流素子 21、22、スイッチング素子 25、検出回路 42、第 1 の回路 43、及び第 2 の回路 44 などを有している。

【0029】

一对の整流素子 21、22 は、例えばダイオードであり、チョークコイル 17 を介して、一对の入力端子 5、6 にそれぞれのアノードが接続される。また、一对の整流素子 21、22 のそれぞれのカソードが接続され、一对の整流素子 21、22 は、一对の入力端子 5、6 に逆導通の方向で直列に接続される。

40

【0030】

スイッチング素子 25 は、例えば FET であり、例えば GaN-HEMT であり、ノーマリオン形の素子である。スイッチング素子 25 のドレインは、整流素子 21 のカソード及び整流素子 22 のカソードに接続され、スイッチング素子 25 のソースは、第 1 の回路 43 及び第 2 の回路 44 を介して、低電位端子 10d に接続され、スイッチング素子 25 のゲートは、低電位端子 10d に接続される。

【0031】

検出回路 42 は、抵抗 (第 1 の抵抗) 23、抵抗 (第 2 の抵抗) 24、抵抗 (第 3 の抵抗) 31 を有している。抵抗 23、24 は、チョークコイル 17 を介して、一对の入力端

50

子 5、6 に直列に接続される。なお、抵抗 23 の抵抗値と抵抗 24 の抵抗値とは、等しく設定される。また、抵抗 31 は、抵抗 23、24 の接続点と低電位端子 10d との間に接続される。抵抗 31 の両端の電圧は、交流電圧 VCT の絶対値を検出した検出電圧 VR として出力される。検出電圧 VR は、制御端子 33b を介して、マイクロプロセッサ 32 に出力される。

【0032】

第 1 の回路 43 は、抵抗 27 とトランジスタ 29 とを有している。抵抗 27 の一端は、スイッチング素子 25 のソースに接続され、抵抗 27 の他端は、トランジスタ 29 のドレインに接続される。トランジスタ 29 のソースは、低電位端子 10d に接続され、トランジスタ 29 のゲートは、抵抗及び制御端子 33c を介してマイクロプロセッサ 32 に接続される。トランジスタ 29 のゲートには、マイクロプロセッサ 32 から第 1 の制御信号 VB1 が入力される。

10

【0033】

第 2 の回路 44 は、抵抗 26 とトランジスタ 28 とコンデンサ 30 とを有する。抵抗 26 の一端は、スイッチング素子 25 のソースに接続され、抵抗 26 の他端は、コンデンサ 30 を介してトランジスタ 28 のドレインに接続される。トランジスタ 28 のソースは、低電位端子 10d に接続され、トランジスタ 28 のゲートは、抵抗及び制御端子 33d を介してマイクロプロセッサ 32 に接続される。トランジスタ 28 のゲートには、マイクロプロセッサから第 2 の制御信号 VB2 が入力される。なお、トランジスタ 28、29 は、例えば FET であり、例えば N チャンネル型 MOSFET (NMOS) である。

20

【0034】

また、マイクロプロセッサ 32 は、制御端子 33a、33e を介して高電位端子 10c、低電位端子 10d にそれぞれ接続される。マイクロプロセッサ 32 には、基準電位として低電位端子 10d の電位、平滑コンデンサ 11 の電位として高電位端子 10c の電位がそれぞれ入力される。マイクロプロセッサ 32 は、制御端子 33a、33b、33e を介して入力される信号に基づいて、インタフェース回路 1 を制御する第 1 の制御信号 VB1、第 2 の制御信号 VB2 を制御端子 33c、33d に出力する。

【0035】

次に、インタフェース回路 1 の動作について、調光器が無い場合、位相制御する調光器 3a がある場合及び逆位相制御する調光器 3b がある場合の順に説明する。

30

図 4 は、調光器が無い場合のインタフェース回路の主要な信号を例示する波形図であり、(a) は電源電圧 VIN、(b) は検出電圧 VR、(c) は第 1 の制御信号 VB1、(d) は第 2 の制御信号 VB2、(e) は電流 IB である。

なお、本実施形態は、調光器がない構成のため、インタフェース回路 1 に入力される交流電圧 VCT は、交流電源 2 の電源電圧 VIN と等しい。

【0036】

交流電源 2 は、例えば周波数 50 Hz、電圧 100 V の商用電源である。交流電源 2 の電源電圧 VIN がゼロクロスして、例えば、電源電圧 VIN が、入力端子 5 側を正極性、入力端子 6 側を負極性とする位相になっているとする。交流電圧 VCT (= VIN) は、整流素子 21 を介して、スイッチング素子 25 のドレインに供給される。スイッチング素子 25 は、ノーマリオン形の素子のため、オンしている。

40

【0037】

また、整流素子 22 は、遮断状態である。抵抗 24 の両端の電圧は、トランジスタ 28 のベース・エミッタ間に接続された抵抗 32 の両端の電圧よりも高い。その結果、整流回路 10 における入力端子 10b と低電位端子 10d との間が導通状態になる。

検出電圧 VR は、電源電圧 VIN の絶対値を、抵抗 23、31 で分割した電圧になり、電源電圧 VIN に応じて変化する (図 4 (a)、(b))。

【0038】

また、第 1 の制御信号 VB1 は、ハイレベルであり (図 4 (c))、トランジスタ 29 はオンする。その結果、第 1 の回路 43 はオンに制御されて、第 1 の電流が一对の入力端

50

子 5、6 の間に流れる (図 4 (e)) 。また、第 2 の制御信号 $V B 2$ は、ローレベルであり (図 4 (d)) 、トランジスタ 2 8 はオフする。その結果、第 2 の回路 4 4 はオフに制御されて、第 2 の電流は遮断される。

【 0 0 3 9 】

時間が経過し電源電圧 $V I N$ の位相が進むと、検出電圧 $V R$ は最大値を経て、しだいに減少していく (図 4 (a)) 。第 1 の回路 4 3 は、入力端子 5、6 の間に第 1 の電流を流す。

電源電圧 $V I N$ がゼロクロスして、電源電圧 $V I N$ の極性が反転して入力端子 5 側が負極性、入力端子 6 側が正極性になると、整流素子 2 1 がオフする。この場合の動作は、整流素子 2 1、2 2 の動作及び抵抗 2 3、2 4 の動作がそれぞれ入れ替わる点を除いて、上記と同様である。

10

【 0 0 4 0 】

次に、電源電圧 $V I N$ がゼロクロスして、電源電圧 $V I N$ の極性が反転して入力端子 5 側が正極性、入力端子 6 側が負極性になると、整流素子 2 2 がオフの状態に戻り、以下同様の動作を繰り返す。

【 0 0 4 1 】

図 5 は、位相制御する調光器 3 a がある場合のインタフェース回路の主要な信号を例示する波形図であり、(a) は電源電圧 $V I N$ 、(b) は検出電圧 $V R$ 、(c) は第 1 の制御信号 $V B 1$ 、(d) は第 2 の制御信号 $V B 2$ 、(e) は電流 $I B$ である。

なお、本実施形態は、位相制御する調光器 3 a がある構成のため、インタフェース回路 1 に入力される交流電圧 $V C T$ は、調光器 3 a が導通状態のときに交流電源 2 の電源電圧 $V I N$ と等しい。また、交流電源 2 は、周波数 5 0 H z、電圧 1 0 0 V の商用電源である。

20

【 0 0 4 2 】

交流電源 2 の電源電圧 $V I N$ がゼロクロスして、例えば、電源電圧 $V I N$ が、入力端子 5 側を正極性、入力端子 6 側を負極性とする位相になっているとする (図 5 (a)) 。調光器 3 a は遮断状態のため、交流電圧 $V C T$ の絶対値は小さいままであり、電源電圧 $V I N$ は、調光器 3 a に掛かっている。

【 0 0 4 3 】

検出電圧 $V R$ が規定値 $V 1$ より小さい期間は、第 1 の制御信号 $V B 1$ として、ハイレベルが入力される (図 5 (b)、(c)) 。第 1 の回路 4 3 は、オンに制御され、入力端子 5、6 の間に第 1 の電流が流れる。また、検出電圧 $V R$ が規定値 $V 1$ よりも小さい期間は、第 2 の制御信号 $V B 2$ として、ローレベルが入力される (図 5 (b)、(d)) 。第 2 の回路 4 4 は、オフに制御され、第 2 の電流は流れない。その結果、入力端子 5、6 の間には、第 1 の電流が電流 $I B$ として流れる (図 5 (e)) 。

30

【 0 0 4 4 】

交流電源 2 の電源電圧 $V I N$ の絶対値が上昇して、調光器 3 a が導通すると、交流電圧 $V C T$ はほぼ電源電圧 $V I N$ と等しくなる。その結果、検出電圧 $V R$ は規定値 $V 1$ 以上に上昇し (図 5 (b))、第 1 の制御信号 $V B 1$ として、ローレベルが入力される (図 5 (c)) 。第 1 の回路 4 3 はオフに制御され、第 1 の電流は遮断される。

40

【 0 0 4 5 】

また、検出電圧 $V R$ が規定値 $V 1$ 以上になったとき、第 2 の制御信号 $V B 2$ として、ハイレベルが入力される (図 5 (d)) 。第 2 の回路 4 4 におけるトランジスタ 2 8 はオンになり、抵抗 2 6 を介してコンデンサ 3 0 に充電電流が第 2 の電流として流れる。この充電電流によりコンデンサ 3 0 は充電されてスイッチング素子 2 5 のソース電位が上昇していく。スイッチング素子 2 5 のゲート・ソース間電圧 (負極性) が、しきい値電圧よりも低下するとスイッチング素子 2 5 はオフする。その結果、第 2 の電流は、パルス電流として流れる (図 5 (e)) 。この第 2 の電流のピーク値は、第 1 の電流よりも大きく設定され、調光器 3 a を完全にオンさせる。

【 0 0 4 6 】

50

電源電圧 V_{IN} の位相が進み、検出電圧 V_R が規定値 V_1 よりも小さくなる期間は、第 1 の制御信号 V_{B1} として、ハイレベルが入力される (図 5 (b)、(c))。第 1 の回路 43 はオンに制御され、第 1 の電流が入力端子 5、6 の間に流れる。また、この期間は、第 2 の制御信号 V_{B2} として、ローレベルが入力される (図 5 (b)、(d))。第 2 の回路 44 は、オフに制御される。なお、上記のとおり、第 2 の電流はパルス電流のため既に第 1 の電流に対して十分に小さくなっており、入力端子 5、6 の間の電流 I_B は、第 1 の電流になっている。

【0047】

電源電圧 V_{IN} がゼロクロスして、電源電圧 V_{IN} の極性が反転して入力端子 5 側が負極性、入力端子 6 側が正極性になると、整流素子 21 がオフする。この場合の動作は、整流素子 21、22 の動作及び抵抗 23、24 の動作がそれぞれ入れ替わる点を除いて、上記と同様である。

10

【0048】

次に、電源電圧 V_{IN} がゼロクロスして、電源電圧 V_{IN} の極性が反転して入力端子 5 側が正極性、入力端子 6 側が負極性になると、整流素子 22 がオフの状態に戻り、以下同様の動作を繰り返す。

【0049】

なお、本実施形態においては、第 2 の回路 44 がコンデンサ 30 を有し、第 2 の制御信号 V_{B2} として、検出電圧 V_R が規定値 V_1 以上のときにハイレベルとなる信号が入力される構成を例示している。しかし、第 2 の回路 44 からコンデンサ 30 を削除して、第 2 の制御信号 V_{B2} として、検出電圧 V_R が規定値 V_1 以上になったときにハイレベルになる所定幅のパルス信号を入力してもよい。

20

【0050】

図 6 は、逆位相制御する調光器 3b がある場合のインタフェース回路の主要な信号を例示する波形図であり、(a) は電源電圧 V_{IN} 、(b) は検出電圧 V_R 、(c) は第 1 の制御信号 V_{B1} 、(d) は第 2 の制御信号 V_{B2} 、(e) は電流 I_B である。

なお、本実施形態は、逆位相制御する調光器 3b がある構成のため、インタフェース回路 1 に入力される交流電圧 V_{CT} は、調光器 3b が導通状態のときに交流電源 2 の電源電圧 V_{IN} と等しい。また、交流電源 2 は、周波数 50 Hz、電圧 100 V の商用電源である。

30

【0051】

交流電源 2 の電源電圧 V_{IN} がゼロクロスして、例えば、電源電圧 V_{IN} が、入力端子 5 側を正極性、入力端子 6 側を負極性とする位相になっているとする (図 6 (a))。調光器 3b は遮断状態のため、交流電圧 V_{CT} の絶対値は小さいままであり、電源電圧 V_{IN} は、調光器 3b に掛かっている。

【0052】

交流電源 2 の電源電圧 V_{IN} がゼロクロスして、例えば、電源電圧 V_{IN} が、入力端子 5 側を正極性、入力端子 6 側を負極性とする位相になっている状態から、電源電圧 V_{IN} が上昇して、検出電圧 V_R が規定値 V_1 に達するまでの動作は、導通状態の調光器 3b を介して電源電圧 V_{IN} とほぼ等しい交流電圧 V_{CT} が入力端子 5、6 に入力されている点以外は、図 4 を参照して説明した調光器がない場合と同様である。

40

【0053】

検出電圧 V_R が規定値 V_1 よりも小さい期間は、第 1 の制御信号 V_{B1} として、ハイレベルが入力される (図 6 (b)、(c))。第 1 の回路 43 は、オンに制御され、入力端子 5、6 の間に第 1 の電流が流れる。また、検出電圧 V_R に依存せずに、第 2 の制御信号 V_{B2} として、ローレベルが入力される (図 6 (d))。その結果、第 2 の回路 44 はオフに制御され、第 2 の電流は遮断されている。

【0054】

時間が経過し電源電圧 V_{IN} の位相が進むと、検出電圧 V_R が規定値 V_1 以上に上昇する (図 6 (b))。第 1 の制御信号 V_{B1} として、ローレベルが入力される (図 6 (c))

50

)。第1の回路43は、オフに制御され、入力端子5、6間の第1の電流は遮断される。なお、上記のとおり、第2の制御信号VB2として、常にローレベルが入力されるため(図6(d))、第2の回路44は、オフに制御され、第2の電流は遮断されている。その結果、入力端子5、6間の電流IBはゼロになる(図6(e))。

【0055】

また、時間が経過し電源電圧VINの位相が進むと、調光器3bが遮断状態になり、検出電圧VRは低下していく(図6(b))。このとき、少なくとも検出電圧VRが規定値V1以下になるまでの期間は、第1の制御信号VB1として、ハイレベルが入力される(図6(c))。第1の回路43は、入力端子5、6の間に第1の電流を流す。その結果、入力端子5、6間に接続された雑音防止用のコンデンサなどに蓄積された電荷が放電され

10

【0056】

時間が経過し電源電圧VINがゼロクロスして、電源電圧VINの極性が反転して入力端子5側が負極性、入力端子6側が正極性になると、整流素子21がオフする。この場合の動作は、整流素子21、22の動作及び抵抗23、24の動作がそれぞれ入れ替わる点を除いて、上記と同様である。

【0057】

次に、電源電圧VINがゼロクロスして、電源電圧VINの極性が反転して入力端子5側が正極性、入力端子6側が負極性になると、整流素子22がオフの状態に戻り、以下同様の動作を繰り返す。

20

【0058】

なお、本実施形態においては、検出電圧VRが規定値V1以上の期間は、第1の制御信号VB1として、ローレベルが入力され、第1の回路43がオフに制御され構成を例示した。しかし、調光器3bが遮断状態になったときに、検出電圧VRが規定値V1以上の期間における、少なくとも検出電圧VRが規定値V1以下になるまでの期間に第1の回路43がオンに制御できればよく、例えば、検出電圧VRが規定値V1以上の期間にも、第1の制御信号VB1として、ハイレベルが入力されて、第1の回路43をオンに制御する構成としてもよい。

【0059】

本実施形態においては、調光器の有無及び種類に応じて入力される第1の制御信号VB1、第2の制御信号VB2により入力端子5、6間に流れる電流IBが制御されるため、調光器を安定動作させることができる。

30

【0060】

また、本実施形態においては、調光器が位相制御する調光器3aの場合に対応して、調光器3aが遮断状態のときに第1の電流を流すため、交流電圧VCTをゼロ近傍に低下させることができる。その結果、調光器3aを確実に遮断状態にすることができる。また、調光器3aが導通状態になった直後に第1の電流よりも大きい第2の電流を流すため、調光器3aの導通状態がばらつくことなく、調光器3aを確実に導通状態にすることができる。

40

【0061】

また、本実施形態においては、調光器が逆位相制御する調光器3bの場合に対応して、調光器3bが導通状態から遮断状態になるときに、第1の電流を流すため、入力端子5、6間に接続されたノイズ除去用のコンデンサなどに蓄積された電荷を放電させることができる。その結果、交流電圧VCTをゼロ近傍に低下させて、調光器3bを確実に遮断状態にすることができる。

【0062】

なお、本実施形態においては、インタフェース回路1の外部にマイクロプロセッサ(MPU)32が設けられ、交流電圧の絶対値を検出して検出電圧VRとして外部に接続されたマイクロプロセッサ32に出力し、またマイクロプロセッサ32から入力される第1の

50

制御信号 V B 1、第 2 の制御信号 V B 2 などにより制御される構成を例示している。しかし、第 1 の制御信号 V B 1、第 2 の制御信号 V B 2 をインタフェース回路 1 の内部で生成する構成も可能である。

【 0 0 6 3 】

(第 2 の実施形態)

図 7 は、第 2 の実施形態に係るインタフェース回路を例示する回路図である。

本実施形態のインタフェース回路 1 a においては、第 1 の実施形態のインタフェース回路 1 に、制御回路 2 0 が追加されている。インタフェース回路 1 a における制御回路 2 0 以外の構成は、インタフェース回路 1 の構成と同様である。

【 0 0 6 4 】

制御回路 2 0 は、例えばマイクロプロセッサであり、外部から調光器の有無及び種類を示す信号を入力して、第 1 の制御信号 V B 1、第 2 の制御信号 V B 2 を生成する。ここで、調光器の有無及び種類を示す信号は、例えば、交流電圧 V C T が調光器 3 b により逆位相制御されていることを示す第 1 の信号、交流電圧 V C T が調光器 3 a により位相制御されていることを示す第 2 の信号、調光器がなく交流電圧 V C T の位相連続していることを示す第 3 の信号である。例えば、第 1 の信号は端子 3 3 f、第 2 の信号は端子 3 3 g、第 3 の信号は端子 3 3 h をそれぞれ介して入力される。なお、制御回路 2 0 は、第 1 の実施形態におけるインタフェース回路の外部に接続されたマイクロプロセッサと同一の構成とすることができる。

【 0 0 6 5 】

図 8 は、インタフェース回路における負荷回路の動作を例示する模式図である。

第 1 の回路 4 3、第 2 の回路 4 4 は、制御回路 2 0 から出力される第 1 の制御信号 V B 1、第 2 の制御信号 V B 2 をそれぞれ入力して、図 8 に表したように動作する。

【 0 0 6 6 】

調光器の有無及び種類については、交流電源が、例えば商用電源の場合など、一度検出しておけば比較的長期間、同一である場合が多く、外部から、例えば、第 1 ~ 第 3 の信号として設定することができる。調光器の有無及び種類に対応して、制御回路 2 0 が第 1 の制御信号 V B 1、第 2 の制御信号 V B 2 を生成するため、取り扱いが容易になる。

このように、本実施形態においては、制御回路 2 0 が設けられているため、調光器の有無及び種類に対応することが容易になる。

【 0 0 6 7 】

(第 3 の実施形態)

図 9 は、第 3 の実施形態に係るインタフェース回路を例示する回路図である。

本実施形態のインタフェース回路 1 b においては、第 2 の実施形態のインタフェース回路 1 a における制御回路 2 0 の代わりに、制御回路 2 0 a が設けられ、さらに電源回路 4 5 が追加されている。インタフェース回路 1 b における制御回路 2 0 a 及び電源回路 4 5 以外の構成は、インタフェース回路 1 a の構成と同様である。

【 0 0 6 8 】

制御回路 2 0 a は、制御回路 2 0 と比較して、調光器の有無及び種類を示す第 1 ~ 第 3 の信号が入力されず、検出電圧 V R、高電位端子 1 0 c の電位を入力して、第 1 の制御信号 V B 1、第 2 の制御信号 V B 2 を生成する点異なる。制御回路 2 0 a は、例えばマイクロプロセッサで構成される。

【 0 0 6 9 】

電源回路 4 5 は、制御回路 2 0 a に電源を供給する。電源回路 4 5 は、抵抗 4 6、5 0、コンデンサ 4 7、ツェナーダイオード 4 8、ダイオード 4 9、トランジスタ 5 1 を有している。抵抗 4 6 とコンデンサ 4 7 は、平滑回路を構成し、制御回路 2 0 a に平滑化した電圧を供給する。また、ツェナーダイオード 4 8 とトランジスタ 5 1 は、安定化電源を構成している。ダイオード 4 9 は、保護ダイオードである。なお、本実施形態では、トランジスタ 5 1 として P N P トランジスタを用い、ツェナーダイオード 4 8 で基準電圧を生成する構成を例示したが、制御回路に安定化した電圧を供給できれば他の構成でもよい。

10

20

30

40

50

【 0 0 7 0 】

図 1 0 は、制御回路の動作を説明するフローチャートである。

まず、制御回路 2 0 a は、検出電圧 V_R を入力して、傾き dV_R / dt を求める (ステップ S 1)。

次に、求めた傾き dV_R / dt の絶対値 $|dV_R / dt|$ と、所定値とを比較して、傾きの絶対値 $|dV_R / dt|$ が、所定値以上であるかを求める (ステップ S 2)。

【 0 0 7 1 】

傾きの絶対値 $|dV_R / dt|$ が、所定値以上の場合は、調光器があると判断する (ステップ S 2 : Yes)。交流電圧 V_{CT} が調光器 3 a により位相制御されている場合、調光器 3 a が遮断状態から導通状態に変化するときに検出電圧 V_R の傾きが急変する。また、調光器 3 b により逆位相制御されている場合、調光器 3 b が導通状態から遮断状態に変化するときに検出電圧 V_R の傾きが急変する。一方、調光器がない場合は、検出電圧 V_R はほぼ正弦波であり、検出電圧 V_R の傾きは急変せず、所定値よりも小さくなる。そこで、本実施形態においては、傾きの絶対値 $|dV_R / dt|$ が、所定値以上の場合は、調光器があると判断し (ステップ S 2 : Yes)、所定値よりも小さい場合は、調光器がないと判断する (ステップ S 2 : No)。

10

【 0 0 7 2 】

調光器がないと判断された場合は (ステップ S 2 : No)、ステップ S 3 に進み、第 1 の回路 4 3 をオンに制御する第 1 の制御信号 V_{B1} 、第 2 の回路 4 4 をオフに制御する第 2 の制御信号 V_{B2} を生成して終了する (ステップ S 3)。

20

【 0 0 7 3 】

また、調光器があると判断された場合は (ステップ S 2 : Yes)、ステップ S 4 に進み、検出電圧 V_R の規定値 V_1 における傾き dV_R / dt が所定値以上かを求める (ステップ S 4)。

【 0 0 7 4 】

検出電圧 V_R の規定値 V_1 における傾き dV_R / dt が所定値以上の場合は、交流電圧 V_{CT} は、調光器 3 a により位相制御されていると判断する (ステップ S 4 : Yes)。交流電圧 V_{CT} が調光器 3 a により位相制御されている場合、調光器 3 a が遮断状態から導通状態に変化して、検出電圧 V_R が規定値 V_1 以上になるときに検出電圧 V_R の傾きが急変する。また、調光器 3 b により逆位相制御されている場合、検出電圧 V_R が規定値 V_1 以上になるときは調光器がない場合と同様に検出電圧 V_R の傾きは急変しない。そこで、検出電圧 V_R の規定値 V_1 における傾き dV_R / dt が所定値以上の場合は、交流電圧 V_{CT} が調光器 3 a により位相制御されていると判断し (ステップ S 4 : Yes)、所定値よりも小さい場合は、交流電圧 V_{CT} が調光器 3 b により逆位相制御されていると判断する (ステップ S 4 : No)。

30

【 0 0 7 5 】

交流電圧 V_{CT} が調光器 3 a により位相制御されていると判断された場合は (ステップ S 4 : Yes)、ステップ S 5 に進み、第 1 の回路 4 3 を、検出電圧 V_R が規定値 V_1 よりも小さいときはオンに制御し、検出電圧 V_R が規定値 V_1 以上のときはオフに制御する第 1 の制御信号 V_{B1} を生成する (ステップ S 5)。また、第 2 の回路 4 4 を、検出電圧 V_R が規定値 V_1 以上になったときに、所定期間オンに制御する第 2 の制御信号 V_{B2} を生成して終了する (ステップ S 5)。

40

【 0 0 7 6 】

交流電圧 V_{CT} が調光器 3 b により逆位相制御されていると判断された場合は (ステップ S 4 : No)、ステップ S 6 に進み、第 1 の回路 4 3 を、検出電圧 V_R が規定値 V_1 よりも小さいときはオンに制御し、検出電圧 V_R が規定値 V_1 以上のときは、少なくとも検出電圧 V_R が低下して検出電圧 V_R が規定値 V_1 以下になるまでオンに制御する第 1 の制御信号 V_{B1} を生成する (ステップ S 6)。また、第 2 の回路 4 4 を、オフに制御する第 2 の制御信号 V_{B2} を生成して終了する (ステップ S 6)。

【 0 0 7 7 】

50

本実施形態においては、検出電圧 V_R の傾き dV_R/dt に基づいて、調光器の有無を検出し、検出電圧 V_R が規定値 V_1 以上に上昇するときの検出電圧 V_R の傾きに基づいて、交流電圧 V_{CT} が位相制御、逆位相制御されているかを検出する。

【0078】

図11は、制御回路の動作を説明する他のフローチャートである。

まず、制御回路20aは、検出電圧 V_R を入力して、検出電圧 V_R が規定値 V_1 以下の期間の幅を求める(ステップS11)。

次に、求めた期間の長さと、所定値とを比較して、期間の長さが、所定値以上であるかを求める(ステップS12)。

【0079】

期間の長さが、所定値以上の場合は、調光器があると判断する(ステップS12:Yes)。

図2を参照して説明したように、位相制御する調光器3aは、検出電圧 V_R が規定値 V_1 以下である期間の最小時間幅は、交流電圧 V_{CT} の周期(電源電圧 V_{IN} の半周期)の10%~25%である。交流電源2の周波数が50Hzの場合においては、半周期は10msであり、最小時間幅は、例えば1ms~2.5msになる。また、図3を参照して説明したように、逆位相制御する調光器3bは、検出電圧 V_R が規定値 V_1 以下である期間の最小幅は、交流電圧 V_{CT} の周期(電源電圧 V_{IN} の半周期)の10%~35%である。交流電源2の周波数が50Hzの場合においては、最小時間幅は、例えば1ms~2.5msになる。

【0080】

したがって、検出電圧 V_R が規定値 V_1 以下である期間を、例えば調光器がない場合の値に対してしきい値0.5msで判定することにより、調光器の有無を検出することができる。そこで、本具体例においては、検出電圧 V_R が規定値 V_1 以下である期間の長さが、所定値以上の場合は、調光器があると判断し(ステップS12:Yes)、所定値よりも小さい場合は、調光器がないと判断する(ステップS12:No)。

【0081】

調光器がないと判断された場合は(ステップS12:No)、ステップS3に進み、第1の回路43をオンに制御する第1の制御信号 V_{B1} 、第2の回路44をオフに制御する第2の制御信号 V_{B2} を生成して終了する(ステップS3)。なお、ステップS3は、図10を参照して説明したステップS3と同様である。

【0082】

また、調光器があると判断された場合は(ステップS12:Yes)、ステップS13に進み、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R を求める(ステップS13)。

次に、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R が所定値以上かを求める(ステップS14)。

【0083】

図10のステップS4を参照して説明したように、交流電圧 V_{CT} が調光器3aにより位相制御されている場合、調光器3aが遮断状態から導通状態に変化して、検出電圧 V_R が規定値 V_1 以上になるときに検出電圧 V_R の傾きが急変する。その結果、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R は、相対的に大きい値になる。また、調光器3bにより逆位相制御されている場合、検出電圧 V_R が規定値 V_1 以上になるときは調光器がない場合と同様に検出電圧 V_R の傾きは急変しない。その結果、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R は、相対的に小さい値になる。そこで、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R が所定値以上の場合は、交流電圧 V_{CT} が調光器3aにより位相制御されていると判断し(ステップS14:Yes)、所定値よりも小さい場合は、交流電圧 V_{CT} が調光器3bにより逆位相制御されていると判断する(ステップS14:No)。

【0084】

10

20

30

40

50

交流電圧 V_{CT} が調光器 3 a により位相制御されていると判断された場合は (ステップ S 1 4 : Y e s)、ステップ S 5 に進み、第 1 の回路 4 3 を、検出電圧 V_R が規定値 V_1 よりも小さいときはオンに制御し、検出電圧 V_R が規定値 V_1 以上のときはオフに制御する第 1 の制御信号 V_{B1} を生成する (ステップ S 5)。また、第 2 の回路 4 4 を、検出電圧 V_R が規定値 V_1 以上になったときに、所定期間オンに制御する第 2 の制御信号 V_{B2} を生成して終了する (ステップ S 5)。なお、ステップ S 5 は、図 1 0 を参照して説明したステップ S 5 と同様である。

【 0 0 8 5 】

交流電圧 V_{CT} が調光器 3 b により逆位相制御されていると判断された場合は (ステップ S 1 4 : N o)、ステップ S 6 に進み、第 1 の回路 4 3 を、検出電圧 V_R が規定値 V_1 よりも小さいときはオンに制御し、検出電圧 V_R が規定値 V_1 以上のときは、少なくとも検出電圧 V_R が低下して検出電圧 V_R が規定値 V_1 以下になるまでオンに制御する第 1 の制御信号 V_{B1} を生成する (ステップ S 6)。また、第 2 の回路 4 4 を、オフに制御する第 2 の制御信号 V_{B2} を生成して終了する (ステップ S 6)。なお、ステップ S 6 は、図 1 0 を参照して説明したステップ S 6 と同様である。

【 0 0 8 6 】

本実施形態においては、検出電圧 V_R が規定値 V_1 以下の期間の長さに基づいて、調光器の有無を検出し、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R に基づいて、交流電圧 V_{CT} が位相制御されているか、または逆位相制御されているかを検出する。

【 0 0 8 7 】

なお、上記においては、検出電圧 V_R が規定値 V_1 以下の期間の長さ、または、検出電圧 V_R の傾き dV_R / dt に基づいて、調光器の有無を検出する具体例について説明した。また、検出電圧 V_R が規定値 V_1 以上になった直後の検出電圧 V_R 、または検出電圧 V_R が規定値 V_1 以上になるときの検出電圧 V_R の傾きに基づいて、調光器の種類を検出する具体例について説明した。しかし、上記の実施形態で説明した組み合わせの他に、他の任意の組合で用いることができる。

【 0 0 8 8 】

本実施形態においては、検出電圧が規定値 V_1 より小さいときの期間の長さ、検出電圧 V_R の傾き dV_R / dt 及び検出電圧 V_R が規定値 V_1 以上に上昇した直後の電圧値の少なくともいずれかに基づいて、交流電圧 V_{CT} が位相制御、逆位相制御または位相連続しているかを検出し、第 1 の制御信号 V_{B1} 、第 2 の制御信号 V_{B2} を生成する。その結果、外部から調光器の有無及び種類を示す信号を入力することなく、第 1 の実施形態と同様の効果を得ることができる。

【 0 0 8 9 】

以上、具体例を参照しつつ実施形態について説明したが、それらに限定されるものではなく、種々の変形が可能である。

【 0 0 9 0 】

例えば、各実施形態において、第 1 の制御信号 V_{B1} 、第 2 の制御信号 V_{B2} が、ハイレベルとローレベルとの二値信号を用いる構成を例示した。しかし、第 1 の制御信号 V_{B1} 、第 2 の制御信号 V_{B2} は、例えば連続的に変化可能なアナログ信号、例えば段階的に変化可能な多値信号を用いて、第 1 の電流の電流値、第 2 の電流の電流値を制御する構成とすることもできる。例えば、検出電圧 V_R が増加すると第 1 の電流が減少するように第 1 の制御信号 V_{B1} を変化させて、第 1 の回路 4 3 に定電力特性を持たせる構成とすることもできる。例えば、調光器がない場合など、第 1 の回路 4 3 が連続的にオンに制御されるため、定電力特性とすることにより消費電力を低減することができる。

【 0 0 9 1 】

また、スイッチング素子 2 5 は、ノーマリオン形の素子であればよく、M O S F E T の他に H E M T を用いることができる。また、H E M T は、G a N 系 H E M T には限定されない。例えば、半導体基板に炭化珪素 (S i C) や窒化ガリウム (G a N) やダイヤモンド

10

20

30

40

50

ドのようなワイドバンドギャップを有する半導体（ワイドバンドギャップ半導体）を用いて形成した半導体素子でもよい。ここで、ワイドバンドギャップ半導体とは、バンドギャップが約1.4 eVのヒ化ガリウム（GaAs）よりもバンドギャップの広い半導体をいう。例えば、バンドギャップが1.5 eV以上の半導体、リン化ガリウム（GaP、バンドギャップ約2.3 eV）、窒化ガリウム（GaN、バンドギャップ約3.4 eV）、ダイヤモンド（C、バンドギャップ約5.27 eV）、窒化アルミニウム（AlN、バンドギャップ約5.9 eV）、炭化ケイ素（SiC）などが含まれる。このようなワイドバンドギャップ半導体素子は、耐圧を等しくする場合、シリコン半導体素子よりも小さくできるため、インタフェース回路の小形化が可能となる。

【0092】

10

本発明のいくつかの実施形態および実施例を説明したが、これらの実施形態または実施例は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態または実施例は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態または実施例やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

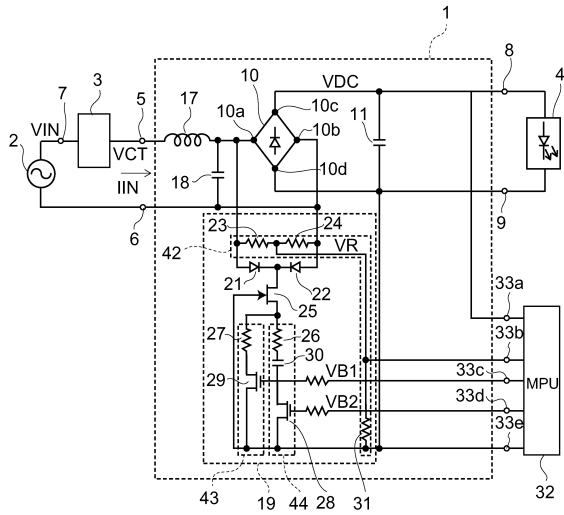
【0093】

1、1 a、1 b...インタフェース回路、 2...交流電源、 3、3 a、3 b...調光器、
 4...照明機器、 5、6...入力端子、 8、9...出力端子、 10、40...整流回路、
 10 a、10 b...入力端子（整流回路の入力端子）、 10 c...高電位端子、 10 d
 ...低電位端子、 11...平滑コンデンサ、 12...トライアック、 13...位相回路、
 14...ダイアック、 15...可変抵抗、 16...タイミングコンデンサ、 17...チョーク
 コイル、 18、30、39、47...コンデンサ、 19...負荷回路、 20、20 a
 ...制御回路、 21、22...整流素子、 23...第1の抵抗、 24...第2の抵抗、 2
 5...スイッチング素子、 26、27、32、38、46...抵抗、 31...第3の抵抗、
 28、29...トランジスタ、 33 a、33 b、33 c、33 d、33 e、33 f...制
 御端子、33 g、33 h...端子、 34、40...整流回路、 35...半導体スイッチ、
 36...フォトカプラ、 36 a...受光素子、 36 b...発光素子、 37、49...ダイオ
 ード、 41...調光制御回路、 42...検出回路、 43...第1の回路、 44...第2の
 回路、 45...電源回路、 48...ツェナーダイオード、 49...ダイオード、 51...
 トランジスタ、 100...インダクタ、 101...フィルタコンデンサ

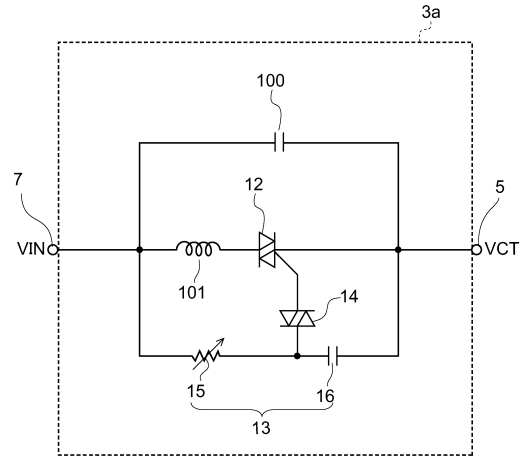
20

30

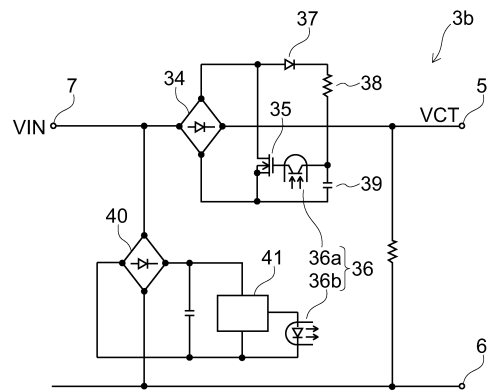
【図1】



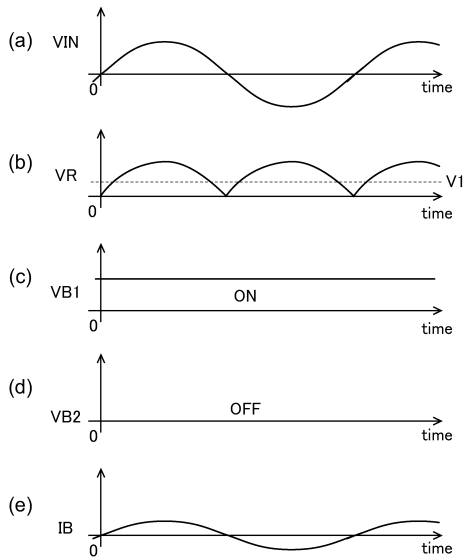
【図2】



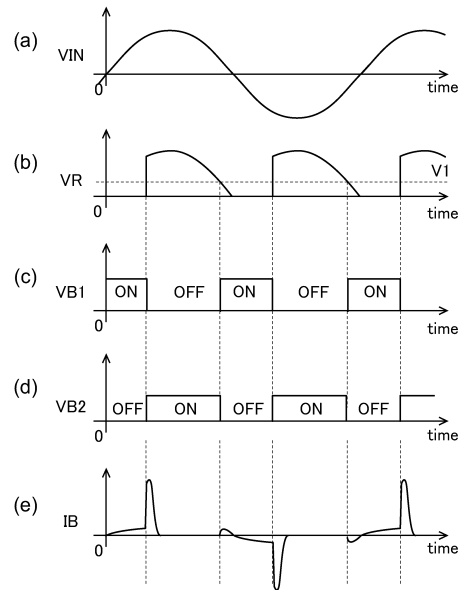
【図3】



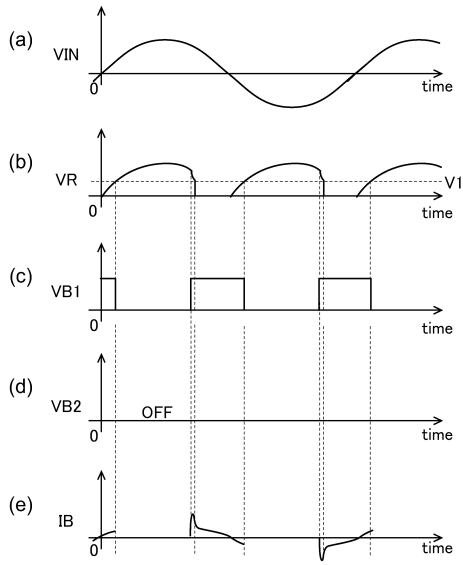
【図4】



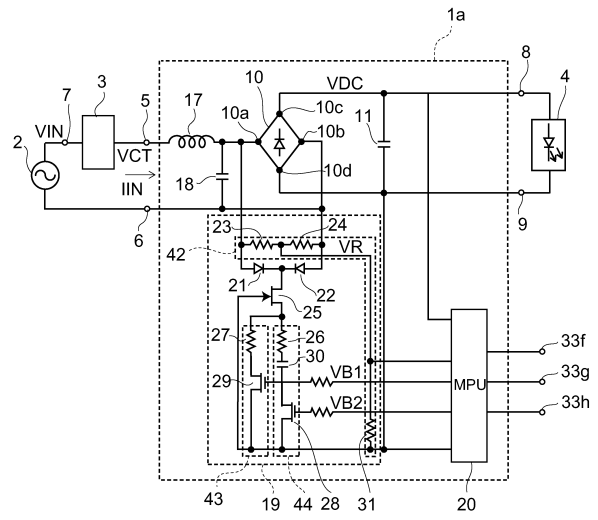
【図5】



【図6】



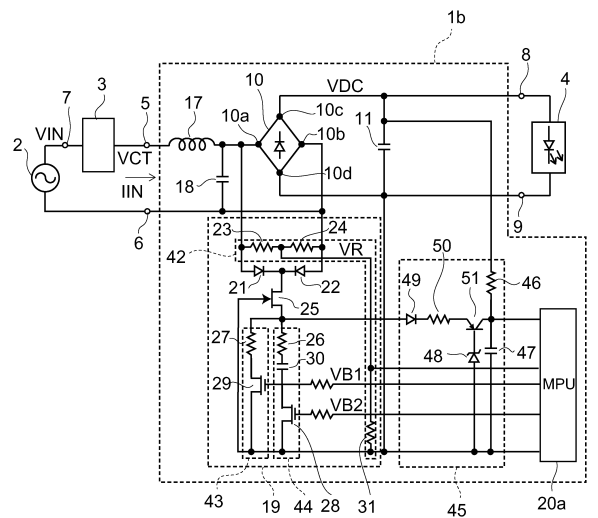
【図7】



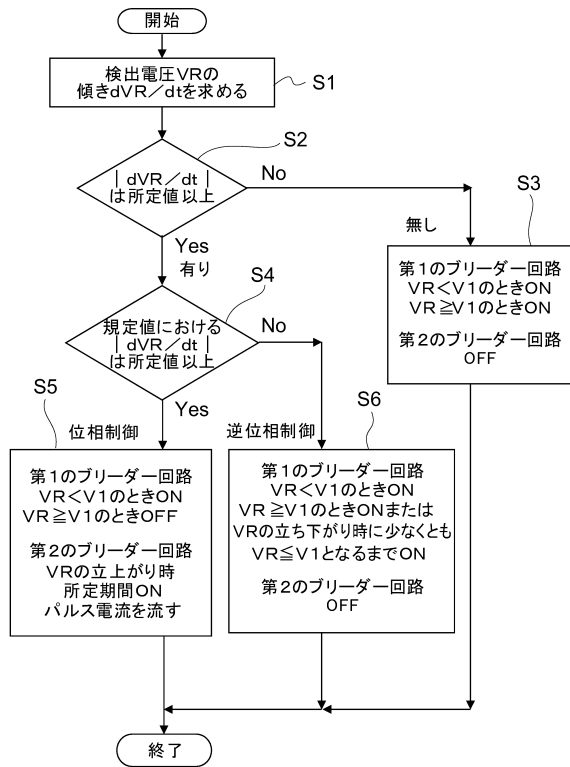
【図8】

ブリーダー回路の動作 (検出電圧VRと規定値V1との関係)		調光器 無し	調光器有り	
			位相制御	逆位相制御
第1のブリーダー回路	$VR < V1$	ON	ON	ON
	$VR \geq V1$	ON	OFF	ON または、VRの立ち下がり時に少なくとも $VR \leq V1$ になるまでON
第2のブリーダー回路	$VR < V1$	OFF	VRの立ち上がり時に所定時間ON (パルス電流)	OFF
	$VR \geq V1$	OFF	OFF	OFF

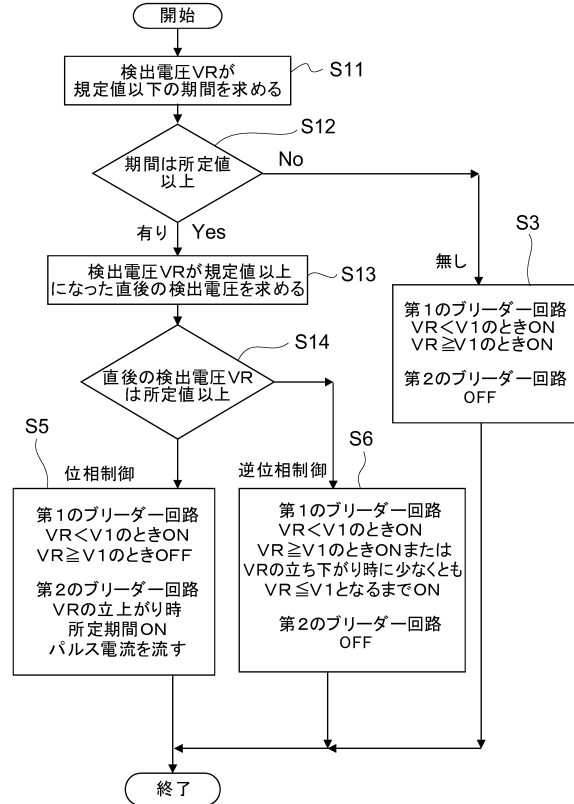
【図9】



【図10】



【図11】



フロントページの続き

- (72)発明者 北村 紀之
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内
- (72)発明者 石北 徹
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内
- (72)発明者 笹井 敏彦
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内
- (72)発明者 赤星 博
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内
- (72)発明者 大武 寛和
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内
- (72)発明者 高橋 雄治
神奈川県横須賀市船越町1丁目201番1 東芝ライテック株式会社内

審査官 田中 友章

- (56)参考文献 米国特許出願公開第2011/0012530 (US, A1)
特開2012-134001 (JP, A)
国際公開第2010/150183 (WO, A1)
国際公開第2011/061633 (WO, A1)
特開2011-198671 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H05B 37/02