

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成18年1月19日(2006.1.19)

【公開番号】特開2000-261820(P2000-261820A)

【公開日】平成12年9月22日(2000.9.22)

【出願番号】特願平11-60416

【国際特許分類】

H 0 4 N 9/66 (2006.01)

【F I】

H 0 4 N 9/66 Z

【手続補正書】

【提出日】平成17年11月29日(2005.11.29)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

次に、図2～図8を用いて、累積加算回路6、第2のL P F回路7、第2のロード・ホールド回路8、V C O回路9、加算回路10、S W回路11、S I Nデータ生成回路12および分周回路14の動作を順に説明すると共に、常にバースト信号に同期した正確なR-Y復調、B-Y復調を行う第1のフィードバック・ループの動作を説明する。

図2は、V C O回路9が出力するランプ波形の一例を説明する図である。図3は、S W回路11で行う処理を説明するタイミング図である。図4は、加算回路10、S I Nデータ生成回路12およびかけ算回路3における出力波形を示す図である。図5は、第1のL P F回路4および第2のL P F回路7の詳細な構成の一例を示すブロック図である。図6は、累積加算回路6の詳細な構成の一例を示すブロック図である。図7は、第1のロード・ホールド回路5および第2のロード・ホールド回路8の詳細な構成の一例を示すブロック図である。図8は、第1のロード・ホールド回路5で行う処理を説明するタイミング図である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

第2のロード・ホールド回路8は、分周回路14が出力するR C L Kに従って、累積加算回路6が出力する累積加算したバースト信号を、R-Y信号におけるバースト信号とB-Y信号におけるバースト信号とに分離してそれぞれ出力する。ここで、R-Y信号におけるバースト信号は、V C O回路9へ出力され、第1のフィードバック・ループが形成される。

この第2のロード・ホールド回路8の詳細な構成の一例を図7に示す。図7において、第2のロード・ホールド回路8は、R C L Kに従ってスイッチを切り換える2個のS W回路81と、S C L Kのタイミングで動作する2個のラッチ回路82と、N O T回路83とを備える。図7に示すように、第2のロード・ホールド回路8は、S W回路81とラッチ回路82とを2系統備え、各系統をR C L Kに従って交互に切り換え動作させることで、入力信号をR-Y信号におけるバースト信号とB-Y信号におけるバースト信号とに分離している。

【手続補正3】**【補正対象書類名】**明細書**【補正対象項目名】**0029**【補正方法】**変更**【補正の内容】****【0029】**

そして、VCO回路9は、第2のロード・ホールド回路8が出力するR-Y信号におけるバースト信号を入力し、当該バースト信号に従って、出力するランプ波形(図2(a))の周期Tがバースト信号の周期と同期するように制御する。

これにより、本発明の第1の実施形態に係る色復調装置は、常にバースト信号に同期した正確なR-Y復調、B-Y復調を行うことができる。

【手続補正4】**【補正対象書類名】**明細書**【補正対象項目名】**0030**【補正方法】**変更**【補正の内容】****【0030】**

次に、比較回路13の動作を説明すると共に、常に一定の色信号振幅を得ることができる第2のフィードバック・ループの動作を説明する。

第2のロード・ホールド回路8において分離されたB-Y信号におけるバースト信号は、比較回路13へ出力される。比較回路13は、予め定めた基準値(この基準値は、予め回路内部に保持していてもよいし、外部から与えてやってもよい)を有しており、入力するB-Y信号におけるバースト信号の値と当該基準値とを比較する。そして、比較回路13は、バースト信号の値が基準値と一致するように、かけ算回路2の利得を制御する。

これにより、本発明の第1の実施形態に係る色復調装置は、常に一定の色信号振幅を得ることができる。

【手続補正5】**【補正対象書類名】**明細書**【補正対象項目名】**0037**【補正方法】**変更**【補正の内容】****【0037】**

累積加算回路6が出力する累積加算したバースト信号は、1水平期間に1回だけ第2のロード・ホールド回路8へ出力される。次に、第2のロード・ホールド回路8は、分周回路14が出力するRCLKに従って、累積加算回路6が出力する累積加算したバースト信号を、R-Y信号におけるバースト信号とB-Y信号におけるバースト信号とに分離する。そして、第2のロード・ホールド回路8は、R-Y信号におけるバースト信号を第2のLPF回路7へ、B-Y信号におけるバースト信号を第3のLPF回路15へ出力する。