



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I626843 B

(45)公告日：中華民國 107 (2018) 年 06 月 11 日

(21)申請案號：103133824

(22)申請日：中華民國 103 (2014) 年 09 月 29 日

(51)Int. Cl. : H04N19/13 (2014.01)

H04N19/93 (2014.01)

(30)優先權：2013/10/03 美國

61/886,580

2014/08/04 美國

14/451,150

(71)申請人：南韓商三星顯示器有限公司 (南韓) SAMSUNG DISPLAY CO., LTD. (KR)
南韓

(72)發明人：魯 寧 LU, NING (US) ; 胡 肯 HU, KEN (US)

(74)代理人：楊長峯

(56)參考文獻：

CN 103339936A

US 2011/0090955A1

US 2011/0091123A1

US 2013/0128958A1

US 2013/0163892A1

US 2013/0188741A1

審查人員：林宥榆

申請專利範圍項數：9 項 圖式數：4 共 31 頁

(54)名稱

解碼器、編碼器及其使用方法

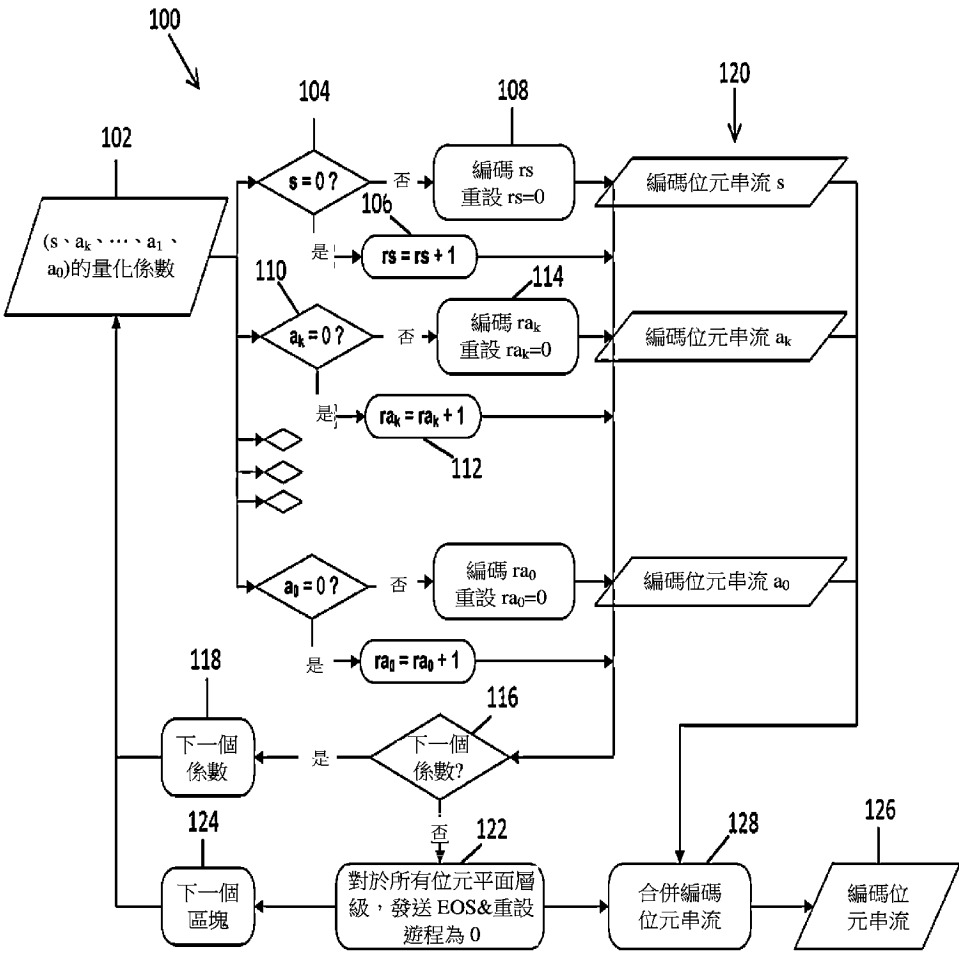
DECODER, ENCODER, AND THE METHOD FOR USING THE SAME

(57)摘要

編碼器包含複數個暫存器且配置以：依序接收係數的陣列，各係數被分解成複數個位元位在係數的對應的複數個位元位置，且在各係數的複數個位元上同時操作。

An encoder includes a plurality of registers and is configured to: sequentially receive an array of coefficients, each of the coefficients being decomposed into a plurality of bits located at a plurality of corresponding bit positions of the coefficient; and concurrently operate on the plurality of bits of each of the coefficients.

指定代表圖：



第 1 圖

符號簡單說明：

100 . . . 編碼過程

102、104、106、

108、110、112、

114、116、118、

122、124、

128 . . . 步驟

120、126 . . . 編碼
位元串流

aK-a1、a0 . . . 對應
大小位元

rs、raK-ra1、

ra0 . . . 暫存器

a . . . 絕對值

r . . . 遊程

s . . . 正負號

【發明說明書】

【中文發明名稱】解碼器、編碼器及其使用方法

【英文發明名稱】DECODER, ENCODER, AND THE METHOD FOR USING THE SAME

【技術領域】

【0001】 相關申請案之交互參照

【0002】 本專利申請案主張於2013年10月3日所提出之美國臨時申請案61/886580號之優先權及效益，標題為「用於固定位元率影像及視訊壓縮的緊密位元平面編碼設計(Compact Bitplane Coding Design for Fixed Bitrate Image and Video Compression)」，其全部內容藉由參照併入本文。

【0003】 本發明的實施例係關於一種資料壓縮的設備及方法。

【先前技術】

【0004】 資料壓縮或信源編碼為在演算中的普及過程，演算涉及使用比原始表示法更少位元的編碼資訊。為了各種理由可能要壓縮資料，包含，例如，減少資源使用量如資料儲存空間或傳輸容量。然而，因為為了資料為可用的，資料壓縮(例如，編碼)需要資料解壓縮(例如，解碼)，資料壓縮進行空間及時間之間的平衡(例如，資料壓縮可能省下計算機空間，但由於解壓縮也可能增加處理時間)。

【0005】 資料壓縮過程的設計也涉及其他考量，包含壓縮程度、導入失真度(distortion)的量(例如，當使用破壞性資料壓縮時)以及用以壓

縮及解壓縮資料之演算資源。據此，具有持續的需求在於使資料壓縮方法可減少儲存空間，同時在解壓縮之後增加資料精確性且減少用以壓縮及解壓縮資料之處理電力及時間。

【發明內容】

【0006】 本發明的實施例提供了一種在解壓縮之後增加資料精確性且減少用以壓縮及解壓縮資料之處理電力及時間之用於減少在過程中所使用空間量的資料壓縮(例如，變得「緊密的」)的位元平面編碼的設備及方法。

【0007】 根據本發明的一實施例，編碼器包含複數個暫存器且配置以：依序接收係數之陣列，各係數被分解成複數個位元位於係數的對應複數個位元位置，且在各係數的複數個位元上同時操作。

【0008】 編碼器可響應於偵測複數個位元中的位元為0而進一步配置以使複數個暫存器中對應至複數個位元位置中與該位元相應的位元位置之暫存器增加1。

【0009】 編碼器可響應於偵測複數個位元中的位元為1而進一步配置以藉由編碼暫存器的值產生編碼符號，該暫存器對應至相應該位元之位元位置。

【0010】 編碼器可響應於偵測複數個位元中的位元為1而進一步配置以重設暫存器為0，該暫存器對應至相應該位元之位元位置。

【0011】 對應至該位元的位元位置之暫存器的值可代表位元位置中的0遊程(zero run)。

【0012】各係數的位元位置可形成各別的複數個位元平面層級，且編碼器可進一步配置以產生複數個編碼位元平面層級，複數個編碼位元平面層級包含複數個編碼符號。

【0013】編碼器可響應於偵測係數序列的結束而進一步配置以發送複數個序列結束(EOS)訊號至複數個編碼位元平面層級。

【0014】編碼器可響應於偵測係數序列的結束而進一步配置以重設複數個暫存器為0。

【0015】複數個位元位置中的第一位元位置可代表各係數的正負號。

【0016】根據本發明的另一實施例，一種解碼器係配置以：接收以複數個位元平面排列之編碼符號序列，各位元平面對應至複數個係數中的位元位置；讀取編碼符號序列中的編碼符號，編碼符號序列對應至複數個位元平面中的一位元平面；響應於偵測編碼符號作為遊程值，輸出等於遊程值之0位元位元的個數；以及在輸出0位元位元的個數之後，輸出1位元。

【0017】解碼器可響應於偵測作為序列結束(EOS)符號之編碼符號而進一步配置以讀取對應至複數個位元平面中的下一個位元平面之編碼符號序列中的下一個編碼符號。

【0018】解碼器可響應於偵測作為對應至複數個位元平面中的最後位元平面之序列結束(EOS)符號而進一步配置以接收另一編碼符號序列。

【0019】根據本發明的另一實施例，一種使用包含複數個暫存器之編碼器的編碼方法包含：依序接收係數的陣列，各係數被分解成複數個

位元位在係數的對應複數個位元位置；以及在各係數的複數個位元上同時操作。

【0020】方法可進一步包含響應於偵測複數個位元中的位元為0，使暫存器增加 1，該暫存器對應至相應該位元之複數個位元位置中的一位元位置。

【0021】方法可進一步包含，響應於偵測複數個位元中的位元為1，藉由編碼暫存器的值產生編碼符號，暫存器對應至相應該位元之位元位置。

【0022】方法可進一步包含響應於偵測複數個位元中的位元為1而重設暫存器為0。

【0023】暫存器的值可代表位元位置的0遊程。

【0024】各係數的位元位置可形成分別的複數個位元平面層級，且該方法可進一步包含產生複數個編碼位元平面層級，複數個編碼位元平面層級包含複數個編碼符號。

【0025】方法可進一步包含響應於偵測係數序列的結束而發送複數個序列結束(EOS)訊號至複數個編碼位元平面層級。

【0026】方法可進一步包含響應於偵測係數序列的結束而重設複數個暫存器為0。

【0027】複數個位元位置中的第一位元位置可代表各係數的正負號。

【圖式簡單說明】

【0028】本發明實施例的上列及其他態樣在藉由參照附圖詳細描述其例示性實施例下將變得更顯而易見，其中：

【0029】第1圖為繪示根據本發明實施例的編碼過程的流程圖；

【0030】第2圖為繪示根據本發明實施例的編碼系統的示意性方塊圖；

【0031】第3圖為繪示根據本發明實施例的解碼過程的流程圖；以及

【0032】第4圖為繪示根據本發明實施例的解碼系統的示意性方塊圖。

【實施方式】

【0033】在下文中，本發明的實施例將參照附圖而更完整地描述，其中，示出本發明的例示性實施例。如所屬技術領域中具有通常知識者將理解的是，在不脫離本發明的精神或範疇下所描述的實施例可適用於各種修改及替代形式。為了本發明之描述清楚，可省略於完整理解本發明上不需要的一些元件或特徵。

【0034】在本說明書使用的術語被使用來描述特定實施例，且不意圖限制本發明。例如，將理解的是，雖然在本文中可使用術語「第一」、「第二」等來描述各種元件，這些元件將不受到這些術語的嚴格解釋所限制。取而代之的是，僅使用這些術語以從另一構件區分出一構件。進一步，以單數使用的表述語涵蓋複數的表述語，除非其在上下文中具有明顯不同的意義。在本說明書中，將理解的是術語如「包括」、「包含」、「具有」等係旨在表示在說明書中所揭露的特徵、個數、步驟、作用、

構件、部分或其組合的存在，且並不旨在排除可存在或可添加一或多個其他特徵、個數、步驟、作用、構件、部分或其組合的可能性。

【0035】將理解的是當元件或層被稱為「上面」、「連接至」或「耦合至」於另一元件或層時，其可直接於其上面、連接至或耦合至其他元件或層，或者也可存在一或多個中間元件或層。當元件被稱為「直接在其上面」、「直接連接至」或「直接耦合至」另一元件或層時，則不存在中間元件或層。在全文中相同標號代表相同元件。如同在本文中使用的，術語「及/或」包含一或多個相關所列項目的任何及所有組合。

【0036】如同在圖式中所繪示的，為了易於描述，在本文中可使用空間相對術語，如「在…之下(beneath)」、「下面(below)」、「下部(lower)」、「上面(above)」、「上部(upper)」及類似物以描述一元件或一特徵與另一元件或另一特徵的關係。除了圖式中所描繪的方位以外，將理解的是空間相對術語係旨在涵蓋使用或操作中的裝置的不同方位。例如，如果翻轉圖式中的裝置，描述為「下面」或「在…之下」於其他特徵或元件的元件將接著被定位為「上面」或「在…之上(over)」於其他元件或特徵。因此，例示性術語「下面」可涵蓋「上面」及「下面」方位兩者。裝置可另外定位(例如，旋轉90度或其他方位)，且在本文中使用的空間相對描述語(descriptor)應相應地解釋。

【0037】如同本發明所屬技術領域中具有通常知識者所通常理解的，除非另有定義，在本文中使用的所有術語(包含技術術語及科學術語)具有相同意義。將進一步理解的是術語，如同在常用字典所一般定義的，除非在本文中明確地定義，否則應被解釋為具有與其在相關領域的內容

中的意義相符的意義，且將不以理想化的或過於正式的意義來解釋。進一步，當描述本發明的實施例時，「可」之使用與「本發明的一或多個實施例」相關。

【0038】 在圖式中相同參考符號代表相同元件，且可省略其重複的描述。

【0039】 影像及視訊壓縮的典型資料壓縮方法涉及首先轉換原始像素資料成轉換係數。例如，內區塊資料或剩餘的內區塊資料可使用一些二維轉換首先從像素強度值轉換至頻率係數，如離散餘弦轉換(DCT)、哈達碼轉換、小波或任何其他所屬技術領域具有通常知識者所習知的合適之轉換過程。作為實施例，可轉換原始圖像成二維的 $N \times N$ 區塊(例如， 8×8 區塊)，且可應用離散餘弦轉換公式至覆蓋影像的 $N \times N$ 矩陣的各列及各行，使得各區塊具有對應的轉換係數。在其他實施例中，可有對應至各區塊的多個轉換係數。

【0040】 轉換係數接著根據其相應的重要性量化或加權，使得許多或大部份的轉換係數變成具有0值的量化係數。接著，量化值或係數係使用一些可變長度熵編碼法(例如，靜態、適應性、霍夫曼編碼、算術編碼或任何其他所屬技術領域具有通常知識者所習知的合適的熵編碼法)以設定或預定義順序(例如，以Z字型順序)編碼。這個過程的結果可為對應至原始未壓縮資料的編碼位元串流。在其他實施例，原始影像可在最初時分成分區，且上述的壓縮過程在原始影像的各分區上進行。

【0041】 例如，給定轉換係數的順序序列，編碼器藉由基於一些量化門檻值(例如，量化器Q)調節值來調整資料大小。然後，量化係數係轉

換成1) 連續0的個數(例如，遊程)以及2) 成對的非0絕對值及正負號的符號。接著，無論是0遊程或係數的量化或近似非0值係透過一些熵編碼打包。

【0042】作為實施例，可根據上述過程壓縮下列順序的16個量化個數：

【0043】14, 0, 0, 0, 5, -3, 0, 0, 0, 0, 0, 9, 0, -1, 0

【0044】所述過程的第一步驟轉換這個序列成遊程、絕對值及正負號，如同下列：

【0045】(1) $r=0$, $a=14$, $s=0$. (2) $r=3$, $a=5$, $s=0$. (3) $r=0$, $a=3$, $s=1$. (4) $r=6$, $a=9$, $s=0$. (5) $r=1$, $a=1$, $s=1$;

【0046】EOS

【0047】參照上面， r 、 a 及 s 分別代表遊程、絕對值及正負號，且EOS代表序列結束。因為第一量化個數為非0(即，14)，沒有前導的0遊程，且因此 $r=0$ ，且因為非0個數具有14的值且為正數， $a=14$ (表示絕對值)且 $s=0$ (表示正負號為正的)。接著，在達到另一非0係數(即，5)之前有3個0接續第一量化個數。據此，對於第二組的值 $r=3$ (表示3個個數的0遊程)、 $a=5$ (表示序列的下一個非0個數具有5的值)及 $s=0$ (表示非0值為正的)。持續組織量化個數序列的這個過程直到已經達到由EOS表示的序列結束。然後， r 、 a 及 s 值的序列使用所屬技術領域中具有通常知識者所習知的任何合適的熵編解碼器或編碼方法編碼。例如，可使用利用如同先前討論的其中之一編碼方法的合適編碼器(例如，靜態、適應性、霍夫曼編碼、算術編碼或任何其他合適的熵編碼方法)。

【0048】總而言之，上面過程基於在序列之內的非0係數的區位以及基於在非0係數之間的0的個數組織或打包量化個數序列。據此，過程能夠轉換序列的資訊成遊程、絕對值及正負號指示的序列，允許減少之儲存及增加之效率。然後適當地編碼轉換序列(例如，轉換來自量化係數的序列的遊程、絕對值及正負號的序列)。

【0049】這個資料壓縮演算法允許編碼器及解碼器兩者作為狀態機被建構(例如，輸入係數及輸出位元)。

【0050】為了實現固定的目標位元容量，或允許對最終編碼位元串流作限制或上限(cap)(例如，每位元串流256位元的限制)，係數可被切割成位元平面，其帶有首先被熵編碼的最高有效位元以及接續之較低有效位元，當達到目標大小時結束編碼資料。換句話說，替代的典型單回合資料壓縮過程可包含在獨立位元平面中儲存係數的絕對值，其中各位元平面代表單一位元區位或各係數的位元位置(例如，8位元的位元平面)。這個過程打包來自最高有效之高位元位置的資料成最低有效之低位元位置，使得較高有效位元被打包直到達到預先分配的資料大小(例如，對應至影像的各區塊的預先分配資料)。

【0051】使用預先分配資料大小的典型單回合資料壓縮過程藉由轉換係數項目成絕對值及正負號資訊的配對而開始，從而建立對應至係數的正負號的位元位置以及對應至加起來等於係數的絕對值的係數位元(例如，大小位元)之位元位置的位元平面。接著，第一位元平面可藉由編碼係數的正負號產生，形成代表正負號的位元平面。接著，係數的絕對值的位元平面可為一次一個地編碼，從最高有效位元到最低有效位元。

而且對於各位元平面，一(即，等於1的位元)之間的0遊程提供了實際的編碼符號。

【0052】 作為實施例，將使用如同上面的相同係數序列來描述這個編碼方法：

【0053】 14, 0, 0, 0, 5, -3, 0, 0, 0, 0, 0, 0, 9, 0, -1, 0

【0054】 目前描述的演算法首先轉換上面係數的序列成正負號位元及絕對值位元的位元平面，總計共5個位元平面，如同下面在表1所示出的：

【0055】 表1

係數：	14	0	0	0	5	-3	0	0	0	0	0	0	9	0	-1	0
正負號：	0	-	-	-	0	1	-	-	-	-	-	-	0	-	1	-
8:	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
4:	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
2:	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
1:	0	0	0	0	1	1	0	0	0	0	0	0	1	0	1	0

【0056】 表1繪示5個導出的位元平面：正負號位元平面、8位元位元平面、4位元位元平面、2位元位元平面以及1位元位元平面。正負號位元平面包含關於各係數的正負號的資訊(例如，當正負號為正時的0位元以及當正負號為負時的1位元)。當分別係數包含位元值時，剩下的大小或絕對值位元平面包含1，使得四個絕對值位元平面可垂直地相加以等於對應係數的大小。例如，係數-3以在正負號位元平面的1位元、在2位元位元平面的1位元以及在1位元位元平面的1位元來解析，從而表示係數為負的且具有3的絕對值(即， $1 + 2 = 3$)。

【0057】接著，壓縮方法編碼正負號位元平面及四個絕對值位元平面，根據存在於各位元平面的1位元及1位元之間的0位元的遊程。過程可利用所屬技術領域具有通常知識者所習知的任何合適的熵編解碼器或編碼方法來編碼位元平面資料。編碼位元平面直到達到目標資料大小。下面的表2繪示編碼表1之值的結果。

【0058】表2

正負號:	5	8	EOS	-	-
8:	0	11	EOS	-	-
4:	0	3	EOS	-	-
2:	0	4	EOS	-	-
1:	4	0	6	1	EOS

【0059】參照表2，因為位元平面的第一位元包含「1」，編碼的8位元位元平面首先包含「0」。8位元位元平面的下一個編碼值為「11」，表示在下一個1位元值之前有11個0遊程。最後，因為沒有更多接續的1位元，編碼的8位元位元平面在「11」之後包含EOS。

【0060】因為位元平面的第一位元包含「1」，編碼的4位元位元平面首先包含「0」。4位元位元平面的下一個編碼值為「3」，表示在下一個1位元值之前有3個0遊程。最後，因為沒有更多接續的1位元，編碼的4位元位元平面在「3」之後包含EOS。

【0061】因為位元平面的第一位元包含「1」，編碼的2位元位元平面首先包含「0」。2位元位元平面的下一個編碼值為「4」，表示在下一個1位元值之前有4個0遊程。最後，因為沒有更多接續的1位元，編碼的2位元位元平面在「4」之後包含EOS。

【0062】因為位元平面的各第一4位元為「0」，編碼的1位元位元平面首先包含「4」。1位元位元平面的下一個編碼值為「0」，表示在下一個1位元值之前沒有0遊程。1位元位元平面的下一個編碼值為「6」，表示在下一個1位元值之前有6個0遊程。1位元位元平面的下一個編碼值為「1」，表示在下一個1位元值之前有1個0遊程。最後，因為沒有更多接續的1位元，編碼的1位元位元平面在「1」之後包含EOS。

【0063】雖然上面使用位元平面的編碼方法允許了影像區塊的固定資料大小，然而描述的位元平面壓縮方法要使用緩衝記憶體以儲存所有係數資料，如同依序進行的過程。

【0064】第1圖為繪示根據本發明實施例的編碼過程的流程圖。

【0065】參照第1圖，根據本發明例示性實施例的編碼過程的流程圖繪示以係數開始，到位元平面的產生、到編碼並且以最終編碼位元串流結束之過程。在步驟102編碼過程100以一系列的量化係數開始。編碼過程100利用若干暫存器(例如，第2圖的暫存器204)。暫存器包含正負號暫存器及代表不同位元大小的位元暫存器。例如，暫存器可包含1位元、2位元、4位元及8位元的暫存器，得到包含正負號暫存器的5個總數的暫存器(即，四個位元暫存器及一個正負號暫存器)。根據本實施例的編碼器，藉由分解(decomposing)各係數項目及平行編碼所有位元來操作，而不是如同上述建立用於所有係數的位元平面。

【0066】各係數的分解以如同上述結合表2的類似方式發生。因此，在步驟102量化係數係各自為表2所示之具有具正負號位元參數及大小位

元參數的各係數的形式。各係數的分解包含組織係數成正負號位元(例如，「s」)及對應大小位元(例如，「aK...a1、a0」)。

【0067】編碼過程100藉由操作或打包輸入至編碼過程100的係數序列的第一係數來運作。在第一係數之後，編碼過程100移至在係數序列的下一個係數並重複過程直到沒有保留的係數。正負號及大小位元可藉由對應暫存器來代表(例如，rs、raK...ra1、ra0)。

【0068】在步驟104，編碼器測定被操作的係數的正負號位元「s」是否為0(例如，係數的正負號是否為正)。當係數的正負號位元等於0時(例如，當係數的正負號為正時)，與正負號位元相關的暫存器rs在步驟106增加1。另一方面，當係數的正負號位元s不是0時(例如，當正負號位元等於1，其表示係數為負)，正負號暫存器rs在步驟108編碼且正負號暫存器rs重設成0。編碼可以所屬技術領域具有通常知識者所習知的任何合適的編碼方法進行，例如，上面討論的任何編碼方法(例如，靜態、適應性、霍夫曼編碼、算術編碼或任何其他合適的熵編碼方法)。

【0069】同時，被操作的係數大小位元aK...a1、a0經歷相同的處理。例如，在步驟110，編碼器測定被操作係數中代表最大位元大小的大小位元aK是否為0(例如，係數是否包含位元大小)。根據本發明實施例的最大大小位元aK可為任何合適的大小(例如，大小位元aK可代表8的大小)。當係數的最大大小位元等於0時，在步驟112與最大大小位元raK相關的暫存器增加1。另一方面，當係數的最大大小位元不是0時(例如，當最大大小位元等於1時)，在步驟114最大大小位元暫存器raK被編碼且暫

存器重設成0。這個過程在係數的保留位元上類似地進行。在本發明的一些實施例中，在操作係數的序列之前暫存器初始化成0。

【0070】在操作係數序列的係數之後，在步驟116，編碼過程100測定在係數序列中是否有下一個係數。在步驟118，當在係數序列中有下一個係數時，過程返回在步驟102的係數序列以恢復(retrieve)分解下一個係數，且編碼器以如同上述的相同方式平行(例如，同時地或同步地)操作下一個係數的位元。

【0071】分解係數的位元編碼成分別的編碼位元串流120，各位元串流對應至構成各係數的分別位元位置(例如，編碼的位元串流對應至係數的正負號位元、編碼的位元串流對應至係數的最大大小位元aK等)。

【0072】在步驟122，如果在係數序列沒有下一個係數，編碼器發送序列結束(EOS)訊號並重設所有暫存器為0。在步驟124，編碼器重複代表另一資料區塊的另一係數序列的編碼過程(例如，另一影像的資料區塊)。同時地(例如，同步地)，在步驟128，編碼器合併藉由編碼器編碼的編碼位元串流(步驟108)，得到編碼位元串流126。編碼位元串流代表正負號位元且位元平面係平行交錯或依序合併。可持續編碼過程直到已編碼所有資料區塊。

【0073】通過實施例的方式，係數序列可包含上面表1的序列：14, 0, 0, 0, 5, -3, 0, 0, 0, 0, 0, 0, 9, 0, -1, 0。根據本發明的實施例，五個位元平面(例如，正負號位元平面、8位元位元平面、4位元位元平面、2位元位元平面及1位元位元平面)為非明顯地轉換，但維持對應至五個位元平面的五個暫存器(例如，r_s、r_8、r_4、r_2及r_1)。五個暫存器追蹤在

各位元平面的0遊程。本發明的實施例可利用分解的係數，例如，係數分解成位元，如同在上面表1所示出的。

【0074】編碼過程以在序列的第一係數開始(即，14)。因為對應至係數14的各正負號位元及1位元為0，分別的暫存器r_s及r_1增加1。並且，因為對應至係數14的各8位元、4位元及2位元為1，分別的暫存器r_8、r_4及r_2被編碼且重設成0(在這種情況下，維持在0)。

【0075】過程然後移至下一個係數，0。因為所有位元為0，各暫存器r_s、r_8、r_4、r_2及r_1增加1。因為下一個係數也為0，所有暫存器再次增加1。再一次，因為下一個係數也為0，所有暫存器再次增加1。在第三個0之後的下一個係數為5。因為對應至係數5的各正負號位元、8位元及2位元為0，分別的暫存器r_s、r_8及r_2增加1。並且，因為對應至係數5的各4位元及1位元為1，分別的暫存器r_4及r_1被編碼且重設成0。在這種情況下，因為在過程中的這個點r_4=3且r_1=4，這些儲存的值被編碼，且r_4及r_1重設成0。

【0076】下一個係數為-3。因為對應至係數3的各8位元及4位元為0，分別的暫存器r_8及r_4增加1。並且，因為對應至係數-3的各正負號位元、2位元及1位元為1，分別的暫存器r_s、r_2及r_1被編碼且重設成0。在這種情況下，因為在過程中的這個點r_s=5、r_2=4及r_1=0，這些儲存的值被編碼，且r_s、r_2及r_1重設成0(或維持在0)。持續這個過程直到係數序列結束。根據本發明實施例的所述編碼過程在下面相對於序列中的前六個係數總結：

【0077】 14: r_s = r_s + 1, r_1 = r_1 + 1; 編碼: r_8 = 0, r_4 = 0 及 r_2 = 0

第 15 頁，共 22 頁(發明說明書)

【0078】 0: $r_s = r_s + 1$, $r_8 = r_8 + 1$, $r_4 = r_4 + 1$, $r_2 = r_2 + 1$ 及

$r_1 = r_1 + 1$

【0079】 0: $r_s = r_s + 1$, $r_8 = r_8 + 1$, $r_4 = r_4 + 1$, $r_2 = r_2 + 1$ 及

$r_1 = r_1 + 1$

【0080】 0: $r_s = r_s + 1$, $r_8 = r_8 + 1$, $r_4 = r_4 + 1$, $r_2 = r_2 + 1$ 及

$r_1 = r_1 + 1$

【0081】 5: $r_s = r_s + 1$, $r_8 = r_8 + 1$, $r_2 = r_2 + 1$; 編碼 : $r_4 = 3$

及 $r_1 = 4$; 重設 : $r_4 = r_1 = 0$

【0082】 -3: $r_8 = r_8 + 1$, $r_4 = r_4 + 1$; 編碼 : $r_s = 5$, $r_2 = 4$ 及

$r_1 = 0$; 重設 : $r_s = r_2 = r_1 = 0$

【0083】

【0084】 第2圖為繪示根據本發明實施例的編碼系統的示意性方塊圖。

【0085】 參照第2圖，編碼系統200以輸入轉換器202的影像資料開始。影像資料可包含紅-綠-藍(RGB)像素資訊。影像資料可對應至靜態圖像或可對應至移動影像或視訊(例如，視訊畫格)。轉換器202轉換影像資料成轉換係數。轉換器202可藉由使用所屬技術領域具有通常知識者所習知的任何合適的轉換技術之操作，例如，離散餘弦轉換(DCT)、哈達碼轉換、小波等。在本發明的一些實施例中，轉換係數類似於上面搭配第1圖所述之係數。

【0086】 轉換係數被發送至對應至編碼位元平面的複數個暫存器204。使用暫存器204組織及打包轉換係數。暫存器204可如同期望的或

需要的包含任何合適數目的暫存器。在本實施例中，編碼位元平面暫存器包含五個暫存器：正負號暫存器(r_s)、8位元暫存器(r_8)、4位元暫存器(r_4)、2位元暫存器(r_2)及1位元暫存器(r_1)。暫存器204被配置以追蹤關於各係數的資訊，如同上文中搭配第1圖所述。在本發明的實施例中，暫存器204平行組織各係數的位元(例如，同時地或同步地)。換句話說，暫存器204追蹤與各轉換係數相關的資訊，使得一旦係數被操作，係數可被捨棄且係數不需被儲存在中間記憶體。

【0087】隨著暫存器204打包轉換係數，一些暫存器204的值被編碼，例如，當暫存器遇到1位元時。被編碼的這些暫存器的值被發送至編碼器206。編碼器206輸出編碼位元串流，如同上文參照第1圖所述。編碼位元串流係對應至發送至轉換器202的未壓縮或原始影像像素資料的編碼或壓縮資料。編碼位元串流儲存在記憶體208，以使得在期望時可存取用於解碼，或傳送至另一裝置的解碼器。

【0088】所屬技術領域中具有通常知識者將認知的是可結合轉換器模組及編碼器模組成單一模組或分成其他子模組。各模組可藉由配置以進行轉換器模組及編碼器模組的特定功能的一或多個特定應用積體電路(ASICs)、場效可規劃邏輯閘極陣列(FPGAs)、程序化微處理器及/或類似物而實現。例如，微處理器可耦合至儲存當藉由微處理器執行時，允許特定功能發生的計算機指令的記憶體。並且，在一些實施例中，暫存器及編碼器被併入單一模組。

【0089】第3圖為繪示根據本發明實施例的解碼過程的流程圖。

【0090】參照第3圖，根據本實施例的壓縮或編碼資訊的解碼過程300以編碼位元串流302開始。編碼位元串流302可根據本發明的實施例建立，例如，根據繪示於第1圖的本發明實施例。編碼位元串流儲存在一些指定的記憶體且代表以位元平面順序的最終編碼值(例如，表2的從左到右的水平掃描順序)。例如編碼位元串流可通過傳輸介質接收。

【0091】解碼過程300拆包或解壓縮儲存的編碼位元串流302。解碼過程300剖析包含編碼符號序列的編碼位元串流。在步驟304，讀取或偵測在編碼位元串流的編碼符號。在步驟306，測定編碼符號是否為EOS符號，其表示位元平面序列結束的訊號。

【0092】當未偵測到EOS符號時，在步驟308，讀取或偵測遊程r。遊程r等於編碼符號的值(例如，5的編碼符號代表5位元的遊程)。遊程r代表在特定位元平面的連續0的個數。在讀取編碼符號的遊程r之後，在步驟310，跳過遊程r的區位或位置(即，遊程的值)且遊程r位元之後的下一個位元係被設定成1位元。跳過的區位或位置的位元值輸出為0。遊程r沿著特定位元平面水平地發生。例如，當讀取對應至8位元位元平面的5的編碼符號時，沿著8位元位元平面放置或輸出5個0，且在5個0之後第六個位元位置係被設定成1位元。在讀取遊程r之後，在步驟312，讀取被操作的位元平面的下一個編碼符號，且以下一個編碼符號在步驟304重新開始該過程。

【0093】當解碼過程300偵測到EOS符號時，解碼過程300接著在步驟314測定偵測的EOS是否對應至位元平面的最後層級。在步驟316，當EOS不對應至最後的位元平面層級時，解碼過程300前進至下一個位元平

面層級。另一方面，在步驟318，當EOS不對應至最後的位元平面層級時，解碼器前進至編碼資料的下一個區塊且在步驟304藉由讀取下一個區塊的第一編碼符號繼續拆包資料。資料的下一個區塊可對應至影像的下一個區塊。

【0094】例如，編碼位元串流可具有依表3順序示出的資訊：

【0095】表3

正負號:	5	8	EOS
8:	0	11	EOS
4:	0	3	EOS
2:	0	4	EOS

【0096】注意的是除了1位元位元平面資訊不再可用，否則這個資訊類似於上面表2的資訊，如上所述，本發明的實施例允許固定的資料大小編碼，且因此，由於固定的資料大小限制，當編碼2位元位元平面之後滿足資料容量時可不編碼1位元位元平面。據此，針對解碼階段的可用性不編碼且不儲存1位元位元平面資訊。在其他實施例中，在編碼階段可依附 (be adhered)不同的固定資料容量，例如，2位元位元平面及1位元位元平面可不包含在最終編碼位元串流。

【0097】根據本實施例，從上位元平面層級至下位元平面層級(例如，最後的位元平面)水平地通過各位元平面來解碼上述編碼位元串流。根據本實施例的解碼器水平地分割編碼符號成包含位元的位元平面而非編碼符號，產生在下面表4所示出的結果。

【0098】表4

正負號:	0	-	-	-	0	1	-	-	-	-	-	-	0	-	1	-
------	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

8:	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
4:	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
2:	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0

【0099】在垂直地分組(grouping)位元平面之後，下列係數序列結果：

【0100】14, 0, 0, 0, 4, -2, 0, 0, 0, 0, 0, 8, 0, 0, 0

【0101】當與在表1所示出的原始係數相較，由於在編碼階段刪除1位元位元平面而有輕微的差異，但在使位元平面層級具有實現固定資料限制的容量且節省記憶體之下結果仍為相似的。例如，根據本發明實施例的編解碼器設計於編碼器可具有少於40000的合成閘數，且於解碼器則少於60000。據此，本發明的實施例與傳統的視訊及影像編解碼器相較可提供少10倍的演算複雜度。

【0102】第4圖繪示根據本發明實施例的解碼系統的示意性方塊圖。

【0103】參照第4圖，解碼系統400存取儲存在記憶體408的編碼位元串流(例如，包含編碼符號的位元平面)。編碼位元串流傳送至配置以解碼或拆包編碼位元串流且產生解碼係數的熵解碼器402(例如，包含對應至正負號及係數大小的位元的位元平面)。壓縮或編碼資料可根據本發明的實施例解壓縮或解碼，例如，根據搭配第3圖所描述的方法。解碼係數發送至配置以轉換解碼係數成解碼影像的轉換器404(例如，經由增加位元平面的垂直行，如同上述)。例如，解碼影像可為藉由計算機終端由使用者所使用用於顯示的影像。

【0104】所屬技術領域具有通常知識者將認知的是可結合解碼器模組及轉換器模組成單一模組或分成其他子模組。各模組可透過配置以進

行解碼器模組及轉換器模組的特定功能的一或多個特定應用積體電路、場效可規劃邏輯閘極陣列、程序化微處理器及/或類似物而實現。例如，微處理器可耦合至儲存當由微處理器執行時，允許特定功能發生的計算機指令的記憶體。

【0105】 根據本發明的實施例的編碼器及解碼器可在各種應用中使用。例如，本發明的實施例可以顯示面板、行動電話、計算機及其他期望資料壓縮的裝置實現。

【0106】 雖然本發明已搭配一些例示性實施例來描述，應理解的是本發明並不限於所揭露的實施例，而是，相反地，旨在涵蓋包含在隨附申請專利範圍及其等效物的精神及範疇內的各種修改及等效配置。

【符號說明】

【0107】

100：編碼過程

300：解碼過程

200：編碼系統

400：解碼系統

102、104、106、108、110、112、114、116、118、120、122、
124、126、128、304、306、308、310、312、314、316、318：
步驟

202、404：轉換器

206：編碼器

208、408：記憶體

402：解碼器

120、126、302：編碼位元串流

204、rs、raK-ra1、ra0、r_1、r_2、r_4、r_8、r_s：暫存器

a：絕對值

aK-a1、a0：對應大小位元

r：遊程

s：正負號

**公告本**

申請日: 103/09/29

【發明摘要】IPC分類: *H04N 19/13* (2014.01)
H04N 19/93 (2014.01)**【中文發明名稱】** 解碼器、編碼器及其使用方法**【英文發明名稱】** DECODER, ENCODER, AND THE METHOD FOR USING THE
SAME**【中文】**

編碼器包含複數個暫存器且配置以：依序接收係數的陣列，各係數被分解成複數個位元位在係數的對應的複數個位元位置，且在各係數的複數個位元上同時操作。

【英文】

An encoder includes a plurality of registers and is configured to: sequentially receive an array of coefficients, each of the coefficients being decomposed into a plurality of bits located at a plurality of corresponding bit positions of the coefficient; and concurrently operate on the plurality of bits of each of the coefficients.

【發明申請專利範圍】

【第1項】一種編碼器，其用於編碼影像資料，該編碼器包含複數個暫存器且配置以：

依序接收複數個係數的一陣列，各該係數被分解成複數個位元，該複數個位元位在該係數的對應複數個位元位置，各該位元位置對應於各該暫存器；

藉由依序讀取各該位元、藉由各該位元為 0 時增加對應的該暫存器，以及藉由各該位元為 1 時重設對應的該暫存器，以同時對各該係數的該複數個位元進行操作；

響應於偵測該複數個位元中的該位元為 1，藉由編碼與相應該位元的該位元位置對應的該暫存器的值以產生一編碼符號；

響應於偵測該複數個位元中的該位元為 1，重設與相應該位元之該位元位置對應的該暫存器為 0；

產生包含該複數個編碼符號的複數個編碼位元平面層級；

響應於偵測到該複數個係數陣列的末端，發送複數個序列結束(EOS)訊號至該複數個編碼位元平面層級；以及

響應於檢測到該複數個係數陣列的末端，重設該複數個暫存器為 0。

【第2項】如申請專利範圍第 1 項所述之編碼器，其中對應至該位元的該位元位置之該暫存器的該值係代表該位元位置中的一 0 遊程。

【第3項】如申請專利範圍第 1 項所述之編碼器，其中各該係數的該位元位置形成分別的複數個位元平面層級。

【第4項】 如申請專利範圍第 1 項所述之編碼器，其中該複數個位元位置中的一第一位元位置代表各該係數的一正負號。

【第5項】 一種解碼器，其用於解碼影像資料，且配置以：

接收以複數個位元平面排列之複數個編碼符號的一序列，各該位元平面對應至複數個係數中的一位元位置；

讀取該複數個編碼符號的該序列中的對應至該複數個位元平面中的不同的各個該位元平面的兩個或多個該編碼符號；

響應於偵測作為一遊程值之兩個或多個該編碼符號的每一個，在相應的該位元平面中，輸出等於該遊程值之 0 位元的位元數；以及

在輸出該 0 位元的位元數之後，在相應的該位元平面中輸出 1 位元；

響應於偵測該編碼符號為一序列結束(EOS)符號，讀取對應至該複數個位元平面中的下一個該位元平面之該複數個編碼符號的該序列中的下一個該編碼符號；以及

響應於偵測該序列結束(EOS)符號為對應至該複數個位元平面中的一最後位元平面，接收另一編碼符號序列。

【第6項】 一種使用編碼器編碼影像資料的編碼方法，該編碼器包含複數個暫存器，該方法包含：

依序接收複數個係數的一陣列，各該係數被分解成複數個位元，該複數個位元位在該係數的對應複數個位元位置，各該係數的該位元位置分別形成複數個位元平面層級，且各該位元位置對應於各該暫存器；

藉由依序讀取各該位元、藉由各該位元為 0 時增加對應的該暫存器，以及藉由各該位元為 1 時重設對應的該暫存器，以同時對各該係數的該複數個位元進行操作；

響應於偵測該複數個位元中的該位元為 1，藉由編碼與相應該位元的該位元位置對應的該暫存器的值以產生一編碼符號；

響應於偵測該複數個位元中的該位元為 1，重設與相應該位元之該位元位置對應的該暫存器為 0；

產生包含該複數個編碼符號的複數個編碼位元平面層級；

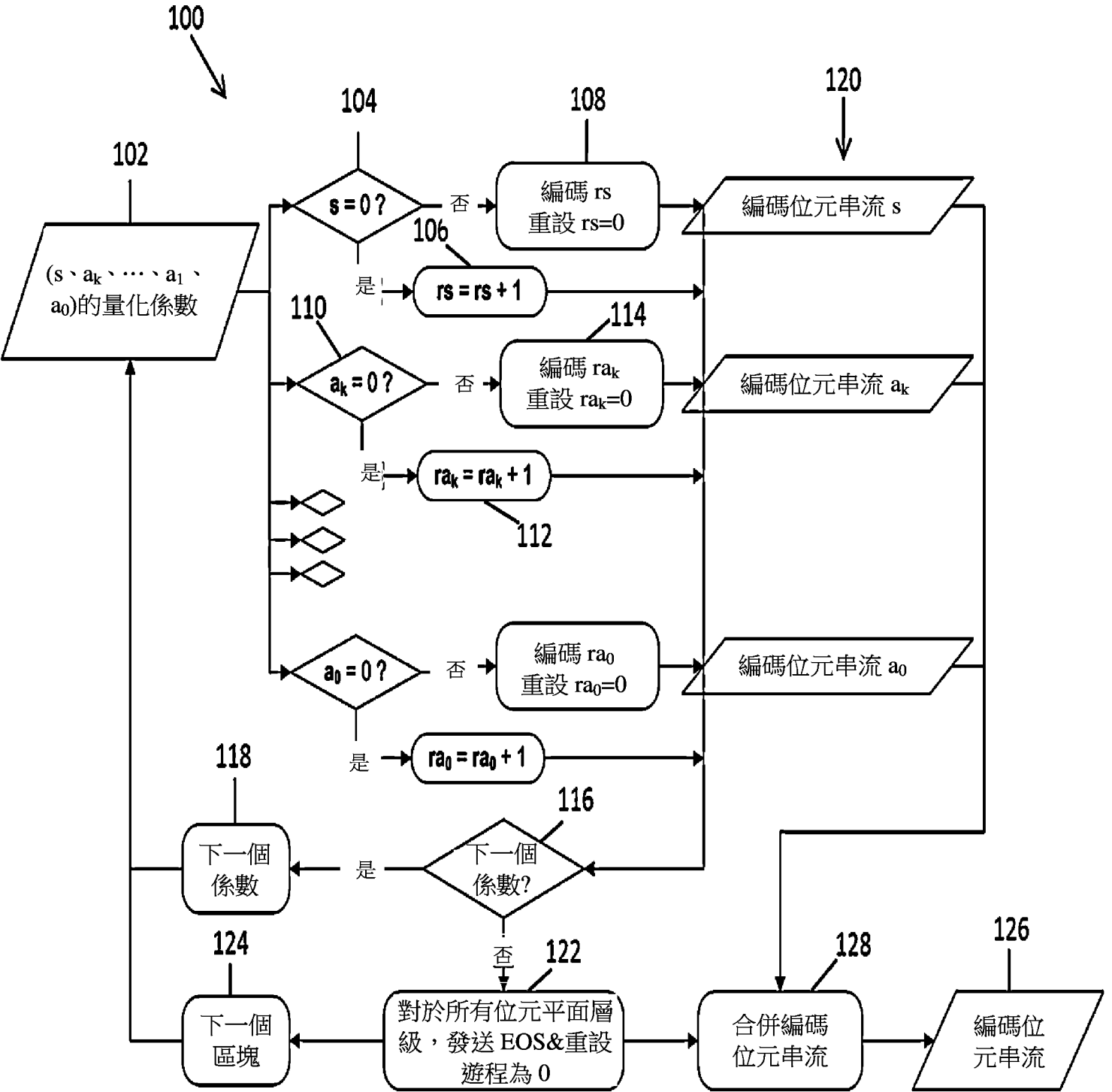
響應於偵測到該複數個係數陣列的末端，發送複數個序列結束(EOS)訊號至該複數個編碼位元平面層級；以及

響應於檢測到該複數個係數陣列的末端，重設該複數個暫存器為 0。

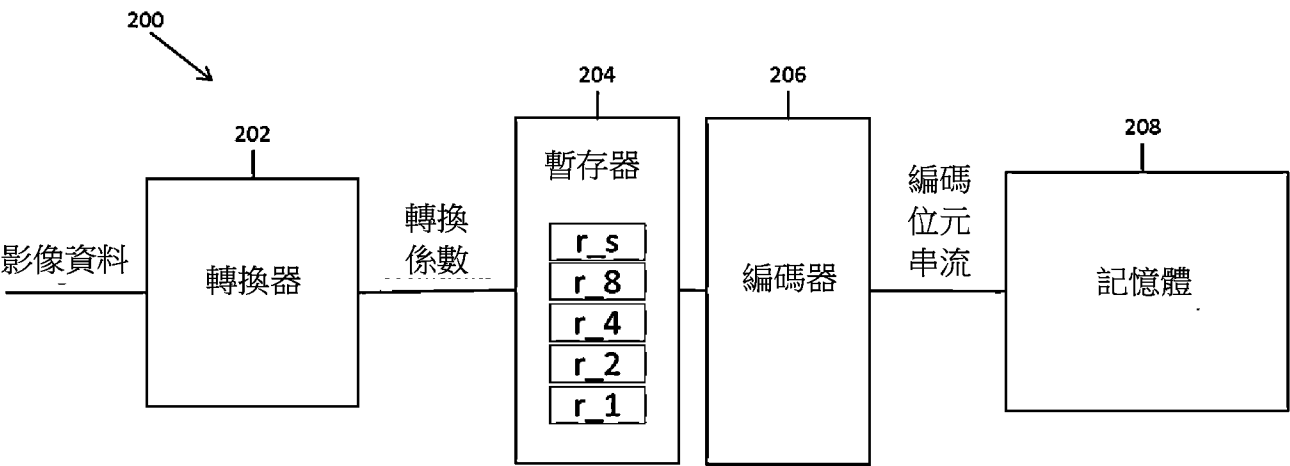
【第7項】如申請專利範圍第 6 項所述之方法，其進一步包含，響應於偵測該複數個位元中的一位元為 0，對應至相應該位元之該複數個位元位置中的一位元位置之該暫存器增加 1。

【第8項】如申請專利範圍第 7 項所述之方法，其中該暫存器的該值代表該位元位置的一 0 遊程。

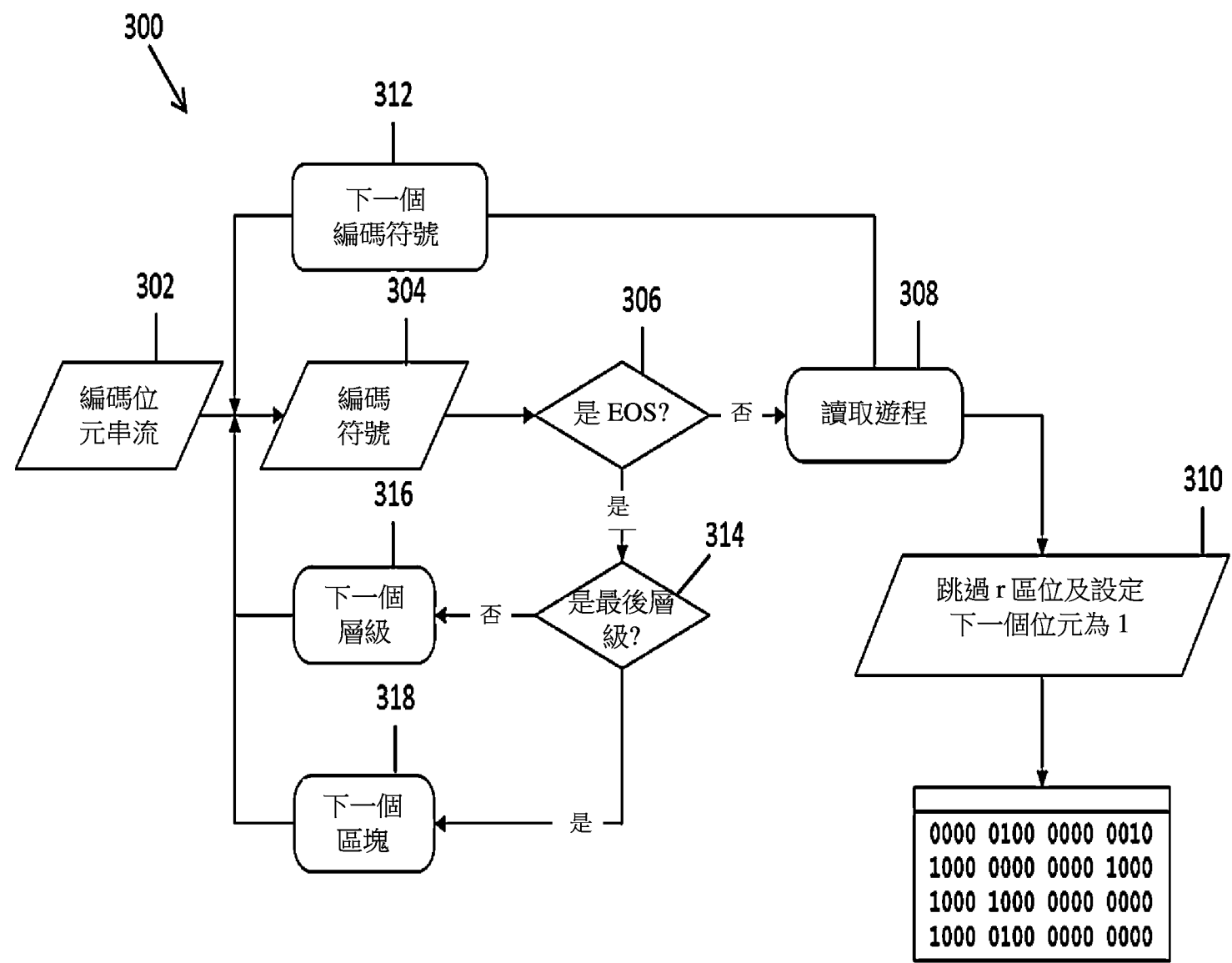
【第9項】如申請專利範圍第 6 項所述之方法，其中該複數個位元位置中的一第一位元位置代表各該係數的一正負號。



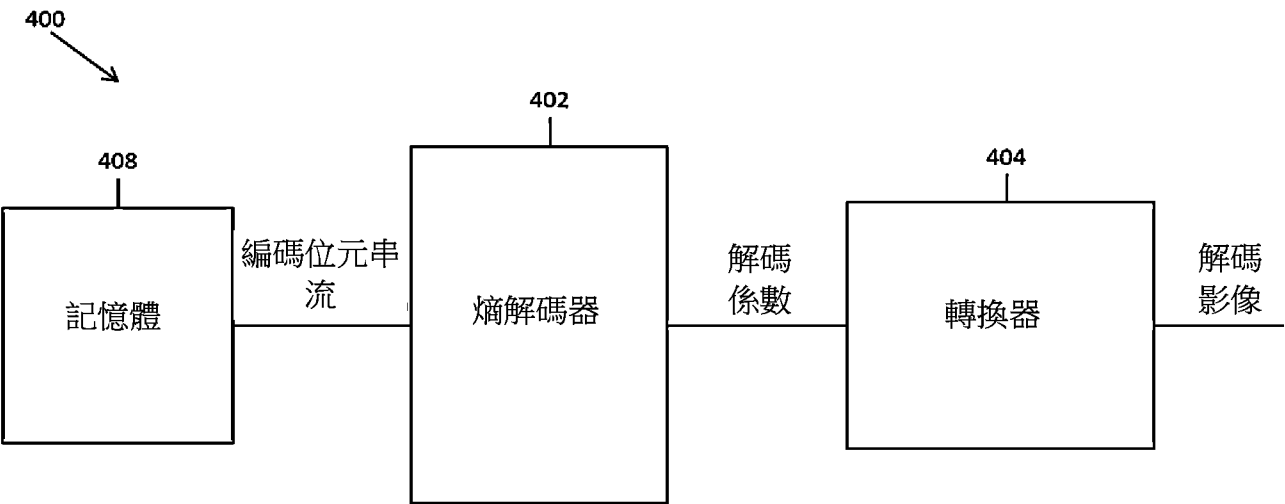
第 1 圖



第2圖



第3圖



第4圖

【指定代表圖】第（ 1 ）圖

【代表圖之符號簡單說明】

100：編碼過程

102、104、106、108、110、112、114、116、118、122、124、

128：步驟

120、126：編碼位元串流

aK-a1、a0：對應大小位元

rs、raK-ra1、ra0：暫存器

a：絕對值

r：遊程

s：正負號

【特徵化學式】

無