(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年9月7日(07.09.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/159033 A1

(51) 国際特許分類:
H03B 5/20 (2006.01)　　*H03B 5/04* (2006.01)

(21) 国際出願番号：　PCT/JP2017/042354

(22) 国際出願日：　2017年11月27日(27.11.2017)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2017-038922　2017年3月2日(02.03.2017)　JP

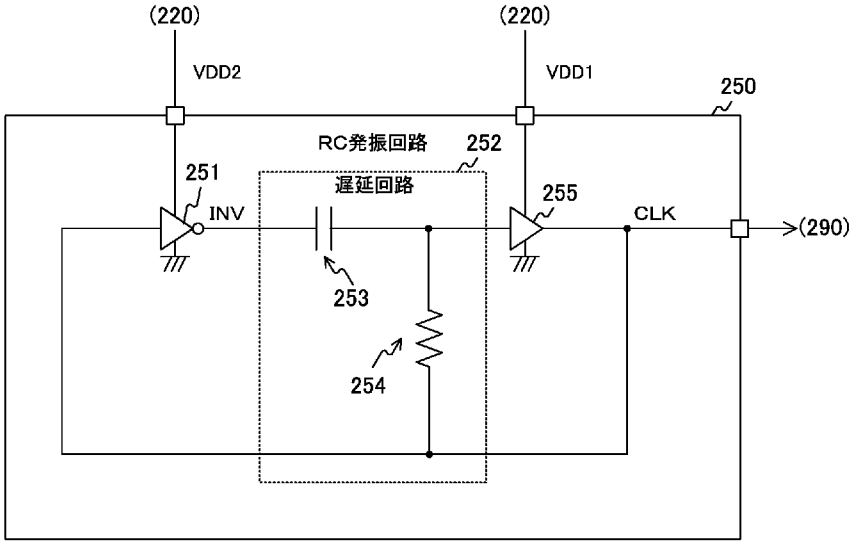
(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目１４番１号 Kanagawa (JP).

(72) 発明者: 中原　宏徳 (**NAKAHARA, Hironori**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 小路 法男(**SHOJI, Norio**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 丸島 敏一 (**MARUSHIMA, Toshikazu**); 〒1600022 東京都新宿区新宿３－３－２ 京王新宿三丁目第二ビル ５Ｆ クラフト国際特許事務所 Tokyo (JP).

(54) **Title:** OSCILLATION CIRCUIT, TIMING CIRCUIT, ELECTRONIC DEVICE AND CONTROL METHOD FOR OSCILLATION CIRCUIT

(54) 発明の名称： 発振回路、計時回路、電子機器および発振回路の制御方法



250 RC oscillation circuit
252 Delay circuit

(57) **Abstract:** In an oscillation circuit that uses a resistor and a capacitor, a periodic signal the period of which is independent of temperature is generated. A temperature compensation circuit generates two temperature compensation voltages the voltage ratio between which is dependent on temperature. An inversion element inverts a feedback signal using one of the two temperature compensation voltages and outputs the inverted feedback signal as an inverted signal. A delay circuit delays the inverted signal over a delay time corresponding both to a time constant having a temperature characteristic opposite to that of the voltage ratio and to the voltage ratio and outputs the delayed inverted signal as a delayed signal. An

WO 2018/159033 A1

［続葉有］

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告(条約第21条(3))

output unit outputs the delayed signal as a periodic signal using the other of the two temperature compensation voltages, and feeds back the delayed signal as the feedback signal.

(57) 要約: 抵抗およびコンデンサを用いる発振回路において、周期が温度に依存しない周期信号を生成する。温度補償回路は、電圧比が温度に依存する2つの温度補償電圧を生成する。反転素子は、2つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する。遅延回路は、温度特性が前記電圧比と逆の時定数と電圧比とに応じた遅延時間に亘って反転信号を遅延させて遅延信号として出力する。出力部は、2つの温度補償電圧の他方を用いて遅延信号を周期信号として出力するとともに帰還信号として帰還させる。

明　細　書

発明の名称 ：

発振回路、計時回路、電子機器および発振回路の制御方法

技術分野

[0001]　本技術は、発振回路、計時回路、電子機器および発振回路の制御方法に関する。詳しくは、抵抗およびコンデンサを用いる発振回路、計時回路、電子機器および発振回路の制御方法に関する。

背景技術

[0002]　従来より、タイマなどの回路において、周期信号を生成するために、抵抗およびコンデンサを含む発振回路が用いられている。例えば、可変抵抗およびコンデンサとインバータとを接続した発振回路の抵抗値を制御することにより、周期信号の周期を調整するクロック制御回路が提案されている（例えば、特許文献１参照。）。

先行技術文献

特許文献

[0003] 特許文献1：特開２０１１－１９７９１０号公報

発明の概要

発明が解決しようとする課題

[0004]　上述の従来技術では、時定数ＲＣに応じた周期の周期信号を生成することができる。ここで、Ｒは可変抵抗の抵抗値であり、Ｃはコンデンサの静電容量である。しかしながら、ＲやＣは、温度の変化に応じて値が変動するため、周期信号の周期が温度に依存して変動してしまうという問題がある。温度センサで温度を測定し、測定温度に応じて抵抗値を補正する方法も考えられるが、温度センサや補正値を演算する回路を追加する必要があり、回路規模やコストが増大するおそれがある。

[0005]　本技術はこのような状況に鑑みて生み出されたものであり、抵抗およびコンデンサを用いる発振回路において、周期が温度に依存しない周期信号を生

成することを目的とする。

課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第１の側面は、電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、上記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、温度特性が上記電圧比と逆の時定数と上記電圧比とに応じた遅延時間に亘って上記反転信号を遅延させて遅延信号として出力する遅延回路と、上記２つの温度補償電圧の他方を用いて上記遅延信号を周期信号として出力するとともに上記帰還信号として帰還させる出力部とを具備する発振回路、および、その制御方法である。これにより、温度特性が電圧比と逆の時定数と電圧比とに応じた遅延時間に亘って反転信号が遅延するという作用をもたらす。

[0007] また、この第１の側面において、上記遅延回路は、コンデンサおよび抵抗を備え、上記コンデンサの一端は、上記反転素子の出力端子に接続され、他端は上記抵抗と上記出力部とに接続され、上記抵抗の一端は、上記コンデンサおよび上記出力部に接続されてもよい。これにより、抵抗の抵抗値にコンデンサの静電容量を乗じた時定数と電圧比とに応じた遅延時間に亘って反転信号が遅延するという作用をもたらす。

[0008] また、この第１の側面において、上記出力部は、バッファアンプからなり、上記抵抗の他端は、上記反転素子の入力端子と上記バッファアンプの出力端子とに接続されてもよい。これにより、バッファアンプからの帰還信号が反転素子に帰還するという作用をもたらす。

[0009] また、この第１の側面において、上記出力部は、

上記遅延信号を反転して内部信号として出力する前段反転素子と、上記内部信号を反転させて上記帰還信号として出力する後段反転素子とを備え、上記抵抗の他端は、上記反転素子の入力端子と上記後段反転素子の出力端子とに接続され、上記反転素子および上記前段反転素子には上記２つの温度補償電圧の一方が供給され、上記後段反転素子には上記２つの温度補償電圧の他

方が供給されてもよい。これにより、反転素子、前段反転素子および後段反転素子の遅延時間に応じた周期で帰還信号が発信するという作用をもたらす。

[0010] また、この第１の側面において、上記出力部は、反転入力端子の電圧と非反転入力端子の電圧とを比較して当該比較結果を示す信号を上記帰還信号として帰還させるコンパレータと、上記２つの温度補償電圧の一方を分圧して上記反転入力端子に供給する分圧部と
をさらに具備し、上記抵抗の他端は、上記コンパレータの出力端子と上記反転素子の入力端子とに接続され、上記コンデンサの上記他端は、上記非反転入力端子に接続されてもよい。これにより、２つの温度補償電圧の一方の分圧と、遅延信号とが比較されるという作用をもたらす。

[0011] また、この第１の側面において、上記２つの温度補償電圧を用いて上記帰還信号の電圧を変換して上記反転素子に出力するレベルシフタをさらに具備し、上記出力部は、上記帰還信号を上記レベルシフタに出力してもよい。これにより、帰還信号の電圧が変換されるという作用をもたらす。

[0012] また、本技術の第２の側面は、電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、上記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、温度特性が上記電圧比と逆の時定数と上記電圧比とに応じた遅延時間に亘って上記反転信号を遅延させて遅延信号として出力する遅延回路と、上記２つの温度補償電圧の他方を用いて上記遅延信号を周期信号として出力するとともに上記帰還信号として帰還させる出力部と、上記周期信号に同期して計数値を計数するカウンタ回路とを具備する計時回路である。これにより、抵抗の抵抗値にコンデンサの静電容量を乗じた時定数と電圧比とに応じた遅延時間に亘って反転信号が遅延した帰還信号に同期して計数値が計数されるという作用をもたらす。

[0013] また、本技術の第３の側面は、電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、上記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、温度特性が上記電圧比

と逆の時定数と上記電圧比とに応じた遅延時間に亘って上記反転信号を遅延させて遅延信号として出力する遅延回路と、上記２つの温度補償電圧の他方を用いて上記遅延信号を周期信号として出力するとともに上記帰還信号として帰還させる出力部と、上記周期信号に同期して計数値を計数するカウンタ回路と、上記計数値に基づいて所定の処理を実行する処理部とを具備する電子機器である。これにより、抵抗の抵抗値にコンデンサの静電容量を乗じた時定数と電圧比とに応じた遅延時間に亘って反転信号が遅延した帰還信号に同期して計数値が計数され、その計数値に基づいて所定の処理が実行されるという作用をもたらす。

発明の効果

[0014] 本技術によれば、抵抗およびコンデンサを用いる発振回路において、周期が温度に依存しない周期信号を生成することができるという優れた効果を奏し得る。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0015] [図1]本技術の第１の実施の形態における通信モジュールの一構成例を示すブロック図である。

[図2]本技術の第１の実施の形態における温度補償回路の一構成例を示す回路図である。

[図3]本技術の第１の実施の形態における温度補償電圧の比率の温度特性の一例を示すグラフである。

[図4]本技術の第１の実施の形態におけるＲＣ発振回路の一構成例を示す回路図である。

[図5]本技術の第１の実施の形態におけるＲＣ発振回路の時定数の温度特性の一例を示すグラフである。

[図6]本技術の第１の実施の形態におけるインバータおよびＲＣ発振回路の動作の一例を示すタイミングチャートである。

[図7]本技術の第１の実施の形態における通信モジュールの動作の一例を示す

フローチャートである。

[図8]本技術の第２の実施の形態におけるＲＣ発振回路の一構成例を示す回路図である。

[図9]本技術の第３の実施の形態におけるＲＣ発振回路の一構成例を示す回路図である。

[図10]本技術の第４の実施の形態におけるＲＣ発振回路の一構成例を示す回路図である。

[図11]本技術の第４の実施の形態における、分圧する電圧を変更したＲＣ発振回路の一構成例を示す回路図である。

発明を実施するための形態

[0016] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

１． 第１の実施の形態（温度に依存する電圧比を生成する例）

２．第２の実施の形態（インバータを３つ配置し、温度に依存する電圧比を生成する例）

３．第３の実施の形態（電圧を変換し、温度に依存する電圧比を生成する例）

４．第４の実施の形態（温度に依存する電圧比を生成し、温度補償電圧を分圧する例）

[0017] ＜１．第１の実施の形態＞

［通信モジュールの構成例］

図１は、本技術の第１の実施の形態における通信モジュール１００の一構成例を示すブロック図である。この通信モジュール１００は、ＢＬＥ（Bluetooth（登録商標） Low Energy）などの通信規格に従って通信処理を行うものであり、例えば、ウェアラブル機器やモバイル機器に搭載される。そして、通信モジュール１００は、通信処理部１１０およびリアルタイムクロック２００を備える。また、リアルタイムクロック２００は、発振回路２１０およびカウンタ回路２９０を備える。

[0018] リアルタイムクロック２００は、通信モジュール１００への電源供給が停止している間においても継続して時刻を計時する回路である。このリアルタイムクロック２００は、計時した時刻を示すタイマ値を通信処理部１１０に信号線１１９を介して供給する。また、リアルタイムクロック２００には、バッテリー（不図示）が接続される。そして、通信モジュール１００への電源供給の停止中においてリアルタイムクロック２００は、バッテリーからの電源を使用して動作する。なお、リアルタイムクロック２００は、特許請求の範囲に記載の計時回路の一例である。

[0019] 発振回路２１０は、所定周波数の周期信号をクロック信号ＣＬＫとして生成するものである。この発振回路２１０は、温度補償回路２２０およびＲＣ発振回路２５０を備える。

[0020] 温度補償回路２２０は、温度補償電圧ＶＤＤ２およびＶＤＤ１とを生成してＲＣ発振回路２５０に供給することにより、温度変化に伴うクロック信号ＣＬＫの周期の変動を抑制する（言い換えれば、温度補償を行う）ものである。

[0021] 温度補償電圧ＶＤＤ２およびＶＤＤ１の電圧比ＶＤＤ２／ＶＤＤ１は、温度に依存し、ＲＣ発振回路２５０の時定数と逆の温度特性を有する。温度が高くなるほど時定数が長くなる場合は、これとは逆に、温度が高くなるほど小さな電圧比が設定される。例えば、温度が高くなるほど低い温度補償電圧ＶＤＤ２と、温度に依存しない一定の温度補償電圧ＶＤＤ１とが生成される。

[0022] ＲＣ発振回路２５０は、抵抗およびコンデンサを用いてクロック信号ＣＬＫを生成するものである。このＲＣ発振回路２５０は、クロック信号ＣＬＫをカウンタ回路２９０に供給する。

[0023] カウンタ回路２９０は、クロック信号ＣＬＫに同期して計数値を計数するものである。このカウンタ回路２９０は、計数値をタイマ値として通信処理部１１０に供給する。

[0024] 通信処理部１１０は、タイマ値に基づいて所定の通信処理を実行するもの

である。例えば、通信処理部１１０は、タイマ値を参照して、無線信号を送受信する処理を間欠的に実行する。また、通信処理部１１０は、外部の装置から正確な時刻情報を取得すると、その時刻情報に基づいてタイマ値を補正する。なお、通信処理部１１０は、特許請求の範囲に記載の処理部の一例である。

[0025] なお、通信モジュール１００に発振回路２１０を設けているが、タイマ値に基づいて動作する機器であれば、通信モジュール１００以外の電子機器に発振回路２１０を設けることもできる。なお、通信モジュール１００は、特許請求の範囲に記載の電子機器の一例である。

[0026] ［温度補償回路の構成例］

図２は、本技術の第１の実施の形態における温度補償回路２２０の一構成例を示す回路図である。この温度補償回路２２０は、温度補償電圧供給部２３０および２４０を備える。

[0027] 温度補償電圧供給部２３０は、温度補償電圧ＶＤＤ２を生成してＲＣ発振回路２５０に供給するものである。この温度補償電圧供給部２３０は、定電流源２３１、ｐＭＯＳ（p-channel Metal-Oxide Semiconductor）トランジスタ２３２、ｎＭＯＳ（n-channel MOS）トランジスタ２３３およびオペアンプ２３４を備える。

[0028] ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３は、定電流源２３１と所定の基準電圧の端子（接地端子など）との間に直列に接続される。また、ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３のそれぞれのゲートは、それらのトランジスタの接続点に接続される。言い換えれば、ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３からなるインバータの入力端子と出力端子とが短絡されている。

[0029] オペアンプ２３４の反転入力端子（－）は、定電流源２３１およびｐＭＯＳトランジスタ２３２の接続点に接続され、非反転入力端子（＋）は、出力端子に接続される。また、オペアンプ２３４の出力端子は、ＲＣ発振回路２５０にも接続される。

[0030] 上述の構成により、入出力が短絡されたインバータに定電流源２３１からの電流を供給して発生した電圧が、オペアンプ２３４によりバッファリングされて温度補償電圧ＶＤＤ２として出力される。

[0031] また、温度補償電圧供給部２４０は、定電流源２４１、ｐＭＯＳトランジスタ２４２、ｎＭＯＳトランジスタ２４３およびオペアンプ２４４を備える。これらの素子の接続構成は、温度補償電圧供給部２３０と同様である。

[0032] そして、ある測定温度における温度補償電圧ＶＤＤ２は、例えば、次の式により表される。

$$VDD2 = VDD2_0(1 - m \times dT) \quad \cdots \text{式}1$$

上式において、ｄＴは、所定の基準温度と測定温度との差を示す。温度の単位は、例えば、ケルビン（Ｋ）である。ｍは、温度係数である。温度係数ｍの設定方法については後述する。$VDD2_0$は、基準温度における温度補償電圧を示す。温度補償電圧ＶＤＤ２の単位は、例えば、ボルト（Ｖ）である。

[0033] また、ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３は、サブスレッショルド領域で用いられるものとする。この領域において、ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３のドレイン電流I_Dは、例えば、次の式により表される。

[数1]

$$I_D = KI_0 \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \quad \cdots \text{式}2$$

上式において、Ｋは、ゲート幅とゲート長とのアスペクト比である。また、V_{GS}は、ゲート－ソース間電圧であり、V_{TH}は、トランジスタの閾値電圧である。V_Tは、熱電圧である。これらの電圧の単位は、例えば、ボルト（Ｖ）である。また、イータは、係数である。

[0034] また、式２におけるアスペクト比Ｋ、I_0および熱電圧V_Tは、次の式により、表される。

$$K = W / L \quad \cdots \text{式}3$$

[数2]

$$I_0 = uC_{OX}V_T{}^2(\eta - 1) \quad \cdots \text{式4}$$

$$V_T = k_B T / q \quad \cdots \text{式5}$$

[0035] 式３において、Ｗは、ゲート幅であり、Ｌはゲート長である。ゲート幅Ｗおよびゲート長Ｌの単位は、例えば、メートル（ｍ）である。式４において、ｕは、キャリアの移動度であり、単位は、例えば、平方メートル毎ボルト秒（m^2／Ｖ・ｓ）である。Ｃｏｘは、酸化膜容量であり、単位は、例えば、ファラッド（Ｆ）である。式５においてk_Bは、ボルツマン定数である。Ｔは、温度であり、単位は、例えば、ケルビン（Ｋ）である。ｑは、電気素量であり、単位は、例えば、クーロン（Ｃ）である。

[0036] ここで、定電流源２３１および２４１の供給電流をI_{ref}とし、ｐＭＯＳトランジスタ２３２および２４２の閾値電圧をV_{THP}とし、ｎＭＯＳトランジスタ２３３および２４３の閾値電圧をV_{THN}とする。また、ｐＭＯＳトランジスタ２３２のアスペクト比をｐＭＯＳトランジスタ２４２のＭ（Ｍは実数）倍とし、ｎＭＯＳトランジスタ２３３のアスペクト比をｎＭＯＳトランジスタ２４３のＮ（Ｎは実数）倍とする。この場合、式２に基づいて、温度補償電圧ＶＤＤ１およびＶＤＤ２は、次の式により表される。

[数3]

$$VDD1 = V_{THP} + V_{THN} + \eta V_T \ln\left(\frac{I_{ref}{}^2}{K_1 K_2 I_0^2}\right) \quad \cdots \text{式6}$$

[数4]

$$VDD2 = V_{THP} + V_{THN} + \eta V_T \ln\left(\frac{I_{ref}{}^2}{MK_1 NK_2 I_0^2}\right) \quad \cdots \text{式7}$$

[0037] 式６および式７より、温度補償電圧ＶＤＤ１およびＶＤＤ２の比は、次の式により表される。

[数5]

$$\frac{VDD2}{VDD1}=1-\frac{\eta V_T \ln(MN)}{VDD1} \quad \cdots \text{式}8$$

[0038] 式５および式８より、式８におけるＭおよびＮのパラメータを調整することにより、式１の温度係数ｍを変更することができる。なお、ｐＭＯＳトランジスタ２３２およびｎＭＯＳトランジスタ２３３がサブスレッショルド領域で用いられない場合、式２乃至式８が複雑になるが、同様に、ＭやＮのパラメータの調整により、温度係数ｍを変更することができる。

[0039] なお、式８では、温度が高いほど電圧比ＶＤＤ２／ＶＤＤ１を小さくする場合について例示されているが、その逆に温度が高いほど電圧比を大きく設定することもできる。例えば、ｐＭＯＳトランジスタ２４２のアスペクト比をｐＭＯＳトランジスタ２３２のM倍とし、ｎＭＯＳトランジスタ２４３のアスペクト比をｎＭＯＳトランジスタ２３３のＮ倍とすればよい。これにより、式８の右辺の第２項の符号が逆になる。

[0040] 図３は、本技術の第１の実施の形態における温度補償電圧ＶＤＤ２およびＶＤＤ１の比率の温度特性の一例を示すグラフである。同図における縦軸は、ＶＤＤ２／ＶＤＤ１の値であり、横軸は温度である。例えば、温度補償電圧ＶＤＤ２が、式１により表される温度特性を有し、温度補償電圧ＶＤＤ１が一定である場合、ＶＤＤ２／ＶＤＤ１は、温度が高くなるほど、小さな値となる。なお、前述したように、温度が高くなるほど、ＶＤＤ２／ＶＤＤ１が大きくなるように設定してもよい。

[0041] ［ＲＣ発振回路の構成例］

図４は、本技術の第１の実施の形態におけるＲＣ発振回路２５０の一構成例を示す回路図である。このＲＣ発振回路２５０は、インバータ２５１、遅延回路２５２およびバッファアンプ２５５を備える。また、遅延回路２５２は、コンデンサ２５３および抵抗２５４を備える。

[0042] インバータ２５１は、バッファアンプ２５５から帰還した信号を、温度補

償電圧ＶＤＤ２を用いて反転するものである。このインバータ２５１は、反転した信号を反転信号ＩＮＶとして遅延回路２５２に供給する。なお、インバータ２５１は、特許請求の範囲に記載の反転素子の一例である。

[0043] 遅延回路２５２は、反転信号ＩＮＶを遅延させて遅延信号としてバッファアンプ２５５に出力するものである。バッファアンプ２５５は、温度補償電圧ＶＤＤ１を用いて、遅延信号をクロック信号ＣＬＫとしてカウンタ回路２９０に出力するとともに、インバータ２５１に帰還させるものである。なお、バッファアンプ２５５は、特許請求の範囲に記載の出力部の一例である。

[0044] 遅延回路２５２において、コンデンサ２５３の一端は、インバータ２５１の出力端子に接続され、他端は、抵抗２５４とバッファアンプ２５５の入力端子とに接続される。抵抗２５４の一端は、バッファ２５３とバッファアンプ２５５の入力端子とに接続され、他端は、バッファアンプ２５５の出力端子とインバータ２５１の入力端子とに接続される。

[0045] 図５は、本技術の第１の実施の形態におけるＲＣ発振回路２５０の時定数の温度特性の一例を示すグラフである。同図における縦軸は、時定数であり、横軸は温度である。ＲＣ発振回路２５０の時定数は、抵抗２５４の抵抗値をＲとし、コンデンサ２５３の静電容量をＣとすると、ＲＣにより表される。抵抗値Ｒや、静電容量Ｃは、温度に応じて変動するため、時定数ＲＣも温度に応じて変化する。抵抗値Ｒが温度に依存する一方で静電容量Ｃが温度に依存せずに一定であると仮定すると、ある測定温度における時定数ＲＣは、例えば、次の式により表される。

$$RC = R_0C(1 + k \times dT) \quad \cdots \text{式９}$$

上式において、R_0は、所定の基準温度における抵抗２５４の抵抗値である。ｋは、温度係数である。抵抗値の単位は、例えば、オームであり、静電容量の単位は、例えば、ファラッド（Ｆ）である。また、時定数ＲＣの単位は、例えば、秒（ｓ）である。

[0046] 例示した式９では、ＲＣ発振回路２５０の時定数ＲＣは、温度が高くなるほど長くなる。なお、時定数ＲＣは、温度が高くなるほど短くなることもあ

る。また、式９では、抵抗値Ｒが温度に依存すると仮定したが、抵抗値Ｒの代わりに静電容量Ｃが温度に依存する場合は、式９のR_0CをRC_0に置き換えればよい。C_0は、所定の基準温度における静電容量である。

[0047] 図６は、本技術の第１の実施の形態におけるインバータ２５１およびＲＣ発振回路２５０の動作の一例を示すタイミングチャートである。同図におけるａは、インバータ２５１の動作の一例を示すタイミングチャートである。同図におけるｂは、ＲＣ発振回路２５０の動作の一例を示すタイミングチャートである。同図におけるｂの縦軸はバッファアンプ２５５の入力電圧を示し、横軸は時間を示す。

[0048] タイミングt_0において、クロック信号ＣＬＫがハイレベルになると、インバータ２５１は、そのクロック信号ＣＬＫを反転して、所定の基準電圧（例えば、接地電圧ＧＮＤ）の反転信号ＩＮＶを出力する。反転信号ＩＮＶの低下により、コンデンサ２５３は、放電を開始する。

[0049] そして、タイミングt_0から放電時間T_0が経過したタイミングt_1において放電が終了し、バッファアンプ２５５の入力電圧は、$V_{TH}-VDD2$となる。ここで、V_{TH}は、バッファアンプ２５５内のトランジスタの閾値電圧である。インバータ２５１は、クロック信号ＣＬＫを反転して、温度補償電圧ＶＤＤ２の反転信号ＩＮＶを出力する。反転信号ＩＮＶの上昇により、コンデンサ２５３は充電を開始する。

[0050] そして、タイミングt_1から充電時間T_1が経過したタイミングt_2において充電が終了し、入力電圧は、$V_{TH}+VDD2$となる。タイミングt_2以降において、入力電圧は、同様の変動を繰り返す。

[0051] 上述の動作に基づいて、クロック信号ＣＬＫの周期T_{CLK}は、次の式により表される。

$$T_{CLK}=T_0+T_1 \quad \cdots \text{式１０}$$

[0052] ここで、時定数に基づいて、放電開始から終了までの入力電圧の変動量は、次の式により表される。

[数6]

$$V_{TH} = (V_{TH} + VDD2)e^{-T_0/(RC)} \quad \cdots \text{式11}$$

[0053] また、充電開始から終了までの入力電圧の変動量は、次の式により表される。

[数7]

$$V_{TH} - (V_{TH} - VDD2) = \{(VDD1 - (V_{TH} - VDD2)\}(1 - e^{-T_1/(RC)}) \quad \cdots \text{式12}$$

[0054] 式１１および式１２を変形すると、次の式が得られる。

[数8]

$$T_0 = -RC\ln\left(\frac{V_{TH}}{V_{TH} + VDD2}\right) \quad \cdots \text{式13}$$

[数9]

$$T_1 = -RC\ln\left(\frac{VDD1 - V_{TH}}{VDD1 + VDD2 - V_{TH}}\right) \quad \cdots \text{式14}$$

[0055] 式１３および式１４を式１０に代入すると、次の式が得られる。

[数10]

$$T_{CLK} = -RC\ln\left(\frac{V_{TH}(VDD1 - V_{TH})}{(V_{TH} + VDD2)(VDD1 + VDD2 - V_{TH})}\right)$$
$$= RC\ln\left(\frac{(V_{TH} + VDD2)(VDD1 + VDD2 - V_{TH})}{V_{TH}(VDD1 - V_{TH})}\right) \quad \cdots \text{式15}$$

[0056] 温度補償電圧ＶＤＤ１を一定とすると、式１５において、V_{TH}／ＶＤＤ１をパラメータａに置き換えて、次の式が得られる。

[数11]

$$T_{CLK} = RC\ln\left(\frac{(VDD2/VDD1 + a)(VDD2/VDD1 + 1 - a)}{a(1-a)}\right) \quad \cdots \text{式16}$$

[0057] ここで、実際には、コンデンサ２５３の充放電時間の他、インバータ２５１およびバッファアンプ２５５のそれぞれの遅延時間も周期に含まれる。これらの遅延時間も考慮すると、周期は、次の式により表される。

[数12]

$$T_{CLK} = RC\ln\left(\frac{(VDD2/VDD1+a)(VDD2/VDD1+1-a)}{a(1-a)}\right)+dt \quad \cdots \text{式１７}$$

上式において、ｄｔは、インバータ２５１およびバッファアンプ２５５のそれぞれの遅延時間の合計である。

[0058] 続いて、式１７を用いて温度補償電圧ＶＤＤ２の温度係数ｍを設定する方法について説明する。式１７においてｄｔを「０」秒、ａを「０．５」とし、式１および式９を式１７に代入すると、次の式が得られる。

[数13]

$$\begin{aligned} T_{CLK} &= R_0C(1+kdT)\ln\left(\frac{\{(VDD2_0/VDD1)(1-mdT)+0.5\}^2}{0.5\times 0.5}\right) \\ &= 2R_0C(1+kdT)\ln\left\{2\frac{VDD2_0}{VDD1}(1-mdT)+1\right\} \\ &= 2R_0C(1+kdT)\ln\left(2\frac{VDD2_0}{VDD1}+1-2\frac{VDD2_0}{VDD1}mdT\right) \end{aligned} \quad \cdots \text{式１８}$$

[0059] ここで、温度補償電圧ＶＤＤ１を一定とすると、式１８において２×ＶＤＤ２$_0$／ＶＤＤ１をパラメータＡに置き換えて、次の式が得られる。

[数14]

$$\begin{aligned} T_{CLK} &= 2R_0C(1+kdT)\ln(A+1-AmdT) \\ &= 2R_0C(1+kdT)\left\{\ln(A+1)+\ln\left(1-\frac{A}{1+A}mdT\right)\right\} \end{aligned} \quad \cdots \text{式１９}$$

[0060] 式１９の第２項をマクローリンの定理を用いて近似すると、次の式が得られる。

[数15]

$$T_{CLK} \fallingdotseq 2R_0C(1+kdT)\left\{\ln(A+1)-\frac{A}{1+A}mdT\right\}$$
$$\fallingdotseq 2R_0C\left[\ln(A+1)+\left\{k\ln(A+1)-\frac{mA}{1+A}\right\}dT+\frac{A}{1+A}kmdT^2\right] \quad \cdots \text{式２０}$$

[0061] ｄＴ^{2}の項は、非常に小さいものと仮定すると、式２０は、次の式に近似することができる。

[数16]

$$T_{CLK} \fallingdotseq 2R_0C\left[\ln(A+1)+\left\{k\ln(A+1)-\frac{mA}{1+A}\right\}dT\right] \quad \cdots \text{式２１}$$

[0062] 式２１の第２項を「０」にすれば、周期Ｔ$_{CLK}$が温度に依存しなくなる。したがって、次の式を満たす温度係数ｍを設定すればよい。

ｋｌｎ（Ａ＋１）－ｍＡ／（１＋Ａ）＝０ ・・・式２２

[0063] 式２２を変形すると、次の式が得られる。

[数17]

$$m=k\frac{1+A}{A}\ln(A+1)$$
$$=k\frac{VDD1+2VDD2_0}{2VDD2_0}\ln\left(2\frac{VDD2_0}{VDD1}+1\right) \quad \cdots \text{式２３}$$

[0064] 前述したように温度補償回路２２０は、例えば、温度が高くなるほど小さな電圧比ＶＤＤ２／ＶＤＤ１の温度補償電圧ＶＤＤ１およびＶＤＤ２を供給する。この電圧比の温度特性は、時定数ＲＣの温度特性と逆の特性である。ＲＣ発振回路２５０の周期Ｔ$_{CLK}$は、式１６より、電圧比ＶＤＤ２／ＶＤＤ１と時定数ＲＣとに応じた値となる。このため、式２３を満たすｍの設定により、式２１の温度の項を「０」にして周期Ｔ$_{CLK}$について温度補償を行うことができる。なお、温度補償回路２２０は、温度が高くなるほど大きな電圧比ＶＤＤ２／ＶＤＤ１の温度補償電圧ＶＤＤ１およびＶＤＤ２を供給することもできる。

[0065] リアルタイムクロック２００などの計時回路では、温度変化により周期が変動すると、時刻が不正確な値となるため、周期は温度依存性を持たないことが求められる。水晶発振器を用いれば、温度変化による周期の変動を許容値以内に抑制することができるが、水晶発振器を用いると、一般にＲＣ発振回路と比べてコストが高くなり、部品点数も増大してしまう。

[0066] これに対して、リアルタイムクロック２００では、温度補償回路２２０がＲＣ発振回路２５０の温度補償を行うため、時刻を正確に計時しつつ、水晶発振器を用いる場合よりも部品点数やコストを削減することができる。

[0067] なお、仮に、温度補償電圧ＶＤＤ１およびＶＤＤ２の一方を、インバータ２５１およびバッファアンプ２５５の両方に供給すると、温度補償を十分に行うことができなくなる。そのような構成では、充電時の収束波形を放電時と独立して制御することができなくなるためである。

[0068] また、計算を簡易化するために温度補償電圧ＶＤＤ１を一定としていたが、時定数の温度特性によっては温度補償電圧ＶＤＤ２を一定としてもよいし、温度補償電圧ＶＤＤ１およびＶＤＤ２の両方が温度に依存する構成であってもよい。例えば、温度補償回路２２０は、電圧比が次の式により表される温度補償電圧ＶＤＤ１およびＶＤＤ２を生成してもよい。

ＶＤＤ２／ＶＤＤ１＝

（ＶＤＤ２$_0$／ＶＤＤ１$_0$）（１＋ｍ×ｄＴ）…式２４

上式において、ＶＤＤ２$_0$およびＶＤＤ１$_0$は、一定値である。

[0069] この場合には式２４を式１６に代入し、温度の項が「０」になるように、次の式を満たす温度係数ｍを設定すればよい。

[数18]

$$m = -k\frac{VDD1_0 + 2VDD2_0}{2VDD2_0}\ln\left(2\frac{VDD2_0}{VDD1_0}+1\right) \quad \cdots \text{式２５}$$

[0070] ［通信モジュールの動作例］

図７は、本技術の第１の実施の形態における通信モジュール１００の動作

の一例を示すフローチャートである。この動作は、例えば、通信モジュール１００に電源が投入されたときに開始する。

[0071] 温度補償回路２２０は、温度補償電圧ＶＤＤ２を温度補償電圧ＶＤＤ１ともに生成する（ステップＳ９０１）。ＲＣ発振回路２５０は、それらの電圧を用いて、クロック信号ＣＬＫを生成する（ステップＳ９０２）。また、カウンタ回路２９０は、クロック信号に同期して時刻を計時する（ステップＳ９０３）。そして、通信処理部１１０は、タイマ値に基づいて所定の通信処理を行う（ステップＳ９０４）。ステップＳ９０４の後に通信モジュール１００は、ステップＳ９０４を繰り返し実行する。

[0072] このように、本技術の第１の実施の形態によれば、ＲＣ発振回路２５０は、時定数と、その時定数と温度特性が逆の電圧比とに応じた遅延時間により反転信号を遅延させるため、温度に依存しない周期のクロック信号を生成することができる。

[0073] ＜２．第２の実施の形態＞

上述の第１の実施の形態では、１つのインバータ２５１とバッファアンプ２５５等とにより、クロック信号ＣＬＫを生成していたが、バッファアンプ２５５を２段のインバータに置き換えて、その前段にＶＤＤ２、後段にＶＤＤ１を供給することもできる。これにより、ａ＝V_{TH}／ＶＤＤ２とすると、周期は、次の式により表される。

[数19]

$$T_{CLK} = RC\ln\left(\frac{(1+a)(VDD1/VDD2+1-a)}{a(VDD1/VDD2-a)}\right)+dt \quad \cdots式２６$$

この第２の実施の形態のＲＣ発振回路２５０は、バッファアンプ２５５を２段のインバータに置き換え、ＶＤＤ１およびＶＤＤ２を供給した点において第１の実施の形態と異なる。

[0074] 図８は、本技術の第２の実施の形態におけるＲＣ発振回路２５０の一構成例を示す回路図である。この第２の実施の形態のＲＣ発振回路２５０は、バ

ッファアンプ２５５の代わりに出力部２６０を備える点において第１の実施の形態と異なる。この出力部２６０は、インバータ２６１および２６２を備える。インバータ２６１は、コンデンサ２５３および抵抗２５４で遅延した信号を反転してインバータ２６２に出力する。インバータ２６２は、インバータ２６１からの信号を反転してクロック信号ＣＬＫとして出力する。

[0075] また、インバータ２５１および２６１には、温度補償電圧ＶＤＤ２が供給され、インバータ２６２には、温度補償電圧ＶＤＤ１が供給される。なお、インバータ２６１は、特許請求の範囲に記載の前段反転素子の一例であり、インバータ２６２は、特許請求の範囲に記載の後段反転素子の一例である。

[0076] インバータ２５１、２６１および２６２の遅延時間の合計が、式２６のｄｔに設定される。

[0077] このように、本技術の第２の実施の形態では、インバータ２６１および２６２に温度補償電圧ＶＤＤ２およびＶＤＤ１を供給したため、ａ＝V_{TH}／ＶＤＤ２とすると、式２６に示す周期が得られる。

[0078] ＜３．第３の実施の形態＞

上述の第１の実施の形態では、温度補償電圧ＶＤＤ１を用いてバッファアンプ２５５が生成したクロック信号ＣＬＫをそのままインバータ２５１に帰還させていた。しかし、温度補償電圧ＶＤＤ１が、温度補償電圧ＶＤＤ２と比較して非常に低い場合には、クロック信号ＣＬＫのハイレベルの電圧が、インバータ２５１内のトランジスタの閾値電圧未満となり、発振動作が不安定になるおそれがある。このような場合には、バッファアンプ２５５とインバータ２５１との間にレベルシフタを設けて、クロック信号ＣＬＫの電圧を閾値電圧以上に上昇させればよい。この第３の実施の形態のＲＣ発振回路２５０は、レベルシフタによりクロック信号ＣＬＫの電圧を変換する点において第１の実施の形態と異なる。

[0079] 図９は、本技術の第３の実施の形態におけるＲＣ発振回路２５０の一構成例を示す回路図である。この第３の実施の形態のＲＣ発振回路２５０は、レベルシフタ２７０をさらに備える点において第１の実施の形態と異なる。

[0080] レベルシフタ２７０は、クロック信号ＣＬＫの電圧を変換するものである。このレベルシフタ２７０は、インバータ２７１および２７２を備える。

[0081] インバータ２７１は、温度補償電圧ＶＤＤ１を用いてバッファアンプ２５５からのクロック信号ＣＬＫを反転してインバータ２７２に供給する。インバータ２７２は、温度補償電圧ＶＤＤ２を用いて、インバータ２７１からの信号を反転してインバータ２５１に供給する。これにより、クロック信号ＣＬＫの電圧が変換される。なお、図８に例示した第２の実施の形態のＲＣ発振回路２５０において、温度補償電圧ＶＤＤ１が温度補償電圧ＶＤＤ２と比較して非常に低い場合、同様にレベルシフタ２７０を追加することができる。

[0082] このように、本技術の第３の実施の形態では、レベルシフタ２７０がクロック信号ＣＬＫの電圧を変換するため、温度補償電圧ＶＤＤ１が温度補償電圧ＶＤＤ２と比較して非常に小さい場合であっても、ＲＣ発振回路２５０を発振させることができる。

[0083] ＜４．第４の実施の形態＞

上述の第１の実施の形態では、式１６において、パラメータａを一定として温度補償を行っていた。しかし、実際には、インバータ２５１内のｐＭＯＳトランジスタおよびｎＭＯＳトランジスタのそれぞれの製造プロセスや温度に依存して、閾値電圧V_{TH}が変動することがある。閾値電圧V_{TH}が変動すると、パラメータａが一定とならず、周期について温度補償を十分に行うことができない。この第４の実施の形態のＲＣ発振回路２５０は、閾値電圧V_{TH}の変動に起因する周期T_{CLK}の変化を抑制した点において第１の実施の形態と異なる。

[0084] 図１０は、本技術の第４の実施の形態におけるＲＣ発振回路２５０の一構成例を示す回路図である。この第４の実施の形態のＲＣ発振回路２５０は、バッファアンプ２５５の代わりに、出力部２８０を備える点において第１の実施の形態と異なる。この出力部２８０は、抵抗２８１および２８２とコンパレータ２８３とを備える。

[0085] 抵抗２８１および２８２は、温度補償電圧ＶＤＤ２が印加される電源端子と、接地端子との間に直列に接続される。また、抵抗２８１および２８２の接続点は、コンパレータ２８３の反転入力端子（－）に接続される。コンパレータ２８３の非反転入力端子（＋）は、コンデンサ２５３および抵抗２５４に接続され、コンパレータ２８３の出力端子は、インバータ２５１の入力端子と抵抗２５４とカウンタ回路２９０とに接続される。また、コンパレータ２８３には、温度補償電圧ＶＤＤ１が供給され、インバータ２５１には温度補償電圧ＶＤＤ２が供給される。

[0086] 抵抗２８１および２８２により、温度補償電圧ＶＤＤ２が所定の分圧比で分圧される。なお、抵抗２８１および２８２からなる回路は、特許請求の範囲に記載の分圧部の一例である。

[0087] コンパレータ２８３は、反転入力端子（－）の電圧（すなわち、分圧された電圧）と、非反転入力端子（＋）の電圧とを比較して当該比較結果の信号をクロック信号ＣＬＫとして出力する。

[0088] 上述の構成により、ａ＝V_{TH}／ＶＤＤ２とすると、周期T_{CK}は、式２６により表される。また、コンパレータ２８３が遅延信号と比較する電圧は、温度補償電圧ＶＤＤ２の分圧となる。このため、パラメータａの閾値電圧を温度補償電圧ＶＤＤ２の分圧値に置き換えると、パラメータａの値は、抵抗２８１および２８２による分圧比と等しくなる。すなわち、パラメータａは、プロセスや温度に依存しない一定値となる。したがって、閾値電圧の変動に起因する周期T_{CLK}の変化を抑制することができる。

[0089] なお、第４の実施の形態のＲＣ発振回路２５０において、第３の実施の形態のレベルシフタ２７０を追加してもよい。また、図１１に例示するように、温度補償電圧ＶＤＤ２の代わりにＶＤＤ１を分圧してコンパレータ２８３に供給してもよい。この場合には、ａ＝V_{TH}／ＶＤＤ１として、周期T_{CK}は、式１７により表される。

[0090] このように本技術の第４の実施の形態では、コンパレータ２８３が、遅延信号と温度補償電圧ＶＤＤ１の分圧とを比較してクロック信号を出力するた

め、閾値電圧の変動に起因するクロック信号の周期の変化を抑制することができる。

[0091] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0092] また、上述の実施の形態において説明した処理手順は、これら一連の手順を有する方法として捉えてもよく、また、これら一連の手順をコンピュータに実行させるためのプログラム乃至そのプログラムを記憶する記録媒体として捉えてもよい。この記録媒体として、例えば、ＣＤ（Compact Disc）、ＭＤ（MiniDisc）、ＤＶＤ（Digital Versatile Disc）、メモリカード、ブルーレイディスク（Blu-ray（登録商標）Disc）等を用いることができる。

[0093] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0094] なお、本技術は以下のような構成もとることができる。

（１）電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と

を具備する発振回路。

（２）前記遅延回路は、コンデンサおよび抵抗を備え、

前記コンデンサの一端は、前記反転素子の出力端子に接続され、他端は前記抵抗と前記出力部とに接続され、

前記抵抗の一端は、前記コンデンサおよび前記出力部に接続される

前記（１）記載の発振回路。

（３）前記出力部は、バッファアンプからなり、

前記抵抗の他端は、前記反転素子の入力端子と前記バッファアンプの出力端子とに接続される

前記（２）記載の発振回路。

（４）前記出力部は、

前記遅延信号を反転して内部信号として出力する前段反転素子と、

前記内部信号を反転させて前記帰還信号として出力する後段反転素子とを備え、

前記抵抗の他端は、前記反転素子の入力端子と前記後段反転素子の出力端子とに接続され、

前記反転素子および前記前段反転素子には前記２つの温度補償電圧の一方が供給され、

前記後段反転素子には前記２つの温度補償電圧の他方が供給される

前記（２）記載の発振回路。

（５）前記出力部は、

反転入力端子の電圧と非反転入力端子の電圧とを比較して当該比較結果を示す信号を前記帰還信号として帰還させるコンパレータと、

前記２つの温度補償電圧の一方を分圧して前記反転入力端子に供給する分圧部と

をさらに具備し、

前記抵抗の他端は、前記コンパレータの出力端子と前記反転素子の入力端子とに接続され、

前記コンデンサの前記他端は、前記非反転入力端子に接続される

前記（２）記載の発振回路。

（６）前記２つの温度補償電圧を用いて前記帰還信号の電圧を変換して前記反転素子に出力するレベルシフタをさらに具備し、

前記出力部は、前記帰還信号を前記レベルシフタに出力する

前記（１）から（５）のいずれかに記載の発振回路。

（７）電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と、

前記周期信号に同期して計数値を計数するカウンタ回路と

を具備する計時回路。

（８）電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と、

前記周期信号に同期して計数値を計数するカウンタ回路と、

前記計数値に基づいて所定の処理を実行する処理部と

を具備する電子機器。

（９）電圧比が温度に依存する２つの温度補償電圧を生成する温度補償電圧生成手順と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号とし

て出力する反転手順と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延手順と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力手順と

を具備する発振回路の制御方法。

符号の説明

[0095] １００　通信モジュール

１１０　通信処理部

２００　リアルタイムクロック

２１０　発振回路

２２０　温度補償回路

２３０　温度補償電圧供給部

２３１、２４１　定電流源

２３２、２４２　ｐＭＯＳトランジスタ

２３３、２４３　ｎＭＯＳトランジスタ

２３４、２４４　オペアンプ

２４０　温度補償電圧供給部

２５０　ＲＣ発振回路

２５１、２６１、２６２、２７１、２７２　インバータ

２５２　遅延回路

２５３　コンデンサ

２５４、２８１、２８２　抵抗

２５５　バッファアンプ

２６０、２８０　出力部

２７０　レベルシフタ

２８３　コンパレータ

２９０　カウンタ回路

請求の範囲

[請求項1] 電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と

を具備する発振回路。

[請求項2] 前記遅延回路は、コンデンサおよび抵抗を備え、

前記コンデンサの一端は、前記反転素子の出力端子に接続され、他端は前記抵抗と前記出力部とに接続され、

前記抵抗の一端は、前記コンデンサおよび前記出力部に接続される

請求項１記載の発振回路。

[請求項3] 前記出力部は、バッファアンプからなり、

前記抵抗の他端は、前記反転素子の入力端子と前記バッファアンプの出力端子とに接続される

請求項２記載の発振回路。

[請求項4] 前記出力部は、

前記遅延信号を反転して内部信号として出力する前段反転素子と、

前記内部信号を反転させて前記帰還信号として出力する後段反転素子と

を備え、

前記抵抗の他端は、前記反転素子の入力端子と前記後段反転素子の出力端子とに接続され、

前記反転素子および前記前段反転素子には前記２つの温度補償電圧

の一方が供給され、

前記後段反転素子には前記２つの温度補償電圧の他方が供給される

請求項２記載の発振回路。

[請求項5] 前記出力部は、

反転入力端子の電圧と非反転入力端子の電圧とを比較して当該比較結果を示す信号を前記帰還信号として帰還させるコンパレータと、

前記２つの温度補償電圧の一方を分圧して前記反転入力端子に供給する分圧部と

をさらに具備し、

前記抵抗の他端は、前記コンパレータの出力端子と前記反転素子の入力端子とに接続され、

前記コンデンサの前記他端は、前記非反転入力端子に接続される

請求項２記載の発振回路。

[請求項6] 前記２つの温度補償電圧を用いて前記帰還信号の電圧を変換して前記反転素子に出力するレベルシフタをさらに具備し、

前記出力部は、前記帰還信号を前記レベルシフタに出力する

請求項１記載の発振回路。

[請求項7] 電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と、

前記周期信号に同期して計数値を計数するカウンタ回路と

を具備する計時回路。

[請求項8] 電圧比が温度に依存する２つの温度補償電圧を生成する温度補償回路と、

前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転素子と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延回路と、

前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力部と、

前記周期信号に同期して計数値を計数するカウンタ回路と、

前記計数値に基づいて所定の処理を実行する処理部と

を具備する電子機器。

[請求項9] 電圧比が温度に依存する２つの温度補償電圧を生成する温度補償電圧生成手順と、

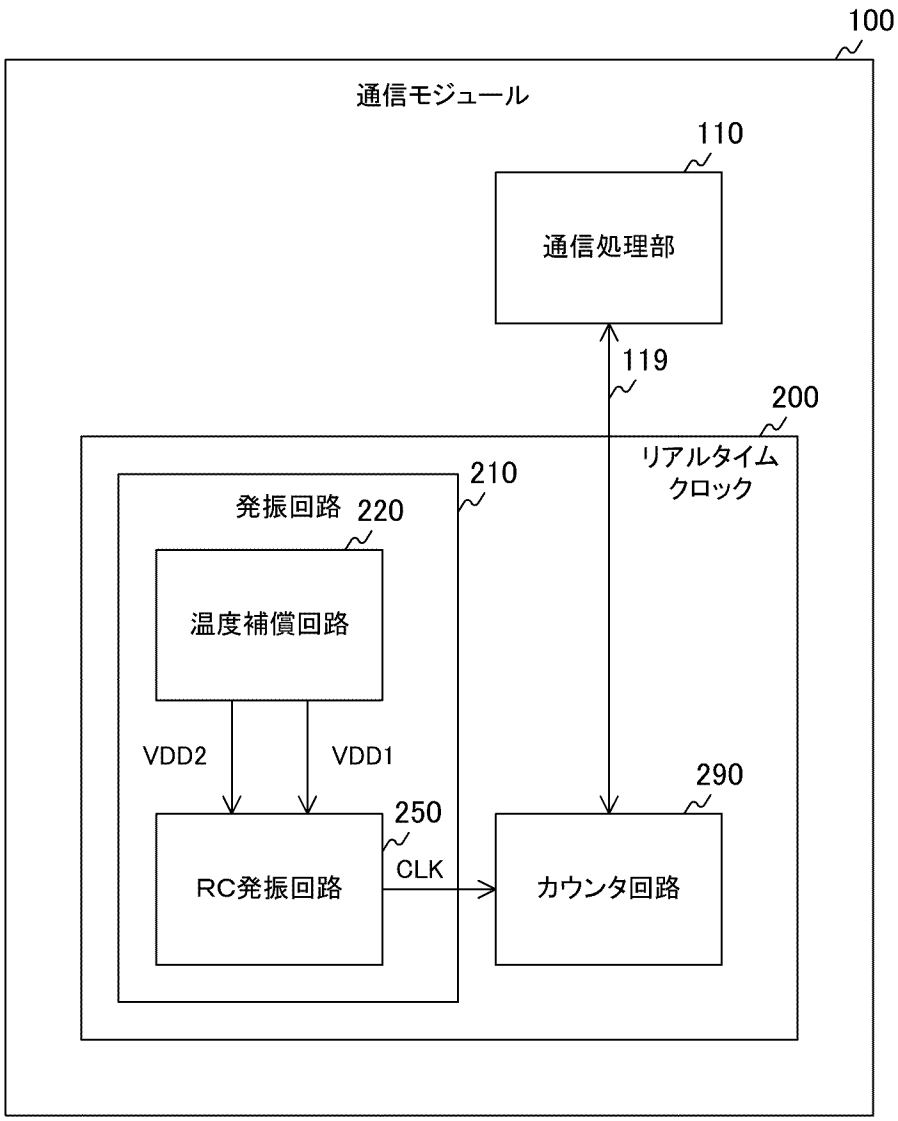
前記２つの温度補償電圧の一方を用いて帰還信号を反転して反転信号として出力する反転手順と、

温度特性が前記電圧比と逆の時定数と前記電圧比とに応じた遅延時間に亘って前記反転信号を遅延させて遅延信号として出力する遅延手順と、

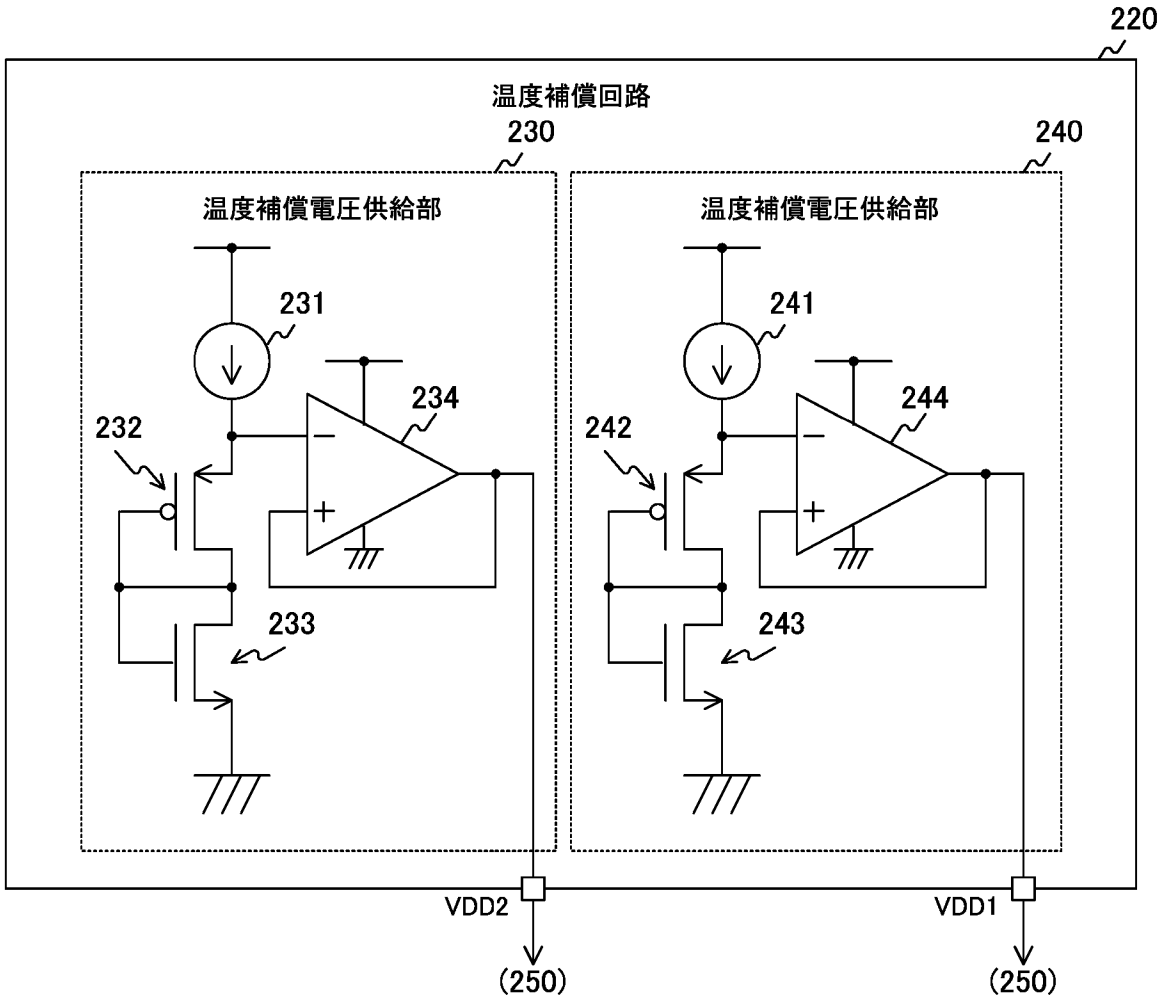
前記２つの温度補償電圧の他方を用いて前記遅延信号を周期信号として出力するとともに前記帰還信号として帰還させる出力手順と

を具備する発振回路の制御方法。

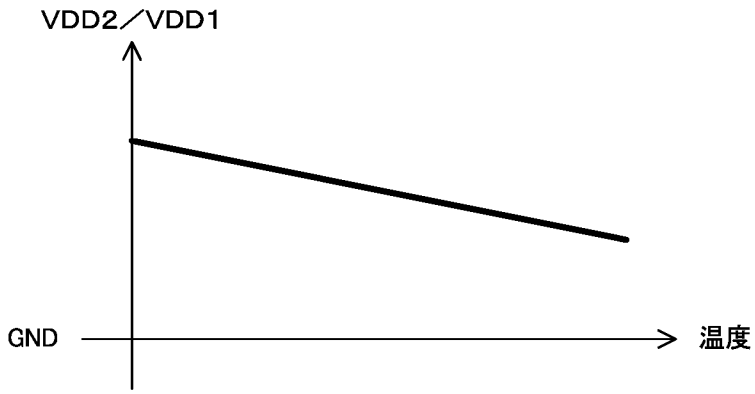
[図1]


100
通信モジュール
110
通信処理部
119
200
リアルタイム
クロック
210
発振回路
220
温度補償回路
VDD2
VDD1
290
250
CLK
RC発振回路
カウンタ回路

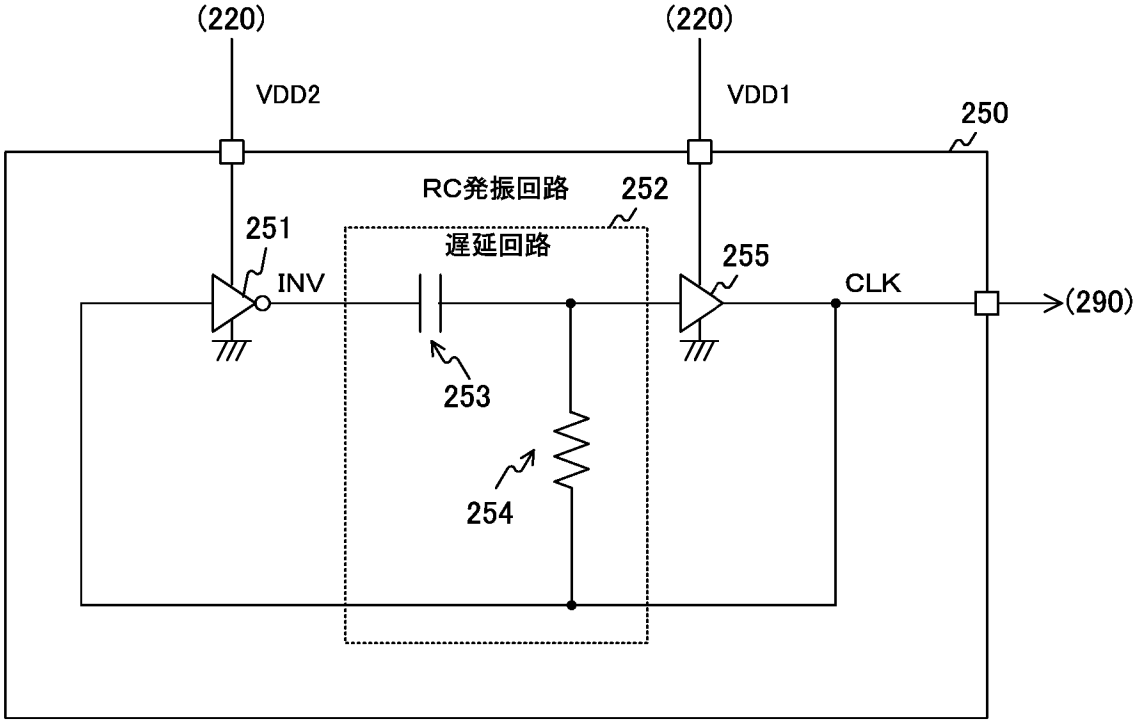
[図2]


220
温度補償回路
230
240
温度補償電圧供給部
温度補償電圧供給部
231
241
234
244
232
242
233
243
VDD2
VDD1
(250)
(250)

[図3]


VDD2／VDD1
GND
温度

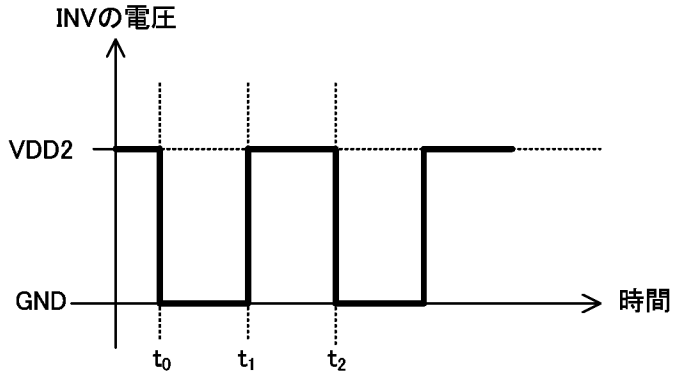
[図4]


(220)
(220)
VDD2
VDD1
250
RC発振回路
252
251
遅延回路
255
INV
CLK
(290)
253
254

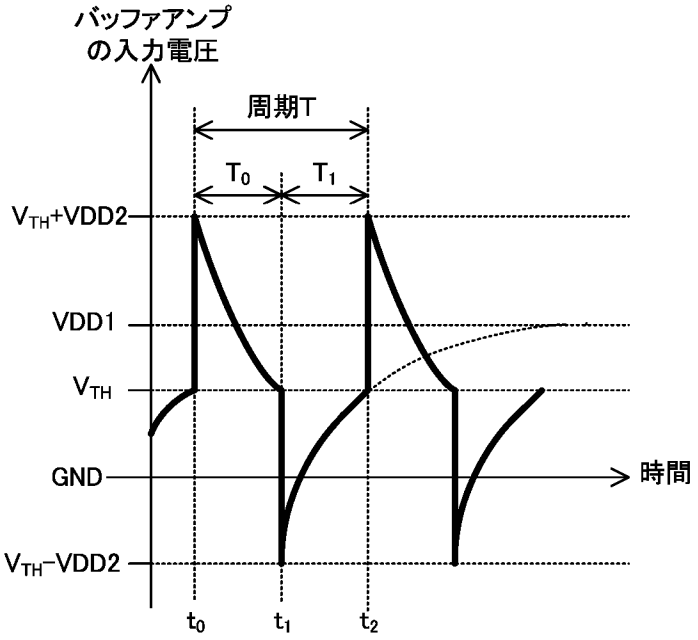
[図5]



[図6]

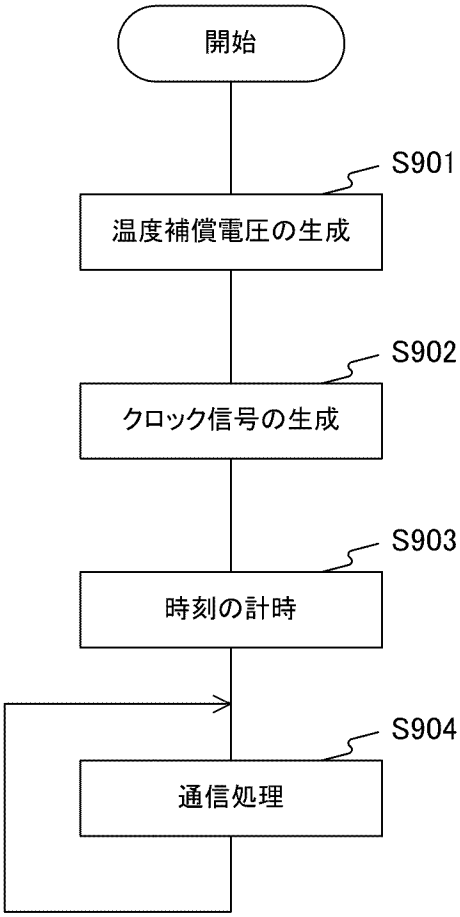

INVの電圧
VDD2
GND
時間
t_0
t_1
t_2

a

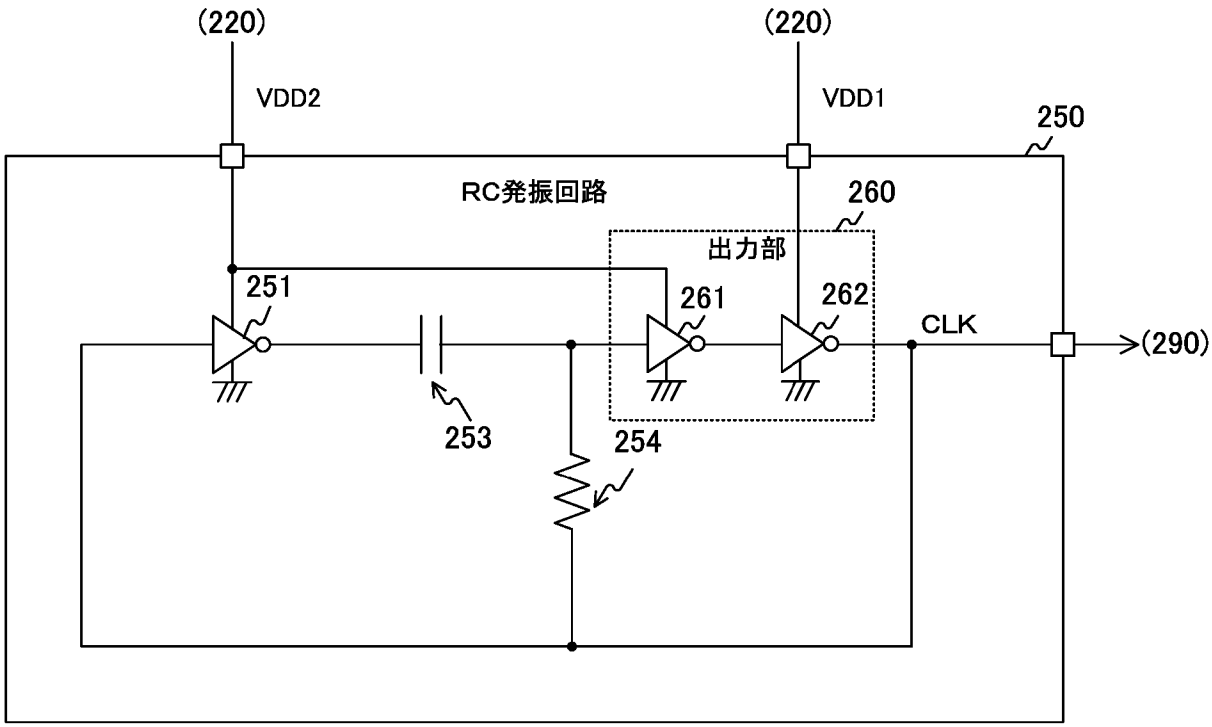

バッファアンプ
の入力電圧
周期T
T_0
T_1
V_{TH}+VDD2
VDD1
V_{TH}
GND
時間
V_{TH}−VDD2
t_0
t_1
t_2

b

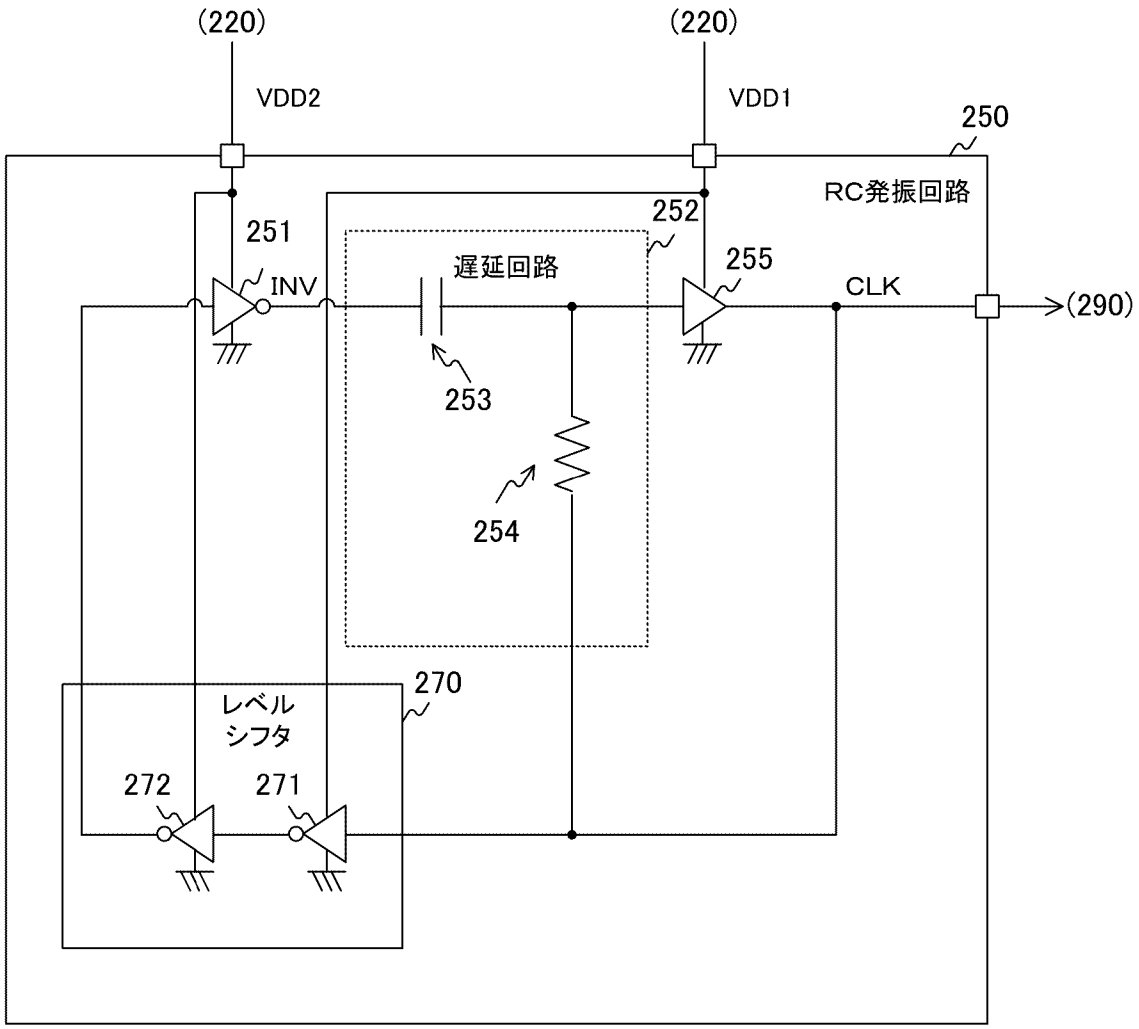
[図7]



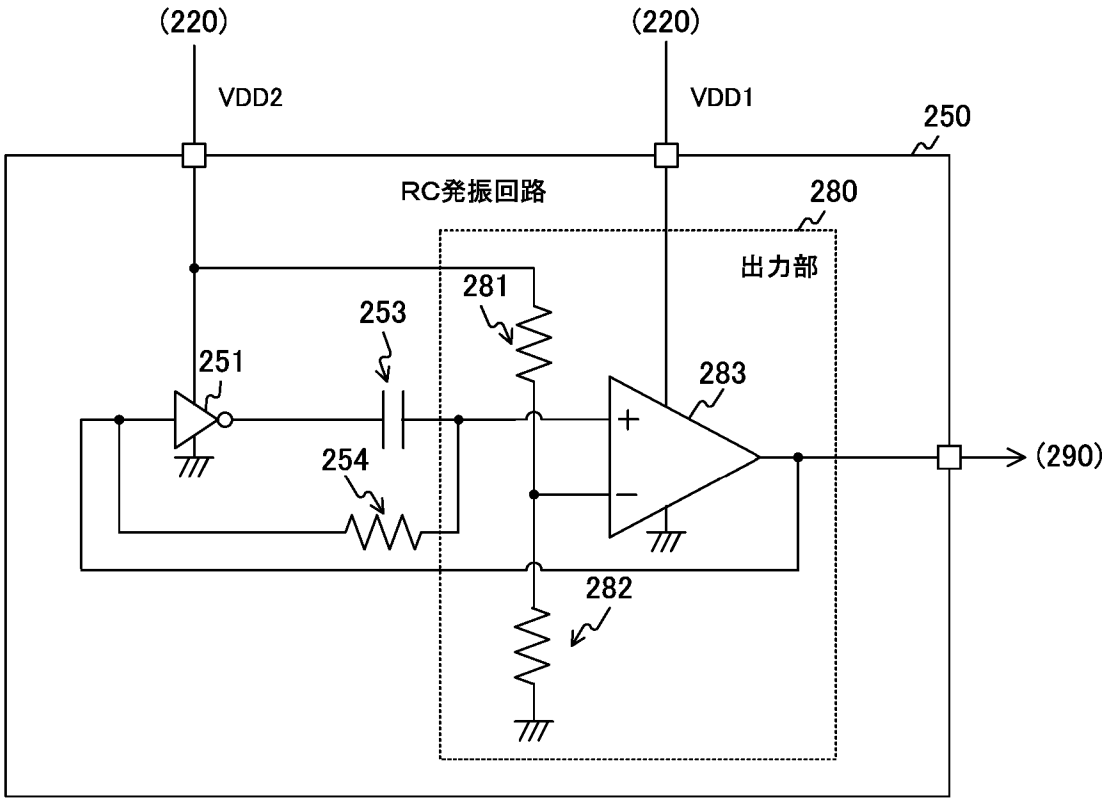
[図8]


(220)
VDD2
(220)
VDD1
250
RC発振回路
260
出力部
251
261
262
CLK
(290)
253
254

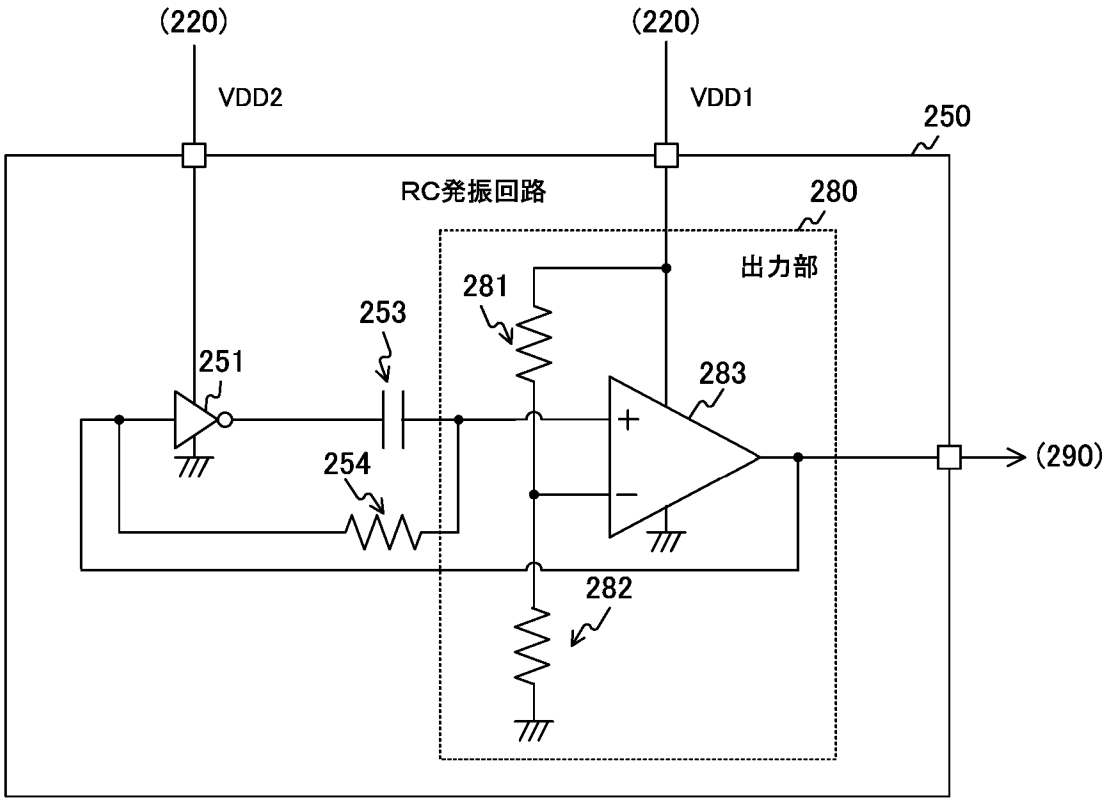
[図9]


(220)
VDD2
(220)
VDD1
250
RC発振回路
251
INV
252
遅延回路
255
CLK
(290)
253
254
270
レベル
シフタ
272
271

[図10]


(220)
VDD2
(220)
VDD1
250
RC発振回路
280
出力部
281
253
251
283
254
(290)
282

[図11]


(220)
VDD2
(220)
VDD1
250
RC発振回路
280
出力部
281
253
251
283
254
(290)
282

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/042354

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H03B5/20(2006.01)i, H03B5/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H03B5/20, H03B5/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-33644 A (SAMSUNG ELECTRONICS CO., LTD.) 31 January 2002, entire text, all drawings & US 2002/0000889 A1, entire text, all drawings & KR 10-2001-0106856 A	1-9
A	JP 2016-133470 A (SEIKO EPSON CORPORATION) 25 July 2016, entire text, all drawings & US 2016/0216113 A1, entire text, all drawings & CN 105823473 A	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17.01.2018	30.01.2018

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０４２３５４

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03B5/20(2006.01)i, H03B5/04(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03B5/20, H03B5/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１８年
日本国実用新案登録公報	１９９６－２０１８年
日本国登録実用新案公報	１９９４－２０１８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2002-33644 A (三星電子株式会社) 2002.01.31, 全文, 全図 & US 2002/0000889 A1, 全文, 全図 & KR 10-2001-0106856 A	１－９
A	JP 2016-133470 A (セイコーエプソン株式会社) 2016.07.25, 全文, 全図 & US 2016/0216113 A1, 全文, 全図 & CN 105823473 A	１－９

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１７．０１．２０１８	３０．０１．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｗ　４１８３
橋本　和志
電話番号　０３－３５８１－１１０１　内線　３５７６