



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0091623

(43) 공개일자 2013년08월19일

(51) 국제특허분류(Int. Cl.)

G11B 5/56 (2006.01) *G11B 21/02* (2006.01)

(21) 출원번호 10-2012-0125139

(22) 출원일자 2012년11월07일

심사청구일자 없음

(30) 우선권주장

13/368,508 2012년02월08일 미국(US)

(71) 출원인

엘에스아이 코퍼레이션

미국 캘리포니아주 95131, 새너제이, 라이더 파크 드라이브 1320

(72) 발명자

스프링버그 데이비드 엠

미국 콜로라도주 80525 포트 콜린스 에이퍼230 덴 필드 코트 2001

싱글턴 제퍼슨 이

미국 콜로라도주 80021 웨스트미니스터 웨스트 107번 드라이브 9707

그룬트빅 제프리 피

미국 콜로라도주 80537 러블랜드 메도우뷰 드라이브 264

(74) 대리인

제일특허법인

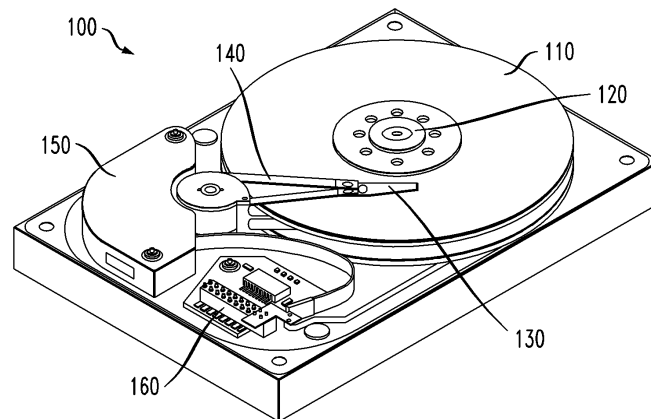
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **검출된 트랙간 간섭에 응답한 헤드 위치 제어를 갖는 디스크 기반 저장 디바이스**

(57) 요약

하드 디스크 드라이브 또는 다른 디스크 기반 저장 디바이스는 저장 디스크, 상기 저장 디스크로부터 데이터를 판독 및 상기 저장 디스크로 데이터를 기록하도록 구성된 판독/기록 헤드, 및 판독/기록 헤드에 연결되어, 판독/기록 헤드로부터 수신 및 판독/기록 헤드에 공급된 데이터를 처리하여, 저장 디스크에 대한 판독/기록 헤드의 포지셔닝을 제어하도록 구성된 제어 회로를 포함한다. 제어 회로는 판독/기록 헤드를 통해 저장 디스크의 적어도 주어진 트랙으로부터 판독된 신호를 처리하여, 저장 디스크의 적어도 하나의 다른 트랙으로부터의 해당 신호에서의 간섭을 검출하도록 구성된 트랙간 간섭 검출기를 포함한다. 제어 회로는 검출된 간섭에 응답하여 판독/기록 헤드의 포지셔닝을 조정하도록 구성된 트랙간 간섭 기반 헤드 위치 제어기를 더 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

데이터를 저장 디스크로부터 판독하고 데이터를 저장 디스크에 기록하도록 구성된 판독/기록 헤드에 연결하도록 구성된 제어 회로 - 상기 제어 회로는 상기 판독/기록 헤드로부터 수신된 데이터와 상기 판독/기록 헤드로 공급된 데이터를 처리하여, 상기 저장 디스크에 대한 상기 판독/기록 헤드의 포지셔닝(positioning)을 제어하도록 구성됨 - 를 포함하며,

상기 제어 회로는,

상기 판독/기록 헤드를 통해 상기 저장 디스크의 적어도 하나의 주어진 트랙으로부터 판독된 신호를 처리하여, 상기 저장 디스크의 적어도 하나의 다른 트랙으로부터의 신호에서의 간섭을 검출하도록 구성된 트랙간 간섭 검출기와,

상기 검출된 간섭에 응답하여 상기 판독/기록 헤드의 상기 포지셔닝을 조정하도록 구성된 트랙간 간섭 기반 헤드 위치 제어기를 포함하는

장치.

청구항 2

제1항에 있어서,

상기 트랙간 간섭 기반 헤드 위치 제어기는 상기 검출된 간섭을 특성화하는 정보에 적어도 부분적으로 기초하여 상기 판독/기록 헤드의 상기 포지셔닝을 조정하도록 구성되며, 상기 정보는 하나 이상의 트랙간 간섭 메트릭을 포함하는

장치.

청구항 3

제1항에 있어서,

상기 제어 회로는 상기 저장 디스크의 표면 상의 타이밍 패턴을 검출함으로써 생성된 서보 타이밍 정보에 적어도 부분적으로 기초하여 상기 판독/기록 헤드의 포지셔닝을 제어하도록 구성된 서보 제어기를 포함하고, 상기 타이밍 패턴은 해당 표면 상에 형성된 복수의 서보 마크들을 포함하는

장치.

청구항 4

제3항에 있어서,

상기 서보 제어기는 상기 서보 타이밍 정보와 상기 검출된 간섭을 특성화하는 정보 양자를 이용하여 상기 판독/기록 헤드의 포지셔닝을 제어하도록 구성되는

장치.

청구항 5

제3항에 있어서,

상기 서보 제어기는,

서보 프로세서와,

상기 판독/기록 헤드 및 상기 저장 디스크를 포함하는 헤드 디스크 어셈블리에 연결하도록 구성된 조정 모터 제어 모듈을 더 포함하고,

상기 조정 모터 제어 모듈은 상기 서보 프로세서 및 상기 헤드 위치 제어기로부터의 각각의 제어 신호들을 수신하는

장치.

청구항 6

제5항에 있어서,

상기 헤드 위치 제어기로부터의 상기 제어 신호는 상기 검출된 간섭을 특성화하는 정보를 이용하여 룩업 테이블을 어드레싱함으로써 적어도 부분적으로 생성되는

장치.

청구항 7

제5항에 있어서,

상기 헤드 위치 제어기로부터의 상기 제어 신호는 상기 조정 모터 제어 모듈을 통해 상기 판독/기록 헤드에 적용될 원하는 오프셋 조정을 나타내는 오프셋 신호를 포함하는

장치.

청구항 8

제5항에 있어서,

상기 서보 제어기는,

상기 서보 프로세서에 연결된 타이밍 제어 회로와,

상기 타이밍 제어 회로의 출력에 응답하여 상기 헤드 위치 제어기로부터의 상기 제어 신호를 상기 조정 모터 제어 모듈의 입력에 선택적으로 인가하도록 구성된 스위칭 회로를 더 포함하는

장치.

청구항 9

판독/기록 헤드를 통해 저장 디스크의 적어도 하나의 주어진 트랙으로부터 판독된 신호를 처리하여, 상기 저장 디스크의 적어도 하나의 다른 트랙으로부터의 신호에서의 트랙간 간섭을 검출하는 단계와,

상기 검출된 간섭에 응답하여 상기 판독/기록 헤드의 위치를 조정하는 단계를 포함하는

방법.

청구항 10

적어도 하나의 저장 디스크와,

상기 저장 디스크로부터 데이터를 판독하고 상기 저장 디스크로 데이터를 기록하도록 구성된 판독/기록 헤드와,

상기 판독/기록 헤드에 연결되며, 상기 판독/기록 헤드로부터 수신된 데이터와 상기 판독/기록 헤드에 공급된

데이터를 처리하여, 상기 저장 디스크에 대한 상기 판독/기록 헤드의 포지셔닝을 제어하도록 구성된 제어 회로를 포함하며,

상기 제어 회로는,

상기 판독/기록 헤드를 통해 상기 저장 디스크의 적어도 하나의 주어진 트랙으로부터 판독된 신호를 처리하여, 상기 저장 디스크의 적어도 하나의 다른 트랙으로부터의 신호에서의 간섭을 검출하도록 구성된 트랙간 간섭 검출기와,

상기 검출된 간섭에 응답하여 상기 판독/기록 헤드의 상기 포지셔닝을 조정하도록 구성된 트랙간 간섭 기반 헤드 위치 제어기를 포함하는

저장 디바이스.

명세서

배경 기술

[0001] HDD(hard disk drive)와 같은 디스크 기반 저장 디바이스는 매우 다양한 상이한 유형의 데이터 처리 시스템들에서 비휘발성 데이터 저장소를 제공하는데 이용된다. 전형적인 HDD는 플래터(platter)라고도 지칭되는 하나 이상의 편평한 원형 저장 디스크들을 보유하는 스피들(spindle)을 포함한다. 각각의 저장 디스크는 하나 이상의 자기 재료 박층들로 코팅되는 알루미늄 또는 유리 와 같은 비자성 재료로 제조되는 기판을 포함한다. 동작시에, 디스크가 고속으로 회전함에 따라 포지셔닝 암(positioning arm)에 의해 디스크 표면을 가로질러 정밀하게 이동되는 판독/기록 헤드를 통해, 데이터가 저장 디스크의 트랙들로부터 판독 및 트랙들에 기록된다.

[0002] 전형적으로, 종래의 HDD들은, 일반적으로 "서보(servo)" 마크들이라고 지칭되는 위치 에러 검출 필드들이 저장 디스크 상의 고정된 간격들로 기록되는 판독/기록 헤드 위치 제어 시스템을 이용한다. 이러한 서보 마크들은, 서보 기록기를 이용하여, 드라이브 제조시에 단지 1회 기록된다. 예로써, 웨지 서보 배열(wedge servo arrangement)에서, 디스크 주위에 분포된 지정된 방사상 웨지들에 서보 마크들이 형성된다. 서보 웨지들 사이의 데이터 웨지들은 다수의 데이터 섹터들을 포함하고, 트랙 용량(capacity)의 대부분을 소비한다. 서보 알고리즘은 서보 웨지들로부터의 서보 마크들을 이용하여 헤드 위치를 검출한다. 데이터 웨지 동안 어떠한 위치 피드백도 이용가능하지 않으므로, 전형적으로 서보 알고리즘은 검출된 서보 마크들 사이의 헤드 위치를 보간(interpolate)해야 한다. 서보 마크들의 다른 배열도 또한 가능하다. 예를 들어, 서보 마크들은 서보 웨지들 내로 구성되기도는, 디스크 전체를 통해 고르게 분포될 수 있다.

[0003] HDD 동작 동안, 드라이브 하드웨어는 서보 마크들을 판독하여 판독/기록 헤드 위치 에러의 추정을 계산하며, 그것은 판독/기록 헤드의 방사상 위치를 유지하기 위해 펌웨어 제어 루프에서 이용된다. 서보 마크들에 대해 전용된 디스크 공간은 사용자 데이터를 저장하는데 이용될 수 없기 때문에, 디스크 상에 기록된 서보 마크들의 수는 판독/기록 헤드 위치 제어 루프의 대역폭과 드라이브의 용량 사이의 트레이드오프(tradeoff)를 정의한다.

[0004] HDD들의 저장 용량은 계속해서 증가하며, 수 테라바이트(terabytes; TB)의 데이터를 저장할 수 있는 HDD들이 현재 이용가능하다. 그러나, 때때로 저장 용량의 증가는 보다 많은 트랙들을 각각의 저장 디스크 상에 맞추기 위한 트랙 치수 감소를 수반하여, 트랙간 간섭(inter-track interference; ITI) 및 판독/기록 헤드 위치가 중요한 성능 제한 문제로 되고 있다. 또한, 판독/기록 헤드 스케일링이 제한되어, 하나의 트랙을 기록하는데 이용된 자기장이 결국은 인접한 트랙들에 영향을 미치고, 그로 인해 트랙 밀도를 제한할 것이다.

[0005] HDD 저장 용량을 더 증가시키기 위한 노력으로, 다수의 레코딩 기술들이 개발되어 왔다. 예를 들어, SMR(shingled magnetic recording)로서 알려진 레코딩 기술은 저장 디스크 상의 이전에 기록된 인접 트랙을 통해 주어진 트랙을 "싱글링(shingling)"함으로써 HDD의 저장 용량을 증가시키고자 시도한다. BPM(bit-patterned media)으로서 지칭되는 다른 레코딩 기술에서, 자기 아일랜드(magnetic island)들의 고밀도 트랙들이 저장 디스크의 표면 상에서 수행되고, 데이터의 비트들이 이러한 아일랜드들 각각에 기록된다. 그럼에도 불구하고, ITI 및 판독/기록 헤드 위치는, 이들 및 다른 HDD 레코딩 기술들을 이용하여 중요한 성능 제한 문제들로 남아 있다.

[0006] HDD 성능에 대한 ITI의 악영향은, 일부 경우에 있어서, 판독시에 ITI 소거 기술들의 적용을 통해 해결될 수 있다. 그러한 소거 기술들은, 예를 들면, 저장 디스크로부터 판독된 데이터에 대해 ITI 감소 후처리를 수행하는 것을 포함할 수 있다. 이러한 유형의 기술에서, 인접 트랙 상에 저장된 간섭하는 데이터 패턴에 관한 정보를 이용하여, ITI 유도 판독 신호 잡음을 검출하고, 통상적인 데이터 복원 처리가 적용되기 전에 판독 신호로부터

의 그러한 잡음을 소거한다. 그러나, 전형적으로 감소 후처리는, 간섭하는 데이터가 저장 디스크로부터 판독되어 메모리에 저장될 것을 요구하며, 그것은 HDD 비용 및 복잡도를 증가시키고, 또한 액세스 시간과 같은 다른 성능 척도들에 악영향을 미치게 된다.

- [0007] 또한, 인접한 비트 극성들을 고려하는 방식으로 기록 신호의 보상 전처리에 의해 ITI를 감소시킬 수 있다. 이러한 유형의 기록 보상 기술들은 본 출원과 공동으로 양도되고 본 명세서에서 참조로 인용되는, 2011년 9월 30일에 "Disk-Based Storage Device having Write Signal Compensation for Magnetization Polarity of Adjacent Bits" 라는 제목으로 출원된 미국 특허 출원 제 13/250,419 호에 개시되어 있다.

발명의 내용

해결하려는 과제

- [0008] 본 발명의 예시적인 실시예들은, 검출된 ITI에 적어도 부분적으로 기초하여 헤드 위치를 제어함으로써 강화된 동작 성능을 나타내는 HDD들 또는 다른 유형의 디스크 기반 저장 디바이스들을 제공한다. 예를 들어, 그러한 실시예에 따른 HDD는 ITI 소거 프로세스 또는 다른 것의 일부로서 ITI를 검출하고, 검출된 ITI에 관한 정보를, 검출된 ITI에 응답하여 헤드 위치를 조정하는 헤드 위치 제어기에 제공할 수 있다.
- [0009] 하나 이상의 실시예에서의 ITI 기반 헤드 위치 제어는 종래의 서보 기반 헤드 위치 제어와 함께 또는 그것을 대신하여 이용될 수 있다. 헤드 위치 제어를 위해 ITI를 이용하는 것은, ITI 피드백이 거의 항상 이용가능한 점에서 특히 이로운 것이며, 반면에 서보 피드백은 서보 마크들이 저장 디스크 상에서 정규 간격으로 처리될 때에만 일반적으로 이용가능하다.
- [0010] 일 실시예에서, HDD 또는 다른 디스크 기반 저장 디바이스는 저장 디스크, 저장 디스크로부터 데이터를 판독 및 저장 디스크로 데이터를 기록하도록 구성된 판독/기록 헤드, 및 판독/기록 헤드에 연결되어 판독/기록 헤드로부터 수신 및 판독/기록 헤드에 공급된 데이터를 처리하도록 구성되며, 저장 디스크에 대한 판독/기록 헤드의 포지셔닝을 제어하는 제어 회로를 포함한다. 이러한 실시예에서, 제어 회로는 판독/기록 헤드를 통해 저장 디스크의 적어도 주어진 트랙으로부터 판독된 신호를 처리하여, 저장 디스크의 적어도 하나의 다른 트랙으로부터의 해당 신호에서의 ITI를 검출하도록 구성된 ITI 검출기를 포함한다. 제어 회로는 검출된 ITI에 응답하여 판독/기록 헤드의 포지셔닝을 조정하도록 구성된 ITI 기반 헤드 위치 제어기를 더 포함한다.
- [0011] ITI 기반 헤드 위치 제어기는, 저장 디스크의 표면 상의 서보 마크들의 타이밍 패턴을 검출함으로써 서보 타이밍 정보를 생성하는 서보 제어기의 일부이거나, 또는 서보 제어기와 함께 동작하도록 구성될 수 있다. 예를 들어, 서보 제어기는 헤드 위치 제어기를 포함할 수 있으며, 서보 타이밍 정보 및 검출된 ITI를 특성화하는 정보 둘다를 이용하여 판독/기록 헤드의 포지셔닝을 제어하도록 구성될 수 있다. 그러나, 전술한 바와 같이, ITI 기반 헤드 위치 제어는 서보 제어의 이용을 요구하지 않는다.
- [0012] 본 발명의 하나 이상의 실시예는 디스크 기반 저장 디바이스들에서의 큰 향상을 제공한다. 예를 들어, 검출된 ITI에 적어도 부분적으로 기초하여 헤드 위치를 조정함으로써, 헤드 위치는 ITI의 존재시에 데이터 복원을 위해 최적화될 수 있다. 이것은 종래의 서보 제어를 이용하거나 또는 이용하지 않고서, 헤드 위치 정확성이 향상되도록 함으로써, 낮은 비용으로 보다 우수한 성능을 제공한다. 더욱이, 그러한 구성은 트랙 피치(track pitch)가 감소되도록 함으로써, 주어진 저장 디스크에 대해 증가된 저장 용량을 제공한다.

도면의 간단한 설명

- [0013] 도 1은 본 발명의 예시적인 실시예에 따른 디스크 기반 저장 디바이스의 투시도를 도시한다.
- 도 2는 도 1의 저장 디바이스에서의 저장 디스크의 평면도를 도시한다.
- 도 3은 디스크 제어기 및 판독 채널 회로를 포함하는 예시적인 시스템-온-칩을 포함하는 도 1의 저장 디바이스의 일부의 블록도이다.
- 도 4는 도 1의 저장 디바이스의 일부의 다른 도면을 도시한다.
- 도 5a 및 도 5b는 본 발명의 실시예들에서의 판독/기록 헤드 오프셋의 함수로서 ITI에서의 변동들을 도시한다.

도 6은 데이터 처리 시스템에서의 호스트 처리 디바이스와 도 1의 저장 디바이스의 상호접속을 도시한다.

도 7은 도 1에 도시된 유형의 복수의 디스크 기반 저장 디바이스들을 포함하는 가상 저장 시스템을 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0014] 본 명세서에서, 본 발명의 실시예들은 예시적인 디스크 기반 저장 디바이스들, 제어 회로 및 관련된 ITI 기반 헤드 위치 제어 기술들과 함께 기술될 것이다. 그러나, 본 발명의 이들 및 다른 실시예들이, 정확하고 효율적인 헤드 위치 제어의 관점에서 향상된 성능이 요구되는 임의의 디스크 기반 저장 디바이스에 보다 일반적으로 적용가능함을 이해해야 한다. 예시된 실시예들과 함께 구체적으로 도시 및 기술된 것들 이외의 구성요소들을 이용하여 추가적인 실시예들이 구현될 수 있다.
- [0015] 도 1은 본 발명의 예시적인 실시예에 따른 디스크 기반 저장 디바이스(100)를 도시한다. 이러한 실시예에서의 저장 디바이스(100)는, 보다 구체적으로, 저장 디스크(110)를 포함하는 HDD를 포함한다. 저장 디스크(110)는 자화 상태(magnetization state)들의 형태로 데이터를 저장할 수 있는 하나 이상의 자기 재료들로 코팅된 저장 표면을 갖는다. 저장 디스크(110)는 스피들(spindle)(120)에 접속된다. 도면에서 명시적으로 도시되지는 않지만, 스피들(120)은 스피들 모터에 의해 구동되어, 저장 디스크(110)를 고속으로 회전시킨다.
- [0016] 포지셔닝 암(140) 상에 탑재되는 판독/기록 헤드(130)를 통해 데이터가 저장 디스크(110)로부터 판독 및 저장 디스크(110)에 기록된다. 저장 디스크(110)의 자기 표면에 걸친 판독/기록 헤드의 위치는 전자기 액츄에이터(electromagnetic actuator)(150)에 의해 제어된다. 본 실시예에서의 전자기 액츄에이터(150) 및 그것의 관련된 드라이버 회로는, 본 명세서에서 저장 디바이스(100)의 "제어 회로"로서 보다 일반적으로 지칭되는 것의 일부를 포함하는 것으로 보여질 수 있다. 이러한 실시예에서의 그러한 제어 회로는 어셈블리의 반대면 상에 배열되고, 그에 따라 도 1의 투시도에서 보이지 않는 추가적인 전자 구성요소들을 더 포함하는 것으로 가정된다. 따라서, 본 명세서에서 이용된 "제어 회로"라는 용어는, 예시적인 것일 뿐 제한적인 것이 아닌, 드라이브 전자 장치, 신호 처리 전자장치 및 관련된 처리 및 메모리 회로를 포함하는 것으로 넓리 이해되도록 의도되며, 저장 디바이스에서의 저장 디스크의 저장 표면에 대한 판독/기록 헤드의 포지셔닝을 제어하는데 이용되는 다른 요소들을 더 포함할 수 있다. 접속기(160)를 이용하여 저장 디바이스(100)를 호스트 컴퓨터 또는 다른 관련 처리 디바이스에 접속한다.
- [0017] 도 1은 단일의 저장 디스크(110), 판독/기록 헤드(130) 및 포지셔닝 암(140) 각각의 단지 하나의 경우만을 갖는 본 발명의 실시예를 도시하지만, 이것은 단지 예시적인 예일 뿐이며, 본 발명의 대안적인 실시예들은 이들 및 다른 드라이브 구성요소들의 하나 이상의 다수의 경우들을 포함할 수 있음을 이해할 것이다. 예를 들어, 하나의 그러한 예시적인 실시예는 동일한 스피들에 부착된 다수의 저장 디스크들을 포함하여, 그러한 디스크들 모두가 동일한 속도로 회전하고, 다수의 판독/기록 헤드들 및 관련된 포지셔닝 암들은 하나 이상의 액츄에이터들에 연결될 수 있다. 본 명세서에서 널리 이용되는 용어로서의 주어진 판독/기록 헤드는 분리된 판독 및 기록 헤드들의 조합의 형태로 구현될 수 있다. 특히, 본 명세서에서 이용된 "판독/기록"이라는 용어는, 판독/기록 헤드가 판독 헤드 전용, 기록 헤드 전용, 판독 및 기록 둘다를 위해 이용된 하나의 헤드, 또는 분리된 판독 및 기록 헤드들의 조합을 포함할 수 있도록, 판독 및/또는 기록으로서 넓게 이해되는 것을 의도한다.
- [0018] 또한, 도 1에 도시된 바와 같은 저장 디바이스(100)는, 그러한 저장 디바이스의 종래의 구현에서 일반적으로 발견되는 유형의 하나 이상의 요소들을 포함하여, 구체적으로 도시된 것들에 추가하여 또는 그것들 대신에 다른 요소들을 포함할 수 있다. 본 기술 분야의 당업자에 의해 잘 이해되는 이들 및 다른 종래의 요소들은 본 명세서에서 상세하게 기술되지 않는다. 또한, 도 1에 도시된 요소들의 특정한 배열은 단지 예시적인 예로써 제공됨을 이해해야 한다. 개시된 기술들은 저장 디바이스 내에 향상된 헤드 위치 제어를 제공하는 것이 바람직한 임의의 저장 디바이스 응용에 대해 제한없이 보다 일반적으로 적용가능하다. 따라서, 본 기술 분야의 당업자라면, 본 발명의 실시예들을 구현시에 매우 다양한 다른 저장 디바이스 구성들이 이용될 수 있음을 인식할 것이다.
- [0019] 도 2는 저장 디스크(110)의 저장 표면을 보다 상세히 도시한다. 도시된 바와 같이, 저장 디스크(110)의 저장 표면은 복수의 동심 트랙들(concentric tracks)(210)을 포함한다. 각각의 트랙은 차후의 검색을 위한 데이터의 블록을 저장할 수 있는 복수의 섹터들(220)로 세분된다. 저장 디스크의 바깥쪽 에지 쪽으로 위치된 트랙들은, 저장 디스크의 중심 쪽으로 위치된 트랙들과 비교했을 때, 보다 큰 둘레를 갖는다. 트랙들은 수 개의 환형 구역들(annular zones)(230)로 그룹화되고, 구역들 중 주어진 하나의 구역 내의 트랙들은 동일한 수의 섹터를 갖는다. 바깥쪽 구역들에 있는 트랙들은 안쪽 구역들에 위치된 트랙들보다 많은 섹터들을 갖는다. 이러한 예에

서, 저장 디스크(110)는 가장 바깥쪽 구역(230-0) 및 가장 안쪽 구역(230-M)을 포함하는 M+1 구역들을 포함하는 것으로 가정한다.

[0020] 저장 디스크(110)의 바깥쪽 구역들은 안쪽 구역들보다 높은 데이터 전송 레이트를 제공한다. 이것은, 본 실시예에서의 저장 디스크는, 일단 동작 속도로 회전되도록 가속되면, 판독/기록 헤드의 포지셔닝에 관계없이 일정한 각속도(angular speed) 또는 시선 속도(radial speed)로 회전하지만, 안쪽 구역들의 트랙들은 바깥쪽 구역들의 트랙들보다 작은 둘레를 갖는다는 사실에 부분적으로 기인한다. 따라서, 판독/기록 헤드가 바깥쪽 구역의 트랙들 중 하나에 걸쳐 포지셔닝될 때, 그것은 안쪽 구역의 트랙들 중 하나에 걸쳐 포지셔닝될 때보다 저장 디스크의 주어진 360° 턴에 대해 디스크 표면을 따라 보다 큰 선형 거리를 커버한다. 그러한 배열은 저장 디스크의 각각의 360° 턴이 동일한 양의 시간을 취하기 때문에, 일정한 각속도(constant angular velocity; CAV)를 갖는 것으로 지칭되지만, CAV 동작은 본 발명의 실시예들의 요건은 아님을 이해해야 한다.

[0021] 일반적으로, 데이터 비트 밀도는 저장 디스크(110)의 전체 저장 표면을 통해 일정하며, 그것은 바깥쪽 구역들에서 보다 높은 데이터 전송 레이트들을 초래한다. 각각의 바깥쪽 구역은 안쪽 구역들보다 많은 데이터를 저장하기 때문에, 판독/기록 헤드는 바깥쪽 구역들에서의 데이터에 액세스할 때에 주어진 데이터의 양을 판독하기 위해 빈번하게 이동할 필요가 없다. 따라서, 데이터는 안쪽 구역들에서의 트랙들로 또는 트랙들로부터의 레이트보다 바깥쪽 구역들에서의 트랙들로 또는 트랙들로부터 보다 높은 레이트에서 전송될 수 있다.

[0022] 따라서, 저장 디스크의 가장 바깥쪽 환상 구역(230-0)은 저장 디스크의 가장 안쪽 환상 구역(230-M)보다 높은 평균 데이터 전송 레이트를 갖는다. 평균 데이터 전송 레이트들은 주어진 실시예에서 가장 안쪽 환상 구역과 가장 바깥쪽 환상 구역 사이에서, 2배(a factor of two)보다 많은 만큼 상이할 수 있다.

[0023] 단지 예시를 위해 제공된 하나의 예시적인 실시예로서, 가장 바깥쪽 환상 구역은 약 2.3 Gb/s(Gigabits per second)의 데이터 전송 레이트를 가질 수 있으며, 가장 안쪽 환상 구역은 약 1.0 Gb/s의 데이터 전송 레이트를 갖는다. 그러한 구현에서, HDD는 특히, 500 GB의 총 저장 용량 및 7200 RPM의 스핀들 속도를 가질 수 있으며, 전술한 바와 같이, 데이터 전송 레이트들은 가장 바깥쪽 구역에 대한 약 2.3 Gb/s로부터 가장 안쪽 구역에 대한 약 1.0 Gb/s 까지의 범위를 갖는다.

[0024] 또한, 저장 디스크(110)는 그것의 저장 표면 상에 형성된 타이밍 패턴을 포함하는 것으로 가정된다. 그러한 타이밍 패턴은 서보 어드레스 마크(servo address mark; SAM)들의 하나 이상의 세트들, 또는 종래의 방식으로 특정 섹터들에 형성된 다른 유형의 서보 마크들을 포함할 수 있다. 따라서, SAM은 본 명세서에서 서보 마크들로서 보다 구체적으로 지칭되는 것의 일례로서 보여질 수 있다. 따라서, 본 명세서에서 이용된 "타이밍 패턴"이라는 용어는 다수의 서보 마크들의 배열을 포함하도록 의도된다.

[0025] 저장 디바이스(100)는, 저장 디스크(110)의 표면 상의 서보 타이밍 패턴과 내부 판독 채널 클럭 사이의 주파수 및 위상 차이를 감소시키기 위해 DLC(disk locked clock) 기법을 구현할 수 있다. 이것은 데이터 섹터들이 보다 작은 주파수 변동으로 기록될 수 있도록 허용함으로써, 데이터 섹터들이 판독될 때, 판독 채널에서의 클럭 복원 루프(clock recovery loop)가 많은 주파수 변동을 처리하지 않아도 되도록 한다. 전형적인 DLC 기법은, 예를 들면, 저장 디스크의 표면 상의 타이밍 패턴을 제공하는 서보 마크들의 위치 및 위상을 측정하는 것을 포함할 수 있다. HDD 또는 다른 디스크 기반 저장 디바이스에서의 서보 마크들의 측정에 관한 추가적인 세부사항들은, 본 출원과 공동으로 양도되고 본 명세서에서 참조로 인용되는, "Methods and Apparatus for Measuring Servo Address Mark Distance in a Read Channel Using Selective Fine Phase Estimate" 라는 제목의 미국 특허 제 8,049,982 호에서 찾을 수 있다.

[0026] 전술한 실시예에서 언급된 특정한 데이터 전송 레이트들 및 다른 특징들은 단지 예시를 위한 것이며, 어떠한 방식으로든 제한하는 것으로서 이해되어서는 않된다. 매우 다양한 다른 데이터 전송 레이트들 및 저장 디스크 구성들이 다른 실시예들에서 이용될 수 있다.

[0027] 본 발명의 실시예들이 도 3 내지 도 5와 함께 후술될 것이며, 여기서 도 1의 저장 디바이스(100)는 ITI 기반 헤드 위치 제어를 위한 프로세스를 구현하도록 구성된다. 이러한 실시예들에 있어서는, ITI 기반 헤드 위치 제어가 종래의 서보 기반 헤드 위치 제어와 함께 이용되지만, 다른 실시예들은 서보 기반 헤드 위치 제어를 이용하지 않고서 ITI 기반 헤드 위치 제어를 구현할 수 있다.

[0028] 도 3은 도 1의 저장 디바이스(100)의 일부분을 보다 상세히 도시한다. 이러한 도면에서, 저장 디바이스(100)는 버스(306)를 통해 통신하는 프로세서(300), 메모리(302) 및 SOC(system-on-a-chip)(304)를 포함한다. 저장 디바이스는 SOC(304)와 판독/기록 헤드(130) 사이에 인터페이스를 제공하는 드라이버 회로(305)를 더 포함한다.

드라이버 회로(305)는, 예를 들면, 전치증폭기 및 다른 관련된 인터페이스 회로를 포함할 수 있다. 메모리(302)는 저장 디바이스(100)의 SOC(304) 및 다른 구성요소들에 대한 외부의 메모리이지만, 그럼에도 불구하고, 저장 디바이스에 대해 내부에 존재한다. 판독/기록 헤드(130) 및 저장 디스크(110)는, 도 3에서 헤드 디스크 어셈블리(head disk assembly; HDA)(308)를 포함하는 것으로서 집합적으로 표시된다.

[0029] 본 실시예에서의 SOC(304)는 판독 채널 회로(310) 및 디스크 제어기(312)를 포함하며, 저장 디스크(110)로부터의 데이터 판독시에 및 저장 디스크(110)로의 데이터 기록시에, 판독/기록 헤드(130)의 동작을 지시한다. 판독 채널 회로(310) 및 디스크 제어기(312)는 버스(306)의 일부분을 나타내는 것으로서 보여질 수 있는 하나 이상의 인터페이스 접속들(314)을 통해 서로 통신한다.

[0030] 버스(306)는, 예를 들면, 하나 이상의 상호접속 패브릭(interconnect fabric)들을 포함할 수 있다. 그러한 패브릭은 본 실시예에서 AXI(Advanced eXtensible Interface) 패브릭으로서 구현될 수 있으며, AXI 패브릭은 예를 들면, 본 명세서에서 참조로 인용되는 AMBA(Advanced Microcontroller Bus Architecture) AXI v2.0 사양에 보다 상세히 기술되어 있다. 또한, 버스는 SOC(304)와 드라이버 회로(305) 사이와 같은, 다른 시스템 구성요소들 사이의 통신들을 지원하는데 이용될 수 있다. AXI 상호접속들이 요구되는 것은 아니며, 매우 다양한 다른 유형의 버스 구성들이 본 발명의 실시예들에서 이용될 수 있음을 이해해야 한다.

[0031] 디스크 제어기(312)는 판독 채널 회로(310)에서 구현된 ITI 검출기(320)로부터의 검출된 ITI에 응답하는 헤드 위치 제어기(315)를 포함한다. 헤드 위치 제어기(315)는 또한, 서보 회로(322)에 의해 제공된 서보 타이밍 정보에도 응답한다. 일반적으로, ITI 검출기(320)는 판독/기록 헤드(130)를 통해 저장 디스크(110)의 적어도 주어진 트랙으로부터 판독된 신호를 처리하여, 저장 디스크의 적어도 하나의 트랙으로부터의 해당 신호에서의 간섭을 검출하도록 구성된다. 본 실시예에서, ITI 검출기(320)에 의해 처리된 신호가 데이터 복원 모듈(324)에 의해 제공되지만, 다른 실시예들에서는, 다른 유형의 신호들이 그러한 신호들에서의 ITI를 검출하도록 ITI 검출기에 의해 이용될 수 있다.

[0032] 이와 관련하여, "트랙간 간섭(inter-track interference)"이라는 용어는 넓게 이해되는 것으로 의도되며, 하나 이상의 다른 트랙들에 의해 주어진 트랙으로부터 판독된 신호에서 발생한 간섭을 포함할 수 있음을 주지해야 한다. 주어진 트랙으로부터 판독된 신호에서 간섭을 발생시키는 하나 이상의 다른 트랙들은 하나 이상의 인접 트랙들 뿐만 아니라, 또는 대안적으로, 하나 이상의 비인접 트랙들을 포함할 수 있다. 따라서, 본 명세서에서 이용된 "트랙간 간섭"이라는 용어는 인접 트랙 간섭 뿐만 아니라, 하나 이상의 비인접 트랙들로부터의 간섭도 포함하는 것으로 의도된다.

[0033] 본 실시예에서의 헤드 위치 제어기(315)는 ITI 검출기(320)에 의해 검출된 간섭에 응답하여 판독/기록 헤드(130)의 방사상 위치를 조정하도록 구성된다. 예를 들어, 헤드 위치 제어기(315)는 ITI 검출기(320)에 의해 생성된 하나 이상의 ITI 메트릭(metric)을 포함하는 정보와 같은, 검출된 간섭을 특성화하는 정보에 적어도 부분적으로 기초하여 판독/기록 헤드의 포지셔닝을 조정하도록 구성될 수 있다. 이러한 실시예에서, 헤드 위치 제어기(315)는 저장 디스크의 표면 상의 타이밍 패턴을 검출하는 서보 회로(322)에 의해 생성된 서보 타이밍 정보에 기초하여 판독/기록 헤드(130)의 방사상 위치를 또한 조정하며, 여기서, 타이밍 패턴은 그러한 표면 상에 형성된 복수의 서보 마크들을 포함한다. 따라서, 헤드 위치 제어기(315)는 서보 타이밍 정보 및 검출된 ITI를 특성화하는 정보 둘다를 이용하여 판독/기록 헤드(130)의 포지셔닝을 제어하도록 구성되는 종래의 서보 제어기를 포함하는 것으로서 보여질 수 있다.

[0034] 다른 실시예들은 ITI 기반 헤드 위치 제어만을 구현할 수도 있다. 따라서, "ITI 기반 헤드 위치 제어기"라는 용어는, 관련된 서보 기반 헤드 위치 제어를 갖거나 또는 갖지 않는 배열들을 포함하는, 검출된 ITI를 이용하여 저장 디바이스에서의 판독/기록 헤드의 위치를 제어하는 임의의 배열을 포함하도록 의도된다.

[0035] 예로써, 서보 기반 헤드 위치 제어는, 서보 기반 헤드 위치 측정치들을 검출된 ITI 메트릭들과 상관시킴으로써, 주어진 실시예에서 ITI 기반 헤드 위치 제어와 상호작용할 수 있다. 상관 파라미터들은 전체 저장 디스크에 대해 일관된 것이거나, 또는 저장 디스크의 상이한 구역들에 대해 변할 수 있다.

[0036] 헤드 위치 제어기(315) 및 ITI 검출기(320)는, 도 3에서 디스크 제어기(312) 및 판독 채널 회로(310) 내에 각각 구현되는 것으로서 도시되었지만, 다른 실시예들에서, 요소들(315, 320)은 다른 방식으로 배열될 수 있다. 예를 들어, ITI 검출기(320)가 디스크 제어기(312) 내에서 적어도 부분적으로 구현되거나, 또는 헤드 위치 제어기(315)가 판독 채널 회로(310) 내에서 적어도 부분적으로 구현될 수 있다.

[0037] 프로세서(300), 메모리(302), SOC(304) 및 드라이버 회로(305)는, 집합적으로 본 명세서 이용된 용어 "제어 회

로"의 한 가지 가능한 예를 포함하는 것으로 보여질 수 있다. 제어 회로의 다양한 대안적인 배열들이 다른 실시예들에서 이용될 수 있으며, 그러한 배열들은 구성요소들(300, 302, 304, 305)의 서브세트만을 포함하거나, 또는 하나 이상의 이들 구성요소들의 부분들을 포함할 수 있다. 예를 들어, SOC(304)는 그 자체가 "제어 회로"의 일례로서 보여질 수 있다. 전술한 바와 같이, 도 3에 도시된 바와 같은 실시예에서의 저장 디바이스(100)의 제어 회로는, 일반적으로, 판독/기록 헤드(130)으로부터 수신 및 판독/기록 헤드(130)에 공급된 데이터를 처리하고, 저장 디스크(110)에 대한 판독/기록 헤드(130)의 포지셔닝을 제어하도록 구성된다.

[0038] 도 3의 저장 디바이스(100)에서의 SOC(304)의 소정의 동작들은 프로세서(300)에 의해 지시될 수 있으며, 프로세서(300)는 외부 메모리(302)에 저장된 코드를 실행한다. 예를 들어, 프로세서(300)는 SOC(304)에 의해 실행된 ITI 기반 헤드 위치 제어 프로세스의 적어도 일부분을 수행하기 위해 메모리(302)에 저장된 코드를 실행하도록 구성될 수 있다. 따라서, 저장 디바이스(100)의 ITI 검출 및 헤드 위치 제어 기능의 적어도 일부분은 소프트웨어 코드 형태로 적어도 부분적으로 구현될 수 있다.

[0039] 외부 메모리(302)는 RAM(random access memory) 또는 ROM(read-only memory)과 같은 전자 메모리를, 임의의 조합으로 포함할 수 있다. 본 실시예에서, 제한적인 것은 아니지만, 외부 메모리(302)는 DDR(double data rate) SDRAM(synchronous dynamic RAM)으로서 적어도 부분적으로 구현되는 것으로 가정한다. 메모리(302)는 본 명세서에서 "컴퓨터 판독가능 저장 매체"로서 보다 일반적으로 지칭되는 것의 일례이다. 그러한 매체는 또한 기록 가능할 수 있다.

[0040] 본 실시예에서의 SOC(304)는 단일 집적 회로 상에 구현되는 것으로 가정되지만, 그러한 집적 회로는 프로세서(300), 메모리(302), 드라이버 회로(305) 및 버스(306)의 부분들을 더 포함할 수 있다. 대안적으로, 프로세서(300), 메모리(302), 드라이버 회로(305) 및 버스(306)의 부분들은, HDD에서의 이용을 위해 설계되고, 본 명세서에서 개시된 바와 같은 ITI 기반 헤드 위치 제어 기능을 제공하도록 적절하게 변형된 종래의 집적 회로들과 같은 하나 이상의 추가적인 집적 회로들의 형태로 적어도 부분적으로 구현될 수 있다.

[0041] 본 발명의 실시예를 통합하도록 변형될 수 있는 SOC 집적 회로의 일례가, 본 출원과 공동으로 양도되고 본 명세서에서 참조로 인용되는, "Data Storage Drive with Reduced Power Consumption" 라는 제목의 미국 특허 제 7,872,825 호에 개시되어 있다.

[0042] 주어진 실시예의 프로세서, 메모리 또는 다른 저장 디바이스 구성요소들을 구현하는데 이용될 수 있는 다른 유형의 집적 회로들은, 예를 들면, 마이크로프로세서, DSP(digital signal processor), ASIC(application-specific integrated circuit), FPGA(field-programmable gate array) 또는 다른 집적 회로 디바이스를 포함할 수 있다.

[0043] 집적 회로 구현을 포함하는 실시예에서, 다수의 집적 회로 다이들이 웨이퍼의 표면 상에 반복 패턴으로 형성될 수 있다. 각각의 그러한 다이는 본 명세서에서 기술된 바와 같은 디바이스를 포함할 수 있으며, 다른 구조들 또는 회로들을 포함할 수 있다. 다이들은 웨이퍼로부터 커팅 또는 다이싱된 후, 집적 회로들로서 패키징된다. 본 기술분야의 당업자라면, 어떻게 웨이퍼들을 다이싱하고 다이들을 패키징하여 패키징된 집적 회로들을 생성할 수 있는지 알 것이다. 그렇게 제조된 집적 회로들은 본 발명의 실시예로서 고려된다.

[0044] 본 실시예에서 저장 디바이스(100)의 일부로서 도시되었지만, 프로세서(300) 및 메모리(302) 중 하나 또는 둘다, 저장 디바이스가 설치되는 호스트 컴퓨터 또는 서버와 같은 관련 처리 디바이스 내에 적어도 부분적으로 구현될 수 있다. 따라서, 도 3의 실시예에서의 요소들(300, 302)은 저장 디바이스(100)로부터 분리되는 것으로서 보여지거나, 또는 저장 디바이스 및 그것의 관련 처리 디바이스 둘다로부터의 분리된 처리 또는 메모리 회로 구성요소들을 각각 포함하는 복합 요소들을 나타내는 것으로서 보여질 수 있다. 전술한 바와 같이, 프로세서(300) 및 메모리(302)의 적어도 부분들은, 본 명세서에서 넓게 정의되는 용어 "제어 회로"를 포함하는 것으로서 보여질 수 있다.

[0045] 도 4는 저장 디바이스(100) 내의 ITI 검출기(320) 및 관련 헤드 위치 제어기(315)의 한 가지 가능한 구현의 보다 상세한 도면을 도시한다. 이러한 실시예에서, 서보 제어기(400)는 ITI 기반 헤드 위치 제어기(402)를 이용하여 ITI 기반 헤드 위치 제어를 구현한다. ITI 기반 헤드 위치 제어기는 판독 채널 회로(310) 내의 ITI 검출기(320)로부터 ITI 메트릭(404)을 수신한다. 또한, 서보 제어기(400)는 서보 프로세서(410)를 이용하여 서보 기반 헤드 위치 제어를 구현한다. 본 실시예에서의 서보 제어기(400)는 헤드 위치 제어기(315)와 서보 회로(322)의 조합으로서 보여질 수 있다.

[0046] 또한, 서보 제어기(400)는 타이밍 제어 모듈(412), 룩업 테이블(lookup table)(414), 조정 모터 제어 모듈

(415), 인터페이스 버스(417) 및 스위치(418)를 포함한다. 타이밍 제어 모듈(412) 및 스위치(418)는, 본 명세서에서 각각 타이밍 제어 회로 및 스위칭 회로로서 보다 일반적으로 지칭되는 것의 예들이다. 도 4에서 명시적으로 도시되지는 않았지만, 헤드 디스크 어셈블리(308)는 조정 모터 제어 모듈(415)의 출력에 응답하여 저장 디스크(110)의 표면에 대한 판독/기록 헤드(130)의 방사상 위치를 변경하는 조정 모터를 포함하는 것으로 가정된다. 본 실시예에서, 조정 모터 제어 모듈(415)은 신호 결합기를 포함하는 VCM(voice coil motor) 제어 모듈의 형태로 특히 구현되지만, 다른 실시예들에서는, 매우 다양한 다른 회로 배열들을 이용하여 서보 제어기(400)의 이러한 구성요소를 구현할 수 있다.

[0047] 인터페이스 버스(417)는 AHB(AMBA High-performance Bus)를 포함하는 것으로서 예시적으로 도시되지만, 버스(306)의 일부분일 수 있다. 다시, 다른 실시예들에서 다른 유형의 버스 구성들이 이용될 수 있다.

[0048] 조정 모터 제어 모듈(415)은 서보 프로세서(410) 및 ITI 기반 헤드 위치 제어기(402)로부터 각각의 제어 신호들을 수신한다. ITI 기반 헤드 위치 제어기(402)로부터의 제어 신호는 하나 이상의 판독 채널 ITI 메트릭(404)과 같은 검출된 간섭을 특성화하는 정보를 이용하여 룩업 테이블(414)을 어드레싱함으로써 적어도 부분적으로 생성된다. 이러한 제어 신호는 특히, 조정 모터 제어 모듈(415)을 통해 판독/기록 헤드(130)에 적용될 원하는 오프셋 조정을 나타내는 오프셋 신호를 포함한다. 스위치(418)는 타이밍 제어 모듈(412)의 출력에 응답하여 ITI 기반 헤드 위치 제어기(402)로부터의 제어 신호를 오프셋 신호 라인(420)을 통해 조정 모터 제어 모듈(415)의 입력에 선택적으로 인가한다. 타이밍 제어 모듈(412) 및 ITI 기반 헤드 위치 제어기(402)의 동작은 인터페이스 버스(417)를 통해 송신된 하나 이상의 신호들을 이용하여 서보 프로세서(410)에 의해 지시된다. 그러한 지시를 제어기(402) 및 타이밍 제어 모듈(412)로 제공시에, 서보 프로세서(410)는 피드백 경로(422)를 통해 헤드 디스크 어셈블리(308)로부터 프로세서(410)에서 수신된 위치 에러 신호(position error signal; PES) 피드백을 이용한다.

[0049] 서보 프로세서(410)는 저장 디스크의 표면 상의 서보 마크들을 검출함으로써 생성된 서보 타이밍 정보에 기초하여 판독/기록 헤드(130)의 위치를 제어하는 서보 알고리즘을 구현한다. 모듈(415)의 출력에서의 VCM 제어 신호는 각각의 서보 마크가 처리된 후에 갱신될 수 있으며, 또한 ITI 기반 헤드 위치 제어기(402)에 의해 결정된 것으로서의 현재 오프셋을 반영하기 위해 갱신된다. 본 실시예에서 이러한 오프셋은 검출된 서보 마크들 사이에서 실질적으로 연속으로(substantially continuous basis)으로 판독/기록 헤드의 방사상 위치를 미세 조정하는데 이용된다. 따라서, 이러한 실시예에서의 ITI 기반 헤드 위치 제어는 서보 기반 헤드 위치 제어를 보충한다. ITI 피드백은 데이터가 저장 디스크로부터 판독됨에 따라 거의 항상 이용가능하다는 점에서 특히 유용하다. 이것은 서보 마크들이 저장 디스크 상에서 정규적인 간격으로 처리될 때에만 일반적으로 이용가능한 서보 피드백과는 대조되는 것이다.

[0050] 도 4의 실시예에서, 검출기(320)는 데이터 신호로부터 ITI를 실질적으로 연속으로 추출하도록 구성될 수 있다. 이러한 실시예에서 ITI 소거가 요구되는 것은 아니지만, ITI 검출은 종래의 ITI 소거 프로세스와 함께 수행될 수 있다. ITI는 플라이 하이트(fly height)(즉, 데이터가 디스크로부터 판독되거나 또는 디스크에 기록됨에 따라 저장 디스크와 헤드의 자기 표면들 사이에 유지되는 거리) 및 환경 요인들과 같은 헤드 위치 변화를 나타내지 않는 요인들을 제어하기 위해 검출기(320)에서의 신호 레벨로 정규화될 수 있다. ITI 메트릭(404)은 정규화된 ITI, 또는 ITI의 복합 에너지와 같은 다른 관련 측정치들을 포함할 수 있다. 이러한 메트릭들은, 도면에서 나타낸 바와 같이, 서보 제어기(400)로 제공된다. ITI 메트릭의 이러한 전송은, ITI가 저장 디스크로부터 판독된 데이터 신호에서 검출됨에 따라 실질적으로 연속으로 발생되거나, 또는, 제어 루프의 특정 구현에 따라, 예를 들면, 지정된 ITI 임계값이 크로싱되거나, 또는 서보 제어기(400)에 의해 요청된 것으로서 주기적으로 발생할 수 있다. 일반적으로, 서보 제어기는 헤드 위치를 조정하여 헤드를 데이터 복원을 위한 최적의 위치에 유지하도록 구성된다.

[0051] 데이터 복원을 위한 최적의 위치는 판독되는 트랙의 중심일 필요는 없음을 이해해야 하며, 이제 도 5a 및 5b와 함께 예시될 것이다. 이러한 도면들은 ITI에서의 변동들을, 본 발명의 실시예들에서의 트랙 중심에 대한 판독/기록 헤드 오프셋의 함수로서 예시한다. 이러한 예에서의 ITI는 특정 유형의 메트릭, 즉, 복합 에너지(E)의 관점에서 표현되며, 오프셋은 트랙 피치의 백분율로서 표현된다. 도면들 각각은 공칭의 원래의 트랙 피치에 대한 상이한 양의 VTP(variation in track pitch)에 대응한다.

[0052] 도 5a에서, 트랙 피치는 원래의 트랙 피치에 대하여 10% 만큼 감소되어, 감소된 트랙 피치는 원래의 트랙 피치의 90%이다. 이러한 도면으로부터, 이 경우에 헤드 위치는 ITI가 커지기 전에 약 +15% 또는 -20% 만큼 중심으로부터 벗어날 수 있음을 볼 수 있다. 또한 현재의 트랙 N의 중심에 대한 네가티브(negative) 오프셋의 증가는

인접한 트랙 N-1로부터의 ITI의 양이 증가되도록 하며, 트랙 N의 중심에 대한 포지티브(positive) 오프셋의 증가는 인접 트랙 N+1로부터의 ITI의 양이 증가되도록 한다는 것이 명백하다. 이러한 예에서의 최적의 헤드 위치는 트랙 중심에 대하여 작은 네가티브 오프셋인 것으로 나타난다. 그러한 오프셋은 전술한 바와 같은 서보 프로세서(410) 및 그것의 관련된 타이밍 제어 모듈(412)의 제어하에, ITI 기반 헤드 위치 제어기(402) 및 오프셋 라인(420)을 통해 서보 제어기(400)에 의해 도입될 수 있다. 이러한 예에서의 서보 제어기는 일반적으로, 디스크로부터 판독된 데이터 신호에서의 ITI의 복합 에너지를 최소화하는 네가티브 오프셋 위치에 헤드를 유지하고자 시도할 것이다.

[0053] 그러한 오프셋에 대한 필요성은 도 5b의 예에서 더욱 명백하며, 여기서, 트랙 피치는 원래의 트랙 피치에 대하여 30% 만큼 감소되어, 감소된 트랙 피치는 원래의 트랙 피치의 70%이다. 이 경우, 그 최적의 위치로부터의 헤드의 비교적 작은 편차들을 갖는 상당한 양의 ITI가 발생된다. 도 5a의 예에서와 같이, 최적의 위치는 트랙 중심에 대응하지 않는다. 다시, 이 경우에 있어서의 서보 제어기(400)는 디스크로부터 판독된 데이터 신호에서의 ITI의 복합 에너지를 최소화시키는 네가티브 오프셋 위치에 헤드를 유지하고자 시도할 것이다.

[0054] 헤드 위치를 추정하기 위해 ITI 복합 에너지를 이용하는 것은, 기록 프로세스들이 커다란 ITI를 도입하는 경우에 특히 효과적인데, 그 이유는, 그와 같은 경우에 ITI는 제어 루프 성능을 저하시키기보다는 추가적인 위치 추정 정보를 실제로 생성하기 때문이다. 더욱이, 도 4의 실시예에서와 같은 ITI 기반 헤드 위치 제어를 이용하는 것은, 서보 기반 헤드 위치 제어의 경우와 마찬가지로 서보 마크들에서만 아니라, 데이터가 디스크로부터 판독됨에 따라 실질적으로 연속으로 헤드 위치 추정치들이 제공되도록 한다. 그 결과, ITI 기반 헤드 위치 제어는 디스크 용량을 희생하지 않고서도 훨씬 높은 대역폭 제어 루프를 제공한다.

[0055] 전술한 바와 같이, ITI 메트릭(404)은 종래의 ITI 소거 프로세스로부터 얻어질 수 있다. 그러한 프로세스들은 단면(single-sided) 또는 양면(double-sided) ITI 소거를 포함할 수 있다. 단면 ITI 소거는 단일의 인접한 트랙으로부터 ITI를 검출하여 소거한다. 이 경우, 서보 제어기(400)는 헤드를 관련된 인접한 트랙 근처에 위치되도록 유지시킴으로써, ITI가 추출되지 않는 반대측 인접 트랙 쪽으로 헤드가 드리프트(drift)하지 않게 보장하도록 구성될 수 있다. 양면 ITI 소거는 2개의 인접한 트랙들로부터 ITI를 검출하여 소거한다. 이 경우, 서보 제어기(400)는 헤드를 2개의 인접한 트랙들 사이에 위치시킴으로써, 2개의 인접한 트랙들에 의해 초래된 전체 ITI가 최소화되도록 구성될 수 있다.

[0056] 특히 단면 ITI 소거의 경우, 서보 기반 헤드 위치 제어는 엑스커션 리미터(excursion limiter)로서 이용되어, ITI 기반 헤드 위치 제어가 헤드를 하나의 인접한 트랙으로부터 너무 멀리 이동시키는 것을 방지하고, 그에 따라 반대측 인접 트랙을 침해하는 것을 방지할 수 있음을 주지해야 한다.

[0057] 주어진 실시예에서, ITI 복합 에너지와 같은 ITI 메트릭이, 각각의 데이터 섹터 내의 각각의 데이터 블록에 대해, 그것이 디스크로부터 판독된 직후에, 얻어질 수 있다. 블록 길이는 ITI 추정 정확성과 제어 루프 대역폭 사이의 트레이드오프(tradeoff)를 결정한다. 서보 제어기(400)는 현재의 데이터 블록에 대한 이러한 ITI 복합 에너지를 사전결정된 범위에 대해 비교하여, 사전결정된 양 만큼 헤드 위치 오프셋을 조정하도록 구성될 수 있다. 이러한 동작들은 룩업 테이블(414)을 이용하여 적어도 부분적으로 구현될 수 있다. 또한, ITI 메트릭은 검출된 서보 마크들에 대해 동작하는 서보 알고리즘에 의해 이용될 수 있음을 주지해야 한다.

[0058] 전술한 바와 같이, ITI 메트릭을, 모든 데이터 블록에 대해서와 같이, 실질적으로 연속으로 획득할 필요는 없으며, 다른 실시예들에서, 그러한 메트릭은 주기적으로, 예를 들면, ITI 복합 에너지가 정의된 범위의 바깥에 속할 때에만, 서보 제어기(400)에 의해 획득되어 처리될 수 있다.

[0059] 도 3 및 4에 도시된 특정한 회로 배열들은 단지 예로써 제공된 것이며, 본 발명의 다른 실시예들은 다른 유형 및 배열의 추가적이거나 또는 대안적인 구성요소들을 이용할 수 있음을 이해할 것이다. 이러한 다른 실시예들에 있어서의 저장 디바이스의 제어 회로는 전용의 하드웨어 뿐만 아니라, 소프트웨어를 실행하는데 이용되는 프로세서 또는 메모리 자원들을 포함할 수 있다.

[0060] 전술한 바와 같이, 저장 디바이스(100)의 구성은 본 발명의 다른 실시예들에서 변할 수 있다. 예를 들어, 본 발명이 다른 실시예에서의 저장 디바이스는, 하나 이상의 저장 디스크들 이외에도 플래시 메모리를 포함하는 하이브리드 HDD를 포함할 수 있다.

[0061] 또한, 특정한 저장 디스크 구성 및 레코딩 메카니즘은 본 발명의 다른 실시예들에서 변할 수 있음을 이해해야 한다. 예를 들어, SMR 및 BPM과 같은 레코딩 기법들이 본 발명의 하나 이상의 실시예들에서 이용될 수 있다.

[0062] 도 6은 컴퓨터, 서버, 통신 디바이스 등일 수 있는 호스트 처리 디바이스(602)에 연결된 디스크 기반 저장 디바

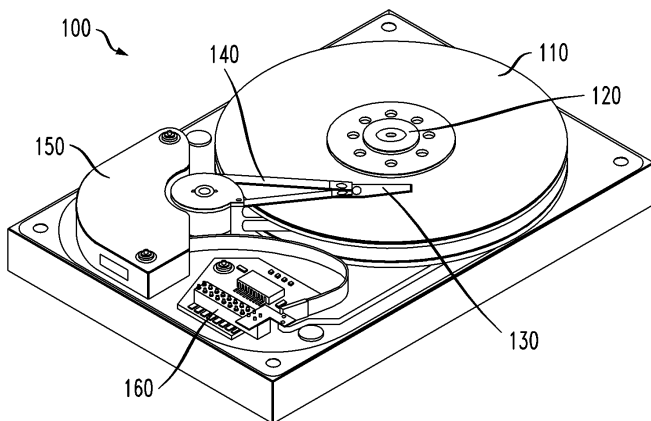
이스(100)를 포함하는 처리 시스템(600)을 도시한다. 이 도면에서는 분리된 요소로서 도시되지만, 저장 디바이스(100)는 호스트 처리 디바이스 내로 통합될 수 있다. 저장 디바이스(100)를 향한 판독 코멘드 및 기록 코멘드와 같은 인스트럭션들은 처리 디바이스(602)로부터 발생될 수 있으며, 처리 디바이스(602)는 도 3과 함께 기술한 것들과 유사한 프로세서 및 메모리 요소들을 포함할 수 있다.

[0063] 다수의 기스크 기반 저장 디바이스들(100)이, 도 7에 도시된 바와 같은 가상 저장 시스템(700) 내에 통합될 수 있다. 저장 가상화 시스템으로도 지칭되는 가상 저장 시스템(700)은, 예시적으로, RAID 시스템(704)에 연결된 가상 저장 제어기(702)를 포함하며, RAID는 독립 디스크들의 중복 어레이(Redundant Array of Independent Disks)를 나타낸다. 특히, RAID 시스템은 100-1, 100-2, ... 100-K로 표시된 K개의 개별적인 저장 디바이스들을 포함하며, 그러한 저장 디바이스들 중 하나 이상은 본 명세서에서 기술된 바와 같은 ITI 기반 헤드 위치 제어 기능을 포함하도록 구성되는 것으로 가정한다. 본 명세서에 개시된 유형의 HDD 또는 다른 디스크 기반 저장 디바이스들을 포함하는 이들 및 다른 가상 저장 시스템들은 본 발명의 고려된 실시예들이다. 도 6에서의 호스트 처리 디바이스(602)는 가상 저장 시스템의 요소일 수도 있으며, 가상 저장 제어기(702)를 포함할 수 있다.

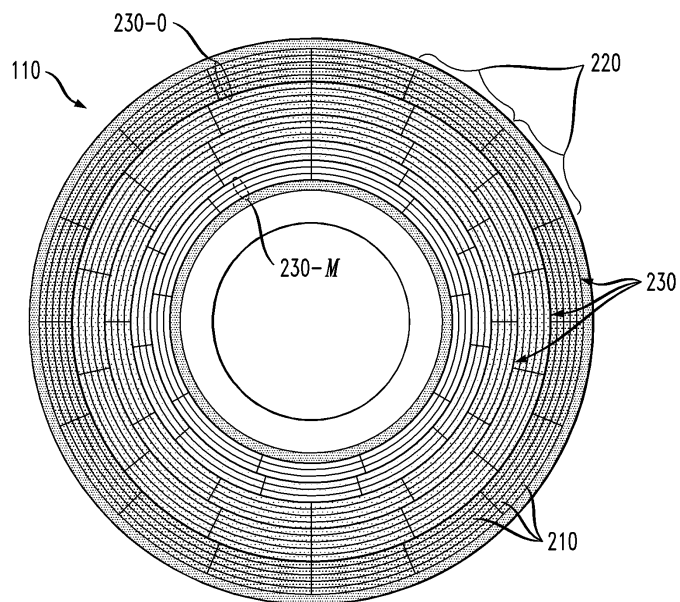
[0064] 다시, 기술한 본 발명의 실시예들은 단지 예시적인 것으로 의도됨을 강조한다. 예를 들어, 다른 실시예들은 기술된 기능을 구현하기 위한 상이한 유형 및 배열의 저장 디스크, 판독/기록 헤드, 제어 회로 및 다른 저장 디바이스 요소를 이용할 수 있다. 또한, 헤드 위치 제어가 검출된 ITI에 기초하여 제공되는 특정한 방식은 다른 실시예들에서 변할 수 있다. 이하의 특허청구범위의 영역 내의 이들 및 다수의 다른 대안적인 실시예들이 본 기술분야의 당업자에게 명백할 것이다.

도면

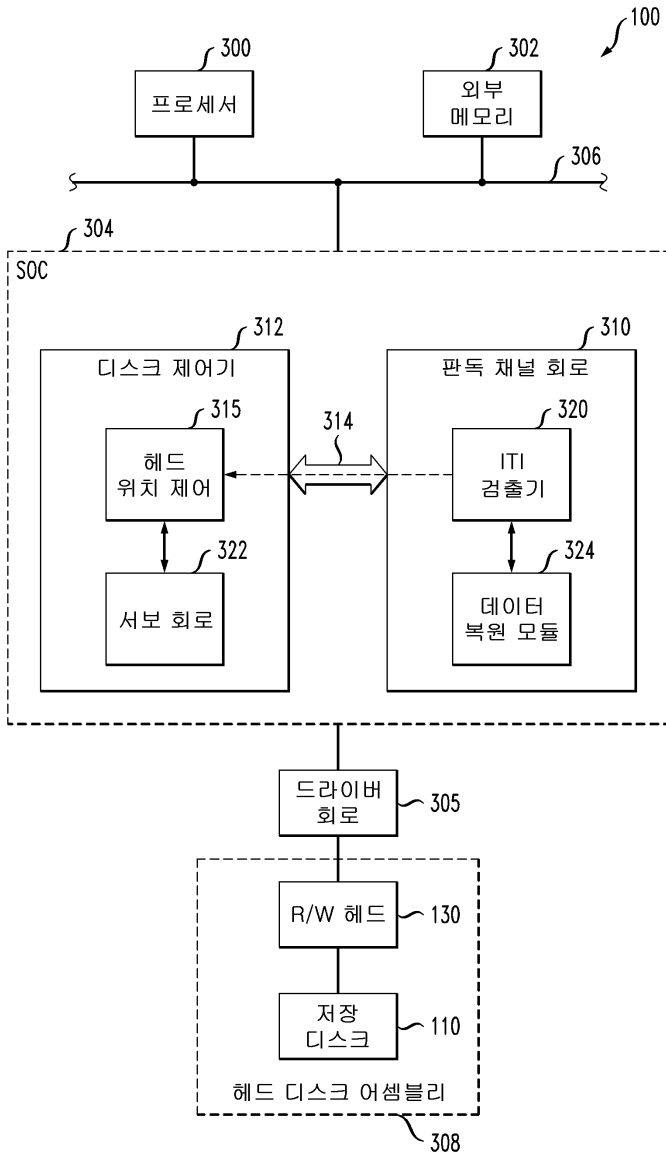
도면1



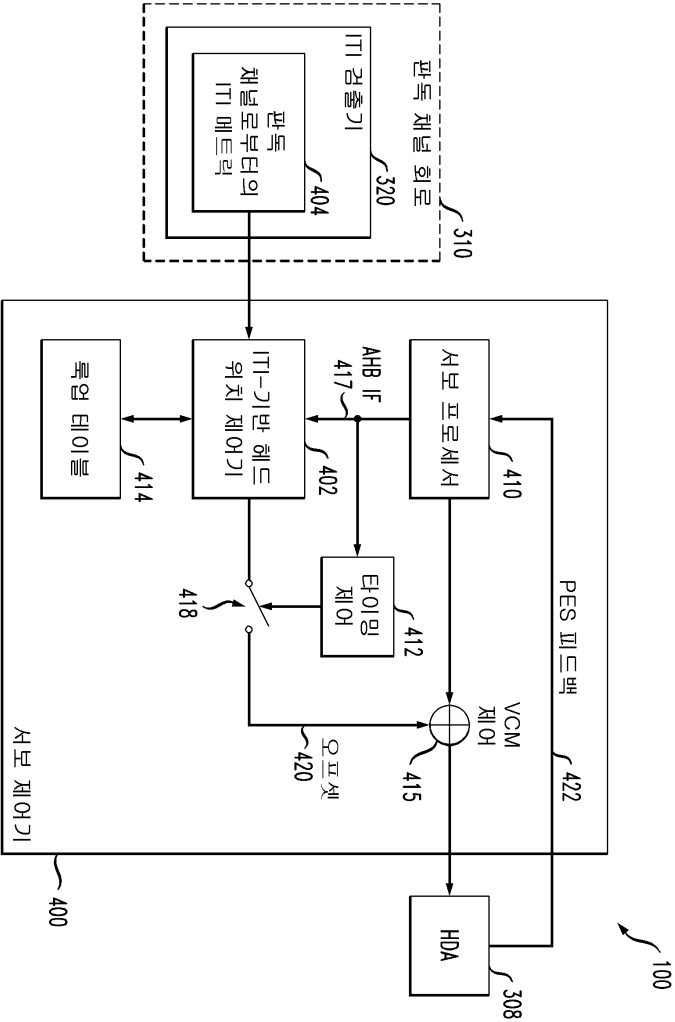
도면2



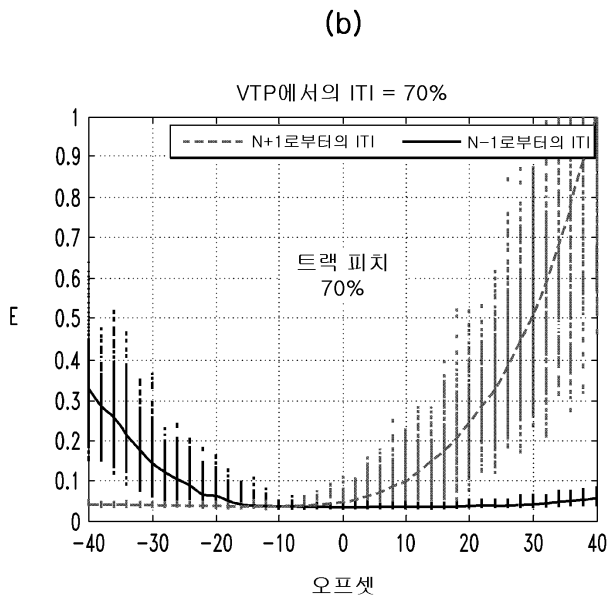
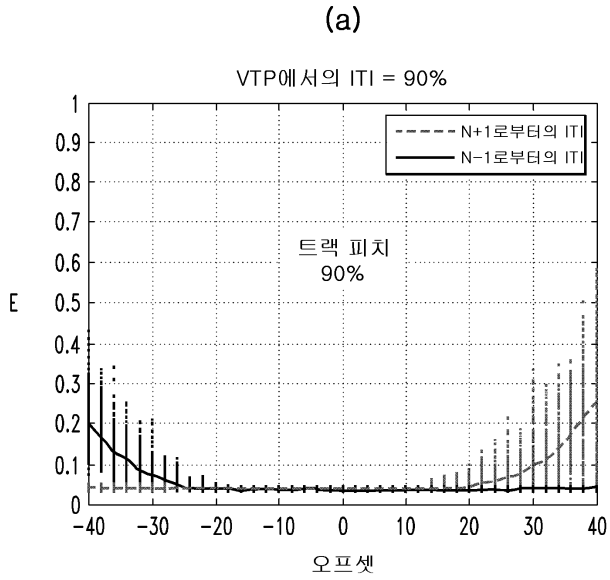
도면3



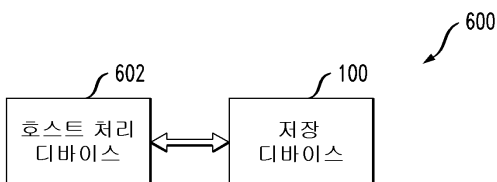
도면4



도면5



도면6



도면7

