

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年6月30日(2005.6.30)

【公開番号】特開2003-124757(P2003-124757A)

【公開日】平成15年4月25日(2003.4.25)

【出願番号】特願2001-318301(P2001-318301)

【国際特許分類第7版】

H 03 F 3/50

【F I】

H 03 F 3/50

【手続補正書】

【提出日】平成16年10月18日(2004.10.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

3端子デバイスを使用する方法であつて、

該3端子デバイスを含む回路の動作における、前記3端子デバイスに關係するアーリー効果の影響を低減すること、

を特徴とする3端子デバイス使用方法。

【請求項2】

請求項1記載の方法において、

前記アーリー効果の影響の低減は、前記回路の動作を高速にするために行うこと、  
を特徴とする3端子デバイス使用方法。

【請求項3】

請求項1記載の方法において、

前記アーリー効果の影響の低減は、前記回路の動作の精度を高くするために行うこと、  
を特徴とする3端子デバイス使用方法。

【請求項4】

請求項1から3のいずれかに記載の方法において、

前記3端子デバイスの第1、第2および第3の端子の全てを無接地状態で使用すること、  
を特徴とする3端子デバイス使用方法。

【請求項5】

請求項1から3のいずれかに記載の方法であつて、

前記3端子デバイスは、入力端子として機能する第1の端子と、第2の端子と、出力端子として機能する第3の端子とを有し、

前記3端子デバイスの前記第2端子を非接地状態で使用すること、  
を特徴とする3端子デバイス使用方法。

【請求項6】

請求項5記載の方法であつて、さらに、前記第1端子および第3端子も非接地で使用することにより、前記3端子デバイスを無接地状態で動作させること、を特徴とする3端子デバイス使用方法。

【請求項7】

請求項5または6に記載の方法において、前記第2端子と前記第3端子間の第1電位差

を、前記入力信号の変化に拘わらず実質上一定に保持すること、を特徴とする3端子デバイス使用方法。

【請求項8】

入力端子として機能する第1の端子と、第2の端子と、出力端子として機能する第3の端子とを有し、前記第1端子に入力される入力信号に応答して前記第3端子に出力信号を発生する3端子デバイスにおいて、該デバイスの出力信号におけるアーリー効果による成分を低減させるアーリー効果成分低減方法であって、

第1の端子に受ける前記入力信号に関係した第1の信号に応答して、前記デバイスの前記第2端子の電位を制御することによって、前記デバイスの前記第2端子と前記第3端子との間の第1の電位差を実質上一定にすること、

から成るアーリー効果成分低減方法。

【請求項9】

請求項8記載の方法において、前記3端子デバイスは、

前記第1端子と前記第3端子との間の第2の電位差は、前記第2端子と前記第3端子との間の前記第1電位差に対し第1の関数の関係を有すること、  
を特徴とするアーリー効果成分低減方法。

【請求項10】

請求項8または9に記載の方法において、前記制御は、

前記第1信号を入力端子に受けて第2の信号を出力端子に発生することにより、前記第1電位差が前記第2電位差に対し第2の関数の関係を有するようにすること、  
を特徴とするアーリー効果成分低減方法。

【請求項11】

請求項10記載の方法において、前記第2関数は、前記第2電位差を変数とする1次関数、または前記第2電位差を変数とする定数関数、またはこれら1次関数と定数関数の組み合わせの関数であること、  
を特徴とするアーリー効果成分低減方法。

【請求項12】

3端子デバイスを含むバッファ回路を使用して信号をバッファする信号バッファ方法において、

前記バッファ回路の動作における前記3端子デバイスに関係するアーリー効果成分を低減すること、  
を特徴とする信号バッファ方法。

【請求項13】

請求項12記載の方法において、

前記3端子デバイスは、入力端子として機能する第1の端子と、第2の端子と、出力端子として機能する第3の端子とを有し、前記第1端子に入力される入力信号に応答して前記第3端子に出力信号を発生するようになっており、

前記のアーリー効果成分を低減することは、

イ) 前記3端子デバイスの前記第1端子に、入力信号を受けるステップと、  
ロ) 前記入力信号に関係した第1の信号を発生するステップと、  
ハ) 前記第1信号に応答して、前記デバイスの前記第2端子の電位を制御することによって、前記デバイスの前記第2端子と前記第3端子との間の第1の電位差を実質上一定にするステップと、

二) 前記第1端子に受けた前記入力信号をバッファした出力信号を、前記3端子デバイスの前記第3端子から発生するステップと、  
を含むこと、を特徴とする信号バッファ方法。

【請求項14】

入力端子として機能する第1の端子と、第2の端子と、出力端子として機能する第3の端子とを有し、前記第1端子に入力される入力信号に応答して前記第3端子に出力信号を発生する3端子デバイスにおいて、該デバイスの出力信号におけるアーリー効果による成

分を低減させるアーリー効果成分低減回路であって、

前記入力信号に関係した第1の信号を受け、該第1信号に応答して前記デバイスの前記第2端子の電位を制御する制御手段、

を備え、これにより、前記デバイスの前記第2端子と前記第3端子との間の第1の電位差を実質上一定にすることによってアーリー効果成分を低減すること、を特徴とするアーリー効果成分低減回路。

#### 【請求項15】

請求項14記載の回路において、前記3端子デバイスは、

前記第1端子と前記第3端子との間の第2の電位差は、前記第2端子と前記第3端子との間の前記第1電位差に対し第1の関数の関係を有すること、  
を特徴とするアーリー効果成分低減回路。

#### 【請求項16】

請求項14または15に記載の回路において、前記制御手段は、

前記第1信号を入力端子に受けて第2の信号を出力端子に発生することにより、前記第1電位差が前記第2電位差に対し第2の関数の関係を有するようにすること、  
を特徴とするアーリー効果成分低減回路。

#### 【請求項17】

請求項14から16のいずれかに記載の回路において、前記制御手段は、

イ) 前記第1信号を前記3端子デバイスの前記第1端子から得るため、前記3端子デバイスの前記第1端子に接続した前記入力端子と、  
ロ) 前記3端子デバイスの前記第2端子に接続した前記出力端子と、  
を有すること、  
を特徴とするアーリー効果成分低減回路。

#### 【請求項18】

請求項14から16のいずれかに記載の回路において、前記制御手段は、

イ) 前記第1信号を前記3端子デバイスの前記第3端子から得るため、前記3端子デバイスの前記第3端子に接続した前記入力端子と、  
ロ) 前記3端子デバイスの前記第2端子に接続した前記出力端子と、  
を有すること、  
を特徴とするアーリー効果成分低減回路。

#### 【請求項19】

3端子デバイスを含む回路であって、

該回路の動作における、前記3端子デバイスに関係するアーリー効果の影響を低減したこと、  
を特徴とする回路。