

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 21 年 4 月 16 日 (2009.4.16)

【公開番号】特開 2007-266417 (P2007-266417A)
 【公開日】平成 19 年 10 月 11 日 (2007.10.11)
 【年通号数】公開・登録公報 2007-039
 【出願番号】特願 2006-91162 (P2006-91162)
 【国際特許分類】

H 0 1 L 23/02 (2006.01)

【 F I 】

H 0 1 L 23/02 H

【手続補正書】

【提出日】平成 21 年 2 月 27 日 (2009.2.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体素子が設置されたベース基板と、

前記ベース基板上に設けられ前記半導体素子を覆い、前記ベース基板側の端部に開口部を有する覆い部材と、

第 1 表面及び前記第 1 表面の反対面である第 2 表面を有し、前記第 2 表面を前記ベース基板に向けて前記開口部を塞ぐように前記ベース基板上に設けられ、前記第 1 表面における前記覆い部材の内部に位置する領域に第 1 高周波信号線を有し、前記第 2 表面に前記第 1 高周波信号線に電氣的に接続する第 2 高周波信号線を有する接栓基板と、
 を備え、

前記第 1 高周波信号線と前記ベース基板は第 1 マイクロストリップ線路部を構成し、

前記第 2 高周波信号線と前記ベース基板は第 2 マイクロストリップ線路部を構成し、

前記第 1 マイクロストリップ線路部のインピーダンスと前記第 2 マイクロストリップ線路部のインピーダンスは同じであることを特徴とする半導体パッケージ。

【請求項 2】

半導体素子が設置された表面及び前記表面の反対面を有するベース基板と、

前記ベース基板の前記表面上に設けられ前記半導体素子を覆い、前記ベース基板側の端部に開口部を有する覆い部材と、

第 1 表面及び前記第 1 表面の反対面である第 2 表面を有し、前記第 2 表面を前記ベース基板に向けて前記開口部を塞ぐように前記ベース基板上に設けられ、前記第 1 表面における前記覆い部材の内部に位置する領域に第 1 高周波信号線を有し、前記第 2 表面に前記第 1 高周波信号線に電氣的に接続する第 2 高周波信号線を有する接栓基板と、
 を備え、

前記第 1 高周波信号線と前記ベース基板は第 1 マイクロストリップ線路部を構成し、

前記ベース基板の前記反対面を含む仮想面と前記第 2 高周波信号線が第 2 マイクロストリップ線路部を構成する場合、前記第 1 マイクロストリップ線路部のインピーダンスと前記第 2 マイクロストリップ線路部のインピーダンスが同じになるように前記第 2 高周波信号線の幅が設定されていることを特徴とする半導体パッケージ。

【請求項 3】

前記第 2 高周波信号線の幅は前記第 1 高周波信号線の幅よりも大きいことを特徴とする

請求項 1 又は 2 記載の半導体パッケージ。

【請求項 4】

前記第 2 マイクロストリップ線路部分のベース基板は前記第 1 マイクロストリップ線路部分のベース基板よりも薄く、

前記第 2 マイクロストリップ線路部分のベース基板は前記第 2 高周波信号線から離間しており、

前記ベース基板は、前記第 2 マイクロストリップ線路部分のベース基板を前記第 2 高周波信号線から離間させる凹部を有しており、

前記凹部は、前記ベース基板と前記第 2 高周波信号線との間に空間を形成することを特徴とする請求項 1 記載の半導体パッケージ。

【請求項 5】

前記第 1 マイクロストリップ線路部分のベース基板の厚さは、前記第 1 マイクロストリップ線路部のインピーダンスと前記第 2 マイクロストリップ線路部のインピーダンスが同じになるように設定されており、

前記ベース基板は前記第 2 高周波信号線から離間しており、

前記ベース基板は、前記ベース基板を前記第 2 高周波信号線から離間させる切欠部を有しており、

前記切欠部は、前記仮想面と前記第 2 高周波信号線との間に空間を形成することを特徴とする請求項 2 記載の半導体パッケージ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明の実施の形態に係る第 1 の特徴は、半導体パッケージにおいて、半導体素子が設置されたベース基板と、ベース基板上に設けられ半導体素子を覆い、ベース基板側の端部に開口部を有する覆い部材と、第 1 表面及び第 1 表面の反対面である第 2 表面を有し、前記第 2 表面を前記ベース基板に向けて開口部を塞ぐようにベース基板上に設けられ、第 1 表面における前記覆い部材の内部に位置する領域に第 1 高周波信号線を有し、第 2 表面に第 1 高周波信号線に電氣的に接続する第 2 高周波信号線を有する接栓基板とを備え、第 1 高周波信号線とベース基板は第 1 マイクロストリップ線路部を構成し、第 2 高周波信号線とベース基板は第 2 マイクロストリップ線路部を構成し、第 1 マイクロストリップ線路部のインピーダンスと第 2 マイクロストリップ線路部のインピーダンスは同じであることである。

本発明の実施の形態に係る第 2 の特徴は、半導体パッケージにおいて、半導体素子が設置された表面及び表面の反対面を有するベース基板と、ベース基板の表面上に設けられ半導体素子を覆い、ベース基板側の端部に開口部を有する覆い部材と、第 1 表面及び第 1 表面の反対面である第 2 表面を有し、第 2 表面をベース基板に向けて開口部を塞ぐようにベース基板上に設けられ、第 1 表面における覆い部材の内部に位置する領域に第 1 高周波信号線を有し、第 2 表面に第 1 高周波信号線に電氣的に接続する第 2 高周波信号線を有する接栓基板とを備え、第 1 高周波信号線とベース基板は第 1 マイクロストリップ線路部を構成し、ベース基板の反対面を含む仮想面と第 2 高周波信号線が第 2 マイクロストリップ線路部を構成する場合、第 1 マイクロストリップ線路部のインピーダンスと第 2 マイクロストリップ線路部のインピーダンスが同じになるように第 2 高周波信号線の幅が設定されていることである。