

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-12017

(P2005-12017A)

(43) 公開日 平成17年1月13日(2005.1.13)

(51) Int.Cl.⁷
H01L 21/60F I
H01L 21/60 311Wテーマコード (参考)
5F044

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願2003-175096 (P2003-175096)
(22) 出願日 平成15年6月19日 (2003.6.19)(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(74) 代理人 100065248
弁理士 野河 信太郎
(72) 発明者 岩根 知彦
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内
(72) 発明者 井面 慶一
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内
Fターム(参考) 5F044 MM41

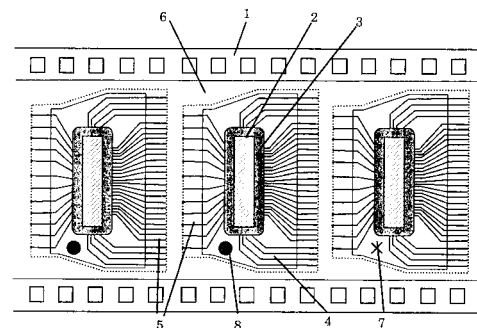
(54) 【発明の名称】 テープキャリア型の半導体装置

(57) 【要約】

【目的】 個片化打ち抜き不良の発生をおそれを防止することができるとともに、個片化の前後を問わず、良否の判定を目視のみによって容易に行うことのできるテープキャリア型の半導体装置を提供する。

【構成】 COFテープのそれぞれの半導体素子における外形領域（外形ライン）6の内側には、良品の場合にはφ0.5mm～φ3.0mmの良品表示孔8が打ち抜かれて設けられ、不良品の場合には非貫通状のターゲットマーク7が設けられている。良品表示孔8およびターゲットマーク7により、それぞれの半導体素子の良否を判定することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

長尺の絶縁性フレキシブルテープの一方側面に所定の配線パターンと半導体素子とが連続的に複数設けられたテープキャリア型の半導体装置において、
それぞれの半導体装置における外形領域の内側に、その半導体素子が良品であることを表示するための貫通状良品表示孔またはその半導体素子が不良品であることを表示するための非貫通状ターゲットマークが設けられていることを特徴とするテープキャリア型の半導体装置。

【請求項 2】

テープは、その厚さが $5\ \mu\text{m} \sim 40\ \mu\text{m}$ であることを特徴とする請求項 1 記載のテープキャリア型の半導体装置。 10

【請求項 3】

良品表示孔は、その大きさが $\phi 0.5\ \text{mm} \sim \phi 3.0\ \text{mm}$ であることを特徴とする請求項 1 記載のテープキャリア型の半導体装置。

【請求項 4】

ターゲットマークは、その表面が錫メッキまたは金メッキされていることを特徴とする請求項 1 記載のテープキャリア型の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

20

本発明は、テープキャリア型の半導体装置に関し、さらに詳しくは、長尺の絶縁性フレキシブルテープの一方側面に所定の金属配線パターンと半導体素子とが等間隔で連続的に設けられた、COF (Chip On FPC) と呼ばれるテープキャリア型の半導体装置に関する。

【0002】

【従来の技術】

COF は、携帯電話、PDA (携帯情報端末)、ノートパソコン、液晶テレビなどのパネルに実装・搭載されるものであって、所定の金属配線パターンが等間隔で連続的に設けられた長尺の絶縁性フレキシブルテープ (テープキャリア) の一方側面に複数の半導体素子が等間隔で連続的に実装されている。 30

【0003】

その実装方法は、テープキャリアにおけるインナーリードと呼ばれる配線パターンの一部と半導体素子の電極とを、テープキャリアの配線パターンの裏面から加熱するとともに半導体素子の電極の裏面から加圧する、熱圧着処理によるものである。

【0004】

半導体素子を実装した後は、テープキャリアと半導体素子との界面部に半導体素子の周辺から樹脂を注入して硬化させることで、半導体素子の表面を保護する。その後、テープキャリアにおけるアウターリードと呼ばれる外部出力端子の上にプローブピンを立てて、専用テスターにより良否判定テストを行う。

【0005】

40

このテストで、複数の COF のそれぞれが良品であるか不良品であるかの判定がなされる。

【0006】

そして、良品であると判定された COF については、図 3 に示すように、その外形領域 (個片になったときの COF における所定の外形ライン 6 で囲まれた領域) の外側に、良品表示孔 8 と呼ばれる基材貫通孔を金型により開ける。

【0007】

次いで、この良品表示孔 8 の有無によって COF の良否を所定の装置で判定する。そして、良品表示孔 8 の開いていない不良品については、図 3 に示すように、半導体素子 2 がある部分を中心にした半導体素子部打ち抜き孔 9 を別の金型で打ち抜く。その後、最終検査 50

を経て、長尺テープをリールに巻いた状態でユーザーへ出荷している。

【0008】

ユーザーは、COFの入荷後に、金型により、長尺テープ状のCOFを連続的に外形ライン6に沿って打ち抜くことで、図4に示すように、互いに切り離された個片にする。

【0009】

外形ラインで打ち抜かれ個片化されたCOFは、図3に示すような良品表示孔8による良否の判定ができないので、半導体素子部2が打ち抜かれているかどうかで(図4に示すように、良品は半導体素子部2が打ち抜かれませんが、不良品は半導体素子部2がある部分を中心にした半導体素子部打ち抜き孔9が開けられる。)、その良否を判定する。そして、良品COFのみについてその後の実装を行い、応用商品化している。

10

【0010】

ところで、集積回路(IC)の良否判定の方法としては、例えば特許文献1に記載されたものがある。

【0011】

【特許文献1】

特開昭63-288038号公報

【0012】

特許文献1に記載された「テープキャリア」の概要を説明する。

【0013】

このテープキャリアは、絶縁性フィルムの金属配線パターンを有しない部分に遮光性パッドを形成し、この遮光性パッド領域に絶縁性フィルムを貫通して孔を設けることにより、

20

ホト・センサーによる検出の誤認識を防ぐことを目的とするものである。

【0014】

より具体的に説明すると、IC金属パッド8を設け、この上に貫通孔9aを開ける。検出ミスのないパッドの大きさは、直径1mmの孔の大きさに対して2mm角以上の正方形であればよい。また、9bのように配線パターンの一部に孔を開けてもよい。この場合、パッド6は少し大きめにし、孔を開けた後でも電気テストを行うことができる。さらに、絶縁性フィルム1の色が比較的濃い場合は、孔の全周が金属でなくて一部だけが金属で覆われていてもよい。

【0015】

30

以上のように構成することで、テープキャリア上に開けた孔の有無についてのホト・センサーによる検出を確実に行うことができるようになり、良品を除去したり、不良品を良品として扱ったりするミスがなくなる。

【0016】

なお、ICの良否が決定された後は、基材に貫通孔を形成し、その有無により良否を判断している。前記公報では、前記外形領域の外側または内側に貫通孔を形成している。

【0017】

【発明が解決しようとする課題】

しかしながら、前記COFは、前記のように、不良品については半導体素子2がある部分を中心にした半導体素子部打ち抜き孔9を打ち抜いて出荷されるが、半導体素子部打ち抜き孔9の打ち抜き金型は、共用化も可能とするため、半導体素子2の大きさが多少変わっても打ち抜けるように、大きめのサイズに設けられている。

40

【0018】

ユーザー側では、長尺で入荷されたCOFテープが、リール・トゥー・リールで搬送され、外形ライン6に沿って打ち抜くための金型によって連続して個片に打ち抜かれるが、薄い(一般に40μm以下の厚み)テープ基材に大きめの半導体素子部打ち抜き孔9が連続的に設けられていると、個片化打ち抜き時にテープ歪みが起こって搬送が安定しなくなり、打ち抜き不良の発生するおそれが高くなってしまう。

【0019】

また、前記COFにあっては、外形ライン6で打ち抜かれて個片化された後には、図3に

50

示すような良品表示孔 8 による良否の判定ができない。

【 0 0 2 0 】

一方、特許文献 1 の「テープキャリア」にあっては、ホト・センサーによる検出によるため、ホト・センサーを初めとする特別な装置が必要である。

【 0 0 2 1 】

本発明は、このような実情に鑑みてなされたものであり、その目的は、個片化打ち抜き不良の発生するおそれを防止することができるとともに、個片化の前後を問わず、良否の判定を目視のみによって容易に行うことのできるテープキャリア型の半導体装置を提供することにある。

【 0 0 2 2 】

【課題を解決するための手段】

本発明によれば、長尺の絶縁性フレキシブルテープの一方側面に所定の配線パターンと半導体素子とが連続的に複数設けられたテープキャリア型の半導体装置において、それぞれの半導体装置における外形領域の内側に、その半導体素子が良品であることを表示するための貫通状良品表示孔またはその半導体素子が不良品であることを表示するための非貫通状ターゲットマークが設けられていることを特徴とするテープキャリア型の半導体装置が提供される。

【 0 0 2 3 】

ここで、それぞれの半導体装置における外形領域とは、長尺のテープから金型によって個片化打ち抜きされて個片になったときのそれぞれの半導体素子における所定の外形ライン（打ち抜き用ライン）で囲まれた領域をいう。

【 0 0 2 4 】

この外形領域の内側に、良品表示孔またはターゲットマークが設けられている。前者は、貫通状であって、その半導体素子が良品であることを表示するためのものである。後者は、非貫通状であって、その半導体素子が不良品であることを表示するためのものである。

【 0 0 2 5 】

本発明のテープキャリア型の半導体装置によれば、従来のような、個片化打ち抜き時にテープ歪みが起こって搬送が安定しなくなり、打ち抜き不良の原因になる大きめの半導体素子部打ち抜き孔が設けられていないので、個片化打ち抜き不良の発生するおそれを防止することができる。また、良品表示孔またはターゲットマークがそれぞれの半導体装置における外形領域の内側に設けられているので、従来のようなホト・センサーを初めとする特別な装置によることなく、個片化の前後を問わず、半導体素子の良否の判定を目視のみによって容易に行うことができる。

【 0 0 2 6 】

本発明において、半導体素子が不良品であることを表示するためのターゲットマークを貫通状に設けることなく、半導体素子が良品であることを表示するための良品表示孔を貫通状に設けた理由は、専用テスターにより良否判定テストを行う際におけるプローブピンのコンタクト不良などの、本来良品となるべき半導体素子が不良品と判定されてしまう不都合を、再テストでチェックした場合などに、改めて良品と判定して貫通状良品表示孔を設けることを可能にするためである。これにより、半導体素子部打ち抜き孔の打ち抜きが不要になり、1 工程を省くこともできる。

【 0 0 2 7 】

本発明に係るテープキャリア型の半導体素子における絶縁性テープは、例えばポリイミド系のものが使われる。その厚さは、 $5\mu\text{m} \sim 40\mu\text{m}$ であるのが好ましい。 $5\mu\text{m}$ に満たないときには強度が充分でなく、一方、 $40\mu\text{m}$ を超えときには製造工程での搬送性が悪くなるとともにコスト的にも不利であるからである。

【 0 0 2 8 】

良品表示孔は、その大きさが $\phi 0.5\text{mm} \sim \phi 3.0\text{mm}$ であるのが好ましい。 $\phi 0.5\text{mm}$ に満たないときには貫通状の孔が開いているのか疵がついているのかなどの判断が困難であり、 $\phi 3.0\text{mm}$ を超えときにはそれぞれの半導体装置における外形領域の内側

10

20

30

40

50

に設ける際の位置決めに支障をきたすことがあるからである。

【0029】

ターゲットマークは、銅箔を用いて、配線パターンを形成するのと同時にそれぞれの半導体素子における外形領域の内部に形成し、配線パターンと同様のメッキ工程を行っておく。その大きさは例えば、 $\phi 0.5\text{ mm} \sim \phi 3.0\text{ mm}$ である。

【0030】

ターゲットマークは、その表面が錫メッキまたは金メッキされているのが好ましい。その理由は、ポリイミド系のテープ基材は黄褐色であるため、銅箔の色ではテープ基材に近い色で、ターゲットマーク有無の判定は困難であるが、錫メッキまたは金メッキされたターゲットマークは、色がテープ基材とは異なり、識別が容易であるからである。また、その半導体素子が良品の場合にはこの部分に貫通孔を開けることにより、目視でもはっきり識別できるからでもある。

10

【0031】

なお、このターゲットマークは、以下の実施の形態では×マークであるが、+マーク、角マーク、円マークなど、任意のものでもよい。

【0032】

【発明の実施の形態】

以下、本発明における1つの実施の形態について説明する。なお、この実施の形態によって本発明が限定されるものではない。

【0033】

図1及び図2に本発明における1つの実施の形態を示す。図1は、本発明のテープキャリア型の半導体装置としてのCOFテープを示している。

20

【0034】

このCOFテープのそれぞれの半導体素子における外形領域（外形ライン）6の内側には、良品の場合には $\phi 0.5\text{ mm} \sim \phi 3.0\text{ mm}$ の良品表示孔8が打ち抜かれて設けられ、不良品の場合には非貫通状のターゲットマーク7が設けられている。良品表示孔8およびターゲットマーク7により、それぞれの半導体素子の良否を判定することができる。

【0035】

このCOFに使われているテープ基材は、ポリイミド系で厚さが $5\text{ }\mu\text{ m} \sim 40\text{ }\mu\text{ m}$ の絶縁材料の上に、接着剤を介さずに、 $5\text{ }\mu\text{ m} \sim 12\text{ }\mu\text{ m}$ の銅箔パターンが形成されている。銅箔パターンには、必要に応じて錫メッキや金メッキ処理が施されている。

30

【0036】

半導体素子2の外部引出し電極には、次のようにして、バンプと呼ばれる突起電極が形成されている。

【0037】

半導体素子2の電極形成面がテープキャリア1のインナーリードと相対するようにそれぞれを位置合わせし、テープキャリア1のインナーリード裏面側からヒートステージで加熱し、半導体素子電極の裏面上からインナーリードボンディング用ツールにて熱圧着し、半導体素子2のバンプとテープキャリア1のインナーリードとを接合する。

【0038】

半導体素子2とテープキャリア1との間にできる隙間には、半導体素子2とテープキャリアの1との接合後にアンダーフィル樹脂が注入され、耐湿性及び機械的な強度向上が図られている。

40

【0039】

テープキャリア1の外部出力端子5以外の部分には、ソルダーレジストと呼ばれる絶縁性材料が塗布されて、ソルダーレジスト被覆領域4が形成されている。このソルダーレジスト被覆領域4は、導電性異物がパターン上に直接乗ってショートすることを防ぐ役目をする。

【0040】

完成したCOFについては、長尺のテープ状態でテスター装置によって連続的に良否判定

50

テストを行う。このテストは、テープキャリア 1 のアウターリード 5 の上にプローブピンを立て、電気的動作チェックを行うものである。

【0041】

このテストによって良品と判定された C O F は、C O F 外形領域 6 の内側に設けられたターゲットマーク 7 を金型で打ち抜いて、貫通状の良品表示孔 8 を開ける。なお、このターゲットマーク 7 は、金型で打ち抜くべき位置を示すものであって、その形状は特に規定しない（ここでは×マークとしている）。

【0042】

ターゲットマーク 7 は、銅箔を用いて、配線パターンを形成すると同時にそれぞれの C O F における外形領域 6 の内側に形成し、配線パターンと同様のメッキ工程を行っておく。その大きさは、ここでは $\phi 0.5\text{ mm} \sim \phi 3.0\text{ mm}$ である。 10

【0043】

ターゲットマーク 7 は、その表面が錫メッキまたは金メッキされている。その理由は、ポリイミド系のテープ基材は黄褐色であるため、銅箔の色ではテープ基材に近い色で、ターゲットマーク有無の判定は困難であるが、錫メッキまたは金メッキされたターゲットマーク 7 は、色がテープ基材とは異なり、識別が容易であるからである。また、その半導体素子 2 が良品の場合にはこの部分に貫通状の良品表示孔 8 を開けることにより、目視でもはっきり識別できるからでもある。

【0044】

良否判定テストで不良品と判定された C O F に関しては、必要に応じて再テスト（不良率の高いロットまたはリールなどについての再テスト）を行う。そして、プローブピンのコンタクト不良などの、半導体素子 2 及び C O F の作製上の不都合によらない要因で不良品となった C O F（本来良品である C O F）の拾い上げを行う。 20

【0045】

良品と判定された C O F については、追加処理によって良品表示孔 8 の打ち抜きを行う。その後、外観検査が行われ、出荷となる。

【0046】

出荷された C O F（リール状態のもの）は、テープキャリア 1 から打ち抜き金型装置で連続的に打ち抜かれる。その後、良品表示孔 8 の開いている良品のみ選別され、テープキャリア 1 のアウターリード 5 を搭載する製品の接続端子へ実装される。 30

【0047】

【発明の効果】

本発明によれば、従来のような、個片化打ち抜き時にテープ歪みが起こって搬送が安定しなくなり、打ち抜き不良の原因になる大きめの半導体素子部打ち抜き孔が設けられていないので、個片化打ち抜き不良の発生するおそれを防止することができる。また、良品表示孔またはターゲットマークがそれぞれの半導体装置における外形領域の内側に設けられているので、従来のようなホト・センサーを初めとする特別な装置によることなく、個片化の前後を問わず、半導体素子の良否の判定を目視のみによって容易に行うことができる。

【図面の簡単な説明】

【図 1】図 1 は、本発明によるテープキャリア型の半導体装置における個片化前（外形打ち抜き前）の状態を示している平面図（左側 2 つは良品、右側 1 つは不良品）である。 40

【図 2】図 2 は、本発明によるテープキャリア型の半導体装置における個片化後（外形打ち抜き後）の状態を示している平面図（左側は良品、右側は不良品）である。

【図 3】図 3 は、従来のテープキャリア型の半導体装置における個片化前（外形打ち抜き前）の状態を示している平面図（左側 2 つは不良品、右側 1 つは良品）である。

【図 4】図 4 は、従来のテープキャリア型の半導体装置における個片化後（外形打ち抜き後）の状態を示している平面図（左側は良品、右側は不良品）である。

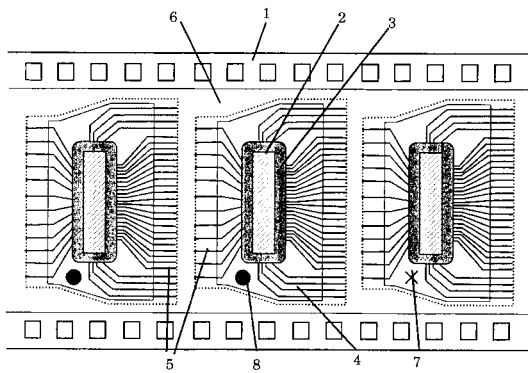
【符号の説明】

1・・・テープキャリア

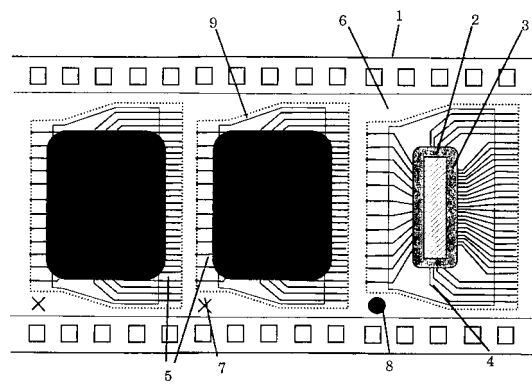
2・・・半導体素子

- 3 . . . 封止樹脂
- 4 . . . ソルダレジスト被覆領域
- 5 . . . アウターリード（外部出力端子）
- 6 . . . C O F の外形領域（外形ライン）
- 7 . . . ターゲットマーク
- 8 . . . 良品表示孔
- 9 . . . 半導体素子部打ち抜き孔

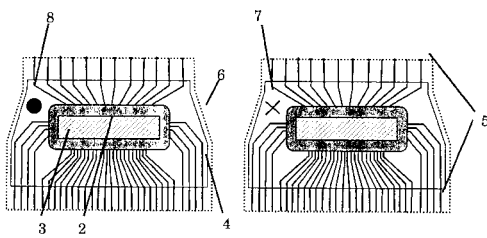
【図 1】



【図 3】



【図 2】



【図 4】

