



(12) 发明专利

(10) 授权公告号 CN 102736656 B

(45) 授权公告日 2015. 02. 18

(21) 申请号 201210088437. 6

CN 101813957 A, 2010. 08. 25,

(22) 申请日 2012. 03. 29

US 2009201618 A1, 2009. 08. 13,

(30) 优先权数据

审查员 段超霞

2011-075592 2011. 03. 30 JP

(73) 专利权人 精工电子有限公司

地址 日本千叶县

(72) 发明人 S·亨

(74) 专利代理机构 北京三友知识产权代理有限公司

11127

代理人 李辉 黄纶伟

(51) Int. Cl.

G05F 1/56 (2006. 01)

(56) 对比文件

CN 1497405 A, 2004. 05. 19,

US 6348833 B1, 2002. 02. 19,

CN 101494416 A, 2009. 07. 29,

CN 101567628 A, 2009. 10. 28,

US 2009086517 A1, 2009. 04. 02,

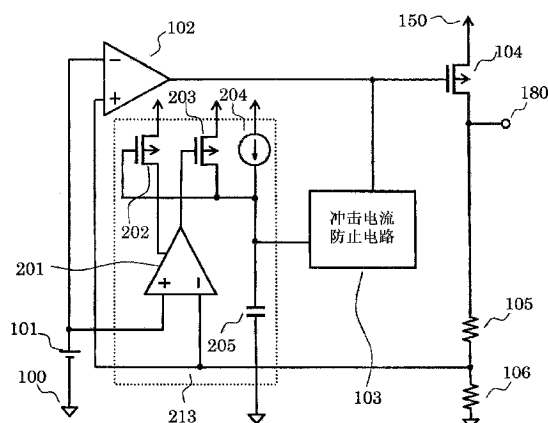
权利要求书2页 说明书4页 附图3页

(54) 发明名称

电压调节器

(57) 摘要

本发明提供一种电压调节器,能够在电压调节器的启动之后,立即高速地且以恰当的时机停止冲击电流防止电路的工作,能够削减消耗电流。该电压调节器具有输出电压检测电路,该输出电压检测电路构成为:在电压调节器的启动时,如果检测到输出端子的电压低,则通过检测信号使冲击电流防止电路工作,当检测到输出端子的电压成为预定电压时,停止冲击电流防止电路的工作,并且切断输出电压检测电路的电源路径。



1. 一种电压调节器,其具有:

输出基准电压的基准电压电路;

输出晶体管;

差动放大电路,其对所述基准电压与分压电压之差进行放大而输出,控制所述输出晶体管的栅极,所述分压电压是对所述输出晶体管输出的输出电压进行分压而得到的;

冲击电流防止电路,其控制所述输出晶体管的栅极电压,防止冲击电流;以及

输出电压检测电路,其控制所述冲击电流防止电路,

该电压调节器的特征在于,

所述输出电压检测电路具有:

恒流电路,其输入端子与电源端子连接,输出端子与所述输出电压检测电路的输出端子连接;

电容,其一端与所述输出电压检测电路的输出端子连接,另一端与接地端子连接;

放大器,其反转输入端子被输入所述分压电压,非反转输入端子被输入所述基准电压;

第一晶体管,其源极与电源端子连接,栅极与所述输出电压检测电路的输出端子连接,漏极与所述放大器的电源端子连接;以及

第二晶体管,其源极与电源端子连接,栅极与所述放大器的输出端子连接,漏极与所述输出电压检测电路的输出端子连接,

在电源启动之后,所述输出电压检测电路的所述输出端子的电压成为接地电压,因此,所述第一晶体管导通而将所述电源提供给所述放大器。

2. 一种电压调节器,其具有:

输出基准电压的基准电压电路;

输出晶体管;

差动放大电路,其对所述基准电压与分压电压之差进行放大而输出,控制所述输出晶体管的栅极,所述分压电压是对所述输出晶体管输出的输出电压进行分压而得到的;

冲击电流防止电路,其控制所述输出晶体管的栅极电压,防止冲击电流;以及

输出电压检测电路,其控制所述冲击电流防止电路,

该电压调节器的特征在于,

所述输出电压检测电路具有:

第一恒流电路,其输入端子与电源端子连接,输出端子与所述输出电压检测电路的输出端子连接;

电容,其一端与所述输出电压检测电路的输出端子连接,另一端与接地端子连接;

第一晶体管,其源极与电源端子连接,栅极与所述输出电压检测电路的输出端子连接;

第二恒流电路,其输入端子与所述第一晶体管的漏极连接,输出端子与接地端子连接;

第二晶体管,其源极与电源端子连接,漏极与所述输出电压检测电路的输出端子连接;

第三恒流电路,其输入端子与电源端子连接;

第三晶体管,其漏极与所述第三恒流电路的输出端子连接,栅极与所述第一晶体管的漏极连接,源极与所述第二晶体管的栅极连接;以及

第四晶体管,其漏极与所述第三晶体管的源极连接,栅极被输入所述分压电压,源极与接地端子连接。

电压调节器

技术领域

[0001] 本发明涉及具有冲击电流防止电路的电压调节器,更具体而言,涉及控制冲击电流防止电路的输出电压检测电路。

背景技术

[0002] 对以往的冲击电流防止电路进行说明。图 3 是以往的恒压电路的电路图。以往的恒压电路由恒压源 401 和软启动电路构成。软启动电路具有比较器 404、延迟电路 412、恒流源 407、电容 408、电阻 403 和开关 402、410、411。

[0003] 恒流源 407 和电容 408 的接点与恒压电路的输出端子 101 连接。比较器 404 的非反转输入端子与输出端子 101 连接,反转输入端子经由偏置电压 405 与恒压源 401 的输出端子连接。比较器 404 的输出端子与开关 402、恒流源 407 以及延迟电路 412 连接。延迟电路 412 的输出端子与开关 411 连接。

[0004] 电容 408 从恒流源 407 接收恒定电流 I_c 的电流而被充电。比较器 404 对从恒压源 401 的输出电压减去预定的偏置电压 405 后的电压、和恒流源 407 与电容 408 的接点电压进行比较,输出与其比较结果对应的信号。当恒流源 407 与电容 408 的接点处的电压高于从恒压源 401 的输出电压减去预定的偏置电压 405 后的电压时,开关 402 接通,恒流源 407 停止,延迟电路 412 开始工作。当开关 402 接通时,从恒压源 401 经由电阻 403,按照 RC 的时间常数向电容 408 进行充电。延迟电路 412 在从接收到比较器 404 的信号起经过预定时间后接通开关 411。当开关 411 接通时,直接将恒压源 401 的输出电压输出到输出端子 101。

[0005] 接着,对以往的恒压电路的动作进行说明。在开关 410 接通的状态下,恒压电路停止工作,输出端子 101 的输出电压成为 0V。当开关 410 断开时,恒压电路开始工作。从恒流源 407 接收恒定电流 I_c 的电流,开始对电容 408 进行恒流充电。此时,输出端子 101 的输出电压根据恒定电流 I_c 和电容 408 直线上升。当充电到电容 408 的电压超过从恒压源 401 的电压减去偏置电压 405 后的电压时,比较器 404 的输出信号反转。因此,开关 402 接通,恒流源 407 停止,延迟电路 412 开始工作。由于恒流源 407 停止,由此,恒压源 401 的输出电压经由电阻 403 向电容 408 进行充电。

[0006] 在从延迟电路 412 开始工作起经过预定时间后,开关 411 接通,由此,恒压源 401 的输出电压直接成为输出端子 101 的输出电压。如以上所说明的那样,恒压电路的输出端子 101 的输出电压逐渐上升,由此能够防止恒压电路的输出端子 101 的冲击电流(例如参照专利文献 1 图 2)。

[0007] 【专利文献 1】日本特开 2000 — 56843 号公报

[0008] 但是,在现有技术中,存在如下问题:在输出电压上升后,仍然在软启动电路中流过电流,因此浪费了电流。

发明内容

[0009] 本发明鉴于上述问题,提供一种电压调节器:在电压调节器的启动之后,能够立即

高速地、且以恰当的时机停止冲击电流防止电路的工作,从而能够削减消耗电流。

[0010] 本发明的具有冲击电流防止电路的电压调节器具有:输出基准电压的基准电压电路;输出晶体管;差动放大电路,其对所述基准电压与分压电压之差进行放大而输出,控制所述输出晶体管的栅极,所述分压电压是对所述输出晶体管输出的输出电压进行分压而得到的;冲击电流防止电路,其控制所述输出晶体管的栅极电压,防止冲击电流;以及输出电压检测电路,其控制所述冲击电流防止电路,该电压调节器的特征在于,所述输出电压检测电路具有:恒流电路,其输入端子与电源端子连接,输出端子与所述输出电压检测电路的输出端子连接;电容,其一端与所述输出电压检测电路的输出端子连接,另一端与接地端子连接;放大器,其反转输入端子被输入所述分压电压,非反转输入端子被输入所述基准电压;第一晶体管,其源极与电源端子连接,栅极与所述输出电压检测电路的输出端子连接,漏极与所述放大器的电源端子连接;以及第二晶体管,其源极与电源端子连接,栅极与所述放大器的输出端子连接,漏极与所述输出电压检测电路的输出端子连接,在电源启动之后,所述输出电压检测电路的所述输出端子的电压成为接地电压,因此,所述第一晶体管导通而将所述电源提供给所述放大器。

[0011] 本发明的具有冲击电流防止电路的电压调节器监视电压调节器的输出电压,能够高速地且以恰当的时机断开冲击电流防止电路,而且能够切断电压检测电路的电流路径,因此能够实现低功耗化。

附图说明

[0012] 图 1 是示出第一实施方式的具有冲击电流防止电路的电压调节器的电路图。

[0013] 图 2 是示出第二实施方式的具有冲击电流防止电路的电压调节器的电路图。

[0014] 图 3 是以往的具有冲击电流防止电路的恒压电路的电路图。

[0015] 标号说明

[0016] 100:接地端子

[0017] 150:电源端子

[0018] 180:输出端子

[0019] 101:基准电压电路

[0020] 102:差动放大电路

[0021] 103:冲击电流防止电路

[0022] 113、213、513:输出电压检测电路

[0023] 204、501、508:恒流电路

[0024] 401:恒压源

[0025] 201:放大器

具体实施方式

[0026] 参照附图对用于实施本发明的方式进行说明。

[0027] 【实施例 1】

[0028] 图 1 是第一实施方式的具有冲击电流防止电路的电压调节器的电路图。第一实施方式的电压调节器由以下部分构成:基准电压电路 101、差动放大电路 102、输出晶体管

104、分压电路的电阻 105 和 106、冲击电流防止电路 103、输出电压检测电路 213。输出电压检测电路 213 由以下部分构成：PMOS 晶体管 202、203、恒流电路 204、带有偏置的放大器 201、电容 205。

[0029] 关于差动放大电路 102，其反转输入端子与基准电压电路 101 的一个端子连接，非反转输入端子与电阻 105 和 106 的连接点连接，输出端子与输出晶体管 104 的栅极以及冲击电流防止电路 103 的输出端子连接。基准电压电路 101 的另一个端子与接地端子 100 连接。关于带有偏置的放大器 201，其非反转输入端子与基准电压电路 101 的一个端子连接，反转输入端子与电阻 105 和 106 的连接点连接，输出端子与 PMOS 晶体管 203 的栅极连接。关于 PMOS 晶体管 203，其漏极与冲击电流防止电路 103 的输入端子连接，源极与电源端子 150 连接。关于 PMOS 晶体管 202，其栅极与冲击电流防止电路 103 的输入端子连接，漏极与带有偏置的放大器 201 的电源端子连接，源极与电源端子 150 连接。恒流电路 204 的一个端子与冲击电流防止电路 103 的输入端子以及电容 205 的一个端子连接，恒流电路 204 的另一个端子与电源端子 150 连接。电容 205 的另一个端子与接地端子 100 连接。

[0030] 接着，对本实施方式的电压调节器的动作进行说明。

[0031] 电阻 105 和 106 对作为输出端子 180 的电压的输出电压 V_{out} 进行分压，输出分压电压 V_{fb} 。差动放大电路 102 对基准电压电路 101 的输出电压 V_{ref} 和分压电压 V_{fb} 进行比较，控制输出晶体管 104 的栅极电压，使得输出电压 V_{out} 恒定。当输出电压 V_{out} 高于预定电压时，分压电压 V_{fb} 高于基准电压 V_{ref} 。并且，差动放大电路 102 的输出信号（输出晶体管 104 的栅极电压）变高，输出晶体管 104 向截止变化，输出电压 V_{out} 变低。由此将输出电压 V_{out} 控制为恒定。此外，当输出电压 V_{out} 低于预定电压时，进行与上述相反的动作，从而输出电压 V_{out} 变高。由此将输出电压 V_{out} 控制为恒定。

[0032] 接着，对本实施方式的电压调节器的电源电压启动时的动作进行说明。

[0033] 在电源启动之后，输出电压检测电路 213 的输出端子的电压成为接地电压，因此 PMOS 晶体管 202 导通并将电源提供给带有偏置的放大器 201。由于输出电压 V_{out} 尚未上升，因此分压电压 V_{fb} 是低于基准电压 V_{ref} 的电压，带有偏置的放大器 201 输出高电平 (Hi)，使 PMOS 晶体管 203 截止。因此，恒流电路 204 的电流对电容 205 进行充电，输出电压检测电路 213 的输出端子的电压逐渐升高。冲击电流防止电路 103 在接收到输出电压检测电路 213 的低电平 (Lo) 信号的期间进行工作以防止冲击电流。输出电压检测电路 213 的输出的上升时间由恒流电路 204 的电流值和电容 205 的电容值决定，且被设定为比电压调节器的启动时间长，使得在电压调节器的启动中不停止冲击电流防止电路 103 的工作。冲击电流防止电路 103 在输出电压检测电路 213 的输出上升一定程度后停止工作，从而在电压调节器的启动后不再消耗电流。并且，输出电压检测电路 213 中，PMOS 晶体管 202 截止，停止带有偏置的放大器 201 的工作，因此在电压调节器的启动后不再消耗电流。

[0034] 带有偏置的放大器 201 在非反转输入端子上带有偏置，使得分压电压 V_{fb} 比基准电压 V_{ref} 高。由此，能够防止以下情况：当分压电压 V_{fb} 上升到基准电压 V_{ref} 附近时，反复开启、关闭冲击电流防止电路 103 和输出电压检测电路 213 的工作。

[0035] 如上所述，第一实施方式的电压调节器能够在电压调节器的启动之后，立即高速地且以恰当的时机断开冲击电流防止电路，且在断开冲击电流防止电路后停止输出电压检测电路的供电，因此能够削减消耗电流。

[0036] 【实施例 2】

[0037] 图 2 是第二实施方式的电压调节器的电路图。与图 1 的不同点为,具有与输出电压检测电路 213 不同结构的输出电压检测电路 513。

[0038] 对第二实施方式的电压调节器的连接进行说明。省略与第一实施方式相同部分的说明。

[0039] 关于 PMOS 晶体管 203,其漏极与冲击电流防止电路 103 的输入端子连接,源极与电源端子 150 连接,栅极与 NMOS 晶体管 506 的源极以及 NMOS 晶体管 507 的漏极连接。关于 PMOS 晶体管 202,其栅极与冲击电流防止电路 103 的输入端子连接,漏极与 NMOS 晶体管 506 的栅极以及恒流电路 508 的一个端子连接,源极与电源端子 150 连接。恒流电路 508 的另一个端子与接地端子 100 连接。恒流电路 204 的一个端子与冲击电流防止电路 103 的输入端子以及电容 205 的一个端子连接,恒流电路 204 的另一个端子与电源端子 150 连接。电容 205 的另一个端子与接地端子 100 连接。关于恒流电路 501,其一个端子与 NMOS 晶体管 506 的漏极连接,另一个端子与电源端子 150 连接。关于 NMOS 晶体管 507,其栅极与差动放大电路 102 的非反转输入端子连接,源极与接地端子 100 连接。

[0040] 接着,对第二实施方式的电压调节器的动作进行说明。

[0041] 恒流源 501 和 NMOS 晶体管 507 构成了单端放大器 (single end amplifier)。该单端放大器将反转阈值设定得比反馈电压 V_{fb} 稍低。

[0042] 在电源启动之后,输出电压检测电路 513 的输出端子的电压成为接地电压,因此 PMOS 晶体管 202 导通。NMOS 晶体管 506 的栅极电压成为高电平,所以 NMOS 晶体管 506 导通,因此单端放大器开始工作。

[0043] 输出端子 180 的电压也是接地电压,因此单端放大器输出高电平,使 PMOS 晶体管 203 截止。因此,恒流电路 204 的电流对电容 205 进行充电,输出电压检测电路 513 的输出端子的电压逐渐升高。冲击电流防止电路 103 在接收到输出电压检测电路 513 的低电平信号的期间进行工作以防止冲击电流。输出电压检测电路 513 的输出的上升时间由恒流电路 204 的电流值和电容 205 的电容值决定,且被设定为比电压调节器的启动时间长,使得在电压调节器的启动中不停止冲击电流防止电路 103 的工作。

[0044] 当输出端子 180 的电压进一步变高,从而反馈电压 V_{fb} 超过单端放大器的反转阈值时,单端放大器的输出反转而输出低电平信号。PMOS 晶体管 203 导通,因此输出电压检测电路 513 的输出端子的电压成为高电平,冲击电流防止电路 103 关闭。同时,PMOS 晶体管 202 也截止,因此,恒流电路 508 使得 NMOS 晶体管 506 的栅极电压成为接地电压。

[0045] 由于 PMOS 晶体管 202 和 NMOS 晶体管 506 截止,因此,输出电压检测电路 513 中不再存在电流路径,不再消耗电流。

[0046] 如以上所说明的那样,第二实施方式的电压调节器能够高速且以恰当的时机断开冲击电流防止电路,且在断开冲击电流防止电路后停止输出电压检测电路的供电,因此能够实现低功耗化。

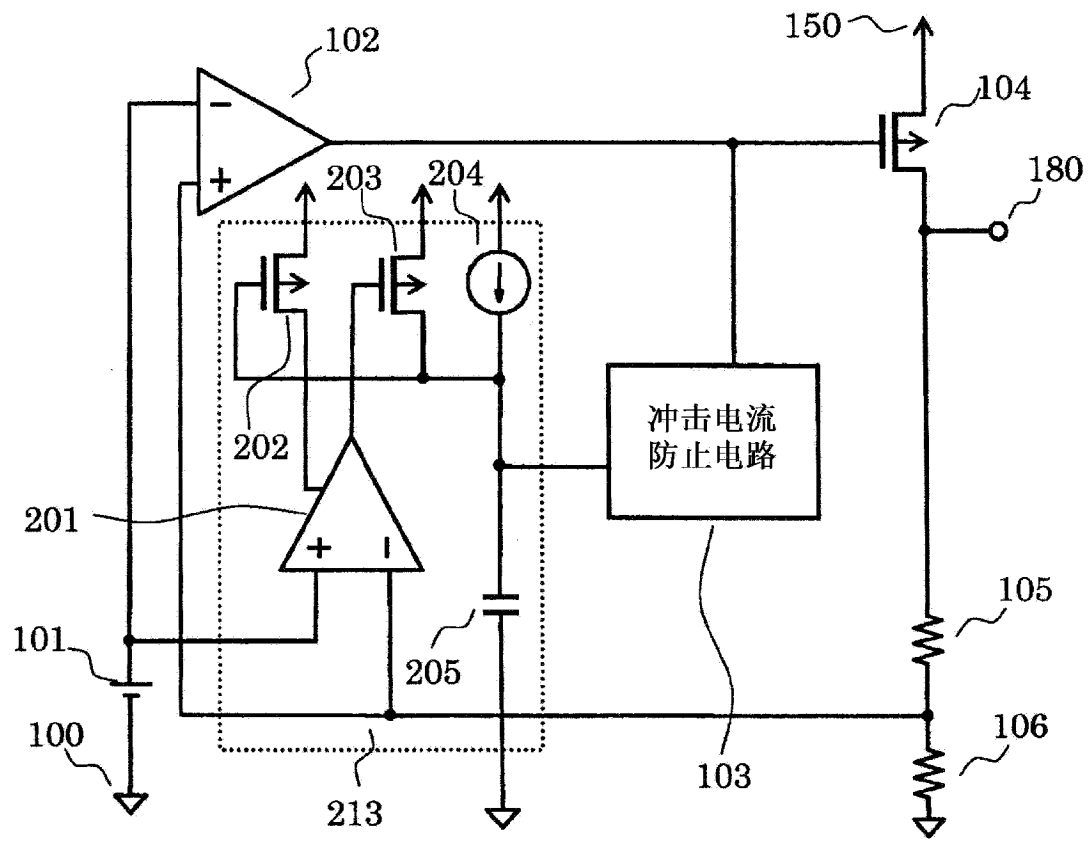


图 1

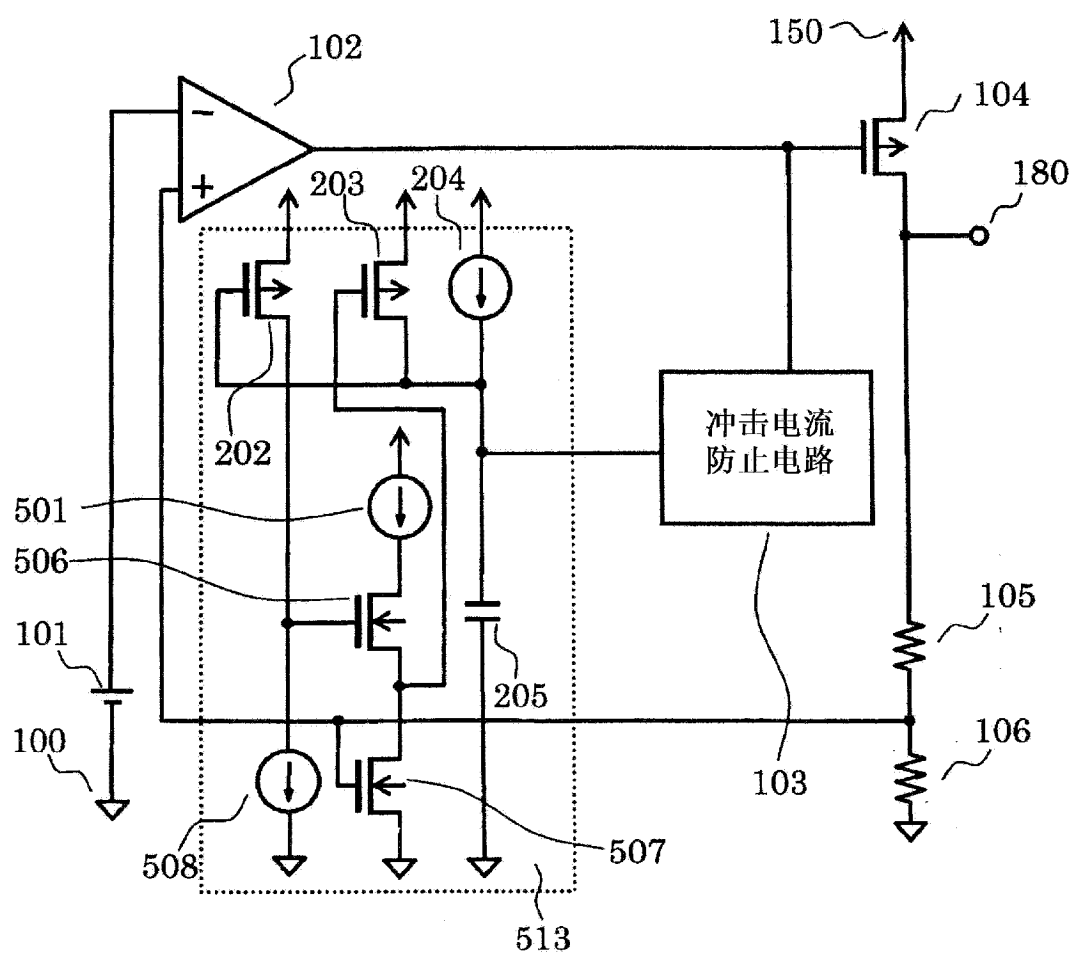


图 2

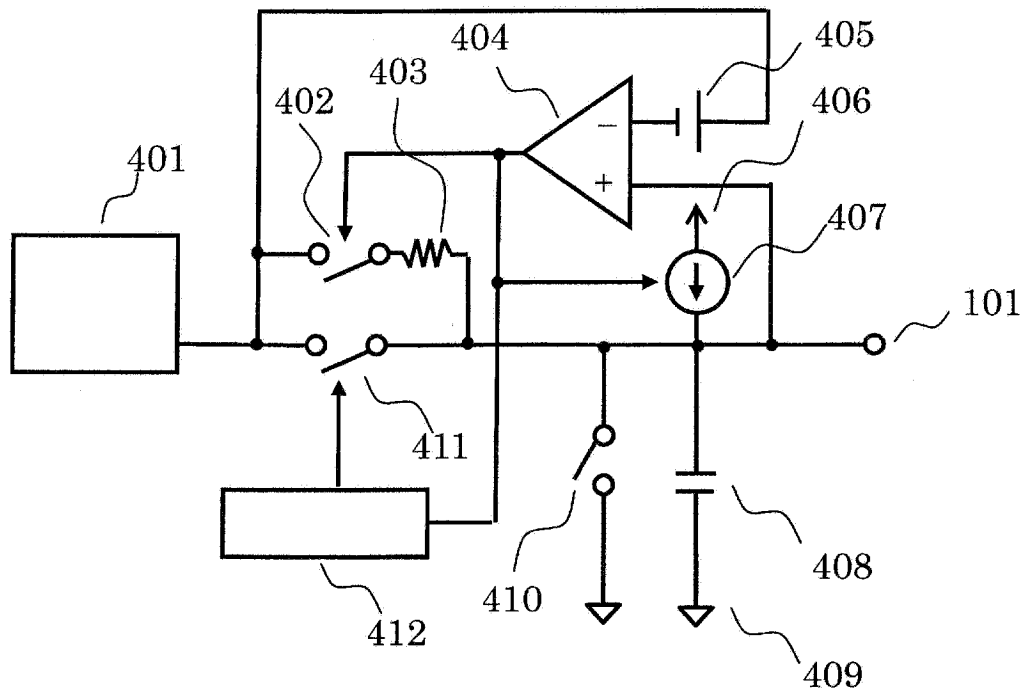


图 3