(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0092831
(43) 공개일자 2023년06월26일

(51) 국제특허분류(Int. Cl.)
H01J 37/32 (2006.01)
(52) CPC특허분류
H01J 37/32146 (2013.01)
H01J 37/32174 (2013.01)
(21) 출원번호 10-2022-7044975
(22) 출원일자(국제) 2021년10월15일
심사청구일자 없음
(85) 번역문제출일자 2022년12월21일
(86) 국제출원번호 PCT/US2021/055152
(87) 국제공개번호 WO 2022/093551
국제공개일자 2022년05월05일
(30) 우선권주장
63/105,708 2020년10월26일 미국(US)

(71) 출원인
램 리써치 코포레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650
(72) 발명자
드루어리, 존, 스티븐
미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650
우, 잉
미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650
(뒷면에 계속)
(74) 대리인
특허법인인벤싱크

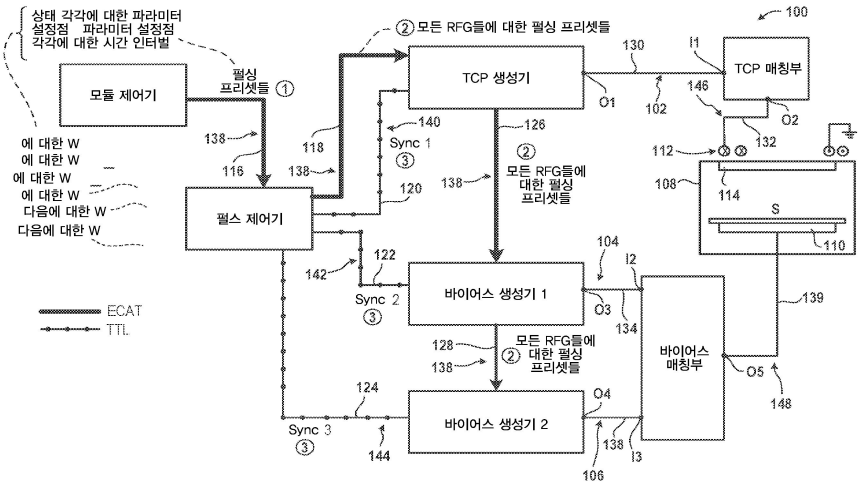
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **RF 펄싱 스킴들 및 센서 데이터 수집의 동기화**

(57) 요 약

무선 주파수 (radio frequency; RF) 펄싱 스킴들 및 센서 데이터 수집의 동기화를 위한 시스템들 및 방법들이 기술된다. 방법들 중 하나는 RF 생성기에 의해, RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 1 세트를 수신하는 단계를 포함한다. 방법은 펄스 제어기로부터 RF 생성기에 의해, 복수의 펄스들을 갖는 동기화 신호를 수신하는 단계를 더 포함한다. 방법은 또한 클록 신호의 클록 사이클 동안, 동기화 신호의 복수의 펄스들과 동기화하여 RF 신호의 제 1 복수의 상태들의 복수의 인스턴스들 (instances) 을 생성하는 단계를 포함한다. RF 신호의 제 1 복수의 상태들 각각은 제 1 세트의 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 제 1 세트의 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는다.

대 표 도



(RF 생성기들에 저장된 정보를 최소화하기 위한 Ether CAT)

(72) 발명자

패터슨, 알렉산더, 밀러

미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650

알바레데, 루크

미국, 94538 캘리포니아, 프레몬트, 쿠싱 파크웨이 4650

명 세 서

청구범위

청구항 1

무선 주파수 (radio frequency; RF) 생성기에 의해, RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 1 세트를 수신하는 단계;

펄스 제어기로부터 상기 RF 생성기에 의해, 복수의 펄스들을 갖는 동기화 신호를 수신하는 단계; 및

클록 신호의 클록 사이클 동안, 상기 동기화 신호의 상기 복수의 펄스들과 동기화하여 상기 RF 신호의 제 1 복수의 상태들의 복수의 인스턴스들 (instances) 을 생성하는 단계로서, 상기 RF 신호의 상기 제 1 복수의 상태들 각각은 상기 제 1 세트의 상기 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 상기 제 1 세트의 상기 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는, 상기 복수의 인스턴스들을 생성하는 단계를 포함하는, 방법.

청구항 2

제 1 항에 있어서,

상기 동기화 신호의 상기 복수의 펄스들 중 2 개의 연속적인 펄스들 사이의 시간 인터벌 동안, 상기 동기화 신호의 펄스는 수신되지 않고, 상기 방법은,

상기 시간 인터벌 동안 상기 RF 신호의 단일 상태의 인스턴스를 생성하는 단계를 더 포함하는, 방법.

청구항 3

제 1 항에 있어서,

상기 동기화 신호는 상기 클록 신호와 상이한, 방법.

청구항 4

제 1 항에 있어서,

상기 RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 2 세트를 수신하는 단계;

RF 신호가 상기 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 상기 제 2 세트를 포함한 후 상기 동기화 신호의 펄스들의 수의 카운트 (count) 를 수신하는 단계;

상기 카운트가 초과되었는지 여부를 결정하는 단계; 및

상기 클록 신호의 상기 클록 사이클 동안, 상기 카운트가 초과된다는 결정에 응답하여, 상기 RF 신호의 상기 제 2 복수의 상태들의 제 1 인스턴스를 생성하는 단계로서, 상기 RF 신호의 상기 제 2 복수의 상태들 각각은 상기 제 2 세트의 상기 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 상기 제 2 세트의 상기 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는, 상기 제 1 인스턴스들을 생성하는 단계를 더 포함하는, 방법.

청구항 5

제 1 항에 있어서,

상기 하나 이상의 변수 레벨들 및 하나 이상의 듀티 사이클들의 상기 제 1 세트는 상기 동기화 신호가 수신되기 전에 수신되는, 방법.

청구항 6

제 1 항에 있어서,

상기 복수의 펄스들의 발생의 주파수는 상기 펄스 제어기에 의해 변화될 수 있는, 방법.

청구항 7

제 1 항에 있어서,

상기 복수의 상태들은 2 개의 상태들, 또는 3 개의 상태들, 또는 4 개의 상태들을 포함하는, 방법.

청구항 8

제 1 항에 있어서,

상기 하나 이상의 변수 레벨들은 하나 이상의 전력 레벨들인, 방법.

청구항 9

제 1 항에 있어서,

상기 하나 이상의 듀티 사이클들 각각은 상기 하나 이상의 변수 레벨들 중 상기 대응하는 변수 레벨인, 방법.

청구항 10

RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 1 세트를 RF 생성기로 전송하도록 구성된 프로세서로서,

상기 프로세서는 복수의 펄스들을 갖는 동기화 신호를 상기 RF 생성기로 전송하도록 구성되고,

상기 동기화 신호는 클록 신호의 클록 사이클 동안, 상기 RF 생성기로 하여금 상기 동기화 신호의 상기 복수의 펄스들과 동기화하여 상기 RF 신호의 제 1 복수의 상태들의 복수의 인스턴스들을 생성하게 하도록 상기 RF 생성기로 전송되고, 상기 RF 신호의 상기 제 1 복수의 상태들 각각은 상기 제 1 세트의 상기 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 상기 제 1 세트의 상기 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는, 상기 프로세서; 및

상기 프로세서에 커플링된 메모리 디바이스를 포함하는, 펄스 제어기.

청구항 11

제 10 항에 있어서,

상기 프로세서는 상기 동기화 신호의 상기 복수의 펄스들 중 2 개의 연속적인 펄스들 사이의 시간 인터벌 동안 상기 동기화 신호의 단일 로직 레벨을 생성하도록 구성되고, 상기 단일 로직 레벨은 상기 RF 생성기로 하여금 상기 RF 신호의 단일 상태의 인스턴스를 생성하게 하는, 펄스 제어기.

청구항 12

제 10 항에 있어서,

상기 동기화 신호는 상기 클록 신호와 상이한, 펄스 제어기.

청구항 13

제 10 항에 있어서,

상기 하나 이상의 변수 레벨들은 하나 이상의 전력 레벨들인, 펄스 제어기.

청구항 14

센서 시스템의 센서에 의해 센서 데이터를 측정하는 단계;

상기 센서 시스템에 의해, 복수의 펄스들을 갖는 동기화 신호를 수신하는 단계;

상기 센서 시스템에 의해, 클록 신호의 클록 사이클 동안 상기 동기화 신호의 상기 복수의 펄스들과 동기화하여 상기 센서 데이터의 부분들을 수집하는 단계; 및

상기 센서 데이터의 상기 부분들을 펄스 제어기로 전송하는 단계를 포함하는, 방법.

청구항 15

제 14 항에 있어서,

상기 복수의 펄스들 각각은 복수의 시간 기간들 중 대응하는 시간 기간 동안 생성되고, 상기 센서 데이터의 상기 부분들 각각은 상기 복수의 시간 기간들 중 상기 대응하는 시간 기간 동안 아날로그 형태로부터 디지털 형태로 변환되는, 방법.

청구항 16

제 15 항에 있어서,

상기 펄스들 중 2 개의 연속적인 펄스들 사이의 시간 인터벌 동안, 상기 센서 데이터의 일부는 상기 아날로그 형태로부터 상기 디지털 형태로 변환되지 않는, 방법.

청구항 17

제 14 항에 있어서,

상기 센서 데이터의 일부는 상기 펄스들의 2 개의 연속적인 펄스들 사이의 시간 인터벌 동안 수집되지 않는, 방법.

청구항 18

제 14 항에 있어서,

상기 센서 시스템은 임피던스 매칭 회로 내에 위치되는, 방법.

청구항 19

제 14 항에 있어서,

상기 센서 시스템은 임피던스 매칭 회로 외부에 위치되는, 방법.

청구항 20

제 14 항에 있어서,

상기 센서 데이터는 전압 값들 또는 강도 값들 또는 전류 값들인, 방법.

발명의 설명

기 술 분 야

[0001] 본 실시 예들은 무선 주파수 (radio frequency; RF) 펄싱 스킴들 및 센서 데이터 수집의 동기화를 위한 시스템들 및 방법들에 관한 것이다.

배 경 기 술

[0002] 본 명세서에 제공된 배경기술 기술 (description) 은 본 개시의 맥락을 일반적으로 제시할 목적을 위한 것이다. 이 배경기술 섹션에 기술된 정도의 본 명세서에 명명된 발명자들의 업적, 뿐만 아니라 출원 시 종래 기술로서 달리 인증되지 않을 수도 있는 본 기술의 양태들은 본 개시에 대한 종래 기술로서 명시적으로나 암시적으로 인정되지 않는다.

[0003] 플라즈마 툴에서, 복수의 무선 주파수 (radio frequency; RF) 생성기들이 사용된다. RF 생성기들은 매칭부를 통해 플라즈마 챔버에 커플링된다. RF 생성기들은 RF 신호들을 생성하고 RF 신호들을 매칭부에 공급한다. RF 신호들은 플라즈마 챔버로 전송되는 수정된 RF 신호를 출력하도록 결합된다.

[0004] 기판은 프로세싱을 위해 플라즈마 챔버 내에 배치된다 (place). 수정된 신호는 기판을 프로세싱하기 위해 다양한 가스들과 함께 공급된다. 바람직한 방식으로 기판을 프로세싱하는 것이 바람직하다.

[0005] 이러한 맥락에서 본 개시에 기술된 실시 예들이 발생한다.

발명의 내용

[0006] 본 개시의 실시 예들은 무선 주파수 (radio frequency; RF) 펄싱 스킴들 및 센서 데이터 수집의 동기화를 위한 시스템들, 장치, 방법들 및 컴퓨터 프로그램들을 제공한다. 본 실시 예들은 다수의 방식들, 예를 들어, 프로세스, 장치, 시스템, 디바이스, 또는 컴퓨터 판독 가능 매체 상의 방법으로 구현될 수 있다는 것이 인식되어야 한다. 몇몇 실시 예들이 이하에 기술된다.

[0007] 플라즈마 에칭 툴들에 대한 일부 RF 펄싱 구현 예들에서, 전력 값들과 같은 파라미터 값들의 시리즈, 및 다수의 파라미터 레벨들에 대한 지속 기간들이 RF 생성기로 다운로드된다. RF 펄스는 전력 값들 및 지속 기간들에 따라 RF 생성기에 의해 생성된다. 트리거 펄스를 수신하거나 트리거 펄스를 내부적으로 생성할 때, RF 생성기는 복수의 변수 레벨들에서 그리고 지속 기간들 동안 RF 에너지를 방출한다. RF 생성기는 변수 레벨들 동안 전달된 RF 전력 값들이 미리 저장된 전력 값들과 매칭하는 정도를 개선하기 위해 수많은 다른 파라미터 값들을 수신할 수도 있다.

[0008] 복수의 RF 생성기들이 플라즈마 시스템에 존재할 때, RF 생성기들이 동기화된 스케줄로 RF 신호들을 방출하는 것이 바람직하다. 일 예로서, 이는 RF 생성기 각각에 로직-레벨 동기화 펄스를 제공함으로써 달성될 수 있다. 로직-레벨 동기화 펄스들은 주파수, 듀티 사이클, 및 위상 (phase) 과 같은 동일한 타이밍 파라미터들과 함께 RF 생성기로 전달된다. RF 생성기들의 펄싱 거동을 변화시키기 위해, 이들의 설정점들은 RF 신호들의 펄스들의 타이밍 및 출력 레벨들에 대해 업데이트된다. 모듈 제어기는 설정점들에 대한 업데이트들을 생성하고 필드버스 (fieldbus) 를 통해 RF 생성기들로 업데이트들을 전송하도록 사용될 수 있다. 모듈 제어기가 플라즈마 시스템의 매우 많은 수의 다른 실시간 제어 기능들을 담당하기 때문에, 모듈 제어기가 약 0.5 초 미만의 시간 스케일들에 대해 설정점들을 정확한 시간들로 업데이트하는 것은 어렵다.

[0009] 설정점들이 50 밀리초 시간 인터벌들만큼 빈번하게 업데이트될 때 유리한 프로세스들이 존재한다. 일 예로서, 프로세스들을 실행하기 위해, 임베딩된 (embed) 레시피들은 RF 생성기들 각각에 다운로드되고 RF 생성기들 각각에 의해 실행될 수 있다. 펄스 레벨들, 폭들, 및 방출될 펄스들의 수의 광범위한 사양을 포함하는 레시피들은 RF 생성기들로 다운로드될 수 있다. 그러나, 이들 레시피들의 위상들 사이의 동기화는 발생하지 않을 수도 있다. 즉, RF 생성기들 중 하나에 대한 레시피는 RF 생성기들 중 또 다른 RF 생성기에 대한 레시피와 상이한 시간에 시작되어야 할 수도 있고, 또는 RF 생성기들 중 하나에 의해 생성된 RF 신호의 펄스 레벨들의 변화는 RF 생성기들 중 또 다른 RF 생성기에 의해 생성된 또 다른 RF 신호의 펄스 레벨들의 변화와 동기화되어야 한다. 위상들 사이의 동기화를 달성하기 위해, 동기화 케이블들은 목표된 동기화된 변화 각각에 대응하는 RF 생성기들 사이에 부가될 수 있지만, 이는 오히려 구성하고 프로그래밍하기 어려운 복잡한 플라즈마 시스템을 야기한다. 또한, RF 파형 분석을 위한 엔드 포인트 검출 또는 계측을 위해 계측 서브 시스템들과 같은 서브 시스템들을 동기화하는 것은 어렵다.

[0010] 일 실시 예에서, RF 펄싱 스킴들을 위한 중앙 집중된 (centralize) 동기화 디바이스가 기술된다. 중앙 집중된 동기화 디바이스의 일 예는 펄스 제어기이다. 중앙 집중화 동기화 디바이스는 약 0.5 초 미만의 시간 스케일들로 반복적으로 펄싱 파라미터 값들을 변화시키는 것을 허용한다. 예를 들어, 중앙 집중화 동기화 디바이스는 0.1 초 내지 0.5 초의 시간 스케일들에 대한 펄싱 파라미터 값들을 변화시키는 것을 허용한다. 또 다른 예로서, 중앙 집중화 동기화 디바이스는 0.05 초 내지 0.6 초의 시간 스케일들에 대한 펄싱 파라미터 값들을 변화시키는 것을 허용한다.

[0011] 일 실시 예에서, 펄싱 파라미터 값들에 대한 변화들은 직접적인 슬레이브-투-슬레이브 (slave-to-slave) 이송 (transfer) 에 의해 플라즈마 툴의 필드버스와 같은 기존의 제어 네트워크를 사용하여 달성된다. 일 실시 예에서, 펄싱 파라미터 값들에 대한 업데이트들은 이더넷 케이블 또는 고속 이더넷 케이블 또는 직접적인 시스템-온-칩-투-시스템-온-칩 (system-on-chip to system-on-chip; SoC-to-SoC) 링크와 같은 별도의 고속 점-대-점 (point-to-point) 통신 링크를 사용하여 달성된다. 예를 들어, 메인 SoC는 펄스 제어기를 구현하기 위해 사용된다. 메인 SoC는 케이블 또는 광섬유와 같은 별도의 고속 점-대-점 통신 링크를 통해 RF 생성기의 RFG 제어기에 직접 연결된다. RFG 제어기는 통신 제어기, 디지털 신호 프로세서 (digital signal processor; DSP), 하나 이상의 전력 제어기들, 및 하나 이상의 주파수 제어기들 중 적어도 하나를 포함한다. 케이블 또는 광섬유는 펄싱 파라미터 값들로 업데이트들을 이송하기 위한 이송 매체이다. RFG 제어기로 업데이트들을 이송하기 위해 펄스 제어기에 의해 프로토콜이 적용된다. 펄싱 파라미터 값들의 통신은 때때로 본 명세서에서 중앙 프로세싱 유닛 대 중앙 프로세싱 유닛 (central processing unit to central processing unit; CPU-to-CPU) 통신으로 지칭된다. 또 다른 예로서, 펄스 제어기는 케이블 또는 광섬유와 같은 별도의 고속 점-대-점 통신 링크를 통해 매

칭부의 제어기 또는 센서 시스템의 제어기에 직접 연결된다. 매칭부의 제어기는 통신 제어기 및 프로세서 중 적어도 하나를 포함한다. 또한, 센서 시스템의 제어기는 통신 제어기 및 프로세서 중 적어도 하나를 포함한다. 이 예에서, 매칭부 또는 센서 시스템의 제어기로 업데이트들을 이송하기 위해 펄스 제어기에 의해 프로토콜이 적용된다.

[0012] 일 실시 예에서, 본 명세서에 기술된 시스템들 및 방법들은 RF 신호를 파라미터화하고 (parameterize) 플라즈마 툴의 RF 전달 시스템의 특정한 지점에서 본 RF 신호를 미리 저장된 파라미터 값들과 비교하는 측정 기능들을 포함한다. 예를 들어, 측정된 신호의 엔벨로프 (envelope) 또는 펄스는 미리 저장된 엔벨로프와 비교된다. 이 예에서, 비교 결과는 측정된 신호와 미리 저장된 파라미터 값들 사이의 일치 (agreement) 를 최적화하도록 제어 파라미터들을 업데이트하도록 사용될 수 있다.

[0013] 일 실시 예에서, 모듈 제어기로부터 분리된, 중앙 집중된 제어기인 펄스 제어기는 RF 생성기들로 설정점 변화들을 송신하고, 동기화를 위해 개별화된 (individualize) 동기화 펄스 트레인들을 RF 생성기들로 방출하도록 사용된다. RF 생성기들에 대한 설정점 변화들은 2 개의 클래스들 (classes) 로 나뉜다. 2 개의 클래스들 중 제 1 클래스는 시스템 레시피 편집기에서 프로그래밍될 때 레시피 단계 동안 변경되지 않고 단계 각각의 시작 시 필드버스를 통해 송신되는, 단계 당 (per-step) 파라미터 값들을 포함한다. 2 개의 클래스들 중 제 2 클래스는 더 낮은 레이턴시를 갖는 데이터 채널들을 통해 송신되는 더 적은 수의 다른 파라미터 값들과 같은 고속 정보를 포함한다.

[0014] RF 생성기들의 경우, 더 낮은 레이턴시 데이터 채널들은 동기화 신호가 수신될 때 방출된 RF 신호들의 펄스들에 대한 변수 레벨들 및 지속 기간들을 포함한다. RF 생성기들은 더 높은 레벨의 다운로드된 레시피를 사용하지 않는다. 이 더 낮은 레이턴시 데이터 채널들에 대한 레이턴시는 설정점 변화들이 송신될 수 있고 최소 펄스 반복 시간보다 더 짧은 시간에 작용할 수 있다. 예를 들어, 10 밀리초 (ms) 의 펄스 반복 레이트들에 대해, 10 ㎳ 미만의 레이턴시가 달성된다. 일 실시 예에서, 슬레이브-투-슬레이브 기법을 사용함으로써 필드버스를 통해 데이터를 수송함으로써 (transport), 그리고 RF 생성기 내에서 최적화가 더 낮은 레이턴시를 허용하도록 수행됨으로써 더 낮은 레이턴시가 달성된다. 일부 경우들에서, 슬레이브-투-슬레이브 기법 대신, 점-대-점 통신과 같은 완전히 분리된 데이터 수송이 고속 정보를 위해 제공된다. 예를 들어, 데이터 연결은 점-대-점 구성에서 1 Gbps (Gigabits per second) 이더넷 물리적 링크에 걸쳐 프로토콜을 사용한다. 프로세서들 사이에 직접 점-대-점 링크들을 사용하는 더 맞춤화된 (customized) 다른 구현 예들은 최대 25 Gbps의 연결들에 걸쳐 낮은 레이턴시, 예컨대 10 ㎲ (microseconds) 미만의 레이턴시를 달성할 수 있다.

[0015] 용어 RF 생성기들이 본 명세서에서 편의를 위해 사용되었지만, 임베딩된 레시피와 동기화되는 업데이트들을 사용하는 임의의 서브시스템을 유사한 방식으로 업데이트하는 것이 가능할 것이라는 것을 주의해야 한다. 일 실시 예에서, 개별 펄스들의 동기화는 서브 시스템들의 동기화를 위해 복수의 서브 시스템들 각각으로 펄스 트레인을 방출함으로써 달성된다. 예를 들어, 광학 방출 분광계 서브 시스템은 동기화 펄스들이 특정한 로직 레벨에 있을 때 광학 데이터의 수집을 트리거하는 동기화 펄스들을 수신한다. 다른 서브 시스템들은 동작들의 시퀀스를 트리거하기 위해 동기화 펄스들의 신호 상승 또는 하강 에지를 사용한다. 동기화되는 다른 서브 시스템들은 임피던스 매칭 회로들과 같은 RF 매칭 유닛들을 포함한다. 설정점 변화들 및 펄스 트레인들은 필드버스를 통해 펄스 제어기로 송신되는 레시피로부터 유도된 스케줄로 펄스 제어기에 의해 방출된다. 이 레시피는 새로운 시스템 레시피 단계와 함께 변경된다.

[0016] 일 실시 예에서, 펄스 제어기는 RF 매칭 출력부 또는 웨이퍼 평면 근방의 위치와 같은 플라즈마 툴에서 물리적으로 의미있는 지점에 도달하는 RF 신호의 평가를 위한 계측을 포함한다. 아날로그-디지털 변환기는 RF 전압의 지점 또는 엔벨로프에서 RF 전압을 측정하도록 사용된다. 펄스 제어기는 측정된 메트릭과 미리 저장된 메트릭의 일치가 달성되었는 지 여부를 실시간으로 결정할 수 있다. 이들 메트릭들은 플라즈마 툴의 파라미터들을 수정하도록 사용될 수 있다. 예를 들어, RF 매칭부의 네트워크 컴포넌트들의 설정들 또는 RF 생성기들의 주파수들은, 예컨대 피드백 루프 또는 인공 지능 시스템의 사용에 의해 일치를 달성하도록 수정될 수 있다. 이 일치는 다른 장비 지능 시스템에 적용될 수 있다. 디스플레이를 위해 RF 전압의 캡처와 같은 플라즈마 툴의 휴먼-레벨 디버깅 (human-level debugging) 과 관련된 다른 기능들이 또한 포함될 수 있다.

[0017] 일 실시 예에서, 방법이 기술된다. 방법은 RF 생성기에 의해, RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 1 세트를 수신하는 단계를 포함한다. 방법은 펄스 제어기로부터 RF 생성기에 의해, 복수의 펄스들을 갖는 동기화 신호를 수신하는 단계를 더 포함한다. 방법은 또한 클록 신호의 클록 사이클 동안, 동기화 신호의 복수의 펄스들과 동기화하여 RF 신호의 제 1 복수의 상태들의 복수의 인스턴스들

(instances) 을 생성하는 단계를 포함한다. RF 신호의 제 1 복수의 상태들 각각은 제 1 세트의 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 제 1 세트의 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는다.

[0018] 일 실시 예에서, 펄스 제어기가 기술된다. 펄스 제어기는 RF 신호의 하나 이상의 듀티 사이클들 및 하나 이상의 변수 레벨들의 제 1 세트를 RF 생성기로 전송하도록 구성된 프로세서를 포함한다. 프로세서는 복수의 펄스들을 갖는 동기화 신호를 RF 생성기로 전송하도록 구성된다. 동기화 신호는 RF 생성기가 클록 신호의 클록 사이클 동안, 동기화 신호의 복수의 펄스들과 동기화하여 RF 신호의 제 1 복수의 상태들의 복수의 인스턴스들을 생성하게 하도록 RF 생성기로 전송된다. RF 신호의 제 1 복수의 상태들 각각은 제 1 세트의 하나 이상의 변수 레벨들 중 대응하는 변수 레벨 및 제 1 세트의 하나 이상의 듀티 사이클들 중 대응하는 듀티 사이클을 갖는다. 펄스 제어기는 프로세서에 커플링된 메모리 디바이스를 더 포함한다.

[0019] 일 실시 예에서, 방법이 기술된다. 방법은 센서 시스템의 센서에 의해 센서 데이터를 측정하는 단계를 포함한다. 방법은 센서 시스템에 의해, 복수의 펄스들을 갖는 동기화 신호를 수신하는 단계를 더 포함한다. 방법은 또한 센서 시스템에 의해, 클록 신호의 클록 사이클 동안 동기화 신호의 복수의 펄스들과 동기화하여 센서 데이터의 부분들을 수집하는 단계를 포함한다. 방법은 센서 데이터의 부분들을 펄스 제어기로 전송하는 단계를 포함한다.

[0020] 본 명세서에 기술된 시스템들 및 방법들의 일부 장점들은 펄스들의 동기화를 위해, 펄스들을 측정하기 위해, 그리고 설정점들을 업데이트하기 위해 중앙 집중된 동기화 디바이스를 함께 위치시키는 (co-locate) 것을 포함한다. 레시피들을 RF 생성기들로 다운로드할 필요가 없고 이어서 RF 생성기들을 동기화하는 방법을 찾을 필요가 없다. 이어서, 상세한 펄싱 거동은 더 짧고 더 정확한 프로세스 단계들로 프로그래밍될 수 있다. RF 생성기에 대한 요건들이 감소되고, 비용 이점이 발생한다.

[0021] 다른 양태들은 첨부된 도면들과 함께 취해진, 이하의 상세한 기술로부터 자명해질 것이다.

도면의 간단한 설명

[0022] 실시 예들은 첨부된 도면들과 함께 취해진 이하의 기술을 참조하여 가장 잘 이해될 수도 있다.

도 1은 RF 신호들의 동기화를 위한 제어 자동화 기술을 위한 이더넷 (Ethernet for Control Automation Technology; EtherCAT) 및 동기화 신호들의 사용을 예시하기 위한 시스템의 일 실시 예의 도면이다.

도 2a는 변압기 커플링 플라즈마 (transformer coupled plasma; TCP) 생성기로 전송되는 제 1 동기화 신호를 예시하기 위한 그래프를 도시한다.

도 2b는 제 1 바이어스 생성기에 제공되는 또 다른 동기화 신호의 그래프를 도시한다.

도 2c는 제 2 바이어스 생성기에 제공되는 또 다른 동기화 신호의 그래프를 도시한다.

도 2d는 도 2a의 동기화 신호와 동기화하여 TCP 생성기에 의해 생성되는 RF 신호의 변수를 예시하기 위한 그래프를 도시한다.

도 2e는 도 2b의 동기화 신호와 동기화하여 제 1 바이어스 생성기에 의해 생성되는 RF 신호의 변수를 예시하기 위한 그래프를 도시한다.

도 2f는 도 2c의 동기화 신호와 동기화하여 제 2 바이어스 생성기에 의해 생성되는 RF 신호의 변수를 예시하기 위한 그래프를 도시한다.

도 2g는 도 2b의 동기화 신호와 동기화하여 제 1 바이어스 생성기에 의해 생성되는 RF 신호의 변수를 예시하기 위한 그래프를 도시한다.

도 3은 변수 레벨들 및 듀티 사이클들에 관한 정보, 및 RF 신호의 복수의 상태들이 생성될 마스터 클록 신호의 사이클의 일부에 관한 정보를 이송하기 (transfer) 위한 이더넷 케이블들의 사용을 예시하기 위한 시스템의 일 실시 예이다.

도 4는 TCP 매칭부 내 센서 및 바이어스 매칭부 내 센서로부터 데이터를 센싱하기 위한 EtherCAT의 사용을 예시하기 위한 시스템의 일 실시 예의 도면이다.

도 5a는 시간에 대한 플라즈마의 강도의 플롯을 예시하기 위한 그래프를 도시한다.

도 5b는 시간에 대한 동기화 신호를 예시하기 위한 그래프를 도시한다.

도 6a는 시간에 대한 전압의 플롯을 예시하기 위한 그래프를 도시한다.

도 6b는 시간에 대한 동기화 신호를 예시하기 위한 그래프를 도시한다.

도 6c는 시간에 대한 전압의 플롯을 예시하기 위한 그래프를 도시한다.

도 6d는 시간에 대한 동기화 신호를 예시하기 위한 그래프를 도시한다.

도 7은 모듈 제어기로부터 바이어스 매칭부로 펄싱 프리셋 (preset) 신호를 이송하기 위해, 복수의 EtherCAT 트레인들 대신에, 하나의 EtherCAT 트레인의 사용을 예시하기 위한 시스템의 일 실시 예의 도면이다.

도 8은 센서 데이터가 EtherCAT 트레인을 통하는 대신 이더넷 케이블을 통해 센서로부터 펄스 제어기로 전송되는 것을 예시하기 위한 시스템의 일 실시 예의 도면이다.

도 9는 RF 생성기의 컴포넌트들을 예시하기 위한 RF 생성기의 일 실시 예의 도면이다.

도 10은 펄스 제어기 또는 모듈 제어기의 일 예인 제어기의 일 실시 예의 도면이다.

도 11은 TCP 매칭부 또는 바이어스 매칭부의 일 예인 매칭부의 일 실시 예의 도면이다.

도 12은 플라즈마 시스템의 일 실시 예의 도면이다.

도 13은 클록 신호를 예시하기 위한 그래프를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0023] 다음의 실시 예들은 무선 주파수 (radio frequency; RF) 펄싱 스킴들 및 센서 데이터 수집의 동기화를 위한 시스템들 및 방법들을 기술한다. 본 실시 예들은 이들 구체적인 상세들 중 일부 또는 전부가 없이 실시될 수도 있다는 것이 자명할 것이다. 다른 경우들에서, 공지의 프로세스 동작들은 본 실시 예들을 불필요하게 모호하게 하지 않도록 상세히 기술되지 않았다.

[0024] 도 1은 제어 자동화 기술을 위한 이더넷 (Ethernet for Control Automation Technology; EtherCAT) 및 복수의 RF 생성기들, 예컨대 변압기 제어 플라즈마 (transformer control plasma; TCP) 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2에 의해 생성되는 RF 신호들 (102, 104, 및 106) 의 동기화를 위한 동기화 신호들의 사용을 예시하기 위한 시스템 (100) 의 일 실시 예의 도면이다. 시스템 (100) 은 모듈 제어기, 펄스 제어기, TCP 생성기, 바이어스 생성기 1, 바이어스 생성기 2, TCP 매칭부, 바이어스 매칭부, 및 플라즈마 챔버 (108) 를 포함한다.

[0025] 본 명세서에 사용된 바와 같이, 제어기의 일 예는 프로세서 및 메모리 디바이스를 포함한다. 프로세서는 메모리 디바이스에 커플링된다. 제어기의 다른 예들은 주문형 집적 회로 (application specific integrated circuit; ASIC) 및 프로그래밍 가능 로직 디바이스 (programmable logic device; PLD) 를 포함한다. 제어기의 또 다른 예는 복수의 프로세서들 및 복수의 메모리 디바이스들을 포함한다. 프로세서들은 메모리 디바이스들에 커플링된다. 본 명세서에 사용된 바와 같이, 용어 프로세서, 마이크로프로세서, 및 중앙 프로세싱 유닛 (central processing unit; CPU) 은 본 명세서에서 상호 교환 가능하게 (interchangeably) 사용된다.

[0026] 또한, 본 명세서에 사용된 바와 같이, RF 생성기는 400 ㎑, 또는 2 ㎒, 또는 13.56 ㎒, 또는 27 ㎒, 또는 60 ㎒의 주파수에서 동작한다. 예를 들어, TCP 생성기는 13.56 ㎒의 주파수에서 동작하고, 바이어스 생성기 1은 400 ㎑의 주파수에서 동작하고, 바이어스 생성기 2는 60 ㎒의 주파수에서 동작한다. 또 다른 예로서, TCP 생성기는 27 ㎒의 주파수에서 동작하고, 바이어스 생성기 1은 2 ㎒의 주파수에서 동작하고, 바이어스 생성기 2는 27 ㎒의 주파수에서 동작한다.

[0027] 본 명세서에 사용된 바와 같이, 임피던스 매칭 네트워크의 일 예는 인덕터들, 레지스터들 및 커패시터들과 같은 회로 컴포넌트들의 네트워크를 갖는 임피던스 매칭 회로를 포함한다. 예시하기 위해, 임피던스 매칭 네트워크는 하나 이상의 직렬 회로들 및 하나 이상의 션트 회로들을 갖는다. 직렬 회로 각각은 하나 이상의 인덕터들 및 하나 이상의 커패시터들을 포함하고, 하나 이상의 인덕터들 및 하나 이상의 커패시터들은 서로 직렬로 커플링된다. 유사하게, 션트 회로 각각은 서로 직렬로 커플링된 하나 이상의 인덕터들 및 하나 이상의 커패시터들을 포함한다. 하나 이상의 인덕터들 중 하나 및 션트 회로의 하나 이상의 커패시터는 접지 전위에 커플링된다. 하나 이상의 션트 회로들 각각은 하나 이상의 직렬 회로들 중 대응하는 하나에 커플링된다. 용어들 임피던스

매칭 네트워크, 임피던스 매칭 회로, 임피던스 매칭 하우징, 매칭 하우징, 매칭 인클로저 및 매칭부는 본 명세서에서 상호 교환 가능하게 사용된다.

[0028] 플라즈마 챔버 (108) 는 기판 지지부 (110) 를 포함한다. 기판 지지부 (110) 의 예들은 정전 척 (electrostatic chuck; ESC) 과 같은 척을 포함한다. 예시하기 위해, 척은 금속 베이스 및 금속 베이스의 상단 상에 유전체 층을 포함한다. 반도체 웨이퍼와 같은 기판 (S) 은 플라즈마 챔버 (108) 내에서 프로세싱될 기판 지지부 (110) 의 상단 표면 상에 배치된다. 기판 지지부 (110) 는 알루미늄 또는 알루미늄 합금과 같은 금속으로 제조된 하부 전극을 포함한다. 하부 전극은 척의 유전체 층 내에 임베딩된다 (embed). 플라즈마 챔버 (108) 는 TCP 코일 (112) 및 유전체 윈도우 (114) 를 더 포함한다. TCP 코일 (112) 은 유전체 윈도우 (114) 위에 위치되고, 유전체 윈도우 (114) 와 기판 지지부 (110) 사이에 갭이 형성된다.

[0029] 모듈 제어기는 통신 케이블 (118) 을 통해 TCP 생성기에 커플링되는 펄스 제어기에 통신 케이블 (116) 을 통해 커플링된다. 본 명세서에 사용된 바와 같이, 통신 케이블의 예들은 이더넷 케이블을 포함한다. 본 명세서에 사용된 바와 같이, 이더넷 케이블의 예들은 트위스티드 페어 케이블 (twisted pair cable) 을 포함한다. 예시하기 위해, 이더넷 케이블은 100 Mbps (megabits per second) 이상의 속도로 데이터를 이송할 (transfer) 수 있는 100BASE-TX쎄 또는 100BASE-T4쎄 케이블이다. 또 다른 예로서, 이더넷 케이블은 최대 40 Gbps의 이송 레이트들로 데이터를 이송할 수 있는 카테고리 8 케이블이다.

[0030] 더욱이, 펄스 제어기는 이송 케이블 (122) 을 통해 TCP 생성기로, 이송 케이블 (122) 을 통해 바이어스 생성기 1로, 그리고 이송 케이블 (124) 을 통해 바이어스 생성기 2에 커플링된다. 본 명세서에 사용된 이송 케이블의 일 예는 동축 케이블을 포함한다. 예시하기 위해, 이송 케이블은 직렬 방식으로, 또는 병렬 방식으로, 또는 범용 직렬 버스 (universal serial bus; USB) 프로토콜을 통한 데이터의 이송을 위해 사용된다. TCP 생성기는 통신 케이블 (128) 을 통해 바이어스 생성기 2에 커플링되는 통신 케이블 (126) 을 통해 바이어스 생성기 1에 커플링된다.

[0031] 또한, TCP 생성기의 출력부 (O1) 는 RF 케이블 (130) 을 통해 TCP 매칭부의 입력부 (I1) 에 커플링되고, TCP 매칭부의 출력부 (O2) 는 RF 송신 라인 (132) 을 통해 TCP 코일 (112) 의 제 1 단부에 커플링된다. 일 예로서, RF 송신 라인 (132) 은 RF 로드 (rod), 절연체 재료, 및 RF 시스를 포함한다. 절연체 재료는 RF 로드와 RF 시스 사이에 위치된다. 절연체 재료는 RF 로드를 둘러싸고 RF 시스는 절연체 재료를 둘러싼다.

[0032] TCP 코일의 제 2 반대편 단부는 접지 전위 또는 접지 연결부에 커플링된다. 바이어스 생성기 1의 출력부 (O3) 는 RF 케이블 (134) 을 통해 바이어스 매칭부의 입력부 (I2) 에 커플링된다. 또한, 바이어스 생성기 2의 출력부 (O4) 는 RF 케이블 (136) 을 통해 바이어스 매칭부의 입력부 (I3) 에 커플링된다. 바이어스 매칭부의 출력부 (O5) 는 RF 송신 라인 (139) 을 통해 기판 지지부 (110) 의 하부 전극에 커플링된다. 일 예로서, RF 송신 라인 (139) 은 RF 로드, 절연체 재료, 및 RF 시스를 포함한다. 절연체 재료는 RF 로드와 RF 시스 사이에 위치된다. RF 송신 라인 (139) 의 절연체 재료는 RF 송신 라인 (139) 의 RF 로드를 둘러싸고 RF 송신 라인 (139) 의 RF 시스는 절연체 재료를 둘러싼다. RF 송신 라인 (139) 은 하나 이상의 RF 스트랩들, 및 RF 실린더를 더 포함한다. RF 송신 라인 (139) 의 RF 로드는 바이어스 매칭부의 출력부 (O5) 에 커플링된다. RF 송신 라인 (139) 의 하나 이상의 RF 스트랩들은 기판 지지부 (110) 의 하부 전극에 커플링되는 RF 실린더에 RF 로드를 커플링한다.

[0033] 모듈 제어기는 펄싱 프리셋 (preset) 신호 (138) 를 생성하고 펄싱 프리셋 신호 (138) 를 통신 케이블 (116) 을 통해 펄스 제어기로 전송한다. 펄싱 프리셋 신호 (138) 는 EtherCAT 트레인이다. 일 예로서, 펄싱 프리셋 신호 (138) 는 RF 신호들 (102, 104, 및 106) 의 변수 레벨들 및 듀티 사이클들에 관한 정보를 포함한다. 변수 레벨들에 관한 정보는 RF 신호 (102) 의 상태 각각에 대한 변수 레벨, RF 신호 (104) 의 상태 각각에 대한 변수 레벨, 및 RF 신호 (106) 의 상태 각각에 대한 변수 레벨을 포함한다. 예시하기 위해, 변수는 전력 또는 주파수이다. 또한, 이 예에서, 듀티 사이클들에 관한 정보는 RF 신호 (102) 의 변수의 상태 각각에 대한 듀티 사이클, RF 신호 (104) 의 변수의 상태 각각에 대한 듀티 사이클, 및 RF 신호 (106) 의 변수의 상태 각각에 대한 듀티 사이클을 포함한다. 예시하기 위해, RF 신호의 듀티 사이클은 RF 신호의 변수의 상태 각각이 생성되는 시간 인터벌 또는 시간 기간을 제공한다.

[0034] 펄스 제어기는 모듈 제어기로부터 펄싱 프리셋 신호 (138) 를 수신하고 펄싱 프리셋 신호 (138) 를 통신 케이블 (118) 을 통해 TCP 생성기로 전송한다. TCP 생성기는 펄싱 프리셋 신호 (138) 를 수신하고, 펄싱 프리셋 신호 (138) 로부터 RF 신호 (102) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 추출하고, 정보를 추출한 후, 통신 케이블 (126) 을 통해 펄싱 프리셋 신호 (138) 를 바이어스 생성기 1에 전송한다. 또한, TCP

생성기는 RF 신호 (102) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 TCP 생성기의 하나 이상의 메모리 디바이스들에 저장한다.

[0035] 바이어스 생성기 1는 펄싱 프리셋 신호 (138) 를 수신하고, RF 신호 (104) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 획득하도록 펄싱 프리셋 신호 (138) 를 파싱한다 (parse). 또한, 바이어스 생성기 1는 RF 신호 (104) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 바이어스 생성기 1의 하나 이상의 메모리 디바이스들에 저장한다. 정보를 획득한 후, 바이어스 생성기 1은 통신 케이블 (128) 을 통해 바이어스 생성기 2로 펄싱 프리셋 신호 (138) 를 전송한다.

[0036] 바이어스 생성기 2는 펄싱 프리셋 신호 (138) 를 수신하고, 펄싱 프리셋 신호 (138) 로부터 RF 신호 (106) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 추출하도록 펄싱 프리셋 신호 (138) 를 분석한다. 바이어스 생성기 2는 RF 신호 (106) 를 생성하기 위한 변수 레벨들 및 듀티 사이클들에 관한 정보를 바이어스 생성기 2의 하나 이상의 메모리 디바이스들에 저장한다. 정보를 추출한 후, 바이어스 생성기 2는 통신 케이블 (128) 을 통해 다시 바이어스 생성기 1로 펄싱 프리셋 신호 (138) 를 전송한다.

[0037] 바이어스 생성기 1은 바이어스 생성기 2로부터 펄싱 프리셋 신호 (138) 를 수신하고, 펄싱 프리셋 신호 (138) 를 통신 케이블 (126) 을 통해 다시 TCP 생성기로 전송한다. TCP 생성기는 바이어스 생성기 1로부터 펄싱 프리셋 신호 (138) 를 수신하고 펄싱 프리셋 신호 (138) 를 통신 케이블 (118) 을 통해 다시 펄스 제어기로 전송한다. 펄스 제어기는 TCP 생성기로부터 펄싱 프리셋 신호 (138) 를 수신하고 펄싱 프리셋 신호 (138) 를 모듈 제어기로 다시 전송한다.

[0038] 펄스 제어기는 또한 마스터 클록 신호 (141) 를 생성하고 마스터 클록 신호 (141) 를 이송 케이블 (120) 을 통해 TCP 생성기로 전송한다. 예시하기 위해, 펄스 제어기는 클록 소스 또는 디지털 클록과 같은 마스터 클록 생성기를 포함하고, 디지털 클록 신호를 생성한다. 디지털 클록 신호는 50 % 듀티 사이클로 1과 0의 로직 레벨 사이에서 펄스한다. 또한, 펄스 제어기는 이송 케이블 (122) 을 통해 바이어스 생성기 1로 그리고 이송 케이블 (124) 을 통해 바이어스 생성기 2로 마스터 클록 신호 (141) 를 전송한다.

[0039] 펄스 제어기는 동기화 신호 (140) 를 생성하고 이송 케이블 (120) 을 통해 TCP 생성기로 동기화 신호 (140) 를 전송한다. 본 명세서에 사용된 바와 같이, 동기화 신호의 일 예는 트랜지스터-트랜지스터 로직 (transistor-transistor logic; TTL) 신호이다. 또한, 펄스 제어기는 또 다른 동기화 신호 (142) 를 생성하고 이송 케이블 (122) 을 통해 바이어스 생성기 1로 동기화 신호를 전송한다. 펄스 제어기는 또 다른 동기화 신호 (144) 를 생성하고 이송 케이블 (124) 을 통해 바이어스 생성기 2로 동기화 신호 (144) 를 전송한다. 동기화 신호 (140) 는 도 1에서 sync1로 라벨링되고, 동기화 신호 (142) 는 도 1에서 sync2로 라벨링되고, 동기화 신호 (144) 는 도 1에서 sync3으로 라벨링된다.

[0040] 일 예로서, 동기화 신호 (144) 는 동기화 신호 (142) 의 하나 이상의 펄스들의 주파수와 상이한 주파수를 갖는 하나 이상의 펄스들을 포함한다. 예시하기 위해, 동기화 신호 (144) 는 동기화 신호 (142) 의 2 개의 연속적인 펄스들과 비교하여 더 큰 시간 인터벌로 서로 이격된 2 개의 연속적인 펄스들을 갖는다. 유사하게, 또 다른 예로서, 동기화 신호 (146) 는 동기화 신호 (142) 의 하나 이상의 펄스들의 주파수와 상이한 주파수를 갖는 하나 이상의 펄스들을 포함한다. 또한, 또 다른 예로서, 동기화 신호 (146) 는 동기화 신호 (144) 의 하나 이상의 펄스들의 주파수와 상이한 주파수를 갖는 하나 이상의 펄스들을 포함한다.

[0041] 더욱이, 일 예로서, 동기화 신호 (144) 는 동기화 신호 (142) 의 펄스들의 수와 비교하여 상이한 수의, 예컨대 더 크거나 더 작은 수의 펄스들을 포함한다. 예시하기 위해, 시간 인터벌 내에서, 동기화 신호 (144) 는 10 개의 펄스들을 포함하고 동기화 신호 (142) 는 4 개의 펄스들을 포함한다. 또 다른 예시로서, 시간 인터벌 내에서, 동기화 신호 (144) 는 5 개의 펄스들을 포함하고 동기화 신호 (142) 는 10 개의 펄스들을 포함한다. 유사한 방식으로, 일 예로서, 동기화 신호 (144) 는 동기화 신호 (140) 의 펄스들의 수와 비교하여 상이한 수, 예컨대 더 크거나 더 작은 수의 펄스들을 포함한다. 또한, 일 예로서, 동기화 신호 (144) 는 동기화 신호 (142) 의 펄스들의 수와 비교하여 상이한 수의, 예컨대 더 크거나 더 작은 수의 펄스들을 포함한다.

[0042] 일 예로서, 동기화 신호들 (140, 142, 및 144) 은 RF 신호 (102) 의 변수 레벨들 및 듀티 사이클에 관한 정보가 TCP 생성기의 하나 이상의 메모리 디바이스들에 저장되고, RF 신호 (104) 의 변수 레벨들 및 듀티 사이클에 대한 정보는 바이어스 생성기 1의 하나 이상의 메모리 디바이스들에 저장되고, RF 신호 (106) 의 변수 레벨들 및 듀티 사이클에 관한 정보는 바이어스 생성기 2의 하나 이상의 메모리 디바이스들에 저장된 후 생성되고 전송된다.

[0043] 일 예로서, 펄스 제어기는 마스터 클록 신호 (141) 의 클록 사이클들과 동기화하여 동기화 신호들 (140, 142 및 144) 을 전송한다. 동기화 신호들 (140, 142, 및 144) 각각은 마스터 클록 신호 (141) 의 사이클 각각 동안 반복하는 펄스들의 시리즈를 갖는다. 이 예에서, 펄싱 프리셋 신호 (138) 는 RF 신호의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 포함한다. 예시하기 위해, 펄싱 프리셋 신호 (138) 는 RF 신호 (102) 의 펄스들의 제 1 시리즈가 TCP 생성기에 의해 생성되는 마스터 클록 신호 (141) 의 사이클 1 동안 제 1 시간 인터벌을 포함한다. 사이클 1 동안, 제 1 시리즈의 펄스들 각각은 제 1 변수 레벨과 제 2 변수 레벨 사이에서 전이한다. 제 1 변수 레벨은 제 2 변수 레벨과 상이하다. 또한, 펄싱 프리셋 신호 (138) 는 RF 신호 (102) 의 펄스들의 제 2 시리즈가 TCP 생성기에 의해 생성되는 마스터 클록 신호의 사이클 1 동안 제 2 시간 인터벌을 포함한다. 사이클 1 동안, 제 2 시리즈의 펄스들 각각은 제 3 변수 레벨과 제 2 변수 레벨 사이에서 전이한다. 제 3 변수 레벨은 제 2 변수 레벨 및 제 1 변수 레벨과 상이하다. 제 1 시간 인터벌은 마스터 클록 신호 (141) 의 사이클 1의 제 1 서브 사이클의 일 예이고 제 2 시간 인터벌은 마스터 클록 신호 (141) 의 사이클 1의 제 2 서브 사이클의 일 예이다.

[0044] 또 다른 예시로서, 펄싱 프리셋 신호 (138) 는 동기화 신호 (140) 의 펄스들의 카운트에 관한 정보를 포함한다. 펄스들의 카운트에 관한 정보는 RF 신호 (102) 의 펄스들의 제 1 시리즈가 제 1 변수 레벨 및 제 2 변수 레벨 사이에서 전이하는 마스터 클록 신호 (141) 의 사이클 1 동안 동기화 신호 (140) 의 다수의 펄스들의 제 1 카운트를 포함한다. 또한, 카운트에 관한 정보는 RF 신호 (102) 의 펄스들의 제 2 시리즈가 제 2 변수 레벨 및 제 2 변수 레벨 사이에서 전이하는 마스터 클록 신호 (141) 의 사이클 1 동안 동기화 신호 (140) 의 다수의 펄스들의 제 2 카운트를 포함한다. 제 1 카운트의 다수의 펄스들은 제 1 시간 인터벌 동안 생성되고, 이는 마스터 클록 신호 (141) 의 사이클 1의 제 1 서브 사이클의 일 예이다. 제 2 카운트의 다수의 펄스들은 제 2 시간 인터벌 동안 생성되고, 이는 마스터 클록 신호 (141) 의 사이클 1의 제 2 서브 사이클의 일 예이다. TCP 생성기는 제 1 카운트가 초과되었는지 여부를 결정하는 카운터 (counter) 를 포함하고, 그렇게 결정되면, RF 신호 (102) 를 생성하기 위해 제 1 변수 레벨 및 제 2 변수 레벨을 적용하는 대신 제 2 변수 레벨 및 제 3 변수 레벨을 적용한다. 카운터는 TCP 생성기의 디지털 신호 프로세서에 커플링된다.

[0045] TCP 생성기는 동기화 신호 (140) 를 수신하고, 동기화 신호 (140) 와 동기화하여 RF 신호 (102) 의 상태 각각에 대한 변수 레벨 및 듀티 사이클에 관한 정보를 갖는 RF 신호 (102) 를 생성한다. 예를 들어, RF 신호 (102) 의 변수의 하나 이상의 상태들의 세트의 제 1 인스턴스 (instance) 는 동기화 신호 (140) 의 제 1 펄스의 수신에 응답하여 생성되고 RF 신호 (102) 의 변수의 하나 이상의 상태들의 세트의 제 2 인스턴스는 동기화 신호 (140) 의 제 2 펄스에 응답하여 생성된다. 제 2 펄스는 제 1 펄스와 제 2 펄스 사이에 다른 펄스가 없다는 점에서 제 1 펄스에 연속적이다. 예시하기 위해, 상태들의 세트는 제 1 상태 및 제 2 상태를 포함한다. 제 1 상태는 제 1 변수 레벨 및 제 1 듀티 사이클을 갖고, 제 2 상태는 제 2 변수 레벨 및 제 2 듀티 사이클을 갖는다. RF 신호 (102) 의 변수 레벨들 및 듀티 사이클들에 관한 정보는 제 1 변수 레벨, 제 1 듀티 사이클, 제 2 변수 레벨, 및 제 2 듀티 사이클을 포함한다.

[0046] 유사하게, 바이어스 생성기 1는 동기화 신호 (142) 를 수신하고, 동기화 신호 (142) 와 동기화하여 RF 신호 (104) 의 상태 각각에 대한 변수 레벨 및 듀티 사이클에 관한 정보를 갖는 RF 신호 (104) 를 생성한다. 또한, 바이어스 생성기 2는 동기화 신호 (144) 를 수신하고, 동기화 신호 (144) 와 동기화하여 RF 신호 (106) 의 상태 각각에 대한 변수 레벨 및 듀티 사이클에 관한 정보를 갖는 RF 신호 (106) 를 생성한다.

[0047] RF 신호 (102) 는 출력부 (01) 에서 제공되고, RF 케이블 (130) 을 통해 TCP 매칭부의 입력부 (I1) 로 전송된다. TCP 매칭부는 RF 신호 (102) 의 임피던스를 수정하기 위해 출력부 (02) 에 커플링된 부하의 임피던스를 입력부 (I1) 에 커플링된 소스의 임피던스와 매칭시킨다. 입력부 (I1) 에 커플링된 소스의 일 예는 RF 케이블 (130) 및 TCP 생성기를 포함한다. 출력부 (02) 에 커플링된 부하의 일 예는 RF 송신 라인 (132) 및 플라즈마 챔버 (108) 를 포함한다. RF 신호 (102) 의 임피던스가 수정될 때, 수정된 RF 신호 (146) 가 TCP 매칭부의 출력부 (02) 에서 제공된다. 수정된 RF 신호 (144) 는 RF 송신 라인 (132) 을 통해 TCP 코일 (112) 로 공급된다.

[0048] 또한, RF 신호 (104) 는 바이어스 생성기 1의 출력부 (03) 에서 제공되고, RF 케이블 (134) 을 통해 바이어스 매칭부의 입력부 (I2) 로 전송된다. 부가적으로, RF 신호 (106) 는 바이어스 생성기 2의 출력부 (04) 에서 제공되고, RF 케이블 (136) 을 통해 바이어스 매칭부의 입력부 (I3) 으로 전송된다. 바이어스 매칭부는 제 1 분기 회로 및 제 2 분기 회로를 포함한다. 제 1 분기 회로는 하나 이상의 직렬 회로들, 또는 하나 이상의 션트 회로들, 또는 이들의 조합을 포함한다. 또한, 제 2 분기 회로는 하나 이상의 직렬 회로들, 또는 하나 이상의

션트 회로들, 또는 이들의 조합을 포함한다.

[0049] RF 신호 (104) 가 바이어스 매칭부의 제 1 분기 회로를 통해 이송될 때, 제 1 분기 회로는 RF 신호 (104) 의 임피던스를 수정하도록 바이어스 매칭부의 출력부 (05) 에 커플링된 부하의 임피던스를 바이어스 매칭부의 입력부 (I2) 에 커플링된 소스의 임피던스와 매칭한다. 입력부 (I2) 에 커플링된 소스의 일 예는 RF 케이블 (134) 및 바이어스 생성기 1이다. 출력부 (05) 에 커플링된 부하의 일 예는 RF 송신 라인 (139) 및 플라즈마 챔버 (108) 이다. RF 신호 (104) 의 임피던스가 수정될 때, 제 1 수정된 RF 신호가 제 1 분기 회로로부터 출력된다.

[0050] 유사하게, RF 신호 (106) 가 바이어스 매칭부의 제 2 분기 회로를 통해 이송될 때, 제 2 분기 회로는 RF 신호 (106) 의 임피던스를 수정하도록 바이어스 매칭부의 출력부 (05) 에 커플링된 부하의 임피던스를 바이어스 매칭부의 입력부 (I3) 에 커플링된 소스의 임피던스와 매칭한다. 입력부 (I3) 에 커플링된 소스의 일 예는 RF 케이블 (136) 및 바이어스 생성기 2이다. RF 신호 (106) 의 임피던스가 수정될 때, 제 2 수정된 RF 신호가 제 2 분기 회로로부터 출력된다.

[0051] 제 1 수정된 RF 신호 및 제 2 수정된 RF 신호는 출력부 (05) 에서 결합된 RF 신호 (148) 를 제공하도록 바이어스 매칭부 내에 결합, 예컨대 합산된다. 결합된 RF 신호 (148) 는 RF 송신 라인 (139) 을 통해 기판 지지부 (110) 의 하부 전극으로 이송된다.

[0052] 더욱이, 하나 이상의 프로세스 가스들, 예컨대 산소 함유 가스, 및 불소 함유 가스가 기판 지지부 (110) 와 유전체 윈도우 (114) 사이의 갭에 공급된다. 하나 이상의 프로세스 가스들, 수정된 RF 신호 (146), 및 결합된 RF 신호 (148) 가 플라즈마 챔버 (108) 내의 갭에 공급될 때, 플라즈마는 플라즈마 챔버 (108) 내에서 스트라이킹되거나 유지된다. 플라즈마는 기판 (S) 을 프로세싱하도록 사용된다.기판 (S) 을 프로세싱하는 예들은 기판 (S) 상에 하나 이상의 재료들을 증착하는 것, 또는 기판 (S) 을 에칭하는 것, 또는 기판 (S) 을 세정하는 것, 또는 기판 (S) 을 폴리싱하는 (polish) 것, 또는 기판 (S) 을 스퍼터링하는 (sputter) 것, 또는 이들의 조합을 포함한다.

[0053] 동기화 신호들 (140, 142, 및 144) 을 제공함으로써, 동기화 신호들에 관한 정보를 저장할 필요가 없다. 예를 들어, RF 신호 (102) 의 상태들이 반복되는 주파수를 TCP 생성기의 하나 이상의 메모리 디바이스들 내에 저장할 필요가 없다. 또 다른 예로서, RF 신호 (104) 의 상태들이 반복되는 주파수를 바이어스 생성기 1의 하나 이상의 메모리 디바이스들 내에 저장할 필요가 없다. 일 예로서, RF 신호 (106) 의 상태들이 반복되는 주파수를 바이어스 생성기 2의 하나 이상의 메모리 디바이스들 내에 저장할 필요가 없다.

[0054] 일 실시 예에서, 바이어스 생성기 1 및 바이어스 생성기 2에 더하여, 제 3 바이어스 생성기가 바이어스 매칭부의 제 3 입력부에 커플링된다.

[0055] 일 실시 예에서, TCP 생성기에 더하여, 제 2 TCP 생성기가 TCP 매칭부의 제 2 입력부에 커플링된다.

[0056] 일 실시 예에서, TCP 생성기에 더하여, 제 2 TCP 생성기는 TCP 매칭부의 제 2 입력부에 커플링되고 제 3 TCP 생성기는 TCP 매칭부의 제 3 입력부에 커플링된다.

[0057] 일 실시 예에서, 마스터 클록 신호 (141) 를 생성하는 펄스 제어기 대신, 모듈 제어기는 마스터 클록 신호 (141) 를 생성하고 이송 케이블을 통해 펄스 제어기로 마스터 클록 신호 (141) 를 전송한다. 이송 케이블은 모듈 제어기를 펄스 제어기에 커플링한다. 펄스 제어기는 모듈 제어기로부터 수신된 마스터 클록 신호 (141) 와 동기화하여 동기화 신호들 (140, 142, 및 144) 을 생성한다.

[0058] 일 실시 예에서, TCP 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2와 같은 RF 생성기 각각은 사이클 1 및 사이클 2를 포함하는 클록 신호를 생성하는 클록 소스를 갖는다. 예를 들어, TCP 생성기는 클록 사이클 1 및 클록 사이클 2를 갖는 클록 신호를 생성하는 클록 소스를 갖고, 바이어스 생성기 1은 클록 사이클 1 및 클록 사이클 2를 갖는 클록 신호를 생성하는 클록 소스를 갖고, 바이어스 생성기 2는 클록 사이클 1 및 클록 사이클 2를 갖는 클록 신호를 생성하는 클록 소스를 포함한다. TCP 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2의 클록 소스들의 클록 신호들은 마스터 클록 신호 (141) 에 동기화된다. 예를 들어, TCP 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2의 클록 소스들은 마스터 클록 신호 (141) 를 수신하고, 클록 신호들을 생성한다. 클록 신호들은 마스터 클록 신호 (141) 가 로직 레벨 0에서 로직 레벨 1로 펄싱함과 동시에 로직 레벨 0에서 로직 레벨 1로 전이하고, 마스터 클록 신호 (141) 가 로직 레벨 1로부터 로직 레벨 0으로 펄싱함과 동시에 로직 레벨 1에서 로직 레벨 0으로 전이한다. 이 실시 예에서, RF 생성기의 컴포넌트 각각은 마스터 클록 신호 (141) 와 동기화하여 생성되고 클록 신호와 동기화하여 동작하는 클록 신호를 수신한다. 예를 들어, TCP 생성기의 제어기는 TCP 생성기의 클록 소스로부터 클록 신호를 수신하고 클록 신호와 동기화하여 RF 신호 (102) 를 생성하

도록 TCP 생성기의 다른 컴포넌트들을 제어한다.

[0059] 일 실시 예에서, 본 명세서에 기술된 임의의 동기화 신호는 펄스 제어기가 모듈 제어기로부터 이송 케이블을 통해 트리거 신호를 수신한 후 펄스 제어기에 의해 생성된다. 이송 케이블은 펄스 제어기를 모듈 제어기에 커플링한다. 트리거 신호는 펄싱 프리셋 신호 (138) 내의 변수 레벨들 및 듀티 사이클들과 같은 레시피의 실행을 위한 단일 펄스를 포함한다.

[0060] 일 실시 예에서, 펄싱 프리셋 신호 (138) 는 동기화 신호들 (140, 142, 및 144) 과 같은 복수의 동기화 신호들을 생성하기 위한 복수의 스케줄들을 포함한다. 예를 들어, 스케줄들은 동기화 신호들을 생성하기 위한 정보를 포함한다. 예시하기 위해, 스케줄들은 동기화 신호의 펄스들의 생성을 위한 하나 이상의 주파수들을 포함한다. 펄스 제어기는 스케줄들에 따라 동기화 신호들을 생성한다. 예를 들어, 동기화 신호 (140) 는 제 1 스케줄에 따라 생성되고 동기화 신호 (142) 는 제 2 스케줄에 따라 생성된다.

[0061] 일 실시 예에서, 마스터 클록 신호 (141) 는 이송 케이블 (120) 과 상이한 이송 케이블을 통해 펄스 제어기로부터 TCP 생성기로 전송된다. 또한, 마스터 클록 신호 (141) 는 이송 케이블 (122) 과 상이한 이송 케이블을 통해 펄스 제어기로부터 바이어스 생성기 1로 전송되고, 이송 케이블과는 상이한 이송 케이블(124) 을 통해 펄스 제어기로부터 바이어스 생성기 2로 전송된다.

[0062] 도 2a는 TCP 생성기로 전송되는 동기화 신호 (140) (도 1) 의 일 예인 동기화 신호 (202) 를 예시하기 위한 그래프 (200) 를 도시한다. 그래프 (200) 는 시간 t에 대한 동기화 신호 (202) 의 로직 레벨을 플롯팅한다. 동기화 신호 (202) 의 로직 레벨은 y-축에 플롯팅되고 (plot) 그리고 시간 t는 x-축에 플롯팅된다.

[0063] 시간 t는 복수의 시간 인터벌들로 분할된다. 예를 들어, 시간 t는 시간 t0과 시간 t1 사이의 제 1 시간 인터벌, 시간 t1과 시간 t2 사이의 제 2 시간 인터벌, 및 시간 t2과 시간 t3 사이의 제 3 시간, 등으로 분할된다. 제 1 시간 인터벌은 제 3 시간 인터벌과 동일한 제 2 시간 인터벌과 같다는 것을 주의해야 한다. 부가적인 시간 t4, 시간 t5, 시간 t6, 시간 t7, 시간 t8, 시간 t9, 시간 t10, 시간 t11, 시간 t12, 시간 t13, 시간 t14, 시간 t15, 시간 t16, 시간 t17, 시간 t18, 시간 t19, 시간 t20, 시간 t21, 시간 t22, 시간 t23, 시간 t24, 시간 t25, 시간 t26, 시간 t27, 시간 t28, 시간 t29, 및 시간 t30은 도 2a에 도시된다.

[0064] 동기화 신호 (202) 는 펄스 (202-1) 를 생성하도록 시간 t0에서 펄싱된다. 예를 들어, 동기화 신호 (202) 는 시간 t0에서 로직 레벨 1에 있고 시간 t0으로부터 시간 t0와 시간 t1 사이의 시간 인터벌의 1/2인 시간 t0.5까지 로직 레벨 1로 유지된다. 또한 동기화 신호 (202) 는 시간 t0.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이되고 그리고 펄스 (202-1) 를 생성하도록 시간 t0.5로부터 시간 t2까지 로직 레벨 t0.5로 유지된다.

[0065] 동일한 방식으로, 동기화 신호 (202) 는 복수의 펄스들 (202-2, 202-3, 202-4, 202-5, 202-6, 202-7, 및 202-8) 을 생성하도록 시간 t2, 시간 t4 그리고 시간 t16까지 펄싱한다. 일 예로서, 동기화 신호 (202) 의 2 개의 연속적인 펄스들의 생성 사이의 시간 인터벌은 약 0.5 초 미만이다. 예시하기 위해, 펄스 (202-1) 의 생성과 펄스 (202-2) 의 생성 사이의 시간 차는 0.05 초 내지 0.6 초의 범위이다. 또 다른 예시로서, 펄스 (202-1) 의 생성과 펄스 (202-2) 의 생성 사이의 시간 차는 0.01 초 내지 0.55 초의 범위이다. 또 다른 예시로서, 펄스 (202-1) 의 생성과 펄스 (2-2) 의 생성 사이의 시간 차는 0.005 초 내지 0.6 초 범위이다.

[0066] 동기화 신호 (202) 의 제 8 펄스 (202-8) 는 시간 t16에서 종료된다. 동기화 신호 (202) 는 시간 t16으로부터 시간 t20까지 펄싱을 중단한다. 예를 들어, 동기화 신호 (202) 는 시간 t14.5와 시간 t20 사이에 로직 레벨 0에 있다. 시간 t14.5는 시간 t14와 시간 t15 사이의 시간 인터벌의 1/2이다.

[0067] 동기화 신호 (202) 의 발생의 사이클 1은 시간 t0과 시간 t20 사이에 생성된다. 동기화 신호 (202) 의 사이클 1은 동기화 신호 (202) 의 8 개의 펄스들 (202-1 내지 202-8) 에 이어 시간 t14.5와 시간 t20 사이에 펄스들이 없는 시간 인터벌을 포함한다.

[0068] 마스터 클록 신호 (141) 의 사이클 1 동안, 동기화 신호 (202), 동기화 신호 (142), 및 동기화 신호 (144) (도 1) 는 복수의 서브 사이클들로 분할된다. 예를 들어, 동기화 신호 (202), 동기화 신호 (142), 및 동기화 신호 (144) 의 서브 사이클 1은 사이클 1의 시간 t0과 시간 t10 사이에 발생한다. 동기화 신호 (202), 동기화 신호 (142), 및 동기화 신호 (144) 의 서브 사이클 2는 시간 t10과 시간 t16 사이에 발생하고, 그리고 동기화 신호 (202), 동기화 신호 (142), 및 동기화 신호 (144) 의 서브 사이클 3은 시간 t16과 시간 t20 사이에 발생한다. 사이클 1과 동일한 방식으로, 마스터 클록 신호 (141) 의 사이클 2 동안, 동기화 신호 (202, 142, 및 144) 각각은 복수의 서브 사이클들로 분할된다. 일 예로서, 사이클 2 동안, 동기화 신호 (202), 동기화 신호 (142), 및 동기화 신호 (144) 의 서브 사이클 1은 시간 t20과 시간 t30 사이에 발생한다. 사이클 1 및 사이클 2는 펄스

제어기로부터 TCP 생성기, 바이어스 1 RF 생성기, 및 바이어스 2 RF 생성기 (도 1) 에 의해 수신되는 마스터 클록 신호 (141) 의 클록 사이클들이다. 사이클 2는 시간 t20과 시간 t40 사이에 발생한다.

[0069] 동기화 신호 (202) 는 시간 t20에서 다시 펄싱을 시작하고 동기화 신호 (202) 의 8 개의 펄스들이 시간 t0으로부터 생성되는 것과 동일한 방식으로 시간 t20으로부터 8 개의 펄스들을 반복한다. 예를 들어, 동기화 신호 (202) 는 시간 t20에서 로직 레벨 1에 있고 시간 t20으로부터 시간 t20와 시간 t21 사이의 시간 인터벌의 1/2인 시간 t20.5까지 로직 레벨로 유지된다. 이와 같이, 동기화 신호 (202) 는 8 개의 펄스들 (202-1 내지 202-8) 의 제 1 시리즈, 및 8 개의 펄스들의 제 2 시리즈를 포함한다. 사이클 2 동안, 동기화 신호 (202) 는 동기화 신호 (202) 의 8 개의 펄스들에 이어 시간 t34.4와 시간 t40 사이에 펄스들이 없는 시간 인터벌을 포함한다. 시간 t34.5는 시간 t34와 시간 t35 사이의 시간 인터벌의 1/2이다. 마스터 클록 신호 (141) 의 사이클 2는 마스터 클록 신호 (141) 의 사이클 1에 연속된다. 예를 들어, 사이클 1과 사이클 2 사이에 다른 사이클이 없다.

[0070] 일 실시 예에서, 8 개의 연속적인 펄스들 대신, 동기화 신호 (202) 는 또 다른 수의, 예컨대 2 개 또는 3 개의 연속적인 펄스들을 포함한다.

[0071] 일 실시 예에서, 시간 t0 및 시간 t1과 같은 2 개의 연속적인 시간들 사이의 시간 기간의 1/2인 제 1 시간 인터벌 동안 펄싱하는 대신, 본 명세서에 기술된 동기화 신호의 펄스 각각은 제 1 시간 인터벌보다 더 크거나 더 작은 제 2 시간 인터벌 동안 펄싱한다. 예를 들어, 동기화 신호 (202) 는 시간 t0으로부터 시간 t0과 시간 t1 사이의 시간 인터벌의 1/4인 시간 t0.25까지의 범위인 제 2 시간 인터벌 동안 펄싱한다. 또 다른 예시로서, 동기화 신호 (202) 는 시간 t0으로부터 시간 t0과 시간 t1 사이의 시간 인터벌의 3/4인 시간 t0.75까지의 범위인 제 2 시간 인터벌 동안 펄싱한다.

[0072] 일 실시 예에서, 동기화 신호 (202) 의 펄스들의 발생 주파수는 도 2a에 예시된 주파수와 상이하다. 예를 들어, 2 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (202) 의 펄스들은 4 개의 시간 단위들의 시간 인터벌에서 발생한다. 예를 들어, 시간 t2에서 발생하는 펄스 (202-2) 대신에, 펄스 (202-2) 는 시간 t4에서 발생하고 펄스 (202-3) 는 시간 t6에서 발생하고, 시간 t16까지 이렇게 계속된다. 이 예에서, 사이클 1은 8 개 대신 4 개의 펄스들을 포함한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다. 동기화 신호 (202) 의 펄스들의 발생의 주파수는 펄스 제어기 또는 모듈 제어기에 의해 수정된다.

[0073] 일 실시 예에서, 본 명세서에 기술된 바와 같이, 서브 사이클 각각은 약 50 ms 내지 약 150 ms 범위의 시간 인터벌을 갖는다. 예시하기 위해, 서브 사이클 1은 50 ms 내지 75 ms의 범위이고, 서브 사이클 2는 45 ms 내지 160 ms의 범위이고, 서브 사이클 3은 55 ms 내지 140 ms의 범위이다.

[0074] 일 실시 예에서, 플라즈마 챔버 (108) (도 1) 로 공급되는 하나 이상의 프로세스 가스들에 변화가 없고 마스터 클록 신호 (141) (도 1) 의 사이클 각각 동안 플라즈마 챔버 (108) 내 압력의 변화가 없다. 예를 들어, 플라즈마 챔버 (108) 내 압력 및 플라즈마 챔버 (108) 내에서 사용된 하나 이상의 프로세스 가스들의 타입은 사이클 1 동안 동일하게 유지된다. 또 다른 예로서, 플라즈마 챔버 (108) 내 압력 및 플라즈마 챔버 (108) 내에서 사용된 하나 이상의 프로세스 가스들의 타입은 사이클 2 동안 동일하게 유지된다. 사이클 1과 사이클 2 사이에 프로세스 가스의 타입 및/또는 압력의 변화가 있을 수 있다.

[0075] 도 2b는 바이어스 생성기 1 (도 1) 에 제공되는 동기화 신호 (142) 의 일 예인 또 다른 동기화 신호 (206) 의 그래프 (204) 를 도시한다. 그래프 (204) 는 시간 t에 대한 동기화 신호 (206) 의 로직 레벨을 플롯팅한다. 동기화 신호 (206) 의 로직 레벨은 y-축에 플롯팅되고 시간 t는 x-축에 플롯팅된다.

[0076] 동기화 신호 (206) 는 시간 t0으로부터 시간 t10까지 로직 레벨 0에 있다. 동기화 신호 (206) 는 펄스 (206-1) 를 생성하도록 시간 t10에서 펄싱된다. 예를 들어, 동기화 신호 (206) 는 시간 t10에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t10으로부터 시간 t10와 시간 t11 사이의 시간 인터벌의 1/2인 시간 t10.5까지 로직 레벨 1로 유지된다. 또한 동기화 신호 (206) 는 시간 t10.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이되고 그리고 펄스 (206-1) 를 생성하도록 시간 t10.5로부터 시간 t12까지 로직 레벨 0으로 유지된다.

[0077] 유사하게, 동기화 신호 (206) 는 제 2 펄스 (206-2) 를 생성하도록 시간 t12에서 그리고 제 3 펄스 (206-3) 를 생성하도록 시간 t14에서 펄싱한다. 일 예로서, 동기화 신호 (206) 의 2 개의 연속적인 펄스들의 생성 사이의 시간 인터벌은 약 0.5 초 미만이다. 예시하기 위해, 펄스 (206-1) 의 생성과 펄스 (206-2) 의 생성 사이의 시간 차는 0.05 초 내지 0.6 초의 범위이다. 또 다른 예시로서, 펄스 (206-1) 의 생성과 펄스 (206-2) 의 생성 사이의 시간 차는 0.01 초 내지 0.55 초의 범위이다. 또 다른 예시로서, 펄스 (206-1) 의 생성과 펄스 (206-2)

의 생성 사이의 시간 차는 0.005 초 내지 0.6 초 범위이다.

[0078] 동기화 신호 (206) 의 제 3 펄스 (206-3) 는 시간 t16에서 종료된다. 동기화 신호 (206) 는 시간 t16으로부터 시간 t30까지 펄싱을 중단한다. 예를 들어, 동기화 신호 (206) 는 시간 t16과 시간 t30 사이에 로직 레벨 0에 있다.

[0079] 동기화 신호 (206) 의 발생 사이클 1은 시간 t0과 시간 t20 사이에 생성된다. 동기화 신호 (206) 의 사이클 1은 시간 t0과 시간 t10 사이에 펄스들이 없는 시간 인터벌이 선행하는 동기화 신호 (206) 의 3 개의 펄스들을 포함한다.

[0080] 동기화 신호 (206) 는 시간 t30에서 다시 펄싱을 시작하고 동기화 신호 (206) 의 3 개의 펄스들이 시간 t10으로부터 생성되는 것과 동일한 방식으로 시간 t30으로부터 3 개의 펄스들을 반복한다. 예를 들어, 동기화 신호 (206) 는 시간 t30에서 로직 레벨 1에 있고 시간 t30으로부터 시간 t30와 시간 t31 사이의 시간 인터벌의 1/2인 시간 t30.5까지 로직 레벨로 유지된다. 이와 같이, 동기화 신호 (206) 는 3 개의 펄스들의 제 1 시리즈 및 3 개의 펄스들의 제 2 시리즈을 포함한다. 마스터 클록 신호 (141) 의 사이클 2 동안, 동기화 신호 (206) 는 시간 t20과 시간 t30 사이에 펄스들이 없는 시간 인터벌이 선행하는 동기화 신호 (202) 의 3 개의 펄스들을 포함한다.

[0081] 일 실시 예에서, 3 개의 연속적인 펄스 대신, 동기화 신호 (206) 는 또 다른 수의, 예컨대 2 개 또는 5 개의 연속적인 펄스를 포함한다.

[0082] 일 실시 예에서, 동기화 신호 (206) 의 펄스들의 발생 주파수는 도 2b에 예시된 주파수와 상이하다. 예를 들어, 2 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (206) 의 펄스들은 3 개의 시간 단위들의 시간 인터벌로 발생한다. 예를 들어, 시간 t12에서 발생하는 펄스 (206-2) 대신에, 펄스 (206-2) 는 시간 t13에서 발생하고 펄스 (206-3) 는 시간 t16에서 발생한다. 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t16.5 후에 펄스가 없다. 시간 t16.5는 시간 t16과 시간 t17 사이의 시간 인터벌의 1/2이다. 이 예에서, 사이클 1은 동기화 신호 (206) 의 3 개의 펄스들을 포함한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다. 동기화 신호 (206) 의 펄스들의 발생의 주파수는 펄스 제어기 또는 모듈 제어기에 의해 수정된다.

[0083] 도 2c는 바이어스 생성기 2 (도 1) 에 제공되는 동기화 신호 (144) 의 일 예인 또 다른 동기화 신호 (210) 의 그래프 (208) 를 도시한다. 그래프 (208) 는 시간 t에 대한 동기화 신호 (210) 의 로직 레벨을 플롯팅한다. 동기화 신호 (210) 의 로직 레벨은 y-축에 플롯팅되고 시간 t는 x-축에 플롯팅된다.

[0084] 동기화 신호 (210) 는 사이클 1 동안 복수의 펄스들 (210-1, 210-2, 및 210-3) 을 생성하도록 동기화 신호 (206) 와 동일한 방식으로 펄싱한다. 예를 들어, 동기화 신호 (210) 는 시간 t0으로부터 시간 t10까지 로직 레벨 0에 있다. 동기화 신호 (210) 는 펄스 (210-1) 를 생성하도록 시간 t10에서 펄싱된다. 예시하기 위해, 동기화 신호 (210) 는 시간 t10에서 로직 레벨 0으로부터 로직 레벨 1로 전이되고 그리고 시간 t10으로부터 시간 t10.5까지 로직 레벨 1으로 유지된다. 또한 동기화 신호 (210) 는 시간 t10.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이되고 그리고 펄스 (210-1) 를 생성하도록 시간 t10.5로부터 시간 t12까지 로직 레벨 t10.5로 유지된다. 유사하게, 동기화 신호 (210) 는 펄스 (210-2) 를 생성하도록 시간 t12에서 펄싱하고 펄스 (210-3) 를 생성하기 위해 시간 t14에서 펄싱한다. 동기화 신호 (210) 는 시간 t16에서 펄싱을 중단한다. 동기화 신호 (210) 는 사이클 1 동안과 동일한 방식으로 사이클 2 동안 펄싱한다.

[0085] 일 실시 예에서, 동기화 신호 (210) 는 동기화 신호 (206) (도 2b) 와 상이하다. 예를 들어, 3 개의 연속적인 펄스들 대신에, 동기화 신호 (210) 는 또 다른 수의, 예컨대 1 개의 또는 6 개의 연속적인 펄스들을 포함한다.

[0086] 일 실시 예에서, 동기화 신호 (210) 의 펄스들의 발생 주파수는 도 2c에 예시된 주파수와 상이하다. 예를 들어, 2 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (206) 의 펄스들은 2.5 개의 시간 단위들의 시간 인터벌로 발생한다. 예를 들어, 시간 t12에서 발생하는 펄스 (210-2) 대신에, 펄스 (210-2) 는 시간 t12.5에서 발생하고 펄스 (212-3) 는 시간 t15에서 발생한다. 시간 t12.5는 시간 t12와 시간 t13 사이의 시간 인터벌의 1/2이다. 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t15 후에 펄스가 없다. 이 예에서, 사이클 1은 3 개의 펄스들을 포함한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다. 동기화 신호 (210) 의 펄스들의 발생의 주파수는 펄스 제어기 또는 모듈 제어기에 의해 수정된다.

[0087] 도 2d는 동기화 신호 (202) (도 2a) 와 동기화하여 TCP 생성기에 의해 생성되는 RF 신호 (102) (도 1) 의 변수 (216) 를 예시하기 위한 그래프 (212) 를 도시한다. 그래프 (212) 는 시간 t에 대한 RF 신호 (102) 의 복수의 변수 레벨들을 플롯팅한다.

[0088] RF 신호의 변수 레벨 각각은 RF 신호의 상태에 대응한다. 예를 들어, 제 1 변수 레벨은 제 1 상태로 규정되고 제 2 변수 레벨은 제 2 상태로 규정된다.

[0089] 일 예로서, 본 명세서에 사용된 바와 같이, RF 신호의 변수 레벨은 RF 신호의 변수의 적어도 하나의 값을 포함한다. 예시하기 위해, 제 1 변수 레벨은 복수의 값들을 갖고 제 2 변수 레벨은 또한 복수의 값들을 갖는다. 예를 들어, 제 1 변수 레벨의 값들은 제 2 변수 레벨의 값들을 배제한다. 더 예시하기 위해, 제 1 변수 레벨의 모든 값들의 최소값은 제 1 변수 레벨이 제 2 변수 레벨보다 더 크도록 제 2 변수 레벨의 모든 값들의 최대값보다 더 크다. 또 다른 예로서, RF 신호의 변수 레벨은 RF 신호의 엔벨로프 (envelope) 이다. 예시하기 위해, 변수 레벨은 RF 신호가 최대 크기로부터 최소 크기로 펄싱할 때 RF 신호의 최대 크기이다.

[0090] RF 신호 (102) 의 펄싱은 동기화 신호 (202) 의 펄싱과 동기화된다. 예를 들어, RF 신호 (102) 의 펄스 각각은 동기화 신호 (102) 의 펄스의 수신에 응답하여 생성된다. 예시하기 위해, 동기화 신호 (202) 의 펄스 (202-1) (도 2a) 가 TCP 생성기에 의해 수신될 때, 변수 (216) 의 펄스 (216-1) 가 TCP 생성기에 의해 생성된다. 동기화 신호 (202) 의 펄스 (202-1) 가 TCP 생성기에 의해 수신될 때, TCP 생성기는 펄스 (216-1) 를 생성하도록 인에이블된다. 예를 들어, RF 신호 (102) 의 변수 (216) 는 시간 t0에서 변수 레벨 (V3) 을 갖고, 시간 t0으로부터 시간 t1까지 변수 레벨 (V3) 에서 유지된다. 변수 (216) 는 시간 t1에서 변수 레벨 (V3) 로부터 변수 레벨 (V0) 으로 전이한다. 변수 (216) 는 펄스 (216-1) 를 생성하도록 시간 t1로부터 시간 t2까지 변수 레벨 (V0) 에서 유지된다. 또 다른 예로서, 펄스 (202-1) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t0에서, 펄스 (216-1) 는 변수 레벨 (V0) 에서 변수 레벨 (V3) 으로 전이한다. 펄스 (216-1) 는 RF 신호 (102) 의 변수 (216) 의 상태 S1 및 상태 S0의 제 1 인스턴스를 갖는다.

[0091] 동일한 방식으로, 변수 (216) 의 부가적인 펄스들 (216-2, 216-3, 216-4, 및 216-5) 이 생성된다. 변수 레벨 (V3) 을 갖는 부가적인 펄스들 (216-3 내지 216-5) 은 펄스들 (202-2 내지 202-5) (도 2a) 과 동기화하여 TCP 생성기에 의해 생성된다. 예를 들어, 펄스 (216-2) 는 펄스 (202-2) 와 동기화하여 생성되고, 펄스 (216-3) 는 펄스 (202-3) 와 동기화하여 생성되고, 펄스 (216-5) 가 펄스 (202-5) 와 동기화하여 생성될 때까지 계속된다. 또 다른 예로서, 펄스 (202-2) (도 2a) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t2에서, 펄스 (216-2) 는 변수 레벨 (V0) 에서 변수 레벨 (V3) 으로 전이한다. 펄스 (216-2) 는 RF 신호 (102) 의 변수 (216) 의 상태들 (S1 및 S0) 의 제 2 인스턴스를 갖고, 펄스 (216-3) 는 RF 신호 (102) 의 변수 (216) 의 상태들 (S1 및 S0) 의 제 3 인스턴스를 갖고 펄스 (216-5) 는 변수 (216) 의 상태들 (S1 및 S0) 의 제 5 인스턴스를 가질 때까지 계속된다.

[0092] 변수 레벨들 (V0 및 V3) 은 펄싱 프리셋 신호 (138) (도 1) 내에서 수신된 변수 레벨들에 관한 정보의 예들임을 주의해야 한다. 또한, 펄스 (216-1 내지 216-5) 각각의 듀티 사이클은 펄싱 프리셋 신호 (138) 내에서 수신된 듀티 사이클들에 관한 정보의 일 예이다. 일 예로서, 펄스 (216-1 내지 216-5) 각각의 듀티 사이클은 50 %이다. 예시하기 위해, 펄스 (216-1 내지 216-5) 각각의 듀티 사이클은 펄스가 변수 레벨 (V3) 을 갖는 시간 인터벌이다.

[0093] 변수 레벨 (V3) 은 변수 레벨 (V0) 보다 더 크고, 본 명세서에서 변수 (216) 의 상태 (S1) 로 지칭된다. 또한, 변수 레벨 (V0) 은 본 명세서에서 변수 (216) 의 상태 (S0) 로 지칭된다.

[0094] 또 다른 예시로서, 변수 (216) 의 펄스들 (216-6, 216-7, 및 216-8) 은 동기화 신호 (202) (도 2a) 의 펄스들 (202-6 내지 202-8) 과 동기화하여 생성된다. 예시에서, 동기화 신호 (102) 의 펄스 (202-6) (도 2a) 가 TCP 생성기에 의해 수신될 때, 변수 (216) 의 펄스 (216-6) 가 TCP 생성기에 의해 생성된다. 예를 들어, RF 신호 (102) 의 변수 (216) 는 시간 t10에서 변수 레벨 (V0) 로부터 변수 레벨 (V4) 로 전이하고, 시간 t10으로부터 시간 t11까지 변수 레벨 (V4) 로 유지된다. 변수 (216) 는 시간 t11에서 변수 레벨 (V4) 로부터 변수 레벨 (V0) 으로 전이한다. 변수 (216) 는 시간 t11로부터 시간 t12까지 변수 레벨 (V0) 에서 유지된다. 또 다른 예로서, 펄스 (202-7) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t12에서, 변수 (216) 의 펄스 (216-7) 는 변수 레벨 (V0) 에서 변수 레벨 (V4) 로 전이한다. 또 다른 예로서, 동기화 신호 (202) 의 펄스 (202-8) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t14에서, 변수의 펄스 (216-8) 는 변수 레벨 (V0) 에서 변수 레벨 (V4) 로 전이한다. 펄스 (216-6) 는 변수 (216) 의 상태들 (S1 및 S0) 의 제 1 인스턴스를 갖고, 펄스 (216-7) 는 변수 (216) 의 상태들 (S1 및 S0) 의 제 2 인스턴스를 갖고, 그리고 펄스 (216-8) 는 변수

(216) 의 상태들 (S1 및 S0) 의 제 3 인스턴스를 갖는다.

[0095] 변수 레벨들 (V0 및 V4) 은 펄싱 프리셋 신호 (138) (도 1) 내에서 수신된 변수 레벨들에 관한 정보의 예들임을 주의해야 한다. 또한, 펄스 (216-6 내지 216-8) 각각의 듀티 사이클은 펄싱 프리셋 신호 (138) 내에서 수신된 듀티 사이클들에 관한 정보의 일 예이다. 일 예로서, 펄스 (216-1 내지 216-8) 각각의 듀티 사이클은 50 %이다. 예시하기 위해, 펄스 (216-6 내지 216-8) 각각의 듀티 사이클은 펄스가 변수 레벨 (V4) 을 갖는 시간 인터벌이다.

[0096] 또한, RF 신호 (102) 의 상태 S1이 변수 레벨 (V3) 대신 변수 레벨 (V4) 을 갖는 시간 t10과 시간 t16 사이의 시간 인터벌은 RF 신호 (102) 의 상태들 (S1 및 S0) 이 생성되는 마스터 클록 신호 (141) 의 사이클 1의 일부에 관한 정보의 일 예이다. 또한, RF 신호 (102) 의 상태 S1이 변수 레벨 (V3) 을 갖는 시간 t0과 시간 t10 사이의 시간 인터벌은 RF 신호 (102) 의 상태들 (S1 및 S0) 이 생성되는 마스터 클록 신호 (141) 의 사이클 1의 일부에 관한 정보의 일 예이다. 변수 레벨 (V4) 은 변수 레벨 (V3) 보다 더 크고, 본 명세서에서 변수 (216) 의 상태 (S1) 로 지칭된다. 이와 같이, 변수 (216) 의 8 개의 펄스들 (216-1 내지 216-8) 은 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t0으로부터 시간 t16까지 생성된다.

[0097] 시간 t16과 시간 t20 사이의 시간 인터벌에서, 동기화 신호 (202) (도 2a) 는 어떠한 펄스들도 포함하지 않고, 따라서 RF 신호 (102) 의 변수 (216) 는 시간 t16과 시간 t20 사이의 시간 인터벌 동안 어떠한 펄스들도 포함하지 않는다. 동기화 신호 (202) 가 펄스들을 갖지 않는 시간 t16과 시간 t20 사이의 시간 인터벌 동안, TCP 생성기가 변수 (216) 의 임의의 펄스들을 생성하는 것이 디스에이블된다 (disable). 예를 들어, RF 신호 (102) 의 변수 (216) 는 시간 t16과 시간 t20 사이의 시간 인터벌 동안 복수의 변수 레벨들 사이에서 전이하지 않는다. RF 신호의 변수 (216) 는 시간 t16과 시간 t20 사이의 시간 인터벌 동안 변수 레벨 (V0) 을 갖는다. 변수 (216) 는 시간 t16과 시간 t20 사이의 시간 인터벌 동안 변수 레벨 (V0) 이외의 어떠한 변수 레벨들도 갖지 않는다. 이와 같이, 변수 (216) 는 시간 t16과 시간 t20 사이의 시간 인터벌 동안 단일 변수 레벨 (V0) 을 갖는다. 단일 변수 레벨 (V0) 은 단일 상태 (S0) 를 나타낸다. 단일 상태 (S0) 동안 변수 레벨 (V0) 이외의 변수 레벨이 없다. 시간 t16과 시간 t20 사이의 시간 인터벌 동안, 동기화 신호 (202) 의 단일 로직 레벨 0이 있다는 것을 주의해야 한다. 시간 t16과 시간 t20 사이의 시간 인터벌 동안 다른 로직 레벨들은 없다.

[0098] 펄스들 (216-1 내지 216-5) 은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1 동안 생성된다. 펄스들 (216-6 내지 216-8) 은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2 동안 생성된다. 또한, 변수 (216) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3 동안 생성되지 않는다. 마스터 클록 신호 (141) 의 사이클 2 동안, 변수 (216) 의 펄스들 (216-1 내지 216-8) 이 마스터 클록 신호 (141) 의 사이클 1 동안 생성되는 것과 동일한 방식으로 변수 (216) 의 8 개의 펄스들이 TCP 생성기에 의해 다시 생성된다.

[0099] 상태의 듀티 사이클은 상태가 펄스의 모든 상태들의 총 시간 인터벌의 백분율로서 발생하는 시간 인터벌이라는 것을 주의해야 한다. 예를 들어, 펄스 (216-1) 의 상태 (S1) 의 듀티 사이클은 50 %이다.

[0100] 일 실시 예에서, 변수 (216) 의 펄스 각각은 50 %보다 더 크거나 더 작은 듀티 사이클을 갖는다. 예를 들어, 변수 (216) 의 펄스 각각은 25 %의 듀티 사이클을 갖는다. 또 다른 예로서, 변수 (216) 의 펄스 각각은 75 %의 듀티 사이클을 갖는다. 또 다른 예로서, 펄스들 (216-1 내지 216-5) 각각은 25 %의 듀티 사이클을 갖고 사이클 2의 펄스 각각은 75 %의 듀티 사이클을 갖는다.

[0101] 일 실시 예에서, 용어 서브 사이클 및 서브사이클은 본 명세서에서 상호 교환 가능하게 사용된다.

[0102] 일 실시 예에서, 변수 레벨 (V0) 은 변수의 제로 전력 레벨이다.

[0103] 일 실시 예에서, 변수 레벨 (V0) 은 변수의 양의 전력 레벨이다.

[0104] 일 실시 예에서, 변수 레벨 (V0) 로부터 변수 레벨 (V4) 로 전이하는 대신, 변수 (216) 는 또 다른 변수 레벨, 예컨대 변수 레벨 (V2) 또는 변수 레벨 (V6) 으로 전이한다. 변수 레벨 (V6) 은 변수 레벨 (V4) 보다 더 크다. 변수 레벨 (V2) 은 변수 레벨 (V0) 보다 더 크고 변수 레벨 (V3) 보다 더 작다.

[0105] 일 실시 예에서, 변수 레벨 (V0) 로부터 변수 레벨 (V3) 으로 전이하는 대신, 변수 (216) 는 변수 레벨 (V2) 또는 변수 레벨 (V1) 과 같은 또 다른 변수 레벨로 전이한다. 변수 레벨 (V1) 은 변수 레벨 (V0) 보다 더 크고 변수 레벨 (V2) 보다 더 작다.

[0106] 일 실시 예에서, 변수 (216) 는 3 개 이상의 상태들을 갖는다. 예를 들어, 변수 (216) 는 3 개 또는 4 개 또는 5 개의 상태들을 갖는다. 예시하기 위해, 변수 레벨 (V0) 과 변수 레벨 (V3) 사이에서 전이하는 대신, 변수

(216) 는 동기화 신호 (202) 의 동기화 펄스가 TCP 생성기에 의해 수신될 때마다 3 개의 변수 레벨들 사이에서 전이한다. 동기화 펄스 (202-1) 가 TCP 생성기에 의해 시간 t0에서 수신될 때, 변수 (230) 는 시간 t0과 시간 t2 사이의 시간 인터벌 동안 3 개의 변수 레벨들 사이에서 전이한다. 동기화 펄스 (202-2) 가 TCP 생성기에 의해 시간 t2에서 수신될 때, 변수 (216) 는 시간 t2와 시간 t4 사이의 시간 인터벌 동안 3 개의 변수 레벨들 사이에서 다시 전이한다.

[0107] 도 2e는 동기화 신호 (206) (도 2b) 와 동기화하여 바이어스 생성기 1에 의해 생성되는 RF 신호 (104) (도 1) 의 변수 (220) 를 예시하기 위한 그래프 (218) 를 도시한다. 그래프 (218) 는 시간 t에 대한 RF 신호 (104) 의 복수의 변수 레벨들을 플롯팅한다.

[0108] RF 신호 (104) 의 펄싱은 동기화 신호 (206) 의 펄싱과 동기화된다. 예를 들어, 동기화 신호 (206) 가 펄스를 갖지 않는 시간 t0과 시간 t10 사이의 시간 인터벌 동안, 바이어스 생성기 1이 변수 (220) 의 임의의 펄스들을 생성하는 것이 디스에이블된다. 예시하기 위해, 시간 t0과 시간 t10 사이의 시간 인터벌에서, 동기화 신호 (206) 는 어떠한 펄스들도 포함하지 않고, 따라서 RF 신호 (104) 의 변수 (220) 는 동일한 시간 인터벌 동안 어떠한 펄스들도 포함하지 않는다. RF 신호 (104) 의 변수 (220) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 복수의 변수 레벨들 사이에서 전이하지 않는다. RF 신호 (104) 의 변수 (220) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 을 갖는다. 변수 (220) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 이외의 어떠한 변수 레벨도 갖지 않는다. 이와 같이, 변수 (220) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 단일 변수 레벨 (V0) 을 갖는다.

[0109] 또 다른 예로서, RF 신호 (104) 의 펄스 각각은 동기화 신호 (206) 의 펄스의 수신에 응답하여 생성된다. 예시하기 위해, 동기화 신호 (206) 의 펄스 (206-1) (도 2b) 가 바이어스 생성기 1에 의해 수신될 때, 변수 (220) 의 펄스 (220-1) 가 바이어스 생성기 1에 의해 생성되고 펄스 (220-1) 가 펄스 (206-1) 와 동기화된다. 동기화 신호 (206) 의 펄스 (206-1) 가 바이어스 생성기 1에 의해 수신될 때, 바이어스 생성기 1는 펄스 (220-1) 를 생성하도록 인에이블된다. 예를 들어, RF 신호 (104) 의 변수 (220) 는 시간 t10에서 변수 레벨 (V0) 로부터 변수 레벨 (V6) 으로 전이하고, 시간 t10으로부터 시간 t11까지 변수 레벨 (V6) 로 유지된다. 변수 (220) 는 시간 t11에서 변수 레벨 (V6) 로부터 변수 레벨 (V0) 로 전이한다. 변수 (220) 는 펄스 (220-1) 를 생성하도록 시간 t11로부터 시간 t12까지 변수 레벨 (V0) 에서 유지된다. 펄스 (220-1) 는 변수 (220) 의 상태들 (S1 및 S0) 의 제 1 인스턴스를 갖는다.

[0110] 펄스 (220-1) 가 생성되는 동일한 방식에서, 부가적인 펄스들 (220-2 및 220-3) 은 펄스들 (206-2 및 206-3) 과 동기화하여 바이어스 생성기 1에 의해 생성된다. 예를 들어, 펄스 (220-2) 는 펄스 (206-2) 와 동기화하여 생성되고 펄스 (220-3) 는 펄스 (206-3) 와 동기화하여 생성된다. 또 다른 예로서, 펄스 (206-2) (도 2b) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t12에서, 펄스 (220-2) 는 변수 레벨 (V0) 에서 변수 레벨 (V6) 로 전이한다. 펄스 (220-2) 는 변수 (220) 의 상태들 (S1 및 S0) 의 제 2 인스턴스를 갖고, 펄스 (220-3) 는 변수 (220) 의 상태들 (S1 및 S0) 의 제 3 인스턴스를 갖는다. 이와 같이, 변수 (220) 의 3 개의 펄스들 (220-1 내지 220-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t10으로부터 시간 t16까지 생성된다.

[0111] 펄스들 (220-1 내지 220-3) 의 변수 레벨들 (V0 및 V6) 은 펄싱 프리셋 신호 (138) (도 1) 내에서 수신된 변수 레벨들에 관한 정보의 예들임을 주의해야 한다. 또한, 펄스 (220-1 내지 220-3) 각각의 듀티 사이클은 펄싱 프리셋 신호 (138) 내에서 수신된 듀티 사이클들에 관한 정보의 일 예이다. 일 예로서, 펄스 (220-1 내지 220-3) 각각의 듀티 사이클은 50 %이다. 예시하기 위해, 펄스 (220-1 내지 220-3) 각각의 듀티 사이클은 펄스가 변수 레벨 (V6) 을 갖는 시간 인터벌이다.

[0112] 변수 레벨 (V6) 은 본 명세서에서 변수 (220) 의 상태 (S1) 로 지칭된다. 또한, 변수 레벨 (V0) 은 본 명세서에서 변수 (220) 의 상태 (S0) 으로 지칭된다.

[0113] 변수 (220) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1 동안 생성되지 않는다. 펄스들 (220-1 내지 220-3) 은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2 동안 생성된다. 또한, 변수 (220) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3 동안 생성되지 않는다. 동기화 신호 (206) 가 펄스를 갖지 않는 서브 사이클 3에 대한 시간 인터벌 동안, 바이어스 생성기 1이 변수 (220) 의 임의의 펄스들을 생성하는 것으로부터 디스에이블된다.

[0114] 마스터 클록 신호 (141) 의 사이클 2 동안, 변수 (220) 의 펄스들 (220-1 내지 220-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 생성되는 동일한 방식으로, 변수 (220) 의 3 개의 부가적인 펄스들이 바이어스 생성기

1에 의해 다시 생성된다. 예를 들어, 변수 (220) 의 3 개의 부가적인 펄스들은 펄스들 (220-1 내지 220-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 동기화 신호 (206) 의 펄스들 (206-1 내지 206-3) 이 동기화되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2 동안 동기화 신호 (206) 의 3 개의 펄스들과 동기화하여 생성된다.

[0115] 일 실시 예에서, 변수 (220) 의 펄스 각각은 50 %보다 더 크거나 더 작은 듀티 사이클을 갖는다. 예를 들어, 변수 (220) 의 펄스 각각은 25 %의 듀티 사이클을 갖는다. 또 다른 예로서, 변수 (220) 의 펄스 각각은 75 %의 듀티 사이클을 갖는다. 또 다른 예로서, 변수 (220) 의 펄스 각각은 25 %의 듀티 사이클을 갖는다.

[0116] 일 실시 예에서, 변수 레벨 (V0) 로부터 변수 레벨 (V6) 로 전이하는 대신, 변수 (220) 는 또 다른 변수 레벨, 예컨대 변수 레벨 (V2) 로 전이한다.

[0117] 도 2f는 동기화 신호 (210) (도 2c) 와 동기화하여 바이어스 생성기 2에 의해 생성되는 RF 신호 (106) (도 1) 의 변수 (224) 를 예시하기 위한 그래프 (222) 를 도시한다. 그래프 (220) 는 시간 t에 대한 RF 신호 (106) 의 복수의 변수 레벨들을 플롯팅한다.

[0118] RF 신호 (106) 의 펄싱은 동기화 신호 (210) 의 펄싱과 동기화된다. 예컨대, 시간 t0과 시간 t10 사이의 시간 인터벌에서, 동기화 신호 (210) 는 어떠한 펄스들도 포함하지 않고, 따라서 RF 신호 (106) 의 변수 (224) 는 동일한 시간 인터벌 동안 어떠한 펄스들도 포함하지 않는다. RF 신호 (106) 의 변수 (224) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 복수의 변수 레벨들 사이에서 전이하지 않는다. RF 신호 (106) 의 변수 (224) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 을 갖는다. 변수 (224) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 이외의 어떠한 변수 레벨도 갖지 않는다. 이와 같이, 변수 (224) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 단일 변수 레벨 (V0) 을 갖는다.

[0119] 또 다른 예로서, RF 신호 (106) 의 펄스 각각은 동기화 신호 (210) 의 펄스의 수신에 응답하여 생성된다. 동기화 신호 (210) 의 펄스 (210-1) 가 바이어스 생성기 2에 의해 수신될 때, 바이어스 생성기 2는 펄스 (224-1) 를 생성하도록 인에이블된다. 예시하기 위해, 동기화 신호 (210) 의 펄스 (210-1) (도 2c) 가 바이어스 생성기 2에 의해 수신된 후, 변수 (224) 의 펄스 (224-1) 가 바이어스 생성기 2에 의해 생성되고 펄스 (224-1) 가 펄스 (210-1) 와 동기화된다. 예를 들어, RF 신호 (106) 의 변수 (224) 는 시간 t10으로부터 시간 t11까지 변수 레벨 (V0) 에서 유지되고 시간 t11에서 변수 레벨 (V0) 로부터 변수 레벨 (V2) 로 전이한다. 변수 (224) 는 펄스 (224-1) 를 생성하도록 시간 t12에서 변수 레벨 (V2) 로부터 변수 레벨 (V0) 으로 전이한다. 펄스 (224-1) 는 변수 (224) 의 상태들 (S1 및 S0) 의 제 1 인스턴스를 갖는다.

[0120] 펄스 (224-1) 가 생성되는 동일한 방식으로, 부가적인 펄스들 (224-2 및 224-3) 이 동기화 신호 (210) 의 펄스들 (210-2 및 210-3) 과 동기화하여 바이어스 생성기 1에 의해 생성된다. 예를 들어, 펄스 (224-2) 는 펄스 (210-2) 와 동기화하여 생성되고 펄스 (224-3) 는 펄스 (210-3) 와 동기화하여 생성된다. 또 다른 예로서, 펄스 (210-2) (도 2b) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시간 t12 후, 펄스 (224-2) 는 변수 레벨 (V0) 에서 변수 레벨 (V2) 로 전이한다. 펄스 (224-2) 는 시간 t12로부터 시간 t13으로 변수 레벨 (V0) 에 유지되고 시간 t13에서 변수 레벨 (V0) 로부터 변수 레벨 (V2) 로 전이한다. 이와 같이, 변수 (220) 의 3 개의 펄스들 (224-1 내지 224-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t10으로부터 시간 t16까지 생성된다. 펄스 (224-2) 는 변수 (224) 의 상태들 (S1 및 S0) 의 제 2 인스턴스를 갖고, 펄스 (224-3) 는 변수 (224) 의 상태들 (S1 및 S0) 의 제 3 인스턴스를 갖는다.

[0121] 변수 (224) 의 변수 레벨들 (V0 및 V4) 은 펄싱 프리셋 신호 (138) (도 1) 내에서 수신된 변수 레벨들에 관한 정보의 예들임을 주의해야 한다. 또한, 펄스 (224-1 내지 224-3) 각각의 듀티 사이클은 펄싱 프리셋 신호 (138) 내에서 수신된 듀티 사이클들에 관한 정보의 일 예이다. 일 예로서, 펄스 (224-1 내지 224-3) 각각의 듀티 사이클은 50 %이다. 예시하기 위해, 펄스 (224-1 내지 224-3) 각각의 듀티 사이클은 펄스가 변수 레벨 (V2) 을 갖는 시간 인터벌이다.

[0122] 마스터 클록 신호 (141) 의 사이클 2 동안, 변수 (224) 의 펄스들 (224-1 내지 224-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 생성되는 동일한 방식으로, 변수 (224) 의 3 개의 부가적인 펄스들이 바이어스 생성기 2에 의해 다시 생성된다. 예를 들어, 변수 (224) 의 3 개의 부가적인 펄스들은 펄스들 (224-1 내지 224-3) 이 동기화 신호 (210) 의 펄스들 (210-1 내지 210-3) 과 동기화되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2 동안 동기화 신호 (210) 의 3 개의 펄스들과 동기화하여 생성된다.

[0123] 변수 레벨 (V2) 은 본 명세서에서 변수 (222) 의 상태 (S1) 로 지칭된다. 또한, 변수 레벨 (V0) 은 본 명세서

에서 변수 (224) 의 상태 (S0) 으로 지칭된다.

[0124] 변수 (224) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1 동안 생성되지 않는다. 동기화 신호 (210) 가 펄스를 갖지 않는 시간 t0과 시간 t10 사이의 시간 인터벌 동안, 바이어스 생성기 2가 변수 (224) 의 임의의 펄스들을 생성하는 것이 디스에이블된다. 펄스들 (224-1 내지 224-3) 은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2 동안 생성된다. 또한, 변수 (224) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3 동안 생성되지 않는다. 동기화 신호 (210) 가 펄스를 갖지 않는 시간 t16과 시간 t20 사이의 시간 인터벌 동안, 바이어스 생성기 2가 변수 (224) 의 임의의 펄스들을 생성하는 것이 디스에이블된다.

[0125] 일 실시 예에서, 변수 (224) 의 펄스 각각은 50 %보다 더 크거나 더 작은 듀티 사이클을 갖는다. 예를 들어, 변수 (224) 의 펄스 각각은 25 %의 듀티 사이클을 갖는다. 또 다른 예로서, 변수 (224) 의 펄스 각각은 75 %의 듀티 사이클을 갖는다. 또 다른 예로서, 펄스들 (224-1 내지 224-5) 각각은 25 %의 듀티 사이클을 갖는다.

[0126] 일 실시 예에서, 변수 레벨 (V0) 로부터 변수 레벨 (V2) 으로 전이하는 대신, 변수 (224) 는 변수 레벨 (V6) 또는 변수 레벨 (V2) 과 같은 또 다른 변수 레벨로 전이한다.

[0127] 도 2g는 동기화 신호 (206) (도 2b) 와 동기화하여 바이어스 생성기 1에 의해 생성되는 RF 신호 (104) (도 1) 의 변수 (232) 를 예시하기 위한 그래프 (230) 를 도시한다. 그래프 (230) 는 시간 t에 대한 RF 신호 (104) 의 변수 (232) 의 복수의 변수 레벨들을 플롯팅한다.

[0128] 변수 (232) 의 펄싱은 동기화 신호 (206) 의 펄싱과 동기화된다. 예컨대, 시간 t0과 시간 t10 사이의 시간 인터벌에서, 동기화 신호 (206) 는 어떠한 펄스들도 포함하지 않고, 따라서 RF 신호 (104) 의 변수 (232) 는 동일한 시간 인터벌 동안 어떠한 펄스들도 포함하지 않는다. RF 신호 (104) 의 변수 (232) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 복수의 변수 레벨들 사이에서 전이하지 않는다. RF 신호 (104) 의 변수 (232) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 을 갖는다. 변수 (232) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 변수 레벨 (V0) 이외의 어떠한 변수 레벨도 갖지 않는다. 이와 같이, 변수 (232) 는 시간 t0과 시간 t10 사이의 시간 인터벌 동안 단일 변수 레벨 (V0) 을 갖는다.

[0129] 또 다른 예로서, 변수 (232) 의 변수 레벨들 시리즈 각각은 동기화 신호 (206) 의 펄스의 수신에 응답하여 생성된다. 예시하기 위해, 동기화 신호 (206) 의 펄스 (206-1) (도 2b) 가 바이어스 생성기 1에 의해 수신될 때, 변수 (232) 의 변수 레벨들의 시리즈 (232-1) 가 바이어스 생성기 1에 의해 생성되고 펄스들의 시리즈 (232-1) 가 펄스 (206-1) 와 동기화된다. 예를 들어, RF 신호 (104) 의 변수 (232) 는 시간 t10에서 변수 레벨 (V0) 로부터 변수 레벨 (V5) 로 전이하고, 시간 t10으로부터 시간 t10.5까지 변수 레벨 (V5) 로 유지된다. 변수 레벨 (V5) 는 변수 레벨 (V4) 보다 더 크지만 변수 레벨 V6보다 더 작다. 또한, 변수 레벨 (V5) 는 변수 (232) 의 상태 (S4) 로 규정된다. 변수 (232) 는 시간 t10.5에서 변수 레벨 (V5) 로부터 변수 레벨 (V0) 로 전이한다. 변수 (232) 는 시간 t10.5로부터 시간 t11까지 변수 레벨 (V4) 에서 유지된다. 변수 레벨 (V4) 는 변수 (232) 의 상태 (S3) 로 규정된다. 변수 (232) 는 시간 t11에서 변수 레벨 (V4) 로부터 변수 레벨 (V3) 로 전이한다. 변수 (232) 는 시간 t11로부터 시간 t11.5까지 변수 레벨 (V3) 에서 유지된다. 시간 t11.5는 시간 t11과 시간 t12 사이의 시간 인터벌의 1/2이다. 변수 레벨 (V3) 는 변수 (232) 의 상태 (S2) 로 규정된다. 변수 (232) 는 시간 t11.5에서 변수 레벨 (V3) 로부터 변수 레벨 (V2) 로 전이한다. 변수 (232) 는 시리즈 (232-1) 를 생성하도록 시간 t11.5로부터 시간 t12까지 변수 레벨 (V2) 에서 유지된다. 변수 레벨 (V2) 는 변수 (232) 의 상태 (S1) 로 규정된다.

[0130] 시리즈 (232-1) 는 변수 (232) 의 상태들 (S4, S3, S2, 및 S1) 의 발생, 예컨대 제 1 인스턴스를 포함한다. 시리즈 (232-1) 의 상태 (S1 내지 S4) 각각은 RF 신호 (104) 의 상이한 변수 레벨을 나타낸다. 예를 들어, 변수 (232) 의 상태 (S4) 는 RF 신호 (104) 의 제 1 변수 레벨이고, 변수 (232) 의 상태 (S3) 는 RF 신호 (104) 의 제 2 변수 레벨이고, 변수 (232) 의 상태 (S2) 는 RF 신호 (104) 의 제 3 변수 레벨이고, 변수 (232) 의 상태 (S1) 은 RF 신호 (104) 의 제 4 변수 레벨이다. 또한, 상태 (S1 내지 S4) 각각은 듀티 사이클을 갖는다. 예를 들어, 시리즈 (232-1) 의 상태 (S1 내지 S4) 각각의 듀티 사이클은 25 %이다.

[0131] 변수 (232) 의 변수 레벨들의 시리즈 (232-1) 가 생성되는 동일한 방식으로, 변수 (232) 의 변수 레벨들의 부가적인 시리즈 (232-2 및 232-3) 는 펄스들 (206-2 및 206-3) 과 동기화하여 바이어스 생성기 1에 의해 생성된다. 예를 들어, 시리즈 (232-2) 는 펄스 (206-2) 와 동기화하여 생성되고 시리즈 (232-3) 는 펄스 (206-3) 와 동기화하여 생성된다. 또 다른 예로서, 펄스 (206-2) (도 2b) 가 로직 레벨 0으로부터 로직 레벨 1로 전이하는 시

간 t12에서, 시리즈 (232-2) 가 변수 레벨 (V0) 로부터 변수 레벨 (V5) 로 전이하고, 변수 레벨 (V5) 로부터 변수 레벨 (V4) 로 더 전이하고, 변수 레벨 (V4) 로부터 변수 레벨 (V3) 로 전이하고, 그리고 변수 레벨 (V3) 로부터 변수 레벨 (V2) 로 전이한다. 이와 같이, 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t10으로부터 시간 t16까지 변수 (232) 의 복수의 변수 레벨들의 3 개의 시리즈 (232-1 내지 232-3) 가 생성된다. 시리즈 (232-2) 는 변수 (232) 의 상태들 (S4, S3, S2, 및 S1) 의 제 2 인스턴스를 포함하고, 그리고 시리즈 (232-3) 는 변수 (232) 의 상태 (S4, S3, S2, 및 S1) 의 제 3 인스턴스를 포함한다.

[0132] 변수 레벨들 (V5, V4, V3, 및 V2) 는 펄싱 프리셋 신호 (138) (도 1) 내에서 수신된 변수 레벨들에 관한 정보의 예들이라는 것을 주의해야 한다. 또한, 시리즈 (232-1 내지 232-3) 각각의 변수 레벨 각각의 듀티 사이클은 펄싱 프리셋 신호 (138) 내에서 수신된 듀티 사이클들에 관한 정보의 일 예이다. 예를 들어, 시리즈 (232-1) 의 상태 (S4) 의 듀티 사이클은 25 %이고, 시리즈 (232-1) 의 상태 (S3) 의 듀티 사이클은 25 %이고, 시리즈 (232-1) 의 상태 (S2) 의 듀티 사이클은 25 %이고, 시리즈 (232-1) 의 상태 (S1) 의 듀티 사이클은 25 %이다. 예시하기 위해, 시리즈 (232-1 내지 232-3) 각각의 변수 레벨 각각의 듀티 사이클은 변수 레벨이 발생하는 시간 인터벌이다.

[0133] 변수 (232) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1 동안 생성되지 않는다. 펄스들 (230-1 내지 230-3) 은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2 동안 생성된다. 또한, 변수 (232) 의 펄스들은 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3 동안 생성되지 않는다.

[0134] 마스터 클록 신호 (141) 의 사이클 2 동안, 변수 (232) 의 시리즈 (232-1 내지 232-3) 이 마스터 클록 신호 (141) 의 사이클 1 동안 생성되는 동일한 방식으로, 변수 (232) 의 변수 레벨들의 3 개의 부가적인 시리즈가 바이어스 생성기 1에 의해 다시 생성된다. 예를 들어, 변수 (232) 의 변수 레벨들 (V5, V4, V3, 및 V2) 의 3 개의 부가적인 시리즈는 시리즈 (232-1 내지 232-3) 가 동기화 신호 (206) 의 펄스들 (206-1 내지 206-3) 과 동기화되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2 동안 동기화 신호 (206) 의 3 개의 펄스들과 동기화하여 생성된다.

[0135] 일 실시 예에서, 변수 (232) 의 변수 레벨은 변수 (232) 의 하나 이상의 남아 있는 변수 레벨들의 하나 이상의 듀티 사이클들과 상이한, 예컨대 하나 이상의 듀티 사이클들보다 더 크거나 더 작은 듀티 사이클을 갖는다. 예를 들어, 시리즈 (232-1) 의 변수 레벨 (V4) 는 40 %의 듀티 사이클을 갖고, 시리즈 (232-1) 의 변수 레벨 (V3) 은 30 %의 듀티 사이클을 갖는다. 이 예에서, 시리즈 (232-1) 의 변수 레벨 (V2) 는 20 %의 듀티 사이클을 갖고, 시리즈 (232-1) 의 변수 레벨 V1은 10 %의 듀티 사이클을 갖는다. 변수 (232) 의 상태들 (S1 내지 S4) 의 듀티 사이클들은 100 %에 달하거나 총 100 %이 된다. 또 다른 예로서, 시리즈 (232-1) 의 변수 레벨 (V4) 는 25 %의 듀티 사이클을 갖고, 시리즈 (232-1) 의 변수 레벨 (V3) 은 25 %의 듀티 사이클을 갖는다. 이 예에서, 시리즈 (232-1) 의 변수 레벨 (V2) 는 30 %의 듀티 사이클을 갖고, 시리즈 (232-1) 의 변수 레벨 (V1) 은 20 %의 듀티 사이클을 갖는다.

[0136] 일 실시 예에서, 제 1 변수 레벨로부터 제 2 변수 레벨로 전이하는 대신, 변수 (232) 는 제 2 변수 레벨과 상이한 제 3 변수 레벨로 전이한다. 예를 들어, 변수 레벨 (V5) 로부터 변수 레벨 (V4) 로 전이하는 대신, 변수 (232) 는 변수 레벨 (V5) 로부터 변수 레벨 (V3) 또는 변수 레벨 (V6) 으로 전이한다. 또 다른 예로서, 변수 레벨 (V4) 로부터 변수 레벨 (V3) 로 전이하는 대신, 변수 (232) 는 변수 레벨 (V4) 로부터 변수 레벨 (V2) 또는 변수 레벨 (V5) 으로 전이한다.

[0137] 일 실시 예에서, 변수 (232) 는 4와 상이한 다수의 상태들을 포함한다. 예를 들어, 변수 (232) 는 3 개의 상태 또는 5 개의 상태 또는 6 개의 상태를 포함한다. 예시로서, 시간 t10에서 시작하여 시간 t12에서 끝나는 시간 인터벌 동안, 변수 (232) 가 시간 t10에서 변수 레벨 (V0) 에서 변수 레벨 (V5) 로 전이하고, 변수 레벨 (V5) 로부터 변수 레벨 (V3) 으로 더 전이하고, 이어서 시간 t12에서 변수 레벨 (V3) 로부터 변수 레벨 (V2) 로 전이할 때, 변수 (232) 의 3 개의 변수 레벨들 또는 3 개의 상태들의 제 1 시리즈가 형성된다. 이 예에서, 시간 t12에서 시작하여 시간 t14에서 끝나는 시간 인터벌 동안, 변수 (232) 가 시간 t12에서 변수 레벨 (V2) 에서 변수 레벨 (V5) 로 전이하고, 변수 레벨 (V5) 로부터 변수 레벨 (V3) 으로 더 전이하고, 이어서 시간 t14에서 변수 레벨 (V3) 로부터 변수 레벨 (V2) 로 전이할 때, 변수 (232) 의 3 개의 변수 레벨들의 제 2 시리즈가 형성된다. 또한, 이 예에서, 시간 t14에서 시작하여 시간 t16에서 끝나는 시간 인터벌 동안, 변수 (232) 가 시간 t14에서 변수 레벨 (V2) 에서 변수 레벨 (V5) 로 전이하고, 변수 레벨 (V5) 로부터 변수 레벨 (V3) 으로 더 전이하고, 이어서 시간 t16에서 변수 레벨 (V3) 로부터 변수 레벨 (V2) 로 전이할 때, 변수 (232) 의 3 개의 변수 레벨들의 제 3 시리즈가 형성된다.

[0138] 일 실시 예에서, 도 2g에 예시된 것과 상이한 수의 변수들의 변수 레벨들의 시리즈가 생성된다. 예를 들어, 3 개의 시리즈 (232-1 내지 232-3) 대신, 2 개의 시리즈 (232-1 및 230-2) 만이 바이어스 생성기 1에 의해 생성된다. 또 다른 예로서, 3 개의 시리즈 (232-1 내지 232-3) 에 더하여, 제 4 시리즈가 바이어스 생성기 1에 의해 생성된다. 제 4 시리즈는 3 개의 시리즈 (232-1 내지 232-3) 중 임의의 시리즈와 동일하다.

[0139] 일 실시 예에서, 변수 (232) 는 바이어스 생성기 2 또는 TCP 생성기에 의해 생성된다. 예를 들어, 동기화 신호 (206) 가 TCP 생성기로 전송된 동기화 신호 (140) 의 일 예일 때, 변수 (232) 는 TCP 생성기 (도 1) 에 의해 생성된 RF 신호 (102) 의 변수다. 또 다른 예로서, 동기화 신호 (206) 가 바이어스 생성기 2로 전송된 동기화 신호 (144) 의 일 예일 때, 변수 (232) 는 바이어스 생성기 2 (도 1) 에 의해 생성된 RF 신호 (106) 의 변수다.

[0140] 일 실시 예에서, 용어 펄스들의 시리즈 및 펄스들은 본 명세서에서 상호 교환 가능하게 사용된다. 예를 들어, 시리즈 (232-1) 는 변수 (232) 의 제 1 펄스이고 시리즈 (232-2) 는 변수 (232) 의 제 2 펄스이다.

[0141] 일 실시 예에서, 동일한 동기화 신호, 예컨대 단일 동기화 신호는 펄스 제어기로부터 TCP 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2 중 2 개 이상으로 전송된다. 예를 들어, 동기화 신호 (140) 는 TCP 생성기, 바이어스 생성기 1 및 바이어스 생성기 2로 전송된다. 또 다른 예로서, 동기화 신호 (142) 는 TCP 생성기, 바이어스 생성기 1 및 바이어스 생성기 2로 전송된다. 이 실시 예에서, TCP 생성기, 바이어스 생성기 1, 및 바이어스 생성기 2 중 2 개 이상은 동일한 동기화 신호와 동기화하여 2 개 이상의 RF 신호들 (102, 104, 및 106) 을 생성한다. 이 실시 예에서, RF 신호들 (102, 104, 및 106) 중 하나의 변수 레벨들은 RF 신호들 (102, 104, 및 106) 중 나머지의 변수 레벨들과 상이할 수 있다는 것을 주의해야 한다. 예시하기 위해, RF 신호 (102) 의 변수는 3 개의 상태들을 갖고 RF 신호 (104) 의 변수는 4 개의 상태들을 갖는다. 동일한 동기화 신호가 RF 생성기들 중 2 개 이상에 의해 수신되기 때문에, RF 신호들 (102, 104, 및 106) 의 변수의 상태들의 인스턴스들의 주파수는 동일하다. 예를 들어, 동기화 신호 (202) 가 TCP 생성기 및 바이어스 생성기 1에 의해 수신될 때, TCP 생성기는 시간 t0에서 변수의 3 개의 상태의 제 1 인스턴스를 갖는 RF 신호 (102) 를 생성하고 바이어스 생성기 1은 시간 t0에서 변수의 4 개의 상태들의 제 1 인스턴스를 갖는 RF 신호 (104) 를 생성한다. 이 예에서, TCP 생성기는 시간 t2에서 변수의 3 개의 상태들의 제 2 인스턴스를 갖는 RF 신호 (102) 를 생성하고 바이어스 생성기 1은 시간 t2에서 변수의 4 개의 상태들의 제 2 인스턴스를 갖는 RF 신호 (104) 를 생성한다.

[0142] 도 3은 변수 레벨들 및 듀티 사이클들에 관한 정보, 및 RF 신호의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 이송하기 위한 이더넷 케이블들 (302, 304, 및 306) 의 사용을 예시하기 위한 시스템 (300) 의 일 실시 예이다. 시스템 (300) 은, 시스템 (300) 에서, EtherCAT 트레인 대신, 변수 레벨들 및 듀티 사이클들에 관한 정보, 및 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보가 펄스 제어기로부터 이더넷 케이블들 (302, 304, 및 306) 을 통해 TCP 생성기 및 바이어스 생성기 1 및 바이어스 생성기 2로 이송되는 것을 제외하고 도 1의 시스템 (100) 과 동일하다. 펄스 제어기는 이더넷 케이블 (302) 을 통해 TCP 생성기에 커플링되고, 이더넷 케이블 (304) 을 통해 바이어스 생성기 1에 커플링되고, 그리고 이더넷 케이블 (306) 을 통해 바이어스 생성기 2에 커플링된다.

[0143] 시스템 (300) 은 모듈 제어기, 펄스 제어기, TCP 생성기, 바이어스 생성기 1, 바이어스 생성기 2, TCP 매칭부, 바이어스 매칭부, 및 플라즈마 챔버 (108) 를 포함한다. 모듈 제어기는 통신 케이블 (116) 을 통해 펄스 제어기로 펄싱 프리셋 신호 (138) 를 전송한다. 펄싱 프리셋 신호 (138) 를 수신하면, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 RF 신호 (102) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (102) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 식별하고 추출한다. 예를 들어, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (216) (도 2d) 의 듀티 사이클이 50 %이고 변수 (216) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1의 시간 인터벌 동안 변수 레벨 (V3) 과 변수 레벨 (V0) 사이에서 전이한다는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (216) 의 듀티 사이클이 50 %이고 변수 (216) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2의 시간 인터벌 동안 변수 레벨 (V4) 과 변수 레벨 (V0) 사이에서 전이한다는 것을 식별한다. 더욱이, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (216) 의 듀티 사이클이 0 %이고 변수 (216) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3의 시간 인터벌 동안 변수 레벨 (V0) 에서 유지되는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (216) 의 변수 레벨들 및 듀티 사이클들이 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 생성되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 변수 (216) 의 변수 레벨들 및 듀티 사이클들이 반복될 것이라는 것을 식별한다.

[0144] 펄스 제어기는 RF 신호 (102) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (102) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 갖는 펄싱 프리셋 신호 (308) 를 생성하고 펄싱 프리셋 신호 (308) 를 이더넷 케이블 (302) 을 통해 TCP 생성기로 전송한다. 펄싱 프리셋 신호 (308) 를 수신하면, TCP 생성기는 RF 신호 (102) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (102) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 TCP 생성기의 하나 이상의 메모리 디바이스들 내에 저장한다. 이송 케이블 (120) 을 통해 동기화 신호 (140) 를 수신하면, TCP 생성기는 RF 신호 (102) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (102) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 갖는 RF 신호 (102) 를, 동기화 신호 (140) 와 동기화하여, 생성한다.

[0145] 유사하게, 펄싱 프리셋 신호 (138) 를 수신하면, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 RF 신호 (104) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (104) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 식별하고 추출한다. 예를 들어, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (220) (도 2e) 의 듀티 사이클이 0 %이고 변수 (220) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1의 시간 인터벌 동안 변수 레벨 (V0) 에서 유지되는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (220) 의 듀티 사이클이 50 %이고 변수 (220) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2의 시간 인터벌 동안 변수 레벨 (V6) 과 변수 레벨 (V0) 사이에서 전이한다는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (220) 의 듀티 사이클이 0 %이고 변수 (220) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3의 시간 인터벌 동안 변수 레벨 (V0) 에서 유지되는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (220) 의 변수 레벨들 및 듀티 사이클들이 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 생성되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 변수 (220) 의 변수 레벨들 및 듀티 사이클들이 반복될 것이라는 것을 식별한다.

[0146] 펄스 제어기는 RF 신호 (104) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (104) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 갖는 펄싱 프리셋 신호 (310) 를 생성하고 펄싱 프리셋 신호 (310) 를 이더넷 케이블 (304) 을 통해 바이어스 생성기 1로 전송한다. 펄싱 프리셋 신호 (310) 를 수신하면, 바이어스 생성기 1은 RF 신호 (104) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (104) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 바이어스 생성기 1의 하나 이상의 메모리 디바이스들 내에 저장한다. 이송 케이블 (122) 을 통해 동기화 신호 (142) 를 수신하면, 바이어스 생성기 1은 RF 신호 (104) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (104) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 갖는 RF 신호 (104) 를, 동기화 신호 (142) 와 동기화하여, 생성한다.

[0147] 또한, 펄싱 프리셋 신호 (138) 를 수신하면, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 RF 신호 (106) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (106) 의 복수의 상태들이 생성될 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 식별하고 추출한다. 예를 들어, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (224) 의 듀티 사이클이 0 %이고 변수 (224) (도 2f) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1의 시간 인터벌 동안 변수 레벨 (V0) 에서 유지되는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (224) 의 듀티 사이클이 50 %이고 변수 (224) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 2의 시간 인터벌 동안 변수 레벨 (V2) 과 변수 레벨 (V0) 사이에서 전이한다는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (224) 의 듀티 사이클이 0 %이고 변수 (224) 가 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 3의 시간 인터벌 동안 변수 레벨 (V0) 에서 유지되는 것을 식별한다. 또한, 펄스 제어기는 펄싱 프리셋 신호 (138) 로부터 변수 (224) 의 변수 레벨들 및 듀티 사이클들이 마스터 클록 신호 (141) 의 사이클 1의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 생성되는 동일한 방식으로 마스터 클록 신호 (141) 의 사이클 2의 서브 사이클 1, 서브 사이클 2, 및 서브 사이클 3 동안 변수 (224) 의 변수 레벨들 및 듀티 사이클들이 반복될 것이라는 것을 식별한다.

[0148] 펄스 제어기는 RF 신호 (106) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (106) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 갖는 펄싱 프리셋 신호 (312) 를 생성하고 펄싱 프리셋 신호 (312) 를 이더넷 케이블 (306) 을 통해 바이어스 생성기 2로 전송한다. 펄싱 프리셋 신호 (312) 를 수신하면, 바이어스 생성기 2는 RF 신호 (106) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (106) 의 복수의 상태들이 생성될 바이어스 생성기 2의 하나 이상의 메모리 디바이스들 내에 마스터 클

록 신호 (141) 의 사이클의 일부에 관한 정보를 저장한다. 이송 케이블 (124) 을 통해 동기화 신호 (144) 를 수신하면, 바이어스 생성기 2는 RF 신호 (106) 의 변수 레벨들 및 듀티 사이클들에 관한 정보 및 RF 신호 (106) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보를 갖는 RF 신호 (106) 를, 동기화 신호 (144) 와 동기화하여, 생성한다.

[0149] 일 실시 예에서, 이더넷 케이블들 (302, 304, 및 306) 각각 대신, 연결 케이블이 사용된다. 연결 케이블의 일 예는 10 Gbps 이상의 속도로 데이터를 이송할 수 있는 케이블이다. 연결 케이블은 CPU 대 CPU (central processing unit to central processing unit; CPU-to-CPU) 연결을 제공한다. 예를 들어, 연결 케이블은 10 Gbps 내지 40 Gbps 범위의 속도로 데이터를 이송할 수 있다. 연결 케이블의 또 다른 예는 이송 케이블이다.

[0150] 도 4는 TCP 매칭부 내 센서 (402) 및 바이어스 매칭부 내 센서 (404) 로부터 데이터를 센싱하기 위한 EtherCAT 의 사용을 예시하기 위한 시스템 (400) 의 일 실시 예의 도면이다. 센서 (402 및 404) 각각의 일 예는 전압 센서, 또는 전류 센서, 또는 복소 전압 및 전류 센서, 또는 전력 센서이다. 예시하기 위해, 센서 (402 및 404) 각각은 전압 데이터, 또는 전류 데이터, 또는 전력 값들, 또는 복소 전압 및 전류 값들과 같은 데이터를 센싱한다. 일 예로서, 센서 (402) 는 TCP 매칭부의 입력부 (I1) 에 커플링된다. 또 다른 예로서, 센서 (402) 는 TCP 매칭부의 출력부 (O2) 에 커플링된다. 일 예로서, 센서 (404) 는 바이어스 매칭부의 입력부 (I2 또는 I3) 에 커플링된다. 또 다른 예로서, 센서 (404) 는 바이어스 매칭부의 출력부 (O4) 에 커플링된다.

[0151] 시스템 (400) 은 시스템 (400) 이 통신 케이블 (406) 및 또 다른 통신 케이블 (408) 을 포함하는 것을 제외하고 시스템 (100) (도 1) 과 동일하다. 시스템 (400) 은 전압 센서 시스템 (410) 및 광학 방출 분광계 (optical emission spectrometer; OES) 시스템 (412) 을 더 포함한다.

[0152] 전압 센서 시스템 (410) 은 전압 검출기 또는 센서, 제어기, 및 아날로그-디지털 변환기 (analog-to-digital converter; ADC) 를 포함한다. 전압 센서는 기판 지지부 (110) 에서 전압과 같은 웨이퍼 바이어스를 센싱한다. 예를 들어, 전압 센서는 전압 데이터 또는 전압 값들과 같은 데이터를 센싱한다. 전압 센서 시스템 (410) 의 제어기는 전압 센서 시스템 (410) 의 ADC 및 전압 센서에 커플링된다. OES 시스템 (412) 은 OES, 제어기 및 ADC를 포함한다. OES 시스템 (412) 의 제어기는 OES 시스템 (412) 의 ADC 및 OES에 커플링된다. OES는 플라즈마 챔버 (108) 내에서 플라즈마로부터 방출된 광의 강도를 센싱한다. 예를 들어, OES는 기판 (S) 의 상단 표면으로부터 OES를 향해 반사되는 광의 강도들의 데이터를 측정한다.

[0153] 시스템 (400) 은 모듈 제어기, 펄스 제어기, TCP 생성기, 바이어스 생성기 1 및 바이어스 생성기 2, 플라즈마 챔버 (108), 센서 (402) 를 갖는 TCP 매칭부, 센서 (404) 를 갖는 바이어스 매칭부, 전압 센서 시스템 (410), 및 OES 시스템 (412) 을 포함한다. 통신 케이블 (406) 은 펄스 제어기를 TCP 매칭부에 커플링하고 통신 케이블 (408) 은 TCP 매칭부를 바이어스 매칭부에 커플링한다. 펄스 제어기는 이송 케이블 (414) 을 통해 TCP 매칭부에 커플링되고 이송 케이블 (417) 을 통해 바이어스 매칭부에 커플링된다.

[0154] 전압 센서 시스템 (410) 은 기판 지지부 (110) 에 커플링된다. 또한, OES 시스템 (412) 은 플라즈마 챔버 (108) 의 측벽 (424) 옆에 위치된다. 예를 들어, 측벽 (424) 내에 배치된 윈도우가 있고 OES 시스템 (412) 의 OES는 윈도우와 대면한다. 또한, 펄스 제어기는 이송 케이블 (420) 을 통해 전압 센서 시스템 (410) 에 커플링되고 이송 케이블 (422) 을 통해 OES 시스템 (412) 에 커플링된다.

[0155] 펄스 제어기는 EtherCAT 트레인인 인자 제어 신호 (415) 를 생성하고, 인자 제어 신호 (415) 를 통신 케이블 (406) 을 통해 TCP 매칭부로 전송한다. 인자 제어 신호 (415) 는 미리 결정된 인자를 달성하기 위해 TCP 매칭부의 인자, 예컨대 커패시턴스, 또는 인덕턴스, 또는 이들의 조합을 변화시키도록 TCP 매칭부 내 매칭 제어기에 대한 인스트럭션을 포함한다. 인자 제어 신호 (415) 는 프리셋 (pre-set) 인자를 달성하기 위해 바이어스 매칭부의 인자를 변화시키도록 바이어스 매칭부 내 매칭 제어기에 대한 또 다른 인스트럭션을 더 포함한다.

[0156] 인자 제어 신호 (415) 를 수신하면, TCP 매칭부는 인자 제어 신호 (415) 로부터 TCP 매칭부를 위해 미리 결정된 인자를 획득한다. 미리 결정된 인자에 기초하여, TCP 매칭부의 매칭 제어기는 TCP 매칭부의 회로 컴포넌트를 더 제어하도록 TCP 매칭부 내에 TCP 모터를 제어한다. TCP 매칭부의 회로 컴포넌트는 미리 결정된 인자를 달성하기 위해 회로 컴포넌트의 인자를 변화시키도록 제어된다. 예를 들어, TCP 매칭부의 모터는 미리 결정된 커패시턴스를 달성하기 위해 커패시터의 제 2 플레이트에 대해 회전하도록 TCP 매칭부의 커패시터의 제 1 플레이트를 제어한다.

[0157] 인자 제어 신호 (415) 로부터 미리 결정된 인자를 획득한 후, TCP 매칭부는 통신 케이블 (408) 을 통해 바이어스 매칭부로 인자 제어 신호 (415) 를 전송한다. 인자 제어 신호 (415) 를 수신하면, 바이어스 매칭부는 인자

제어 신호 (415) 로부터 바이어스 매칭부를 위해 프리셋 인자를 획득한다. 프리셋 인자에 기초하여, 바이어스 매칭부 1의 매칭 제어기는 바이어스 매칭부의 회로 컴포넌트를 더 제어하도록 바이어스 매칭부 내 바이어스 모터를 제어한다. 바이어스 매칭부의 회로 컴포넌트는 프리셋 인자를 달성하기 위해 회로 컴포넌트의 인자를 변화시키도록 제어된다. 예를 들어, 모터는 프리셋 커패시턴스를 달성하기 위해 커패시터의 제 2 플레이트에 대해 회전하도록 바이어스 매칭부의 커패시터의 제 1 플레이트를 제어한다.

[0158] 인자 제어 신호 (415) 로부터 프리셋 인자를 획득한 후, 바이어스 매칭부는 통신 케이블 (408) 을 통해 인자 제어 신호 (415) 를 다시 TCP 매칭부로 전송한다. TCP 매칭부는 바이어스 매칭부로부터 수신된 인자 제어 신호 (415) 를 펄스 제어기로 다시 전송한다.

[0159] 또한, 미리 결정된 인자를 달성하기 위한 인스트럭션이 TCP 매칭부의 매칭 제어기에 의해 적용되고 RF 신호들 (102, 104, 및 106) 이 생성된 후, 펄스 제어기는 동기화 신호 (416) 를 생성하고 동기화 신호 (416) 를 이송 케이블 (414) 을 통해 TCP 매칭부로 전송한다. 더욱이, 프리셋 인자를 달성하기 위한 인스트럭션이 바이어스 매칭부의 매칭 제어기에 의해 적용되고 RF 신호들 (102, 104, 및 106) 이 생성된 후, 펄스 제어기는 또 다른 동기화 신호 (418) 를 생성하고 동기화 신호 (418) 를 이송 케이블 (417) 을 통해 바이어스 매칭부로 전송한다. 동기화 신호 (416) 는 도 4에서 sync4a로 라벨링되고 동기화 신호 (418) 는 도 4에서 sync4b로 라벨링된다.

[0160] 동기화 신호 (416) 의 수신에 응답하여, TCP 매칭부 내 매칭 제어기는 동기화 신호 (416) 와 동기화하여 센서 (402) 에 의해 센싱된 데이터를 수집하도록 TCP 매칭부의 ADC를 제어한다. 수집된 데이터는 TCP 매칭부에서 펄스 제어기로 전송된다. 예를 들어, 동기화 신호 (416) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (416) 의 제 1 펄스의 수신에 응답하여, TCP 매칭부의 매칭 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (402) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 TCP 매칭부의 ADC를 제어한다. TCP 매칭부의 ADC는 센서 (402) 에 커플링된다. TCP 매칭부의 매칭 제어기는 TCP 매칭부의 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 매칭 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 인자 제어 신호 (415) 가 바이어스 매칭부로부터 다시 수신될 때, 매칭 제어기는 메모리 디바이스로부터 제 1 시간 인터벌에 대한 디지털 데이터에 액세스한다. 이어서 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (406) 을 통해 펄스 제어기로 전송되는 인자 제어 신호 (415) 내에 임베딩된다.

[0161] 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (416) 의 제 2 펄스의 수신에 응답하여, TCP 매칭부의 매칭 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (402) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 TCP 매칭부의 ADC를 제어한다. TCP 매칭부의 매칭 제어기는 TCP 매칭부의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 매칭 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 인자 제어 신호 (415) 가 바이어스 매칭부로부터 다시 수신될 때, 매칭 제어기는 메모리 디바이스로부터 제 2 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 2 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (406) 을 통해 펄스 제어기로 전송되는 인자 제어 신호 (415) 내에 임베딩된다. 동기화 신호 (416) 의 펄스가 TCP 매칭부에 의해 수신되지 않는 시간 인터벌 동안, TCP 매칭부의 매칭 제어기는 센서 (402) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환하도록 ADC를 제어하지 않는다.

[0162] 유사한 방식으로, 동기화 신호 (418) 의 수신에 응답하여, 바이어스 매칭부 내의 매칭 제어기는 동기화 신호 (418) 와 동기화하여 펄스 제어기로 센서 (404) 에 의해 센싱된 데이터를 제공하도록 센서 (404) 를 제어한다. 예를 들어, 동기화 신호 (418) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (418) 의 제 1 펄스의 수신에 응답하여, 바이어스 매칭부의 매칭 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (404) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 바이어스 매칭부의 ADC를 제어한다. 바이어스 매칭부의 ADC는 센서 (404) 에 커플링된다. 바이어스 매칭부의 매칭 제어기는 바이어스 매칭부의 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 매칭 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 인자 제어 신호 (415) 가 TCP 매칭부로부터 수신될 때, 매칭 제어기는 메모리 디바이스로부터 제 1 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 1 시간 인터벌에 대한 디지털 데이터는 인자 제어 신호 (415) 내에 임베딩되고, 이는 통신 케이블 (408) 을 통해 TCP 매칭부로 다시 그리고 TCP 매칭부로부터 통신 케이블 (408) 을 통해 펄스 제어기로 다시 전송된다.

[0163] 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (418) 의 제 2 펄스의 수신에 응답하여, 바이어스 매칭부의 매칭

제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (404) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 바이어스 매칭부의 ADC를 제어한다. 바이어스 매칭부의 매칭 제어기는 바이어스 매칭부의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 매칭 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 인자 제어 신호 (415) 가 바이어스 매칭부로부터 수신될 때, 매칭 제어기는 메모리 디바이스로부터 제 2 시간 인터벌에 대한 디지털 데이터에 액세스한다. 이어서 제 2 시간 인터벌에 대한 디지털 데이터는 인자 제어 신호 (415) 내에 임베딩되고, 이는 통신 케이블 (408) 을 통해 TCP 매칭부로 다시 그리고 TCP 매칭부로부터 펄스 제어기로 다시 전송된다. 동기화 신호 (418) 의 펄스가 바이어스 매칭부에 의해 수신되지 않는 시간 인터벌 동안, 바이어스 매칭부의 매칭 제어기는 센서 (404) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환하도록 ADC를 제어하지 않는다.

[0164] 또한, 펄스 제어기는 동기화 신호 (426) 를 생성하고 이송 케이블 (420) 을 통해 전압 센서 시스템 (410) 으로 동기화 신호 (426) 를 전송한다. 동기화 신호 (426) 는 도 4에서 sync5로 라벨링된다. 동기화 신호 (426) 의 수신에 응답하여, 전압 센서 시스템 (410) 내의 제어기는 전압 센서에 의해 센싱된 데이터를 동기화 신호 (426) 와 동기화하여 펄스 제어기로 제공하도록 전압 센서 시스템 (410) 의 전압 센서를 제어한다. 일 예로서, 동기화 신호 (426) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (426) 의 제 1 펄스의 수신에 응답하여, 전압 센서 시스템 (410) 의 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 전압 센서에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 전압 센서 시스템 (410) 의 ADC를 제어한다. 전압 센서 시스템 (410) 의 ADC는 전압 센서 시스템 (410) 의 전압 센서에 커플링된다. 전압 센서 시스템 (410) 의 제어기는 전압 센서 시스템 (410) 의 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 디지털 데이터를 이송 케이블 (420) 을 통해 펄스 제어기로 전송한다. 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (426) 의 제 2 펄스의 수신에 응답하여, 전압 센서 시스템 (410) 의 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 전압 센서에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 전압 센서 시스템 (410) 의 ADC를 제어한다. 전압 센서 시스템 (410) 의 제어기는 전압 센서 시스템 (410) 의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 디지털 데이터를 이송 케이블 (420) 을 통해 펄스 제어기로 전송한다. 동기화 신호 (426) 의 펄스가 전압 센서 시스템 (410) 에 의해 수신되지 않는 시간 인터벌 동안, 전압 센서 시스템 (410) 의 제어기는 전압 센서에 의해 센싱된 데이터를 아날로그 형태에서 디지털 형태로 변환하도록 전압 센서 시스템 (410) 의 ADC를 제어하지 않는다.

[0165] 더욱이, 펄스 제어기는 동기화 신호 (428) 를 생성하고 이송 케이블 (422) 을 통해 OES 시스템 (412) 으로 동기화 신호 (428) 를 전송한다. 동기화 신호 (428) 는 도 4에서 sync6으로 라벨링된다. 동기화 신호 (428) 의 수신에 응답하여, OES 시스템 (412) 내의 제어기는 OES에 의해 센싱된 데이터를 동기화 신호 (428) 와 동기화하여 펄스 제어기로 제공하도록 OES 시스템 (412) 의 OES를 제어한다. 일 예로서, 동기화 신호 (428) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (428) 의 제 1 펄스의 수신에 응답하여, OES 시스템 (412) 의 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 OES에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 OES 시스템 (412) 의 ADC를 제어한다. OES 시스템 (412) 의 제어기는 OES 시스템 (412) 의 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 이송 케이블 (422) 을 통해 디지털 데이터를 펄스 제어기로 전송한다. 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (428) 의 제 2 펄스의 수신에 응답하여, OES 시스템 (412) 의 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 OES에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 OES 시스템 (412) 의 ADC를 제어한다. OES 시스템 (412) 의 제어기는 OES 시스템 (412) 의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 이송 케이블 (422) 을 통해 디지털 데이터를 펄스 제어기로 전송한다. 동기화 신호 (428) 의 펄스가 OES 시스템 (412) 에 의해 수신되지 않는 시간 인터벌 동안, OES 시스템 (412) 의 제어기는 OES에 의해 센싱된 데이터를 아날로그 형태에서 디지털 형태로 변환하도록 OES 시스템 (412) 의 ADC를 제어하지 않는다.

[0166] 동기화 신호들 (416, 418, 426, 및 428) 은 마스터 클록 신호 (141) 와 동기화하여 펄스 제어기에 의해 생성된다. 예를 들어, 동기화 신호들 (416, 418, 426, 및 428) 각각은 마스터 클록 신호 (141) 의 사이클 각각 동안 반복되는 펄스들의 시리즈를 갖는다.

[0167] 일 실시 예에서, 전압 센서 시스템 (410) 의 전압 센서 대신, 전력 센서 또는 복소 전압 및 전류 센서가 사용된다.

[0168] 일 실시 예에서, 센서 (402) 가 TCP 매칭부 내에 위치되는 대신, 센서 (402) 는 TCP 매칭부 외부에 위치된다.

[0169] 일 실시 예에서, 센서 (404) 가 바이어스 매칭부 내에 위치되는 대신, 센서 (404) 는 TCP 매칭부 외부에 위치된다.

[0170] 일 실시 예에서, 시스템 (400) 은 센서 (402), 센서 (404), 전압 센서 시스템 (410), 및 OES 시스템 (412) 모두가 아닌 하나 이상을 제외한다.

[0171] 일 실시 예에서, 모듈 제어기는 인자 제어 신호 (415) 를 생성하고 인자 제어 신호 (415) 를 통신 케이블 (116) 을 통해 펄스 제어기로 전송한다. 펄스 제어기는 통신 케이블 (406) 을 통해 TCP 매칭부로 인자 제어 신호 (415) 를 전송한다.

[0172] 일 실시 예에서, 용어 데이터 및 값들은 본 명세서에서 상호 교환 가능하게 사용된다.

[0173] 도 5a는 시간 t에 대한 플라즈마의 강도 (502) 의 플롯을 예시하기 위한 그래프 (500) 를 도시한다. 강도 (502) 는 OES에 의해 검출된다. 강도 (502) 는 y-축에 플롯되고 시간 t는 x-축에 플롯팅된다.

[0174] 도 5b는 시간 t에 대한 동기화 신호 (506) 를 예시하기 위한 그래프 (504) 를 도시한다. 그래프 (504) 는 y-축 상에 동기화 신호 (506) 의 로직 레벨을 그리고 x-축 상에 시간 t를 플롯팅한다. 동기화 신호 (506) 는 동기화 신호 (428) (도 4) 의 일 예이다.

[0175] 동기화 신호 (506) 는 시간 t0으로부터 시간 t6까지 펄싱하지 않는다. 예를 들어, 동기화 신호 (506) 는 시간 t0으로부터 시간 t6까지 로직 레벨 0을 갖는다. 동기화 신호 (506) 는 시간 t6에서 펄싱한다. 예를 들어, 동기화 신호 (506) 는 시간 t6에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t6으로부터 시간 t5와 시간 t6 사이의 시간 인터벌의 1/2인 시간 t6.5까지 로직 레벨 1로 유지된다. 또한, 동기화 신호 (506) 는 펄스 (506-1) 를 형성하도록 시간 t6.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 시간 t6.5로부터 시간 t9까지 로직 레벨 0으로 유지된다. 동기화 신호 (506) 는 시간 t9에서 다시 펄싱된다. 예를 들어, 동기화 신호 (506) 는 시간 t9에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t9로부터 시간 t10으로 로직 레벨 1로 유지된다. 또한, 동기화 신호 (506) 는 펄스 (506-2) 를 형성하도록 시간 t10에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 마스터 클록 신호 (141) 의 사이클 1의 끝에서 발생하는 시간 t10으로부터 시간 t20까지 로직 레벨 0으로 유지된다.

[0176] 마스터 클록 신호 (141) 의 사이클 1 동안, 동기화 신호 (506) 는 시간 t0과 시간 t6 사이에 펄스들이 없는 시간 인터벌과 이어서 펄스 (506-1) 를 포함한다. 또한, 마스터 클록 신호 (141) 의 사이클 1 동안, 펄스 (506-1) 에 시간 t6.5와 시간 t9 사이에 펄스들이 없는 시간 인터벌이 이어지고, 시간 인터벌에 펄스 (506-2) 가 이어진다. 마스터 클록 신호 (141) 의 사이클 1 동안, 펄스 (506-2) 에 마스터 클록 신호 (141) 의 사이클 1 동안 시간 t10과 시간 t20 사이에 펄스들이 없는 시간 인터벌이 이어진다.

[0177] 마스터 클록 신호 (141) 의 사이클 1 동안과 동일한 방식으로, 마스터 클록 신호 (141) 의 사이클 2 동안 동기화 신호 (506) 는 시간 t20으로부터 시간 t26까지 펄싱하지 않고, 시간 t26에서 펄싱하고, 시간 t26.5와 시간 t29 사이에서 펄싱하지 않고, 시간 t29에서 다시 펄싱하고, 시간 t30과 시간 t40 사이에서 펄싱하지 않는다. 시간 t26.5는 시간 t26과 시간 t27 사이의 시간 인터벌의 1/2이다.

[0178] OES 시스템 (412) (도 4) 의 ADC는 동기화 신호 (506) 와 동기화하여 아날로그 형태로부터 디지털 형태로 OES에 의해 센싱된 데이터를 샘플링하기 시작하고 종료한다. 예를 들어, 시간 t0과 시간 t6 사이의 시간 인터벌 동안, OES에 의해 검출되는 강도 (502) 는 OES 시스템 (412) 의 ADC에 의해 샘플링되지 않는다. 이 예에서, 시간 t6과 시간 t6.5 사이의 시간 인터벌 동안, OES에 의해 검출되는 강도 (502) 는 OES 시스템 (412) 의 ADC에 의해 샘플링된다. 시간 t6과 시간 t6.5 사이의 시간 인터벌 동안 샘플링되는 강도는 부분 (502-1) 에 의해 표현된다. 또한, 이 예에서, 시간 t6.5와 시간 t9 사이의 시간 인터벌 동안, OES에 의해 검출되는 강도 (502) 는 OES 시스템 (412) 의 ADC에 의해 샘플링되지 않는다. 이 예를 계속하면, 시간 t9와 시간 t10 사이의 시간 인터벌 동안, OES에 의해 검출되는 강도 (502) 는 OES 시스템 (412) 의 ADC에 의해 샘플링된다. 시간 t9와 시간 t10 사이의 시간 인터벌 동안 샘플링되는 강도는 부분 (502-2) 에 의해 표현된다. 또한, 이 예에서, 시간 t10과 시간 t20 사이의 시간 인터벌 동안, OES에 의해 검출된 강도 (502) 는 OES 시스템 (412) 의 ADC에 의해 샘플링되지 않는다. 마스터 클록 신호 (141) 의 사이클 1 동안과 동일한 방식으로, 강도 (502) 는 마스터 클록 신호 (141) 의 사이클 2 동안 OES 시스템 (412) 의 ADC에 의해 샘플링되거나 샘플링되지 않는다.

[0179] 일 실시 예에서, 동기화 신호 (506) 의 모든 펄스들은 동일한 지속 기간을 갖는다. 예를 들어, 펄스 (506-2)

는 시간 t10에서 전이하는 대신 시간 t9.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다. 시간 t9.5는 시간 t9와 시간 t10 사이의 시간 인터벌의 1/2이다. 이 실시 예에서, OES에 커플링된 ADC는 동기화 신호 (506)의 펄스 각각이 ADC에 의해 수신될 때 OES에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (506)의 펄스 각각에 대해 미리 결정된 양의 시간 동안 OES에 의해 센싱된 데이터를 더 변환한다. 예를 들어, ADC는 펄스 (506-1)의 상승 에지가 ADC에 의해 수신될 때 시간 t6과 시간 t9 사이의 미리 결정된 양의 시간 동안 OES에 의해 센싱된 데이터를 변환하고 OES에 의해 센싱된 데이터를 펄스 (506-2)의 상승 에지가 ADC에 의해 수신될 때 시간 t9와 시간 t12 사이의 미리 결정된 양의 시간 동안 변환한다. 미리 결정된 양의 시간은 펄스 (506-1)의 상승 에지가 발생하는 시간 t6으로부터 시작된다. 미리 결정된 양의 시간의 일 예는 1 시간 단위 또는 2 개의 시간 단위들 또는 2.5 개의 시간 단위들의 차인 시간 인터벌이다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다. ADC는 동기화 신호 (506)의 다음 연속적인 펄스가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 OES에 의해 센싱된 데이터의 샘플링을 중단한다. OES에 의해 센싱된 데이터는 미리 결정된 양의 시간 동안 시간 t9에서 시작하여 OES 시스템 (412)의 ADC에 의해 다시 샘플링된다. 시간 t9에서, 펄스 (506-2)의 상승 에지가 발생한다. 본 명세서에 사용된 바와 같이, 펄스의 상승 에지는 로직 레벨 0으로부터 로직 레벨 1로 전이하는 에지라는 것을 주의해야 한다. 본 명세서에 사용된 바와 같이, 펄스의 상승 에지는 로직 레벨 1로부터 로직 레벨 0으로 전이하는 에지라는 것을 주의해야 한다.

[0180] 일 실시 예에서, 동기화 신호 (506)의 펄스 각각의 상승 에지에서 OES에 의해 센싱된 데이터의 수집을 개시하는 대신, 수집은 펄스의 하강 에지에서 미리 결정된 양의 시간 동안 개시된다. 예를 들어, 펄스 (506-2)가 시간 t10 대신 시간 t9.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다고 가정한다. 이 실시 예에서, OES에 커플링된 ADC는 ADC에 의해 수신된 동기화 신호 (506)의 펄스 각각의 하강 에지의 시간에 OES에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (506)의 펄스의 하강 에지에서 시작하는 미리 결정된 양의 시간 동안 OES에 의해 센싱된 데이터를 변환한다. 예를 들어, ADC는 시간 t6.5 내지 t9.5 사이의 미리 결정된 양의 시간 동안 OES에 의해 센싱된 데이터를 변환하고, 미리 결정된 양의 시간은 펄스 (506-1)의 하강 에지가 ADC에 의해 수신되는 시간 t6.5에서 시작된다. ADC는 동기화 신호 (506)의 다음 연속적인 펄스의 하강 에지, 예컨대 펄스 (506-2)의 하강 에지가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 OES에 의해 센싱된 데이터의 샘플링을 중단한다. OES에 의해 센싱된 데이터는 미리 결정된 양의 시간 동안 시간 t9.5에서 시작하여 다시 샘플링된다. 본 명세서에 사용된 바와 같이, 펄스의 하강 에지는 로직 레벨 0으로부터 로직 레벨 1로 전이하는 에지라는 것을 주의해야 한다.

[0181] 일 실시 예에서, 2 개의 연속적인 펄스들 대신, 동기화 신호 (506)는 또 다른 수의, 예컨대 3 또는 4 개의 연속적인 펄스들을 포함한다.

[0182] 일 실시 예에서, 동기화 신호 (506)의 펄스들의 발생 주파수는 도 5b에 예시된 주파수와 상이하다. 예를 들어, 3 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (506)의 펄스들은 2 개의 시간 단위들의 시간 인터벌로 발생한다. 예를 들어, 시간 t9에서 발생하는 펄스 (506-2) 대신, 펄스 (506-2)는 시간 t8에서 발생한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다.

[0183] 도 6a는 시간 t에 대한 전압 (602)의 플롯을 예시하기 위한 그래프 (600)를 도시한다. 전압 (602)은 센서 (402) (도 4)에 의해 측정된다. 전압 (602)은 y-축에 플롯팅되고 시간 t는 x-축에 플롯팅된다. 전압 (602)은 최대값 Vmax와 최소값 Vmin 사이에서 가변한다.

[0184] 도 6b는 시간 t에 대한 동기화 신호 (606)를 예시하기 위한 그래프 (604)를 도시한다. 그래프 (604)는 y-축 상에 동기화 신호 (606)의 로직 레벨을 그리고 x-축 상에 시간 t를 플롯팅한다. 동기화 신호 (606)는 동기화 신호 (416) (도 4)의 일 예이다.

[0185] 동기화 신호 (606)는 시간 t0에서 펄싱한다. 예를 들어, 동기화 신호 (606)는 시간 t0에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t0으로부터 시간 t0.5로 로직 레벨 1로 유지된다. 또한, 동기화 신호 (606)는 펄스 (606-1)를 형성하도록 시간 t0.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 시간 t0.5로부터 시간 t4까지 로직 레벨 0으로 유지된다.

[0186] 동기화 신호 (606)는 시간 t0.5로부터 시간 t4까지 펄싱하지 않는다. 예를 들어, 동기화 신호 (606)는 시간 t0.5로부터 시간 t4까지 로직 레벨 0을 갖는다. 동기화 신호 (606)는 시간 t4에서 펄싱한다. 예를 들어, 동기화 신호 (606)는 시간 t4에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t4로부터 시간 t5로 로직

레벨 1로 유지된다. 또한, 동기화 신호 (606) 는 펄스 (606-2) 를 형성하도록 시간 t5에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 시간 t5로부터 시간 t20까지 로직 레벨 0으로 유지된다.

[0187] 마스터 클록 신호 (141) 의 사이클 1 동안, 펄스 (606-1) 에 시간 t0.5와 시간 t4 사이에 펄스들이 없는 시간 인터벌이 이어지고, 시간 인터벌에 펄스 (606-2) 가 이어진다. 마스터 클록 신호 (141) 의 사이클 1 동안, 동기화 신호 (606) 는 시간 t5와 시간 t20 사이에 동기화 신호 (606) 의 펄스들이 없는 시간 인터벌을 포함한다.

[0188] 마스터 클록 신호 (141) 의 사이클 1 동안과 동일한 방식으로, 마스터 클록 신호 (141) 의 사이클 2 동안 동기화 신호 (606) 는 시간 t20과 시간 t20.5 사이의 시간 인터벌 동안 펄싱하고, 시간 t20.5로부터 시간 t24까지 펄싱하지 않고, 시간 t24와 시간 t25 사이의 시간 인터벌 동안 펄싱하고, 시간 t25와 시간 t40 사이에서 펄싱하지 않는다.

[0189] 센서 (402) (도 4) 에 커플링된 ADC는 동기화 신호 (606) 와 동기화하여 아날로그 형태로부터 디지털 형태로 센서 (402) 에 의해 센싱된 데이터를 샘플링하기 시작하고 종료한다. 예를 들어, 시간 t0과 시간 t0.5 사이의 시간 인터벌 동안, 센서 (402) 에 의해 측정된 전압 (602) 은 센서 (402) 에 커플링된 ADC에 의해 샘플링된다. 시간 t0과 시간 t0.5 사이의 시간 인터벌 동안 샘플링되는 전압은 부분 (602-1) 에 의해 표현된다. 이 예에서, 시간 t0.5와 시간 t4 사이의 시간 인터벌 동안, 센서 (402) 에 의해 측정된 전압 (602) 은 센서 (402) 에 커플링된 ADC에 의해 샘플링되지 않는다. 이 예에서, 시간 t4와 시간 t5 사이의 시간 인터벌 동안, 센서 (402) 에 의해 검출된 전압 (602) 은 센서 (402) 에 커플링된 ADC에 의해 샘플링된다. 시간 t4와 시간 t5 사이의 시간 인터벌 동안 샘플링되는 전압 (602) 은 부분 (602-2) 에 의해 표현된다. 또한, 이 예에서, 시간 t5와 시간 t20 사이의 시간 인터벌 동안, 센서 (402) 에 의해 검출된 전압 (602) 은 센서 (402) 에 커플링된 ADC에 의해 샘플링되지 않는다. 마스터 클록 신호 (141) 의 사이클 1 동안과 동일한 방식으로, 전압 (602) 은 마스터 클록 신호 (141) 의 사이클 2 동안 센서 (402) 에 커플링된 ADC에 의해 샘플링되거나 샘플링되지 않는다.

[0190] 일 실시 예에서, 2 개의 연속적인 펄스들 대신, 동기화 신호 (606) 는 또 다른 수의, 예컨대 3 또는 4 개의 연속적인 펄스들을 포함한다.

[0191] 일 실시 예에서, 동기화 신호 (606) 의 펄스들의 발생 주파수는 도 6b에 예시된 주파수와 상이하다. 예를 들어, 4 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (606) 의 펄스들은 3 개의 시간 단위들의 시간 인터벌로 발생한다. 예를 들어, 시간 t4에서 발생하는 펄스 (606-2) 대신, 펄스 (606-2) 는 시간 t3에서 발생한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다.

[0192] 일 실시 예에서, 전압 (602) 은 센서 (402) 대신 바이어스 매칭부 내에 센서 (404) (도 4) 에 의해 측정된다. 이 실시 예에서, 동기화 신호 (606) 는 동기화 신호 (418) (도 4) 와 동기화하여 센서 (404) 로부터 측정된 데이터를 수신하기 위해 바이어스 매칭부에 제공되는 동기화 신호 (418) 의 일 예이다.

[0193] 일 실시 예에서, 전압 (602) 은 센서 (402) 대신 전압 센서 시스템 (410) (도 4) 의 전압 센서에 의해 측정된다. 이 실시 예에서, 동기화 신호 (606) 는 동기화 신호 (426) (도 4) 와 동기화하여 전압 센서 시스템 (410) 의 전압 센서로부터 측정된 데이터를 수신하기 위해 전압 센서 시스템 (410) 에 제공되는 동기화 신호 (426) 의 일 예이다.

[0194] 일 실시 예에서, 동기화 신호 (606) 의 모든 펄스들은 동일한 지속 기간을 갖는다. 예를 들어, 펄스 (606-2) 는 시간 t5에서 전이하는 대신 시간 t4.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다. 시간 t4.5는 시간 t4과 시간 t5 사이의 시간 간격의 1/2이다. 이 실시 예에서, 센서 (402) 에 커플링된 ADC는 동기화 신호 (606) 의 펄스 각각이 ADC에 의해 수신될 때 센서 (402) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (606) 의 펄스 각각에 대해 미리 결정된 양의 시간 동안 센서 (402) 에 의해 센싱된 데이터를 변환한다. 예를 들어, ADC는 펄스 (606-1) 의 상승 에지가 ADC에 의해 수신될 때 시간 t0과 시간 t4 사이의 미리 결정된 양의 시간 동안 센서 (402) 에 의해 센싱된 데이터를 변환하고 센서 (402) 에 의해 센싱된 데이터를 펄스 (606-2) 의 상승 에지가 ADC에 의해 수신될 때 시간 t4와 시간 t7 사이의 미리 결정된 양의 시간 동안 변환한다. 예시하기 위해, ADC는 미리 결정된 양의 시간에 도달할 때까지 시간 t0에서 시작하여 아날로그 형태로부터 디지털 형태로 센서 (402) 에 의해 센싱된 데이터를 변환한다. ADC는 동기화 신호 (606) 의 다음 연속적인 펄스가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 센서 (402) 에 의해 센싱된 데이터의 샘플링을 중단한다. 예를 들어, ADC는 시간 t2로부터 시간 t4까지 데이터의 변환을 중단한다. ADC는

미리 결정된 양의 시간에 도달할 때까지 시간 t4에서 시작하여 아날로그 형태로부터 디지털 형태로 센서 (402)에 의해 센싱된 데이터를 변환한다. 미리 결정된 양의 시간은 시간 t6에서 도달된다.

[0195] 일 실시 예에서, 동기화 신호 (606)의 펄스의 상승 에지에서 센서 (402)에 의해 센싱된 데이터의 수집을 개시하는 대신, 수집은 미리 결정된 양의 시간 동안 개시되고 미리 결정된 양의 시간은 펄스의 하강 에지로부터 시작된다. 이 실시 예에서, 센서 (402)에 커플링된 ADC는 ADC에 의해 수신된 동기화 신호 (606)의 펄스 각각의 하강 에지의 시간에 센서 (402)에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (606)의 펄스의 하강 에지 후에 미리 결정된 양의 시간 동안 센서 (402)에 의해 센싱된 데이터를 변환한다. 예를 들어, ADC는 펄스 (606-1)의 하강 에지가 ADC에 의해 수신된 후 시간 t0.5와 시간 t4.5 사이의 미리 결정된 양의 시간 동안 센서 (402)에 의해 센싱된 데이터를 변환한다. 미리 결정된 양의 시간은 시간 t0.5에서 시작한다. ADC는 동기화 신호 (606)의 다음 연속적인 펄스의 하강 에지, 예컨대 펄스 (606-2)가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 센서 (402)에 의해 센싱된 데이터의 샘플링을 중단한다. ADC는 펄스 (606-2)의 하강 에지 후에 미리 결정된 양의 시간 동안 센서 (402)에 의해 센싱된 데이터를 더 변환한다. 예를 들어, 펄스 (606-2)가 시간 t5에서 전이하는 대신 시간 t4.5에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다고 가정한다. ADC는 미리 결정된 양의 시간에 도달할 때까지 시간 t4.5에서 시작하여 센서 (402)에 의해 센싱된 데이터를 변환한다.

[0196] 도 6c는 시간 t에 대한 전압 (610)의 플롯을 예시하기 위한 그래프 (608)를 도시한다. 전압 (610)은 바이어스 매칭부의 센서 (404) (도 4)에 의해 측정된다. 전압 (610)은 y-축에 플롯팅되고 시간 t는 x-축에 플롯팅된다. 전압 (610)은 최대값 Vbmax와 최소값 Vbmin 사이에서 가변한다.

[0197] 도 6d는 시간 t에 대한 동기화 신호 (614)를 예시하기 위한 그래프 (612)를 도시한다. 그래프 (612)는 y-축 상에 동기화 신호 (614)의 로직 레벨을 그리고 x-축 상에 시간 t를 플롯팅한다. 동기화 신호 (614)는 바이어스 매칭부에 제공되는 동기화 신호 (418) (도 4)의 일 예이다.

[0198] 동기화 신호 (614)는 시간 t0에서 펄싱한다. 예를 들어, 동기화 신호 (614)는 시간 t0에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t0으로부터 시간 t2로 로직 레벨 1로 유지된다. 또한, 동기화 신호 (614)는 펄스 (614-1)를 형성하도록 시간 t2에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 시간 t2로부터 시간 t5까지 로직 레벨 0으로 유지된다.

[0199] 동기화 신호 (614)는 시간 t2로부터 시간 t5으로 펄싱하지 않는다. 예를 들어, 동기화 신호 (614)는 시간 t2로부터 시간 t5까지 로직 레벨 0을 갖는다. 동기화 신호 (614)는 시간 t5에서 펄싱한다. 예를 들어, 동기화 신호 (614)는 시간 t5에서 로직 레벨 0으로부터 로직 레벨 1로 전이하고 시간 t5로부터 시간 t6로 로직 레벨 1로 유지된다. 또한, 동기화 신호 (614)는 펄스 (614-2)를 형성하도록 시간 t6에서 로직 레벨 1로부터 로직 레벨 0으로 전이하고, 시간 t6으로부터 시간 t20까지 로직 레벨 0으로 유지된다.

[0200] 마스터 클록 신호 (141)의 사이클 1 동안, 펄스 (614-1)에 시간 t2와 시간 t5 사이에 펄스들이 없는 시간 인터벌이 이어지고, 시간 인터벌에 펄스 (614-2)가 이어진다. 마스터 클록 신호 (141)의 사이클 1 동안, 펄스 (614-2)에 시간 t6과 시간 t20 사이에 동기화 신호 (614)의 펄스들이 없는 시간 인터벌이 이어진다.

[0201] 마스터 클록 신호 (141)의 사이클 1 동안과 동일한 방식으로, 마스터 클록 신호 (141)의 사이클 2 동안 동기화 신호 (614)는 시간 t20과 시간 t22 사이의 시간 인터벌 동안 펄싱하고, 시간 t22로부터 시간 t25까지 펄싱하지 않고, 시간 t25와 시간 t26 사이의 시간 인터벌 동안 펄싱하고, 시간 t26과 시간 t40 사이에서 펄싱하지 않는다.

[0202] 센서 (404) (도 4)에 커플링된 ADC는 동기화 신호 (614)와 동기화하여 아날로그 형태로부터 디지털 형태로 센서 (404)에 의해 센싱된 데이터를 샘플링하기 시작하고 종료한다. 예를 들어, 시간 t0과 시간 t2 사이의 시간 인터벌 동안, 센서 (404)에 의해 측정된 전압 (610)은 센서 (404)에 커플링된 ADC에 의해 샘플링된다. 시간 t0과 시간 t2 사이의 시간 인터벌 동안 샘플링되는 전압은 부분 (610-1)에 의해 표현된다. 이 예에서, 시간 t2와 시간 t5 사이의 시간 인터벌 동안, 센서 (404)에 의해 측정된 전압 (610)은 센서 (404)에 커플링된 ADC에 의해 샘플링되지 않는다. 이 예에서, 시간 t5와 시간 t6 사이의 시간 인터벌 동안, 센서 (404)에 의해 검출된 전압 (610)은 센서 (404)에 커플링된 ADC에 의해 샘플링된다. 시간 t5와 시간 t6 사이의 시간 인터벌 동안 샘플링되는 전압 (610)은 부분 (610-2)에 의해 표현된다. 또한, 이 예에서, 시간 t6와 시간 t20 사이의 시간 인터벌 동안, 센서 (404)에 의해 검출된 전압 (610)은 센서 (404)에 커플링된 ADC에 의해 샘플링되지 않는다. 마스터 클록 신호 (141)의 사이클 1 동안과 동일한 방식으로, 전압 (610)은 마스터 클록 신호 (141)

의 사이클 2 동안 센서 (404) 에 커플링된 ADC에 의해 샘플링되거나 샘플링되지 않는다.

[0203] 일 실시 예에서, 2 개의 연속적인 펄스들 대신, 동기화 신호 (614) 는 또 다른 수의, 예컨대 3 또는 4 개의 연속적인 펄스들을 포함한다.

[0204] 일 실시 예에서, 동기화 신호 (614) 의 펄스들의 발생 주파수는 도 6d에 예시된 주파수와 상이하다. 예를 들어, 5 개의 시간 단위들의 시간 인터벌로 발생하는 대신, 동기화 신호 (614) 의 펄스들은 6 개의 시간 단위들의 시간 인터벌로 발생한다. 예를 들어, 시간 t5에서 발생하는 펄스 (614-2) 대신, 펄스 (614-2) 는 시간 t6에서 발생한다. 이 예에서, 시간 단위는 시간 t0 및 시간 t1 또는 시간 t1 및 시간 t2와 같은 2 개의 연속적인 시간들 사이의 시간 인터벌로서 규정된다.

[0205] 일 실시 예에서, 전압 (610) 은 센서 (404) 대신 TCP 매칭부 내에 센서 (402) (도 4) 에 의해 측정된다. 이 실시 예에서, 동기화 신호 (614) 는 동기화 신호 (416) (도 4) 와 동기화하여 센서 (402) 로부터 측정된 데이터를 수신하기 위해 TCP 매칭부에 제공되는 동기화 신호 (416) 의 일 예이다.

[0206] 일 실시 예에서, 전압 (610) 은 센서 (404) 대신 전압 센서 시스템 (410) (도 4) 의 전압 센서에 의해 측정된다. 이 실시 예에서, 동기화 신호 (614) 는 동기화 신호 (426) (도 4) 와 동기화하여 전압 센서 시스템 (410) 의 전압 센서로부터 측정된 데이터를 수신하기 위해 전압 센서 시스템 (410) 에 제공되는 동기화 신호 (426) 의 일 예이다.

[0207] 일 실시 예에서, 동기화 신호 (614) 의 모든 펄스들은 동일한 지속 기간을 갖는다. 예를 들어, 펄스 (614-2) 가 시간 t6에서 전이하는 대신 시간 t7에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다고 가정한다. 이 실시 예에서, 바이어스 매칭부의 센서 (404) 에 커플링된 ADC는 동기화 신호 (610) 의 펄스 각각이 ADC에 의해 수신될 때 센서 (404) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (610) 의 펄스 각각에 대해 미리 결정된 양의 시간 동안 센서 (404) 에 의해 센싱된 데이터를 변환한다. 예를 들어, ADC는 펄스 (614-1) 의 상승 에지가 ADC에 의해 수신될 때 시간 t0과 시간 t5 사이의 미리 결정된 양의 시간 동안 센서 (404) 에 의해 센싱된 데이터를 변환하고 센서 (404) 에 의해 센싱된 데이터를 펄스 (614-2) 의 상승 에지가 ADC에 의해 수신될 때 시간 t5와 시간 t10 사이의 미리 결정된 양의 시간 동안 변환한다. 예시하기 위해, ADC는 미리 결정된 양의 시간에 도달할 때까지 시간 t0에서 시작하여 아날로그 형태로부터 디지털 형태로 센서 (404) 에 의해 센싱된 데이터를 변환한다. ADC는 동기화 신호 (614) 의 다음 연속적인 펄스가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 센서 (404) 에 의해 센싱된 데이터의 샘플링을 중단한다. 예를 들어, ADC는 시간 t3로부터 시간 t5까지 데이터의 변환을 중단한다. ADC는 미리 결정된 양의 시간에 도달할 때까지 시간 t5에서 시작하여 아날로그 형태로부터 디지털 형태로 센서 (404) 에 의해 센싱된 데이터를 변환한다.

[0208] 일 실시 예에서, 동기화 신호 (614) 의 펄스의 상승 에지에서 센서 (404) 에 의해 센싱된 데이터의 수집을 개시하는 대신, 수집은 미리 결정된 양의 시간 동안 개시되고 미리 결정된 양의 시간은 펄스의 하강 에지로부터 시작된다. 이 실시 예에서, 센서 (404) 에 커플링된 ADC는 ADC에 의해 수신된 동기화 신호 (614) 의 펄스 각각의 하강 에지의 시간에 센서 (404) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. ADC는 동기화 신호 (614) 의 펄스의 하강 에지 후에 미리 결정된 양의 시간 동안 센서 (404) 에 의해 센싱된 데이터를 변환한다. 예를 들어, ADC는 펄스 (614-1) 의 하강 에지가 ADC에 의해 수신된 후 시간 t2와 시간 t3 사이의 미리 결정된 양의 시간 동안 센서 (404) 에 의해 센싱된 데이터를 변환한다. 미리 결정된 양의 시간은 시간 t2에서 시작한다. ADC는 동기화 신호 (614) 의 다음 연속적인 펄스의 하강 에지, 예컨대 펄스 (614-2) 가 ADC에 의해 수신될 때까지 미리 결정된 양의 시간 후에 센서 (404) 에 의해 센싱된 데이터의 샘플링을 중단한다. ADC는 펄스 (614-2) 의 하강 에지 후에 미리 결정된 양의 시간 동안 센서 (404) 에 의해 센싱된 데이터를 변환한다. 예를 들어, 펄스 (614-2) 가 시간 t6에서 전이하는 대신 시간 t7에서 로직 레벨 1로부터 로직 레벨 0으로 전이한다고 가정한다. ADC는 미리 결정된 양의 시간에 도달할 때까지 시간 t7에서 시작하여 센서 (404) 에 의해 센싱된 데이터를 변환한다.

[0209] 도 7은 모듈 제어기로부터 바이어스 매칭부로 펄싱 프리셋 신호 (138) 를 이송하기 위해, 복수의 EtherCAT 트레인들 대신에, 하나의, 예컨대 단일 EtherCAT 트레인의 사용을 예시하기 위한 시스템 (700) 의 일 실시 예의 도면이다. 시스템 (700) 은 시스템 (700) 에서, 바이어스 생성기 1에 TCP 생성기를 커플링하는 통신 케이블 (126) 의 사용이 없다는 것을 제외하고 도 4의 시스템 (400) 의 컴포넌트들과 동일한 컴포넌트들을 포함한다. 오히려, 시스템 (700) 은 TCP 생성기를 TCP 매칭부에 커플링하는 통신 케이블 (702), TCP 매칭부를 바이어스 생성기 1에 커플링하는 통신 케이블 (704), 및 바이어스 생성기 2를 바이어스 매칭부에 커플링하는 통신 케이블

(708) 을 포함한다.

[0210] 더욱이, TCP 생성기는 센서 (710) 를 포함하고, 바이어스 생성기 1은 센서 (712) 를 포함하고, 바이어스 생성기 2는 센서 (714) 를 포함한다. 센서 (710, 712, 및 714) 각각의 일 예는 전압 센서, 또는 전류 센서, 또는 복소 전압 및 전류 센서, 또는 전력 센서이다. 예를 들어, 센서 (710, 712, 및 714) 각각에 의해 센싱된 데이터는 전압 값들, 또는 전류 값들, 또는 전력 값들, 또는 복소 전류 및 전압 값들을 포함한다. 펄스 제어기는 이송 케이블 (716) 을 통해 TCP 생성기에 커플링되고, 이송 케이블 (718) 을 통해 바이어스 생성기 1에 커플링되고, 이송 케이블 (720) 을 통해 바이어스 생성기 2에 커플링된다.

[0211] 또한, 시스템 (700) 에서, 펄싱 프리셋 신호 (138) 는 인자 제어 신호 (415) (도 4) 내에 포함된 것과 동일한 인스트럭션들을 포함한다. 예를 들어, 펄싱 프리셋 신호 (138) 는 미리 결정된 인자를 달성하기 위해 TCP 매칭부의 인자를 변화시키도록 TCP 매칭부 내 제어기에 대한 인스트럭션을 포함한다. 펄싱 프리셋 신호 (138) 는 프리셋 인자를 달성하기 위해 바이어스 매칭부의 인자를 변화시키도록 바이어스 매칭부 내 제어기에 대한 또 다른 인스트럭션을 더 포함한다.

[0212] 펄싱 프리셋 신호 (138) 는 TCP 생성기로부터 통신 케이블 (702) 을 통해 TCP 매칭부로 전송된다. 펄싱 프리셋 신호 (138) 를 수신하면, TCP 매칭부는 미리 결정된 인자를 달성하기 위해 TCP 매칭부의 인자를 변화시키기 위한 인스트럭션을 적용하고 펄싱 프리셋 신호 (138) 를 통신 케이블 (704) 을 통해 바이어스 생성기 1로 전송한다. 바이어스 생성기 1은 도 1에 대해 상기 기술된 것과 동일한 기능들을 펄싱 프리셋 신호 (138) 에 적용하고 통신 케이블 (128) 을 통해 바이어스 생성기 2로 펄싱 프리셋 신호를 전송한다. 바이어스 생성기 2는 도 1을 참조하여 상기 기술된 것과 동일한 기능들을 펄싱 프리셋 신호 (138) 에 적용하고, 펄싱 프리셋 신호 (138) 를 통신 케이블 (708) 을 통해 바이어스 매칭부로 전송한다.

[0213] 펄싱 프리셋 신호 (138) 를 수신하면, 바이어스 매칭부는 프리셋 인자를 달성하기 위해 바이어스 매칭부의 인자를 변화시키도록 인스트럭션을 적용한다. 또한, 펄싱 프리셋 신호 (138) 가 바이어스 생성기 2로부터 수신될 때, 바이어스 매칭부의 매칭 제어기는 도 4를 참조하여 상기 기술된 방식으로 센서 (404) 에 의해 센싱된 데이터를 수신하고 수집한다. 수집된 데이터는 바이어스 매칭부의 매칭 제어기에 의해 액세스된다. 수집된 데이터는 이어서 펄싱 프리셋 신호 (138) 내에 바이어스 매칭부에 의해 임베딩된다. 데이터를 임베딩한 후, 바이어스 매칭부는 통신 케이블 (708) 을 통해 바이어스 생성기 2로 펄싱 프리셋 신호 (138) 를 전송한다.

[0214] 펄스 제어기는 동기화 신호 (724) 를 생성하고 이송 케이블 (716) 을 통해 TCP 생성기로 동기화 신호 (724) 를 전송한다. 유사하게, 펄스 제어기는 동기화 신호 (726) 를 생성하고 이송 케이블 (718) 을 통해 바이어스 생성기 1로 동기화 신호 (726) 를 전송한다. 또한, 펄스 제어기는 동기화 신호 (728) 를 생성하고 이송 케이블 (720) 을 통해 바이어스 생성기 2로 동기화 신호 (728) 를 전송한다.

[0215] 동기화 신호 (728) 의 수신에 응답하여, 바이어스 생성기 2 내의 제어기는 동기화 신호 (728) 와 동기화하여 센서 (714) 에 의해 센싱된 데이터를 수집하도록 바이어스 생성기 2의 ADC를 제어한다. 수집된 데이터는 수집된 데이터를 펄스 제어기로 다시 전송하기 위해 바이어스 생성기 2로부터 통신 가능한 케이블 (128) 을 통해 바이어스 생성기 1로 전송된다. 예를 들어, 동기화 신호 (728) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (728) 의 제 1 펄스의 수신에 응답하여, 바이어스 생성기 2의 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (714) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 센서 (714) 에 커플링된 ADC를 제어한다. 바이어스 생성기 2의 제어기는 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 바이어스 매칭부로부터 수신될 때, 제어기는 메모리 디바이스로부터 제 1 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 1 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (128) 을 통해 바이어스 생성기 1로 전송되는 펄싱 프리셋 신호 (138) 내에 임베딩된다. 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (728) 의 제 2 펄스의 수신에 응답하여, 바이어스 생성기 2의 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (714) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 센서 (714) 에 커플링된 ADC를 제어한다. 바이어스 생성기 2의 제어기는 바이어스 생성기 2의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 바이어스 매칭부로부터 수신될 때, 바이어스 생성기 2의 제어기는 바이어스 생성기 2의 메모리 디바이스로부터 제 2 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 2 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (128) 을 통해 바이어스 생성기 1로 전송되는 펄싱 프리셋 신호 (138) 내에 임베딩된

다. 동기화 신호 (728) 의 펄스가 바이어스 생성기 2에 의해 수신되지 않는 시간 인터벌 동안, 바이어스 생성기 2의 제어기는 센서 (714) 에 의해 센싱된 데이터를 아날로그로부터 디지털 형태로 변환하도록 바이어스 생성기 2의 ADC를 제어하지 않는다.

[0216] 유사하게, 동기화 신호 (726) 의 수신에 응답하여, 바이어스 생성기 1 내의 제어기는 동기화 신호 (726) 와 동기화하여 센서 (712) 에 의해 센싱된 데이터를 수집하도록 바이어스 생성기 1의 ADC를 제어한다. 수집된 데이터는 이어서 수집된 데이터를 펄스 제어기로 다시 전송하기 위해 통신 케이블 (704) 을 통해 TCP 매칭부로 전송된다. 예를 들어, 동기화 신호 (726) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (726) 의 제 1 펄스의 수신에 응답하여, 바이어스 생성기 1의 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (712) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 센서 (712) 에 커플링된 ADC를 제어한다. 바이어스 생성기 1의 제어기는 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 바이어스 생성기 2로부터 수신될 때, 제어기는 메모리 디바이스로부터 제 1 시간 인터벌에 대한 디지털 데이터에 액세스하고, 통신 케이블 (704) 을 통해 TCP 매칭부로 전송되는 펄싱 프리셋 신호 (138) 내에 디지털 데이터를 임베딩한다. 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (726) 의 제 2 펄스의 수신에 응답하여, 바이어스 생성기 1의 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (712) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 센서 (712) 에 커플링된 ADC를 제어한다. 바이어스 생성기 1의 제어기는 바이어스 생성기 1의 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 바이어스 생성기 1로부터 수신될 때, 바이어스 생성기 1의 제어기는 바이어스 생성기 1의 메모리 디바이스로부터 제 2 시간 인터벌에 대한 디지털 데이터에 액세스하고, 통신 케이블 (704) 을 통해 TCP 매칭부로 전송되는 펄싱 프리셋 신호 (138) 내에 디지털 데이터를 임베딩한다. 동기화 신호 (726) 의 펄스가 바이어스 생성기 1에 의해 수신되지 않는 시간 인터벌 동안, 바이어스 생성기 1의 제어기는 센서 (712) 에 의해 센싱된 데이터를 아날로그로부터 디지털 형태로 변환하도록 바이어스 생성기 1의 ADC를 제어하지 않는다.

[0217] 펄싱 프리셋 신호 (138) 가 바이어스 생성기 1로부터 수신될 때, TCP 매칭부의 매칭 제어기는 매칭 제어기의 메모리 디바이스로부터 센서 (402) 에 의해 센싱된 데이터에 액세스한다. 액세스된 데이터는 펄싱 프리셋 신호 (138) 내에 TCP 매칭부에 의해 임베딩되고 통신 케이블 (702) 을 통해 TCP 생성기로 전송된다.

[0218] 동기화 신호 (724) 의 수신에 응답하여, TCP 생성기 내의 제어기는 동기화 신호 (724) 와 동기화하여 센서 (710) 에 의해 센싱된 데이터를 수집하도록 TCP 생성기의 ADC를 제어한다. 수집된 데이터는 TCP 생성기에서 펄스 제어기로 전송된다. 예를 들어, 동기화 신호 (724) 는 제 1 펄스 및 제 2 펄스를 포함하는 펄스들의 시리즈를 포함한다. 제 1 시간 인터벌 동안 동기화 신호 (724) 의 제 1 펄스의 수신에 응답하여, TCP 생성기의 제어기는 제 1 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (710) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 1 시간 인터벌에 대한 디지털 형태로 변환하도록 센서 (710) 에 커플링된 ADC를 제어한다. TCP 생성기의 제어기는 ADC로부터 제 1 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 TCP 생성기로부터 수신될 때, TCP 생성기의 제어기는 메모리 디바이스로부터 제 1 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 1 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (118) 을 통해 펄스 제어기로 전송되는 펄싱 프리셋 신호 (138) 내에 임베딩된다. 유사하게, 제 2 시간 인터벌 동안 동기화 신호 (724) 의 제 2 펄스의 수신에 응답하여, TCP 생성기의 제어기는 제 2 시간 인터벌에 대한 디지털 데이터를 출력하기 위해 센서 (710) 에 의해 센싱된 데이터를 아날로그 형태로부터 제 2 시간 인터벌에 대한 디지털 형태로 변환하도록 TCP 생성기의 ADC를 제어한다. TCP 생성기의 제어기는 ADC로부터 제 2 시간 인터벌에 대한 출력된 디지털 데이터를 수신하고, 제어기의 메모리 디바이스 내에 디지털 데이터를 저장한다. 펄싱 프리셋 신호 (138) 가 TCP 매칭부로부터 수신될 때, 제어기는 메모리 디바이스로부터 제 2 시간 인터벌에 대한 디지털 데이터에 액세스한다. 제 2 시간 인터벌에 대한 디지털 데이터는 통신 케이블 (118) 을 통해 펄스 제어기로 전송되는 펄싱 프리셋 신호 (138) 내에 임베딩된다. 동기화 신호 (724) 의 펄스가 TCP 생성기에 의해 수신되지 않는 시간 인터벌 동안, TCP 생성기의 제어기는 센서 (710) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환하도록 ADC를 제어하지 않는다.

[0219] 센서들 (710, 402, 712, 714, 및 404) 중 하나 이상에 의해 센싱된 데이터의 수신에 응답하여, 펄스 제어기는 TCP 생성기, 바이어스 생성기 1, 바이어스 생성기 2, TCP 매칭부, 바이어스 매칭부와 같은 컴포넌트들 중 하나 이상을 제어한다. 예를 들어, 센서 (710) 에 의해 센싱된 반사 전력이 높다고 결정되면, 펄스 제어기는 TCP 생

성기에 의해 공급된 전력의 양을 감소시키기 위해 RF 신호 (102) (도 1) 의 전력 레벨을 변화시키도록 TCP 생성기를 제어한다.

[0220] 일 실시 예에서, 센서 (710) 는 TCP 생성기 외부에 위치되고 TCP 생성기의 출력부 (01) 에 커플링된다.

[0221] 일 실시 예에서, 센서 (712) 는 바이어스 생성기 1 외부에 위치되고 바이어스 생성기 1의 출력부 (03) 에 커플링된다.

[0222] 일 실시 예에서, 센서 (714) 는 바이어스 생성기 2 외부에 위치되고 바이어스 생성기 2의 출력부 (04) 에 커플링된다.

[0223] 일 실시 예에서, 제어기에 의해 수행되는 것으로 본 명세서에 기술된 기능들은 제어기의 프로세서에 의해 수행된다.

[0224] 일 실시 예에서, 시스템 (700) 은 센서들 (710, 712, 및 714) 중 하나 이상을 제외한다.

[0225] 도 8은 센서 데이터가 EtherCAT 트레인을 통하는 대신 이더넷 케이블을 통해 센서로부터 펄스 제어기로 전송되는 것을 예시하기 위한 시스템 (800) 의 일 실시 예의 도면이다. 시스템 (800) 은 시스템 (800) 이 센서들 (402 및 404), 전압 센서 시스템 (410), 및 OES 시스템 (412) 을 포함하는 것을 제외하고 도 3의 시스템 (300) 과 구조 및 기능이 동일하다. 시스템 (800) 은 TCP 매칭부를 펄스 제어기에 커플링하는 이더넷 케이블 (802), 바이어스 매칭부를 펄스 제어기에 커플링하는 또 다른 이더넷 케이블 (804), 전압 센서 시스템 (410) 을 펄스 제어기에 커플링하는 이더넷 케이블 (806), OES 시스템 (412) 을 펄스 제어기에 커플링하는 또 다른 이더넷 케이블 (808) 을 더 포함한다.

[0226] 이송 케이블 (120) 을 통해 동기화 신호 (416) 를 수신하는 것에 응답하여, 센서 (402) 에 커플링된 ADC는 디지털 측정된 데이터를 출력하기 위해 동기화 신호 (416) 의 펄스들과 동기화하여 아날로그 형태로부터 디지털 형태로 센서 (402) 에 의해 센싱된 데이터를 변환하고 디지털 측정된 데이터를 TCP 매칭부의 매칭 제어기에 제공한다. TCP 매칭부의 매칭 제어기는 이더넷 케이블 (802) 을 통해 펄스 제어기로 디지털 측정된 데이터를 전송한다.

[0227] 유사하게, 이송 케이블 (417) 을 통해 동기화 신호 (418) 를 수신하면, 센서 (404) 에 커플링된 ADC는 디지털 측정된 데이터를 출력하기 위해 동기화 신호 (418) 의 펄스들과 동기화하여 아날로그 형태로부터 디지털 형태로 변환하고 디지털 측정된 데이터를 TCP 매칭부의 제어기에 제공한다. 바이어스 매칭부의 제어기는 이더넷 케이블 (804) 을 통해 펄스 제어기로 디지털 측정된 데이터를 전송한다.

[0228] 또한, 이송 케이블 (420) 을 통해 동기화 신호 (426) 를 수신하는 것에 응답하여, 전압 센서 시스템 (410) 의 ADC는 디지털 측정된 데이터를 출력하기 위해 동기화 신호 (426) 의 펄스들과 동기화하여 전압 센서 시스템 (410) 의 전압 센서에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환하고, 디지털 측정된 데이터를 전압 센서 시스템 (410) 의 제어기로 전송한다. 전압 센서 시스템 (410) 의 제어기는 이더넷 케이블 (806) 을 통해 펄스 제어기로 디지털 측정된 데이터를 전송한다.

[0229] 유사한 방식으로, 이송 케이블 (422) 을 통해 동기화 신호 (428) 를 수신하면, OES 시스템 (412) 의 ADC는 디지털 측정된 데이터를 출력하기 위해 동기화 신호 (428) 의 펄스들과 동기화하여 OES 시스템 (412) 의 OES에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환하고, 디지털 측정된 데이터를 OES 시스템 (412) 의 제어기로 전송한다. OES 시스템 (412) 의 제어기는 이더넷 케이블 (808) 을 통해 펄스 제어기로 디지털 측정된 데이터를 전송한다.

[0230] 일 실시 예에서, TCP 생성기는 센서 (710) (도 7) 를 포함하고, 이더넷 케이블을 통해 펄스 제어기에 커플링된다. 이송 케이블 (716) (도 7) 을 통해 동기화 신호 (724) (도 7) 를 수신하면, TCP 생성기의 ADC는 측정된 디지털 데이터를 출력하기 위해 펄스들과 동기화하여 센서 (710) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. TCP 생성기는 측정된 디지털 데이터를 이더넷 케이블을 통해 펄스 제어기로 전송한다.

[0231] 일 실시 예에서, 바이어스 생성기 1는 센서 (712) (도 7) 를 포함하고, 이더넷 케이블을 통해 펄스 제어기에 커플링된다. 이송 케이블 (718) (도 7) 을 통해 동기화 신호 (726) (도 7) 의 복수의 펄스들을 수신하면, 바이어스 생성기 1의 ADC는 측정된 디지털 데이터를 출력하기 위해 펄스들과 동기화하여 센서 (712) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. 바이어스 생성기 1는 측정된 디지털 데이터를 이더넷

케이블을 통해 펄스 제어기로 전송한다.

[0232] 일 실시 예에서, 바이어스 생성기 2는 센서 (714) (도 7) 를 포함하고, 이더넷 케이블을 통해 펄스 제어기에 커플링된다. 이송 케이블 (720) (도 7) 을 통해 동기화 신호 (728) 를 수신하면, 바이어스 생성기 2의 ADC는 측정된 디지털 데이터를 출력하기 위해 펄스들과 동기화하여 센서 (714) 에 의해 센싱된 데이터를 아날로그 형태로부터 디지털 형태로 변환한다. 바이어스 생성기 2는 측정된 디지털 데이터를 이더넷 케이블을 통해 펄스 제어기로 전송한다.

[0233] 일 실시 예에서, 이더넷 케이블들 (802 및 804) 각각 대신, 연결 케이블이 사용된다.

[0234] 일 실시 예에서, 본 명세서에 기술된 RF 생성기의 센서 각각에 대한 이더넷 케이블 대신, 연결 케이블은 측정된 디지털 데이터를 RF 생성기로부터 펄스 제어기로 이송하도록 사용된다.

[0235] 도 9는 RF 생성기 (900) 의 컴포넌트들을 예시하기 위한 RF 생성기 (900) 의 일 실시 예의 도면이다. RF 생성기 (900) 는 TCP 생성기, 또는 바이어스 생성기 1, 또는 바이어스 생성기 2 (도 1) 의 일 예이다. RF 생성기 (900) 는 통신 제어기 (902) 및 디지털 신호 프로세서 (digital signal processor; DSP) (904) 를 포함한다. RF 생성기 (900) 는 복수의 파라미터 제어기들을 더 포함한다. 예를 들어, RF 생성기 (900) 는 상태 각각에 대한 파라미터 제어기를 포함한다. 예시하기 위해, RF 생성기 (900) 는 RF 생성기 (900) 에 의해 생성될 RF 신호 (906) 의 상태 (S0) 에 대한 파라미터 제어기 (PCS0) 및 RF 신호 (906) 의 상태 (Sn) 에 대한 파라미터 제어기 (PCSn) 을 포함하고, 여기서 n은 양의 정수이다. 파라미터의 예들은 전력 및 전압을 포함한다. 또 다른 예로서, RF 생성기 (900) 는 상태 각각에 대한 주파수 제어기를 포함한다. 예시하기 위해, RF 생성기 (900) 는 RF 신호 (906) 의 상태 (S0) 에 대한 주파수 제어기 (FCS0) 및 RF 신호 (906) 의 상태 (Sn) 에 대한 파라미터 제어기 (FCSn) 을 포함한다.

[0236] RF 신호 (906) 는 RF 신호 (102, 104, 또는 106) (도 1) 의 예이다. 예를 들어, RF 생성기 (900) 가 TCP 생성기일 때, RF 신호 (906) 는 RF 신호 (102) 의 일 예이고, RF 생성기 (900) 가 바이어스 생성기 1일 때, RF 신호 (906) 는 RF 신호 (104) 의 일 예이다.

[0237] RF 생성기 (900) 는 서로 커플링된 하나 이상의 드라이버들을 포함하는 드라이버 시스템 (908) 을 포함한다. 드라이버 각각의 일 예는 트랜지스터이다. RF 생성기 (900) 는 사인형 (sinusoidal) RF 신호들 또는 사인형 RF 파형들을 생성하는 전자 오실레이터 또는 RF 오실레이터와 같은 전력 공급부 (910) 를 포함한다. RF 생성기 (900) 는 센서 (912) 및 ADC (904) 를 더 포함한다. 센서 (912) 는 센서 (710), 또는 센서 (712), 또는 센서 (714) (도 7) 의 일 예이다.

[0238] DSP (904) 는 통신 제어기 (902), 파라미터 제어기들 (PCS0 내지 PCSn), 및 주파수 제어기들 (FCS0 내지 FCSn) 에 커플링된다. DSP (904) 는 이송 케이블 (916) 에 커플링된다. 이송 케이블 (916) 은 이송 케이블 (120) 또는 이송 케이블 (122) 또는 이송 케이블 (124) (도 1) 의 일 예이다. DSP (904) 는 이송 케이블 (716) (도 7) 또는 이송 케이블 (718) (도 7) 또는 이송 케이블 (720) (도 7) 의 일 예인 또 다른 이송 케이블 (918) 에 커플링된다.

[0239] 제어기들 (PRS0 내지 PRSn) 및 주파수 제어기들 (FCS0 내지 FCSn) 은 전력 공급부 (910) 에 커플링된 드라이버 시스템 (908) 에 커플링된다. 전력 공급부 (910) 의 출력부는 센서 (912) 에 커플링된다. 센서 (912) 는 DSP (904) 에 커플링되는 ADC (914) 에 커플링된다.

[0240] 통신 제어기 (902) 는 포트 (920) 및 포트 (922) 를 포함한다. 포트 (920) 는 통신 케이블 (924) 에 커플링되고 포트 (922) 는 통신 케이블 (926) 에 커플링된다. RF 생성기 (900) 가 TCP 생성기일 때, 통신 케이블 (924) 은 통신 케이블 (118) (도 1) 의 일 예이고 통신 케이블 (926) 은 통신 케이블 (126) (도 1) 의 일 예이다. 또한, RF 생성기 (900) 가 바이어스 생성기 1일 때, 통신 케이블 (924) 은 통신 케이블 (126) (도 1) 의 일 예이고 통신 케이블 (926) 은 통신 케이블 (128) (도 1) 의 일 예이다. 더욱이, RF 생성기 (900) 가 바이어스 생성기 1일 때, 통신 케이블 (924) 은 통신 케이블 (704) (도 7) 의 일 예이고 통신 케이블 (926) 은 통신 케이블 (128) (도 7) 의 일 예이다. RF 생성기 (900) 가 바이어스 생성기 2일 때, 통신 제어기 (902) 는 포트 (926) 를 제외하고 통신 케이블 (924) 은 통신 케이블 (128) (도 1 및 도 7) 의 일 예이다.

[0241] 통신 제어기 (902) 는 포트 (920) 를 통해 펄싱 프리셋 신호 (138) 를 수신하고 펄싱 프리셋 신호 (138) 내의 어드레스가 RF 생성기 (900) 의 미리 저장된 어드레스와 매칭하는지 여부를 결정한다. 미리 저장된 어드레스는 통신 제어기 (902) 의 하나 이상의 메모리 디바이스들 내에 저장된다. 모듈 제어기 또는 펄스 제어기 (도 1) 는 펄싱 프리셋 신호 (138) 내에 RF 생성기 (900) 의 어드레스를 임베딩한다. 펄싱 프리셋 신호 (138) 내의 어

드레스가 RF 생성기 (900) 의 미리 저장된 어드레스와 매칭한다고 결정하면, 통신 제어기 (902) 는 RF 신호 (906) 의 듀티 사이클들 및 변수들에 관한 정보를 추출하고, 듀티 사이클들 및 변수들에 관한 정보를 DSP (904) 로 전송한다. 또한, 통신 제어기 (902) 는 RF 신호 (906) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 부분에 관한 정보를 추출하고 이 정보를 DSP (904) 에 제공한다.

[0242] DSP (904) 는 듀티 사이클들 및 변수들에 관한 정보로부터, RF 신호 (906) 의 파라미터의 상태 각각에 대한 듀티 사이클들 및 파라미터 레벨들에 관한 정보를 식별하고 RF 신호 (906) 의 주파수의 상태 각각에 대한 듀티 사이클들 및 주파수 레벨들에 관한 정보를 더 식별한다. DSP (904) 는 상태 (S0) 에 대한 듀티 사이클 및 파라미터 레벨을 파라미터 제어기 (PRS0) 의 하나 이상의 메모리 디바이스들에 저장하기 위해 파라미터 제어기 (PRS0) 로 전송하고, 파라미터 제어기 (PRSn) 의 하나 이상의 메모리 디바이스들에 저장하기 위해 상태 (Sn) 에 대한 듀티 사이클0 및 파라미터 레벨을 파라미터 제어기 (PRSn) 로 전송한다. 또한, DSP (904) 는 상태 (S0) 에 대한 듀티 사이클0 및 주파수 레벨을 주파수 제어기 (FCS0) 의 하나 이상의 메모리 디바이스들에 저장하기 위해 주파수 제어기 (FCS0) 로 전송하고, 주파수 제어기 (FCSn) 의 하나 이상의 메모리 디바이스들에 저장하기 위해 상태 (Sn) 에 대한 듀티 사이클 및 주파수 레벨을 주파수 제어기 (FCSn) 로 전송한다.

[0243] 동기화 신호 (928) 의 펄스가 이송 케이블 (916) 을 통해 수신될 때, DSP (904) 는 펄스를 파라미터 제어기들 (PRS0 내지 PCSn) 및 주파수 제어기들 (FCS0 내지 FCSn) 으로 전송한다. 동기화 신호 (928) 는 동기화 신호 (140, 또는 142, 또는 144) (도 1) 의 일 예이다. 동기화 신호 (928) 의 펄스를 수신하면, 파라미터 제어기 (PRS0) 는 상태 (S0) 의 듀티 사이클의 시간 인터벌 동안 RF 신호 (906) 의 상태 (S0) 에 대한 파라미터 레벨에 기초하여 전류 신호를 생성하고 전류 신호를 드라이버 시스템 (908) 으로 전송한다. 또한, 동기화 신호 (928) 의 펄스를 수신하면, 주파수 제어기 (FCS0) 는 상태 (S0) 의 듀티 사이클의 시간 인터벌 동안 RF 신호 (906) 의 상태 (S0) 에 대한 주파수 레벨에 기초하여 전류 신호를 생성하고 전류 신호를 드라이버 시스템 (908) 으로 전송한다. 제어기들 (PCS0 및 FCS0) 로부터 상태 (S0) 에 대한 전류 신호들을 수신하면, 드라이버 시스템 (908) 은 상태 (S0) 에 대한 전류 신호를 생성하고 전류 신호를 전력 공급부 (910) 로 전송한다. 전류 신호를 수신하면, 전력 공급부 (910) 는 RF 신호 (906) 의 파라미터 및 주파수의 상태 (S0) 를 생성한다.

[0244] 유사하게, 동기화 신호 (928) 의 펄스를 수신하면, 파라미터 제어기 (PRSn) 는 상태 (Sn) 의 듀티 사이클의 시간 인터벌 동안 RF 신호 (906) 의 상태 (Sn) 에 대한 파라미터 레벨에 기초하여 전류 신호를 생성하고 전류 신호를 드라이버 시스템 (908) 으로 전송한다. 또한, 동기화 신호 (928) 의 펄스를 수신하면, 주파수 제어기 (FCSn) 는 상태 (S0) 의 듀티 사이클의 시간 인터벌 동안 RF 신호 (906) 의 상태 (Sn) 에 대한 주파수 레벨에 기초하여 전류 신호를 생성하고 전류 신호를 드라이버 시스템 (908) 으로 전송한다. 제어기들 (PCSn 및 FCSn) 로부터 상태 (Sn) 에 대한 전류 신호들을 수신하면, 드라이버 시스템 (908) 은 상태 (Sn) 에 대한 전류 신호를 생성하고 전류 신호를 전력 공급부 (910) 로 전송한다. 전류 신호를 수신하면, 전력 공급부 (910) 는 RF 신호 (906) 의 파라미터 및 주파수의 상태 (Sn) 를 생성한다. 유사한 방식으로, 동기화 신호 (928) 의 부가적인 펄스 각각에 대해, RF 신호 (906) 의 주파수 및 파라미터의 상태들 (S0 내지 Sn) 이 전력 공급부 (910) 에 의해 생성된다.

[0245] 동기화 신호 (928) 의 펄스가 DSP (904) 에 의해 수신되지 않는 시간 인터벌 동안, RF 신호 (906) 의 변수의 상태들은 전력 공급부 (910) 에 의해 생성되지 않는다는 것을 주의해야 한다. 예를 들어, 동기화 신호 (928) 가 펄스를 포함하지 않는 시간 인터벌 동안, DSP (904) 는 RF 신호 (906) 의 변수의 상태들 (S0 내지 Sn) 을 생성하도록 제어기들 (PCS0 내지 PCSn) 및 주파수 제어기들 (FCS0 내지 FCSn) 을 제어하지 않는다. 예시하기 위해, RF 신호 (902) 는 동기화 신호 (928) 가 펄스를 포함하지 않는 시간 인터벌 동안 0의 전력 레벨을 갖는다.

[0246] RF 신호 (906) 의 복수의 상태들이 생성되는 마스터 클록 신호 (141) 의 사이클의 일부에 관한 정보에 기초하여, DSP (904) 는 상이한 변수 레벨들 및 상이한 듀티 사이클들을 제어기들 (PCS0 내지 PCSn 및 FCS0 내지 FCSn) 로 전송한다. 예를 들어, 동기화 신호 (928) 의 펄스들의 수의 카운트가 초과된다고 결정하면, DSP (904) 는 카운트가 초과되기 전에 전송된 것들과 상이한 변수들 및 상이한 듀티 사이클들을 제어기 (PCS0 내지 PCSn 및 FCS0 내지 FCSn) 로 전송한다. 또 다른 예로서, 동기화 신호 (928) 의 펄스를 수신한 후 사이클 1의 시간 인터벌이 경과되었다고 결정하면, DSP (904) 는 시간 인터벌이 경과되기 전에 전송된 것들과 상이한 변수들 및 상이한 듀티 사이클들을 제어기들 (PCS0 내지 PCSn 및 FCS0 내지 FCSn) 로 전송한다.

[0247] RF 신호 (906) 가 생성될 때, 센서 (912) 는 측정된 데이터를 ADC (914) 에 제공하기 위해 전력 공급부 (910) 의 출력부에서, 전압, 또는 전류, 또는 복소 전압 및 전류 센서, 또는 전력과 같은 데이터를 센싱한다. DSP (904) 는 이송 케이블 (918) 을 통해 동기화 신호 (930) 를 수신하고 동기화 신호 (930) 를 ADC (914) 로 전송

한다. 동기화 신호 (930) 의 펄스가 수신되는 시간 인터벌 동안, ADC (914) 는 디지털 측정된 데이터를 출력하기 위해 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하고, 디지털 측정된 데이터를 DSP (904) 의 하나 이상의 메모리 디바이스들로 전송한다. 또한, 동기화 신호 (930) 가 펄스를 갖지 않는 시간 인터벌 동안, ADC (914) 는 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하지 않고 디지털 측정된 데이터는 ADC (914) 로부터 출력되지 않는다. 동기화 신호 (930) 는 동기화 신호 (724 또는 726 또는 728) (도 7) 의 일 예이다.

[0248] 펄싱 프리셋 신호 (138) 는 포트 (926) 에서 통신 제어기 (902) 에 의해 수신된다. 펄싱 프리셋 신호 (138) 가 포트 (926) 로부터 포트 (920) 로 이송되는 동안, 통신 제어기 (902) 는 DSP (904) 의 하나 이상의 메모리 디바이스들 내에 저장된 디지털 측정된 데이터에 대한 요청을 DSP (904) 로 전송한다. 요청을 수신하면, DSP (904) 는 DSP (904) 의 하나 이상의 메모리 디바이스들로부터 디지털 측정된 데이터에 액세스하고 디지털 측정된 데이터를 통신 제어기 (902) 로 전송한다. 통신 제어기 (902) 는 펄싱 프리셋 신호 (138) 내에 디지털 측정된 데이터를 임베딩하고 포트 (920) 를 통해 통신 케이블 (924) 로 펄싱 프리셋 신호 (138) 를 전송한다.

[0249] 통신 제어기 (902) 가 포트 (920) 를 포함하고 포트 (922) 를 제외하는 일 실시 예에서, 펄싱 프리셋 신호 (138) 는 포트 (920) 에서 수신되고 통신 제어기 (902) 를 통해 다시 포트 (920) 로 라우팅된다. 펄싱 프리셋 신호 (138) 가 포트 (920) 로 다시 라우팅되는 동안, 디지털 측정된 데이터에 대한 요청은 통신 제어기 (902) 에 의해 생성되고 수신된 디지털 측정된 데이터는 펄싱 프리셋 신호 (138) 내에 임베딩된다.

[0250] 일 실시 예에서, 통신 제어기에 의해 수행되는 것으로 본 명세서에 기술된 기능들은 통신 제어기의 프로세서에 의해 수행된다.

[0251] 하나 이상의 이더넷 케이블들이 점-대-점 통신을 위해 사용되는 실시 예에서, 하나 이상의 이더넷 케이블들은 DSP (904) 에 커플링된다. 이 실시 예에서, RF 생성기 (900) 는 EtherCAT 트레인들을 생성하기 위해 사용된 통신 제어기 (902) 를 포함하지 않지만, 이더넷 패킷들을 생성하고 이더넷 패킷들로부터 정보를 추출하기 위한 통신 제어기를 포함한다.

[0252] 일 실시 예에서, DSP (904) 는 제어기의 일 예이다.

[0253] 일 실시 예에서, DSP (904), 제어기들 (PCS0 내지 PCSn), 및 제어기 (FCS0 내지 FCSn) 에 의해 수행되는 것으로 본 명세서에 기술된 기능들은 하나 이상의 제어기들에 의해 수행된다.

[0254] 일 실시 예에서, DSP (904) 에 커플링된, 서로 커플링된 하나 이상의 트랜지스터들과 같은 스위치가 있다. 스위치는 ADC (914) 를 센서 (912) 에 커플링한다. 동기화 신호 (928) 의 펄스를 수신하면, DSP (904) 는 스위치를 턴 온하도록 스위치를 제어한다. 스위치의 튜닝은 ADC (914) 로 하여금 센서 (912) 로부터 데이터를 획득하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하게 한다. 예를 들어, DSP (904) 는 동기화 신호 (928) 의 펄스가 DSP (904) 에 의해 수신되는 시간으로부터 시작하여 미리 결정된 양의 시간 동안 턴 온되도록 스위치를 제어한다. 미리 결정된 양의 시간 후에, DSP (904) 는 턴 오프하도록 스위치를 제어한다. 스위치의 턴 오프는 ADC (914) 가 센서 (912) 에 의해 센싱된 데이터를 수신하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하는 것을 디스에이블한다. 또 다른 예로서, DSP (904) 는 동기화 신호 (928) 의 펄스가 로직 레벨 1을 갖는 시간 인터벌 동안 턴 온되도록 스위치를 제어한다. 펄스가 로직 레벨 0으로 전이할 때, DSP (904) 는 턴 오프되도록 스위치를 제어한다.

[0255] 도 10은 펄스 제어기 또는 모듈 제어기 (도 1) 의 일 예인 제어기 (1000) 의 일 실시 예의 도면이다. 제어기 (1000) 는 프로세서 (1002), 메모리 디바이스 (1004), 및 통신 제어기 (1006) 를 포함한다. 프로세서 (1002) 는 메모리 디바이스 (1004) 및 통신 제어기 (1006) 에 커플링된다. 통신 제어기 (1006) 는 포트 (1008) 및 또 다른 포트 (1010) 를 포함한다.

[0256] 포트 (1008) 는 통신 케이블 (1012) 에 커플링되고 포트 (1010) 는 또 다른 통신 케이블 (1014) 에 커플링된다. 제어기 (1000) 가 모듈 제어기일 때, 통신 제어기 (1006) 는 포트 (1008) 를 제외한다는 것을 주의해야 한다. 또한, 통신 제어기 (1006) 가 모듈 제어기일 때, 통신 케이블 (1014) 은 통신 케이블 (116) (도 1) 의 일 예이다. 통신 제어기 (1006) 가 펄스 제어기일 때, 통신 케이블 (1012) 은 통신 케이블 (116) 의 일 예이고 통신 케이블 (1014) 은 통신 케이블 (118) (도 1) 의 일 예이다. 프로세서 (1002) 는 이송 케이블 (120, 또는 122, 또는 124, 또는 414, 또는 417, 또는 420, 또는 422 (도 4), 또는 716, 또는 718 또는 720 (도 7)) 의 일 예인, 이송 케이블 (1016) 에 커플링된다.

[0257] 제어기 (1000) 가 모듈 제어기일 때, 통신 제어기 (1002) 는 펄싱 프리셋 신호 (138) (도 1) 또는 인자 제어 신

호 (415) (도 4) 와 같은 프리셋 신호 (1020) 를 생성하고, 통신 캐이블 (1014) 을 통해 펄스 제어기에 프리셋 신호 (1020) 를 전송한다. 예를 들어, 프로세서 (1002) 는 입력 디바이스를 통해 사용자로부터 RF 신호들 (102, 104, 및 106) 에 대한 듀티 사이클들 및 변수들에 관한 정보를 수신하고, 정보를 통신 제어기 (1006) 에 제공한다. 통신 제어기 (1006) 는 프로세서 (1002) 로부터 수신된 정보를 EtherCAT 트레인 내에 임베딩하고 EtherCAT 트레인을 통신 케이블 (1014) 을 통해 펄스 제어기로 전송한다. 통신 제어기 (1002) 는 EtherCAT 트레인이 전송될 시스템 (400) 의 하나 이상의 컴포넌트들의 어드레스들을 더 임베딩한다. 시스템 (400) 의 컴포넌트들의 예들은 TCP 생성기, 바이어스 생성기 1, 바이어스 생성기 2, TCP 매칭부, 및 바이어스 매칭부를 포함한다. 입력 장치의 예들은 마우스, 키보드, 터치 스크린 및 스타일러스 (stylus) 를 포함한다. 입력 디바이스는 프로세서 (1002) 에 커플링된다.

[0258] 또 다른 예로서, 프로세서 (1002) 는 입력 디바이스로부터 TCP 매칭부를 위해 미리 결정된 인자 및 바이어스 매칭부를 위해 프리셋 인자를 수신하고, 미리 결정된 인자를 달성하도록

[0259] 인자를 변화시키기 위해 TCP 매칭부 내에 매칭 제어기에 대한 인스트럭션 및 프리셋 인자를 달성하도록 바이어스 매칭부의 인자를 변화시키기 위한 바이어스 매칭부 내 매칭 제어기에 대한 인스트럭션을 생성한다. 프로세서 (1002) 는 미리 결정된 인자를 달성하기 위해 인자를 변화시키기 위해 TCP 매칭부 내 매칭 제어기에 대한 인스트럭션, 및 통신 제어기 (1006) 로 프리셋 인자를 달성하도록 바이어스 매칭부의 인자를 변화시키기 위해 바이어스 매칭부 내 매칭 제어기에 대한 인스트럭션을 제공한다. 통신 제어기 (1006) 는 프로세서 (1002) 로부터 수신된 인스트럭션들 및 시스템 (400) 의 컴포넌트들의 어드레스들을 EtherCAT 트레인 내에 임베딩한다. 인자 제어 신호 (415) 와 같은 EtherCAT 트레인이 전송되는 시스템 (400) 의 컴포넌트들의 예들은 TCP 매칭부 및 바이어스 매칭부를 포함한다. 통신 제어기 (1006) 는 통신 케이블 (1014) 을 통해 펄스 제어기로 EtherCAT 트레인을 전송한다.

[0260] 통신 제어기 (1000) 가 펄스 제어기일 때, 통신 제어기 (1000) 는 포트 (1012) 에서 통신 케이블 (1012) 을 통해 모듈 제어기로부터 펄싱 프리셋 신호 (138) 또는 인자 제어 신호 (415) 를 수신한다. 통신 제어기 (1000) 는 포트 (1010) 및 통신 케이블 (1014) 을 통해 펄싱 프리셋 신호 (138) 또는 인자 제어 신호 (415) 를 전송한다.

[0261] 제어기 (1000) 가 펄스 제어기이고 하나 이상의 이더넷 케이블들이 점-대-점 통신을 위해 사용되는 실시예에서, 이더넷 케이블들은 프로세서 (1002) 에 커플링된다. 또한, 이 실시 예에서, 제어기 (1000) 는 EtherCAT 트레인들을 생성하기 위해 사용된 통신 제어기 (1006) 를 제외하지만 이더넷 패킷들을 생성하고 이더넷 패킷들로부터 정보를 추출하기 위한 통신 제어기를 포함한다.

[0262] 제어기 (1000) 가 펄스 제어기일 때, 프로세서 (1002) 는 동기화 신호 (1018) 를 생성하고, 이송 케이블 (1016) 을 통해 동기화 신호 (1018) 를 전송한다. 동기화 신호 (1018) 는 동기화 신호 (140, 또는 142, 또는 144, 또는 416, 또는 418, 또는 426, 또는 428 (도 4), 또는 724, 또는 726, 또는 728 (도 7)) 의 일 예이다.

[0263] 일 실시 예에서, 통신 제어기 (1000) 는 제 3 통신 케이블에 커플링된 제 3 포트를 포함한다. 인자 제어 신호 (415) 는 제 3 통신 케이블을 통해 전송된다.

[0264] 일 실시 예에서, 제어기 (1000) 는 임의의 수의 프로세서들 및 임의의 수의 메모리 디바이스들을 포함하고, 프로세서들은 메모리 디바이스들에 커플링된다. 프로세서들은 프로세서 (1002) 에 의해 수행되는 동일한 기능들을 실행한다.

[0265] 도 11은 TCP 매칭부 또는 바이어스 매칭부 (도 1) 의 예인 매칭부 (1100) 의 일 실시 예의 도면이다. 매칭부 (1100) 는 통신 제어기 (1102), 프로세서 (1104), 메모리 디바이스 (1106), 드라이버 시스템 (1108), 모터 시스템 (1110), 회로 컴포넌트들의 네트워크 (1112), ADC (1114), 및 센서 (1116) 를 포함한다. 프로세서 (1104) 및 메모리 디바이스 (1106) 는 매칭부 (1100) 의 매칭 제어기 (1117) 의 컴포넌트들이다. 센서 (1116) 는 센서 (402 또는 404) (도 4) 의 일 예이다. 통신 제어기 (1102) 는 포트 (1118) 및 또 다른 포트 (1120) 를 포함한다.

[0266] 드라이버 시스템 (1108) 은 서로 커플링된 하나 이상의 드라이버들을 포함한다. 모터 시스템 (1110) 은 하나 이상의 전기 모터들을 포함한다. 모터 각각은 매칭부 (1100) 의 가변 인덕터 또는 가변 커패시터와 같은 회로 컴포넌트에 커플링된다. 네트워크 (1112) 는 레지스터들, 커패시터들, 또는 인덕터들, 또는 이들의 조합과 같은 회로 컴포넌트들을 포함한다.

[0267] 프로세서 (1104) 는 메모리 디바이스 (1106) 및 통신 제어기 (1102) 에 커플링된다. 프로세서 (1104) 는 또한

모터 시스템 (1110) 에 커플링되는 드라이버 시스템 (1108) 에 커플링된다. ADC (1114) 는 센서 (1116) 및 프로세서 (1104) 에 커플링된다.

[0268] 프로세서 (1104) 는 이송 케이블 (1126) 에 커플링된다. 이송 케이블 (1126) 은 이송 케이블 (414 또는 417) (도 4) 의 일 예이다. 포트 (1118) 는 통신 케이블 (1122) 에 커플링되고 포트 (1120) 는 통신 케이블 (1124) 에 커플링된다. 매칭부 (1100) 가 TCP 매칭부일 때, 통신 케이블 (1122) 은 통신 케이블 (406) 의 일 예이고 통신 케이블 (1124) 은 통신 케이블 (408) (도 4) 의 일 예이다. 매칭부 (1100) 가 바이어스 매칭부일 때, 통신 제어기 (1102) 는 포트 (1120) 를 제외한다. 또한, 매칭부 (1100) 가 바이어스 매칭부일 때, 통신 케이블 (1122) 은 통신 케이블 (408) 의 일 예이다.

[0269] 센서 (1116) 는 네트워크 (1112) 에 커플링된다. 예를 들어, 센서 (1116) 는 네트워크 (1112) 의 입력부 또는 네트워크 (1112) 의 출력부에 커플링된다. 예시하기 위해, 네트워크 (1112) 가 TCP 생성기와 같이 단일 RF 생성기에 커플링된 단일 분기 회로를 포함하고, 센서 (1116) 는 신호 분기 회로의 입력부에 커플링되고 입력부는 RF 생성기와 단일 분기 회로 사이에 있다. 또 다른 예시로서, 네트워크 (1112) 가 TCP 생성기와 같이 단일 RF 생성기에 커플링된 단일 분기 회로를 포함하고, 센서 (1116) 는 신호 분기 회로의 출력부에 커플링되고 출력부는 신호 분기 회로와 플라즈마 챔버 (108) (도 1) 사이에 있다. 또 다른 예시로서, 네트워크 (1112) 가 바이어스 생성기 1에 커플링된 제 1 분기 회로 및 바이어스 생성기 2에 커플링된 제 2 분기 회로를 포함할 때, 센서 (1116) 는 제 1 분기 회로 및 제 2 분기 회로의 출력부에 커플링되거나 제 1 분기 회로의 입력부에 커플링되거나 제 2 분기 회로의 입력부에 커플링된다. 제 1 분기 회로의 입력부는 제 1 분기 회로와 바이어스 생성기 1 사이에 있고 제 2 분기 회로의 입력부는 제 2 분기 회로와 바이어스 생성기 2 사이에 있다. 제 1 분기 회로 및 제 2 분기 회로는 RF 송신 라인 (139) (도 1) 을 통해 기판 지지부 (110) (도 1) 에 커플링되는 출력부에서 서로 커플링된다.

[0270] 통신 제어기 (1102) 는 통신 케이블 (1122) 및 포트 (1118) 를 통해 펄싱 프리셋 신호 (138) 또는 인자 제어 신호 (415) 와 같은 프리셋 신호 (1128) 를 수신하고, 프리셋 신호 (1128) 내의 어드레스가 매칭부 (1100) 의 미리 저장된 어드레스와 매칭하는지 여부를 결정한다. 미리 저장된 어드레스는 통신 제어기 (1102) 의 하나 이상의 메모리 디바이스들 내에 저장된다. 모듈 제어기 또는 펄스 제어기 (도 1) 는 프리셋 신호 (1128) 내에 매칭부 (1100) 의 어드레스를 임베딩한다. 프리셋 신호 (1128) 내의 어드레스가 매칭부 (1100) 의 미리 저장된 어드레스와 매칭한다고 결정하면, 통신 제어기 (1102) 는 프리셋 신호 (1128) 로부터 프리 픽스된 (pre-fix) 인자를 달성하기 위한 인스트럭션, 예컨대 미리 결정된 인자를 달성하기 위한 인스트럭션 또는 프리셋 인자를 달성하기 위한 인스트럭션을 추출하고, 이 인스트럭션을 프로세서 (1104) 로 전송한다.

[0271] 프로세서 (1104) 는 인스트럭션으로부터 프리 픽스된 인자를 식별한다. 프로세서 (1104) 는 프리 픽스된 인자를 달성하기 위한 인스트럭션을 실행하도록 제어 신호를 생성하고 전송하고 제어 신호를 드라이버 시스템 (1108) 으로 전송한다. 제어 신호를 수신하면, 드라이버 시스템 (1108) 은 구동 신호를 생성하고 구동 신호를 모터 시스템 (1110) 에 전송한다. 모터 시스템 (1110) 의 모터는 구동 신호에 기초하여 동작한다. 모터가 동작할 때, 네트워크 (1112) 의 회로 컴포넌트는 프리 픽스된 인자를 달성하도록 제어된다. 예를 들어, 모터가 동작할 때, 가변 커패시터의 플레이트는 프리 픽스된 커패시턴스를 달성하기 위해 가변 커패시터의 또 다른 플레이트에 대해 이동한다.

[0272] 매칭부 (1100) 가 TCP 매칭부일 때, 통신 제어기 (1102) 는 프리셋 신호 (1128) 가 바이어스 매칭부로 전송될 것이라고 결정한다. 결정은 프리셋 신호 (1128) 내의 바이어스 매칭부의 어드레스와 바이어스 매칭부의 미리 저장된 어드레스의 비교에 기초하여 이루어진다. 바이어스 매칭부의 미리 저장된 어드레스는 통신 제어기 (1102) 의 하나 이상의 메모리 디바이스들 내에 저장된다. 통신 제어기 (1102) 는 포트 (1120) 및 통신 케이블 (1124) 을 통해 바이어스 매칭부로 프리셋 신호 (1128) 를 전송한다.

[0273] 센서 (1116) 는 측정된 데이터를 ADC (1114) 에 제공하기 위해 전압, 또는 전류, 또는 복소 전압 및 전류 센서, 또는 전력과 같은 데이터를 센싱한다. 프로세서 (1126) 는 이송 케이블 (1126) 을 통해 동기화 신호 (1130) 를 수신하고 동기화 신호 (1130) 를 ADC (1114) 로 전송한다. 동기화 신호 (1130) 의 펄스가 수신되는 시간 인터벌 동안, ADC (1114) 는 디지털 측정된 데이터를 출력하기 위해 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하고, 메모리 디바이스 (1106) 에 저장하기 위해 디지털 측정된 데이터를 프로세서 (1104) 로 전송한다. 예를 들어, 프로세서 (1104) 는 메모리 디바이스 (1106) 내의 ADC (1114) 로부터 수신된 디지털 측정된 데이터를 수집, 예컨대 저장하거나 기록한다. 또한, 동기화 신호 (1130) 가 펄스를 갖지 않는 시간 인터벌 동안, ADC (1114) 는 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하지 않고 디지털 측정된 데이터는

ADC (1114) 로부터 출력되지 않는다. 동기화 신호 (1130) 는 동기화 신호 (416 또는 418) (도 4) 의 예이다.

[0274] 펄싱 프리셋 신호 (1128) 는 포트 (1120) 에서 통신 제어기 (1102) 에 의해 수신된다. 펄싱 프리셋 신호 (1128) 가 포트 (1120) 로부터 포트 (1118) 로 이송되는 동안, 통신 제어기 (1102) 는 메모리 디바이스 (1106) 내에 저장된 디지털 측정된 데이터에 대한 요청을 프로세서 (1104) 로 전송한다. 요청을 수신하면, 프로세서 (1104) 는 메모리 디바이스 (1106) 로부터 디지털 측정된 데이터에 액세스하고 디지털 측정된 데이터를 통신 제어기 (1102) 로 전송한다. 통신 제어기 (1102) 는 펄싱 프리셋 신호 (1128) 내에 디지털 측정된 데이터를 임베딩하고 펄싱 프리셋 신호 (1124) 를 포트 (1118) 를 통해 통신 케이블 (1122) 로 전송한다.

[0275] 통신 제어기 (1102) 가 포트 (1118) 를 포함하고 포트 (1120) 를 제외하는 일 실시 예에서, 펄싱 프리셋 신호 (1128) 는 포트 (1118) 에서 수신되고 통신 제어기 (1102) 에 의해 다시 포트 (1118) 로 라우팅된다. 펄싱 프리셋 신호 (1128) 가 포트 (1118) 로 다시 라우팅되는 동안, 메모리 디바이스 (1106) 에 저장된 디지털 측정된 데이터에 대한 요청은 통신 제어기 (1102) 에 의해 생성된다. 디지털 측정된 데이터는 통신 제어기 (1102) 에 의해 수신되고 펄싱 프리셋 신호 (1128) 내에 임베딩된다.

[0276] 하나 이상의 이더넷 케이블들이 점-대-점 통신을 위해 사용되는 실시 예에서, 이더넷 케이블들은 프로세서 (1104) 에 커플링된다. 이 실시 예에서, 매칭부 (1100) 는 EtherCAT 트레인들을 생성하기 위해 사용된 통신 제어기 (1102) 를 포함하지 않지만, 이더넷 패킷들을 생성하고 이더넷 패킷들로부터 정보를 추출하기 위한 통신 제어기를 포함한다.

[0277] 일 실시 예에서, 센서 (1116) 는 매칭부 (1110) 외부에 위치된다.

[0278] 일 실시 예에서, 프로세서 (1104), 메모리 디바이스 (1106), ADC (1114), 및 센서 (1116) 는 센서 시스템의 컴포넌트들이다.

[0279] 일 실시 예에서, 프로세서 (1104) 에 커플링된, 서로 커플링된 하나 이상의 트랜지스터들과 같은 스위치가 있다. 스위치는 프로세서 (1104) 를 센서 (1116) 에 커플링한다. 동기화 신호 (1130) 의 펄스를 수신하면, 프로세서 (1104) 는 스위치를 턴 온하도록 스위치를 제어한다. 스위치의 튜닝은 ADC (1114) 로 하여금 센서 (1116) 로부터 데이터를 획득하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하게 한다. 예를 들어, 프로세서 (1104) 는 동기화 신호 (1130) 의 펄스가 프로세서 (1104) 에 의해 수신되는 시간으로부터 시작하여 미리 결정된 양의 시간 동안 턴 온되도록 스위치를 제어한다. 미리 결정된 양의 시간 후에, 프로세서 (1104) 는 턴 오프하도록 스위치를 제어한다. 스위치의 턴 오프는 ADC (1114) 가 센서 (1116) 에 의해 센싱된 데이터를 수신하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하는 것을 디스에이블한다. 또 다른 예로서, 프로세서 (1104) 는 동기화 신호 (1130) 의 펄스가 로직 레벨 1을 갖는 시간 인터벌 동안 턴 온되도록 스위치를 제어한다. 펄스가 로직 레벨 0으로 전이할 때, 프로세서 (1104) 는 턴 오프하도록 스위치를 제어한다.

[0280] 도 12는 OES 시스템 (412) (도 4) 또는 전압 센서 시스템 (414) (도 4) 의 일 예인 센서 시스템 (1200) 의 실시 예의 도면이다. 센서 시스템 (1200) 은 프로세서 (1202), 메모리 디바이스 (1204), ADC (1206), 및 센서 (1208) 를 포함한다. 센서 (1208) 는 OES 시스템 (412) 의 OES 또는 전압 센서 시스템 (414) 의 전압 센서의 일 예이다. 프로세서 (1202) 및 메모리 디바이스 (1204) 는 센서 시스템 (1200) 의 제어기 (1203) 의 컴포넌트들이다.

[0281] 프로세서 (1202) 는 이송 케이블 (420 또는 422) (도 4) 의 일 예인 이송 케이블 (1210) 에 커플링된다. 프로세서 (1202) 는 메모리 디바이스 (1204) 및 센서 (1208) 에 커플링된 ADC (1206) 에 커플링된다.

[0282] 센서 (1208) 는 측정된 데이터를 ADC (1206) 에 제공하기 위해 전압, 또는 강도와 같은 데이터를 센싱한다. 프로세서 (1202) 는 이송 케이블 (1210) 을 통해 동기화 신호 (1212) 를 수신하고 동기화 신호 (1212) 를 ADC (1206) 로 전송한다. 동기화 신호 (1212) 의 펄스가 수신되는 시간 인터벌 동안, ADC (1206) 는 디지털 측정된 데이터를 출력하도록 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하고 디지털 측정된 데이터를 프로세서 (1202) 로 전송한다. 프로세서 (1202) 는 이송 케이블 (1212) 을 통해 시간 인터벌 동안 측정된 데이터를 전송한다. 또한, 동기화 신호 (1212) 가 펄스를 갖지 않는 시간 인터벌 동안, ADC (1206) 는 측정된 데이터를 아날로그 형태로부터 디지털 형태로 변환하지 않고 디지털 측정된 데이터는 ADC (1206) 로부터 출력되지 않는다. 동기화 신호 (1212) 는 동기화 신호 (426 또는 428) (도 4) 의 일 예이다.

[0283] 일 실시 예에서, 프로세서 (1202) 에 커플링된, 서로 커플링된 하나 이상의 트랜지스터들과 같은 스위치가

있다. 스위치는 프로세서 (1202) 를 센서 (1208) 에 커플링한다. 동기화 신호 (1212) 의 펄스를 수신하면, 프로세서 (1202) 는 스위치를 턴 온하도록 스위치를 제어한다. 스위치의 튜닝은 ADC (1206) 로 하여금 센서 (1208) 로부터 데이터를 획득하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하게 한다. 예를 들어, 프로세서 (1202) 는 동기화 신호 (1212) 의 펄스가 프로세서 (1202) 에 의해 수신되는 시간으로부터 시작하여 미리 결정된 양의 시간 동안 턴 온되도록 스위치를 제어한다. 미리 결정된 양의 시간 후에, 프로세서 (1202) 는 턴 오프하도록 스위치를 제어한다. 스위치의 턴 오프는 ADC (1206) 가 센서 (1208) 에 의해 센싱된 데이터를 수신하고 데이터를 아날로그 포맷으로부터 디지털 포맷으로 변환하는 것을 디스에이블한다. 또 다른 예로서, 프로세서 (1202) 는 동기화 신호 (1212) 의 펄스가 로직 레벨 1을 갖는 시간 인터벌 동안 턴 온되도록 스위치를 제어한다. 펄스가 로직 레벨 0으로 전이할 때, 프로세서 (1202) 는 턴 오프하도록 스위치를 제어한다.

[0284] 도 13은 클록 신호 (1302) 를 예시하기 위한 그래프 (1300) 를 도시한다. 클록 신호 (1302) 는 마스터 클록 신호 (141) (도 1) 의 일 예이다. 그래프 (1300) 는 y-축에 클록 신호 (1302) 의 로직 레벨을 그리고 x-축에 시간 t를 플롯팅한다. 클록 신호 (1302) 는 시간 t0에서 로직 레벨 0으로부터 로직 레벨 1로 펄싱하고 시간 t0으로부터 시간 t10까지 로직 레벨 1로 유지된다. 클록 신호 (1302) 는 시간 t10에서 로직 레벨 1로부터 로직 레벨 0으로 펄싱하고 클록 신호 (1302) 의 사이클 1 동안 시간 t10으로부터 시간 t20까지 로직 레벨 0으로 유지된다. 클록 신호 (1302) 는 클록 신호 (1302) 의 사이클 2 동안 클록 신호 (1302) 의 사이클 1 동안과 동일한 방식으로 펄싱된다. 예를 들어, 클록 신호 (1302) 는 시간 t20에서 로직 레벨 0으로부터 로직 레벨 1로 펄싱하고 시간 t20으로부터 시간 t30까지 로직 레벨 1로 유지된다. 클록 신호 (1302) 는 시간 t30에서 로직 레벨 1로부터 로직 레벨 0으로 펄싱한다. 클록 신호 (1302) 는 클록 신호 (1302) 의 사이클 2를 형성하도록 시간 t30으로부터 시간 t40까지 로직 레벨 0으로 유지된다.

[0285] 클록 신호 (1302) 는 본 명세서에 기술된 동기화 신호와 상이하다는 것을 주의해야 한다. 예를 들어, 동기화 신호 (202) (도 2a) 는 클록 신호 (130) 의 사이클 각각의 하나 이상의 시간 인터벌들 동안 주기적이고 그리고 사이클의 하나 이상의 남아 있는 시간 인터벌들 동안 주기적이지 않다. 예시하기 위해, 동기화 신호 (202) 는 클록 신호 (1302) 의 사이클 각각의 시간 t0과 시간 t16 사이의 시간 인터벌 동안 주기적인 방식으로 펄싱하고 이어서 사이클의 시간 t16과 시간 t20 사이의 남아 있는 시간 인터벌 동안 펄싱을 중단한다. 클록 신호 (1302) 는 클록 신호 (1302) 의 사이클 각각 동안 하나의 펄스를 갖는다는 점에서 주기적이다.

[0286] 본 명세서에 기술된 실시 예들은 휴대형 하드웨어 유닛들, 마이크로프로세서 시스템들, 마이크로프로세서-기반 또는 프로그래밍 가능한 가전제품들, 미니컴퓨터들, 메인프레임 컴퓨터들 등을 포함하는 다양한 컴퓨터 시스템 구성들로 실시될 수도 있다. 실시 예들은 또한 네트워크를 통해 링크된 원격 프로세싱 하드웨어 유닛들에 의해 태스크들이 수행되는 분산 컴퓨팅 환경들에서 실시될 수 있다.

[0287] 일부 실시 예들에서, 제어기는 상기 기술된 예들의 일부일 수도 있는 시스템의 일부이다. 이러한 시스템들은, 프로세싱 툴 또는 툴들, 챔버 또는 챔버들, 프로세싱용 플랫폼 또는 플랫폼들, 및/또는 특정 프로세싱 컴포넌트들 (웨이퍼 페데스탈, 가스 플로우 시스템, 등) 을 포함하는, 반도체 프로세싱 장비를 포함한다. 이들 시스템들은 반도체 웨이퍼 또는 기판의 프로세싱 이전에, 프로세싱 동안에 그리고 프로세싱 이후에 그들의 동작을 제어하기 위한 전자 장치와 통합된다. 전자 장치는 시스템 또는 시스템들의 다양한 컴포넌트들 또는 하위부분들을 제어할 수도 있는 "제어기"로서 지칭된다. 제어기는, 시스템의 프로세싱 요건들 및/또는 타입에 따라서, 프로세스 가스들의 전달, 온도 설정들 (예를 들어, 가열 및/또는 냉각), 압력 설정들, 진공 설정들, 전력 설정들, RF 생성기 설정들, RF 매칭부 회로 설정들, 주파수 설정들, 플로우 레이트 설정들, 유체 전달 설정들, 위치 및 동작 설정들, 툴 및 다른 이송 툴들 및/또는 시스템과 커플링되거나 인터페이싱된 로드록들 내외로의 웨이퍼 이송들을 포함하는, 본 명세서에 개시된 프로세스들 중 임의의 프로세스들을 제어하도록 프로그래밍된다.

[0288] 일반적으로 말하면, 다양한 실시 예들에서, 제어기는 인스트럭션들을 수신하고, 인스트럭션들을 발행하고, 동작을 제어하고, 세정 동작들을 인에이블하고, 엔드포인트 측정들을 인에이블하는, 등을 하는 다양한 집적 회로들, 로직, 메모리, 및/또는 소프트웨어를 갖는 전자 장치로서 규정된다. 집적 회로들은 프로그램 인스트럭션들을 저장하는 펌웨어의 형태의 칩들, 디지털 신호 프로세서들 (DSPs), ASICs, PLDs로서 규정되는 칩들, 및/또는 프로그램 인스트럭션들 (예를 들어, 소프트웨어) 을 실행하는 하나 이상의 마이크로프로세서들, 또는 마이크로제어기들을 포함한다. 프로그램 인스트럭션들은 반도체 웨이퍼 상에서 또는 반도체 웨이퍼에 대한 특정 프로세스를 실행하기 위한 변수들, 인자들, 변수들, 등을 규정하는, 다양한 개별 설정들 (또는 프로그램 파일들) 의 형태로 제어기로 또는 시스템으로 전달된 인스트럭션들이다. 일부 실시 예들에서, 프로그램 인스트럭션들은 하나 이상의 층들, 재료들, 금속들, 옥사이드들, 실리콘, 실리콘 다이옥사이드, 표면들, 회로들 및/또는 웨이퍼의 다

이들의 제조 동안 하나 이상의 프로세싱 단계들을 달성하도록 프로세스 엔지니어들에 의해 규정된 레시피의 일부이다.

[0289] 제어기는, 일부 실시 예들에서, 시스템에 통합되거나, 시스템에 커플링되거나, 그렇지 않으면 시스템에 네트워킹되거나, 또는 이들의 조합인 컴퓨터에 커플링되거나 일부이다. 예를 들어, 제어기는 웨이퍼 프로세싱의 원격 액세스를 가능하게 하는 팹 (fab) 호스트 컴퓨터 시스템의 전부 또는 일부이거나 "클라우드" 내에 있다. 컴퓨터는 제조 동작들의 현재 진행을 모니터링하고, 과거 제조 동작들의 이력을 조사하고, 복수의 제조 동작들로부터 경향들 또는 성능 메트릭들을 조사하고, 현재 프로세싱의 변수들을 변경하고, 현재 프로세싱에 후속하는 프로세싱 단계들을 설정하고, 또는 새로운 프로세스 시작하도록 시스템에 대한 원격 액세스를 인에이블한다.

[0290] 일부 실시 예들에서, 원격 컴퓨터 (예를 들어, 서버) 는 로컬 네트워크 또는 인터넷을 포함하는 네트워크를 통해 시스템에 프로세스 레시피를 제공한다. 원격 컴퓨터는 차후에 원격 컴퓨터로부터 시스템으로 전달될 변수들 및/또는 설정들의 입력 또는 프로그래밍을 인에이블하는 사용자 인터페이스를 포함한다. 일부 예들에서, 제어기는 하나 이상의 동작들 동안에 수행될 프로세스 단계들 각각에 대한 변수들, 인자들, 및/또는 변수들을 특정하는, 데이터의 형태의 인스트럭션들을 수신한다. 변수들, 인자들, 및/또는 변수들은 제어기가 제어하거나 인터페이싱하도록 구성되는 툴의 타입 및 수행될 프로세스의 타입에 특정적이라는 것이 이해되어야 한다. 따라서 상기 기술된 바와 같이, 제어기는 예컨대 본 명세서에 기술된 프로세스들 및 제어들과 같은, 공동의 목적을 향해 함께 네트워킹되고 작동되는 하나 이상의 개별 제어기들을 포함함으로써 분산된다. 이러한 목적들을 위한 분산형 제어기의 일 예는 챔버 상의 프로세스를 제어하도록 조합되는 (예컨대 플랫폼 레벨에서 또는 원격 컴퓨터의 일부로서) 원격으로 위치한 하나 이상의 집적 회로들과 통신하는 챔버 상의 하나 이상의 집적 회로들을 포함한다.

[0291] 비한정적으로, 다양한 실시 예들에서, 본 명세서에 기술된 방법들이 적용되는 예시적인 시스템들은 플라즈마 에칭 챔버 또는 모듈, 증착 챔버 또는 모듈, 스핀-린스 챔버 또는 모듈, 금속 도금 챔버 또는 모듈, 세정 챔버 또는 모듈, 베벨 에지 에칭 챔버 또는 모듈, 물리적 기상 증착 (Physical Vapor Deposition; PVD) 챔버 또는 모듈, 화학적 기상 증착 (chemical vapor deposition; CVD) 챔버 또는 모듈, 원자 층 증착 (atomic layer deposition; ALD) 챔버 또는 모듈, 원자 층 에칭 (atomic layer etch; ALE) 챔버 또는 모듈, 이온 주입 챔버 또는 모듈, 트랙 (track) 챔버 또는 모듈, 및 반도체 웨이퍼들의 제조 및/또는 제작 시에 사용되거나 연관되는 임의의 다른 반도체 프로세싱 시스템들을 포함한다.

[0292] 일부 실시 예들에서, 상기 기술된 동작들은 몇몇 타입들의 플라즈마 챔버들, 예를 들어, 유도 커플링 플라즈마 (inductively coupled plasma; ICP) 반응기, 용량 커플링 플라즈마 (capacitively coupled plasma; CCP) 플라즈마 챔버, 변압기 커플링 플라즈마 챔버, 도전체 툴들, 유전체 툴들, ECR (electron cyclotron resonance) 반응기를 포함하는 플라즈마 챔버, 등에 적용된다는 것을 또한 주의한다. 예를 들어, 하나 이상의 RF 생성기들은 ICP 반응기 내의 인덕터에 커플링된다. 인덕터의 형상의 예들은 솔레노이드, 돔 형상 코일, 편평한 형상의 코일 등을 포함한다. CCP 플라즈마 챔버에서, 상단 플레이트는 하나 이상의 RF 코일들 대신 상부 전극으로서 사용된다.

[0293] 상술한 바와 같이, 툴에 의해서 수행될 프로세스 단계 또는 단계들에 따라서, 호스트 컴퓨터는, 반도체 제작 공장 내의 툴 위치들 및/또는 로드 포트들로부터/로드 포트들로 웨이퍼들의 컨테이너들을 이동시키는 재료 수송 (material transport) 시에 사용되는, 다른 툴 회로들 또는 모듈들, 다른 툴 컴포넌트들, 클러스터 툴들, 다른 툴 인터페이스들, 인접 툴들, 이웃하는 툴들, 공장 도처에 위치한 툴들, 메인 컴퓨터, 또 다른 제어기, 또는 툴들 중 하나 이상과 통신한다.

[0294] 상기 실시 예들을 염두에 두고, 일부 실시 예들은 컴퓨터 시스템들에 저장된 데이터를 수반하는 다양한 컴퓨터-구현된 동작들을 채용한다는 것이 이해되어야 한다. 이들 동작들은 물리적으로 물리량들을 조작하는 동작들이다. 실시 예들의 일부를 형성하는 본 명세서에 기술된 임의의 동작들은 유용한 머신 동작들이다.

[0295] 실시 예들 중 일부는 또한 이들 동작들을 수행하기 위한 하드웨어 유닛 또는 장치와 관련된다. 장치는 특수 목적 컴퓨터를 위해 특별히 구성된다. 특수 목적 컴퓨터로서 규정될 때, 컴퓨터는 특수 목적의 일부가 아닌 다른 프로세싱, 프로그램 실행 또는 루틴들을 수행하지만, 여전히 특수 목적을 위해 동작할 수 있다.

[0296] 일부 실시 예들에서, 동작들은 컴퓨터 메모리, 캐시에 저장되거나 컴퓨터 네트워크를 통해 획득될 수 있는 하나 이상의 컴퓨터 프로그램들에 의해 선택적으로 활성화되거나 구성된 컴퓨터에 의해 프로세싱될 수도 있다. 데이터가 컴퓨터 네트워크를 통해 획득될 때, 데이터는 컴퓨터 네트워크 상의 다른 컴퓨터들, 예를 들어, 컴퓨팅 리

소스들의 클라우드에 의해 프로세싱될 수도 있다.

[0297] 하나 이상의 실시 예들은 또한 비일시적인 컴퓨터 판독 가능 매체 상의 컴퓨터 판독 가능 코드로서 제조될 수 있다. 비일시적 컴퓨터-판독 가능 매체는 그 후 컴퓨터 시스템에 의해 판독되는, 데이터를 저장하는 임의의 데이터 저장 하드웨어 유닛, 예를 들어, 메모리 디바이스, 등이다. 비일시적 컴퓨터 판독 가능 매체의 예들은 하드 드라이브들, NAS (network attached storage), ROM, RAM, CD-ROM들, CD-Rs (CD-recordables), CD-RWs (CD-rewritables), 자기 테이프들 및 기타 광학 및 비광학 데이터 저장 하드웨어 유닛들을 포함한다. 일부 실시 예들에서, 비일시적인 컴퓨터-판독 가능 매체는 컴퓨터-판독 가능 코드가 분산된 방식으로 저장되고 실행되도록 네트워크-커플링된 컴퓨터 시스템을 통해 분산된 컴퓨터-판독 가능 유형의 (tangible) 매체를 포함한다.

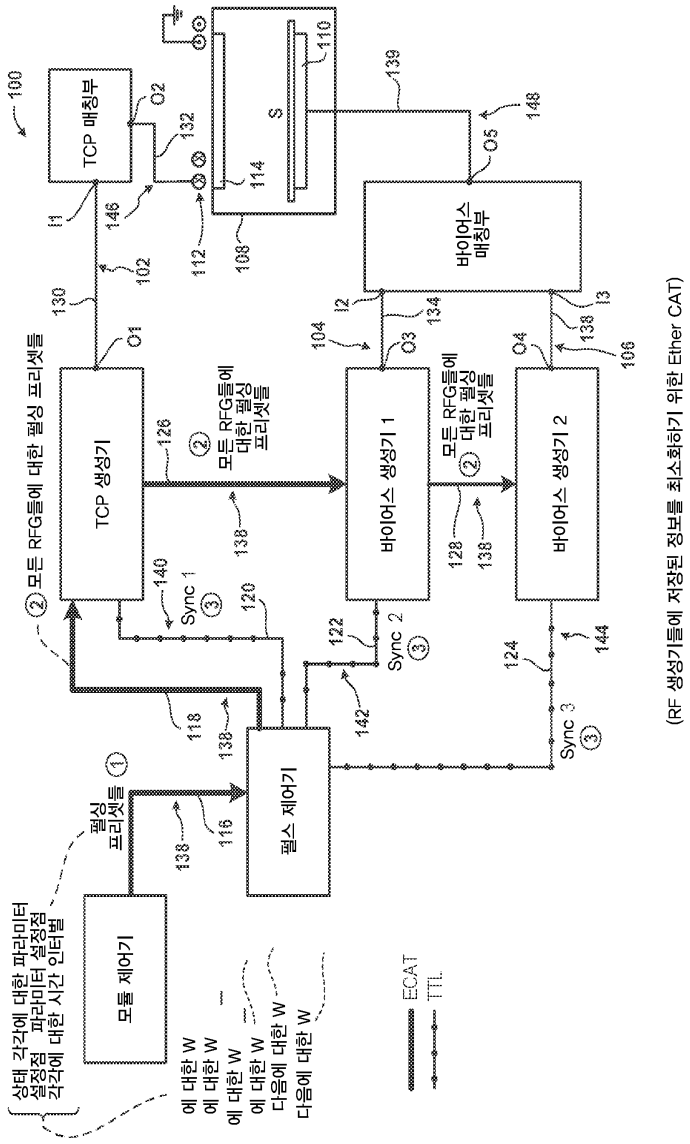
[0298] 상기 방법 동작들이 특정한 순서로 기술되었지만, 다양한 실시 예들에서, 다른 하우스 키핑 동작들이 동작들 사이에 수행되거나, 방법 동작들이 약간 상이한 시간들에 발생하도록 조정되거나, 다양한 간격들로 방법 동작들의 발생을 허용하거나 상기 기술된 것과 상이한 순서로 수행되는 시스템에 분산된다는 것이 이해되어야 한다.

[0299] 일 실시 예에서, 상기 기술된 임의의 일 실시 예로부터의 하나 이상의 특징들은 본 개시에 기술된 다양한 실시 예들에서 기술된 범위로부터 벗어나지 않고 임의의 다른 실시 예의 하나 이상의 특징들과 결합된다는 것을 또한 주의해야 한다.

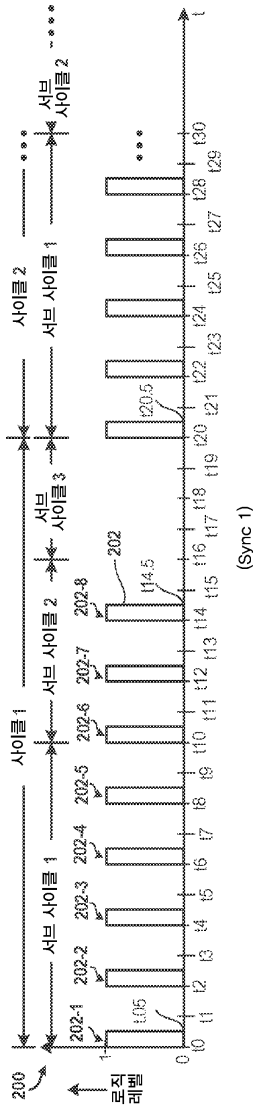
[0300] 전술한 실시 예들이 이해의 명확성의 목적들을 위해 다소 상세히 기술되었지만, 특정한 변화들 및 수정들이 첨부된 청구항들의 범위 내에서 실시될 수도 있다는 것이 자명할 것이다. 따라서, 본 실시 예들은 예시적이고, 제한적이지 않은 것으로 간주될 것이며, 실시 예들은 본 명세서에 주어진 상세들로 제한되지 않을 것이다.

도면

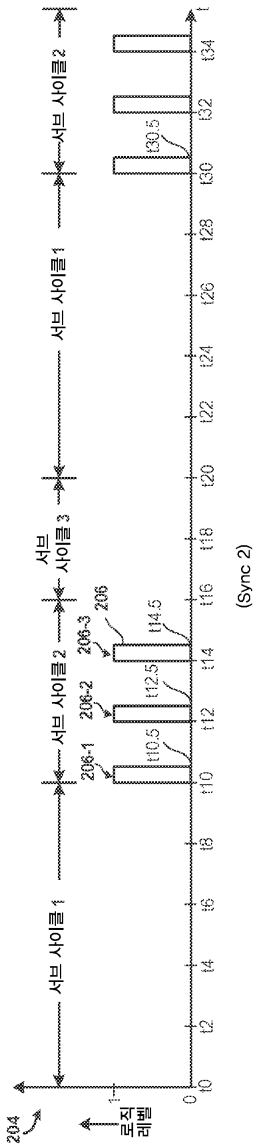
도면1


100
TCP 매칭부
O2
132
I1
146
102
130
O1
TCP 생성기
126
② 모든 RFG들에 대한 펄싱 프리셋들
140
Sync 1
③
120
118
138
펄스 제어기
116
① 펄싱 프리셋들
모듈 제어기
상태 각각에 대한 파라미터 설정점 파라미터 설정점 각각에 대한 시간 인터벌
에 대한 W
에 대한 W
에 대한 W
에 대한 W
다음에 대한 W
다음에 대한 W
ECAT
TTL
112
108
114
S
110
139
148
O5
바이어스 매칭부
I2
104
O3
134
I3
138
106
O4
② 모든 RFG들에 대한 펄싱 프리셋들
바이어스 생성기 1
바이어스 생성기 2
128
138
122
Sync 2
③
124
142
144
Sync 3
③
(RF 생성기들에 저장된 정보를 최소화하기 위한 Ether CAT)

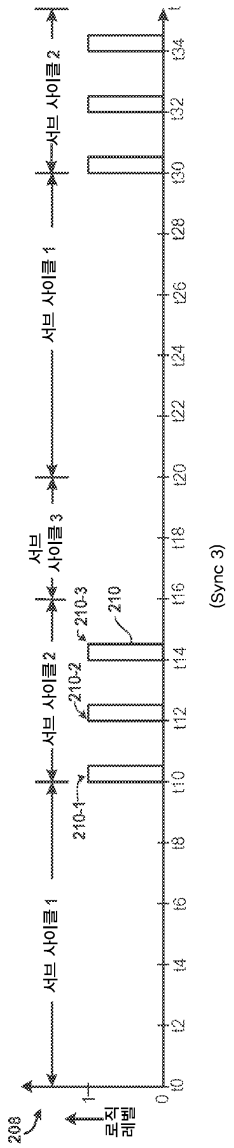
도면2a


200
로직 레벨
1
0
202-1
202-2
202-3
202-4
202-5
202-6
202-7
202-8
202
t0.5
t14.5
t20.5
t0 t1 t2 t3 t4 t5 t6 t7 t8 t9 t10 t11 t12 t13 t14 t15 t16 t17 t18 t19 t20 t21 t22 t23 t24 t25 t26 t27 t29 t30 t
서브 사이클 1
사이클 1
서브 사이클 2
서브 사이클 3
사이클 2
서브 사이클 1
서브 사이클 2
(Sync 1)

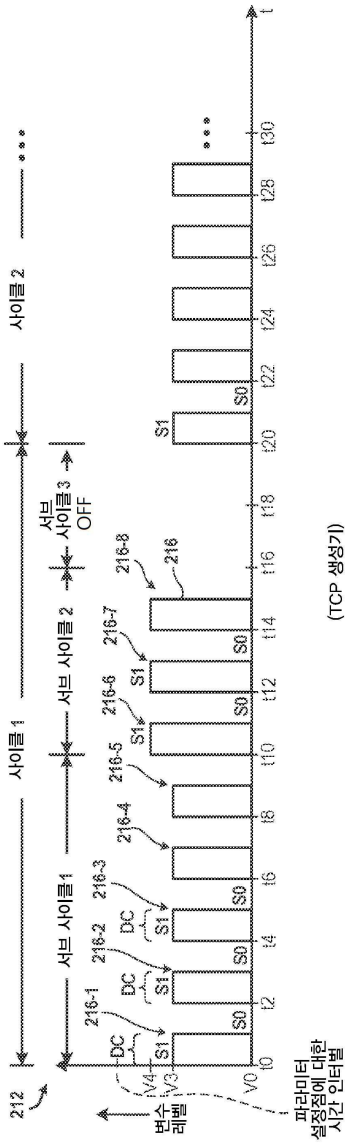
도면2b


204
로컬 클럭
서브 사이클 1
서브 사이클 2
서브 사이클 3
서브 사이클 1
서브 사이클 2
206-1
206-2
206-3
206
t10.5
t12.5
t14.5
t30.5
(Sync 2)

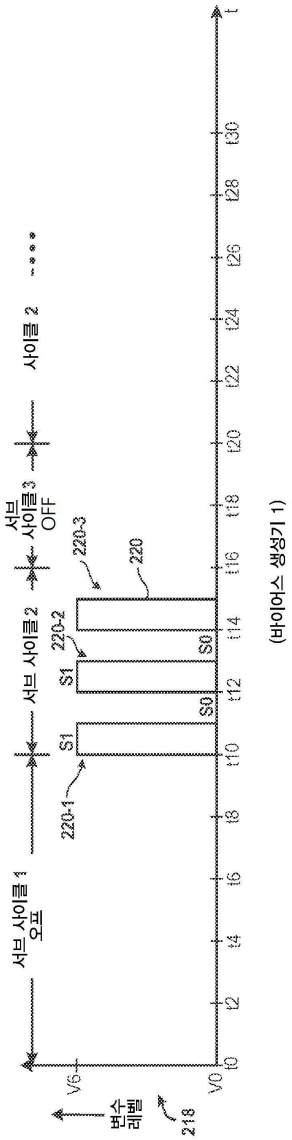
도면2c


208
로직 레벨
서브 사이클 1
서브 사이클 2
서브 사이클 3
서브 사이클 1
서브 사이클 2
210-1
210-2
210-3
210
(Sync 3)
t0
t2
t4
t6
t8
t10
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t32
t34
t

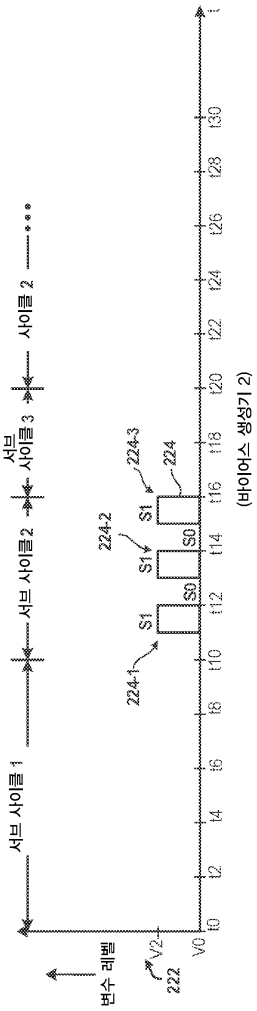
도면2d


212
사이클 1
사이클 2
서브 사이클 1
서브 사이클 2
서브 사이클 3 OFF
216-1
216-2
216-3
216-4
216-5
216-6
216-7
216-8
216
DC
S1
S0
V4
V3
V0
t0
t2
t4
t6
t8
t10
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t
변수 레벨
파라미터 설정값에 대한 시간 인터벌
(TCP 생성기)

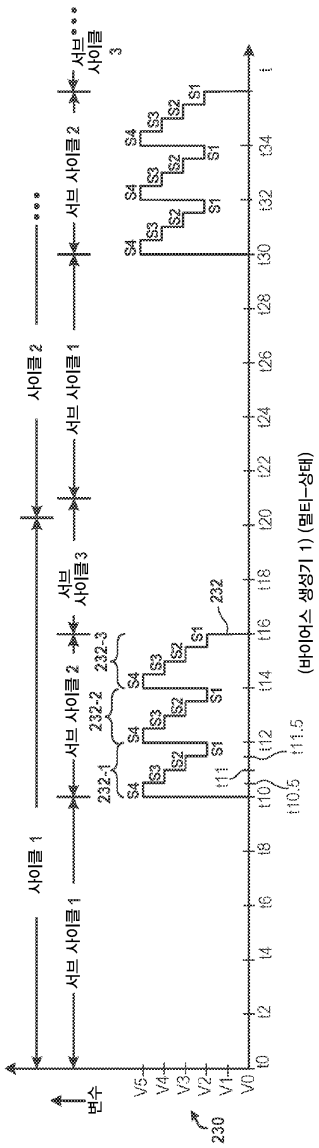
도면2e


서브 사이클 1
오프
서브 사이클 2
서브 사이클 3
OFF
사이클 2
220-1
220-2
220-3
220
S1
S1
S0
S0
V0
V1
수평 레벨
218
t0
t2
t4
t6
t8
t10
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t
(바이어스 생성기 1)

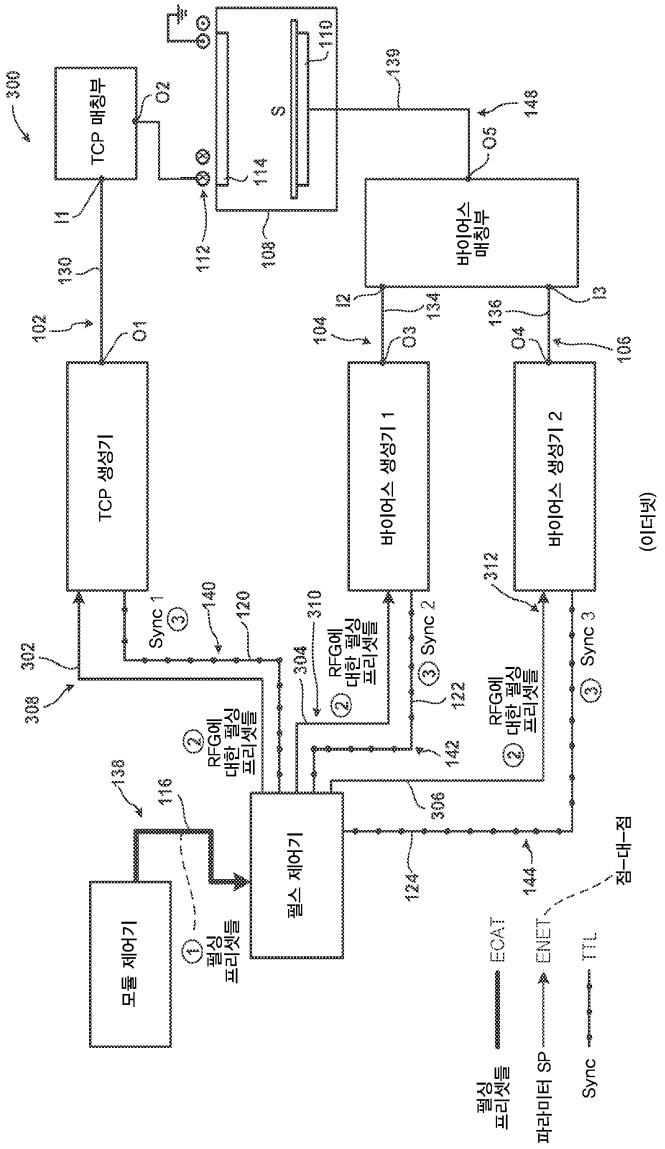
도면2f


서브 사이클 1
서브 사이클 2
서브 사이클 3
사이클 2
변수 레벨
222
V2
V0
224-1
224-2
224-3
224
S1
S0
t0
t2
t4
t6
t8
t10
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t
(바이어스 생성기 2)

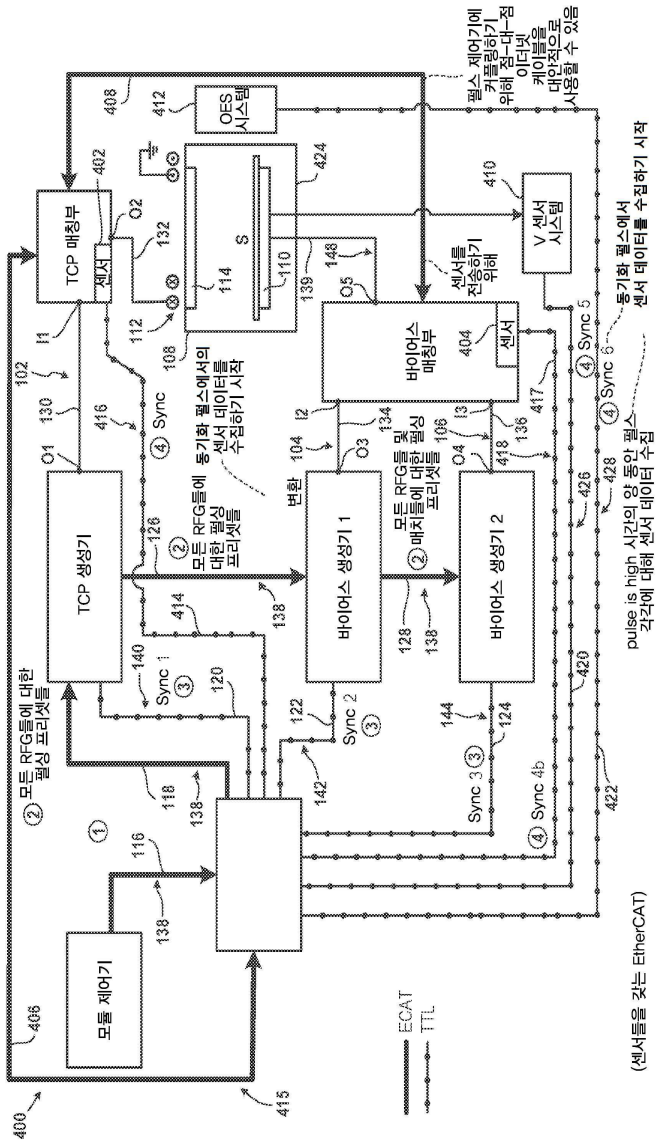
도면2g


사이클 1
사이클 2
서브 사이클 1
서브 사이클 2
서브 사이클 3
변수
V5
V4
V3
V2
V1
V0
230
232
232-1
232-2
232-3
S1
S2
S3
S4
t0
t2
t4
t6
t8
t10
t10.5
t11
t11.5
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t32
t34
i
(바이어스 생성기 1) (멀티-상태)

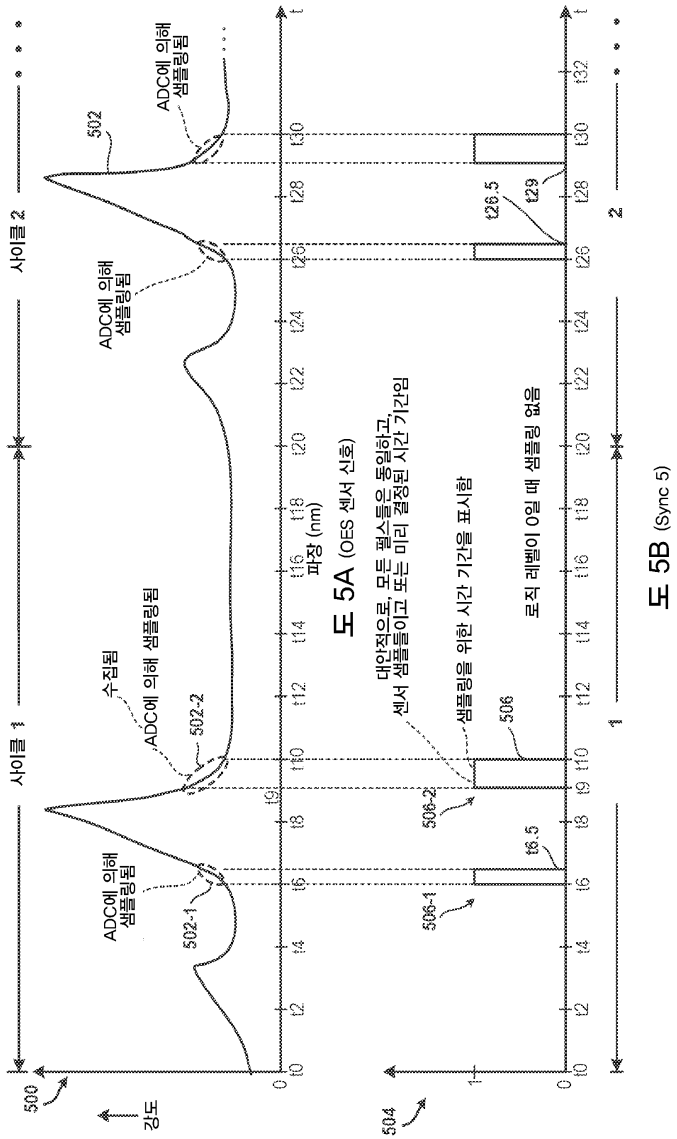
도면3


300
TCP 매칭부
O2
I1
130
102
O1
TCP 생성기
112
114
S
110
108
139
148
O5
바이어스 매칭부
I2
104
O3
134
136
O4
I3
106
바이어스 생성기 1
바이어스 생성기 2
(이터넷)
Sync 1
140
120
310
304
RFG에 대한 펄싱 프리셋들
Sync 2
122
312
RFG에 대한 펄싱 프리셋들
Sync 3
302
308
142
306
138
116
모듈 제어기
펄스 제어기
① 펄싱 프리셋들
124
144
점-대-점
ECAT
ENET
TTL
펄싱 프리셋들
파라미터 SP
Sync

도면4


TCP 매칭부
센서
TCP 생성기
바이어스 매칭부
바이어스 생성기 1
바이어스 생성기 2
OES 시스템
V 센서 시스템
모듈 제어기
센서
변환
Sync 1
Sync 2
Sync 3
Sync 4b
Sync 5
ECAT
TTL
(센서들을 갖는 EtherCAT)

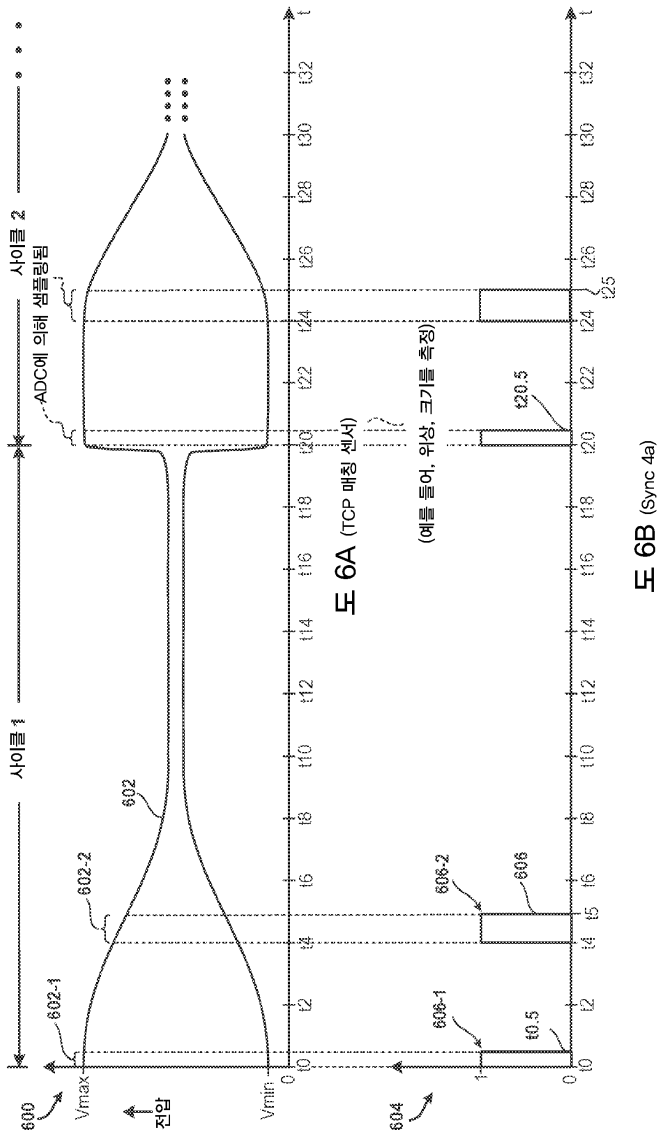
도면5



도 5A (OES 센서 신호)

도 5B (Sync 5)

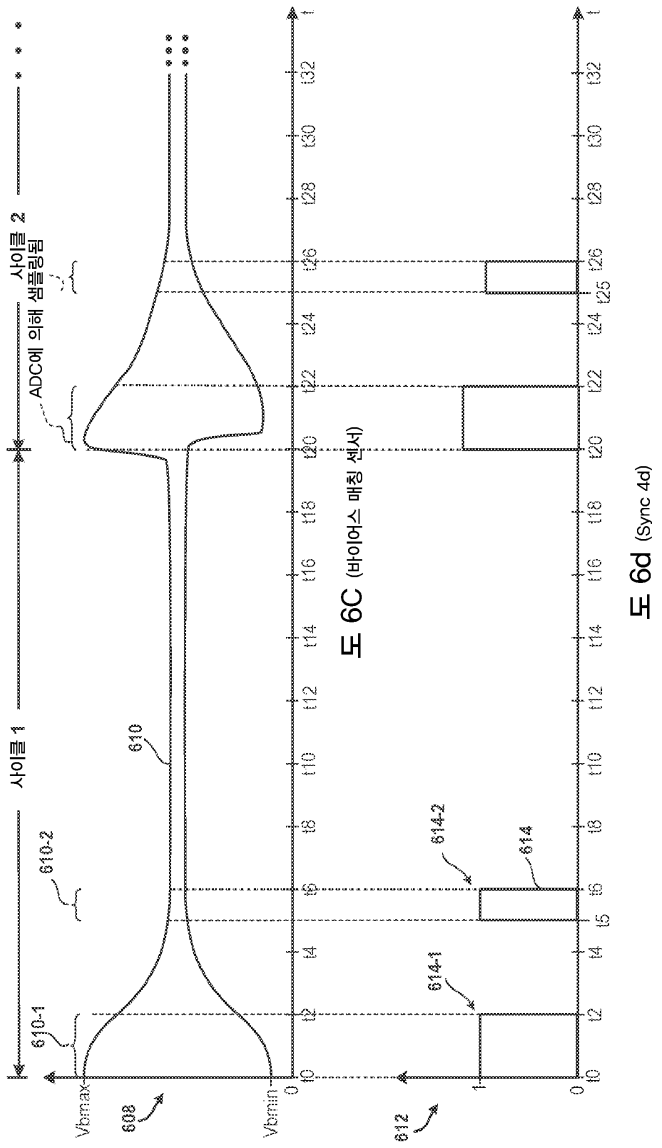
도면6ab



도 6A (TCP 매칭 센서)

도 6B (Sync 4a)

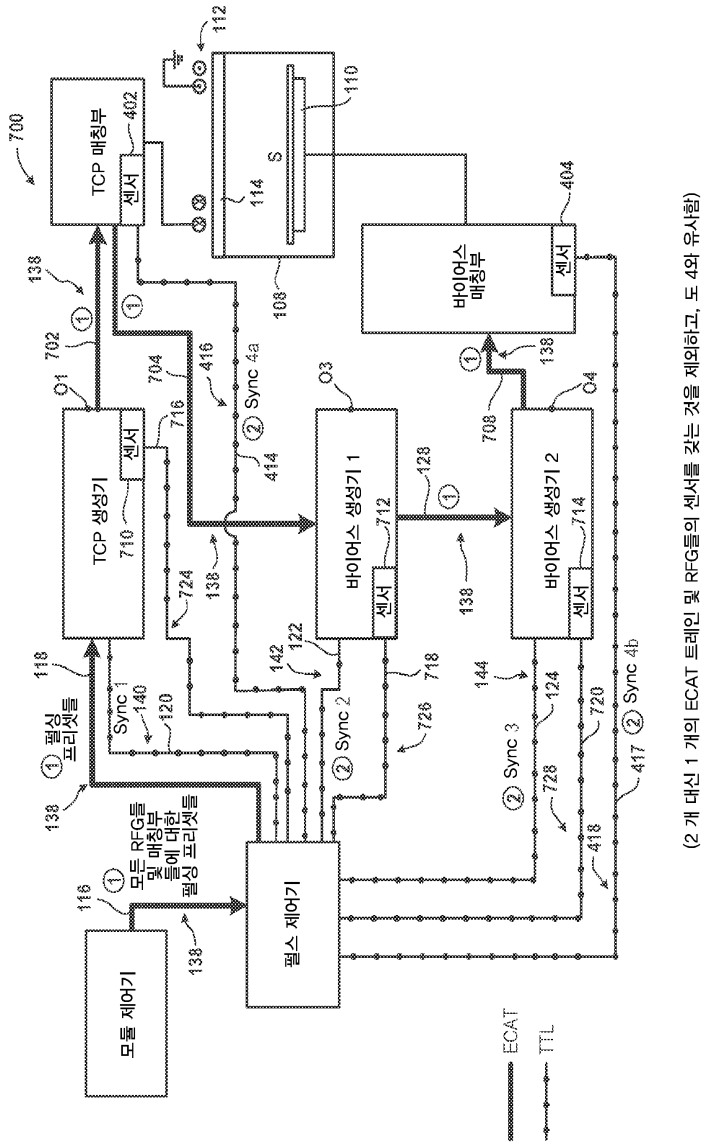
도면6cd



도 6C (바이어스 매칭 센서)

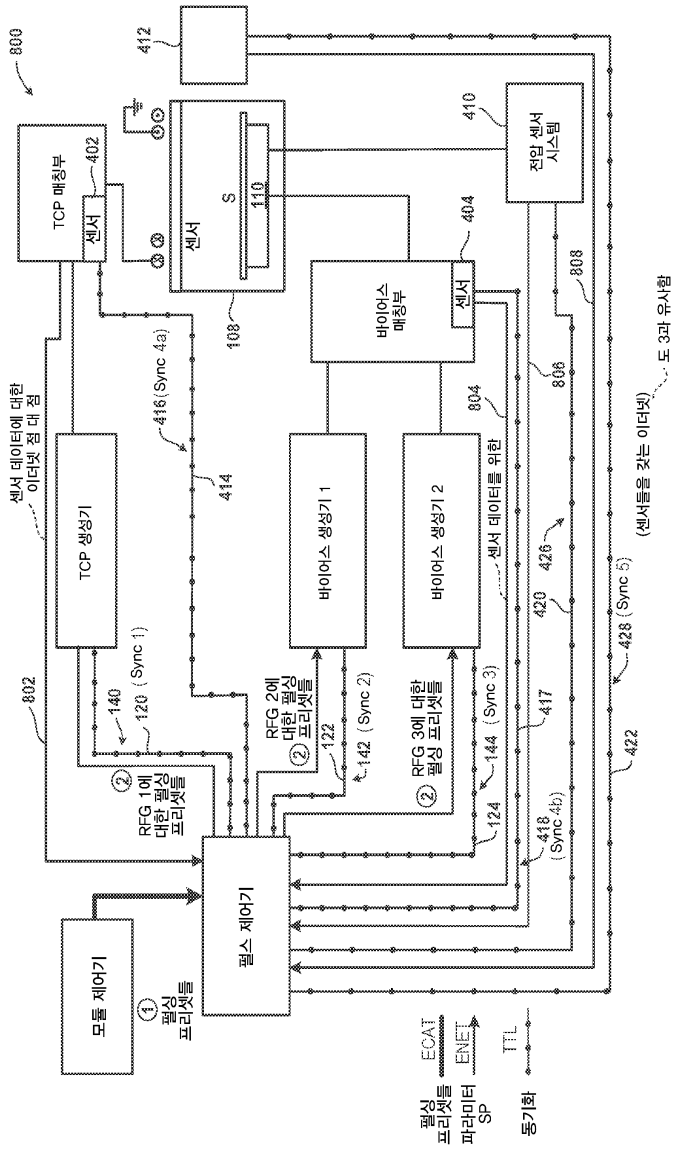
도 6d (Sync 4d)

도면7

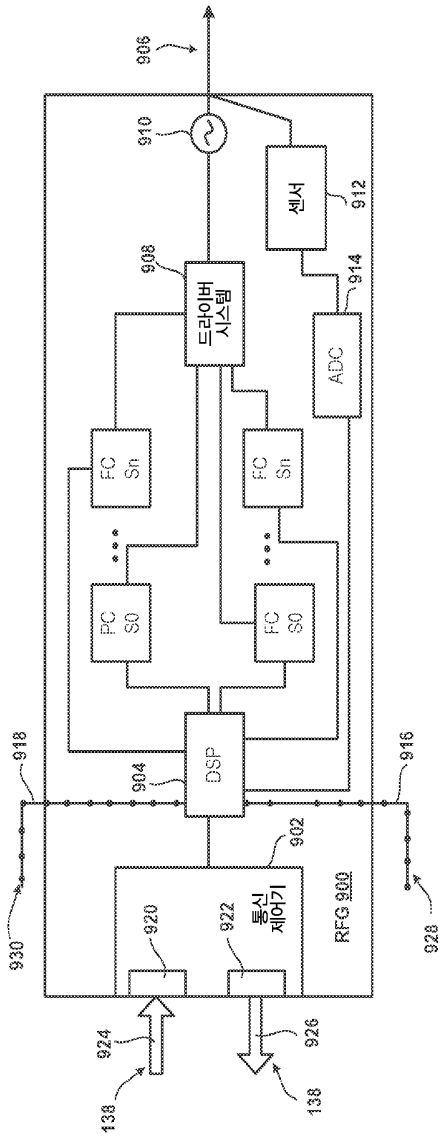


(2 개 대신 1 개의 ECAT 트레인 및 RFG들의 센서를 갖는 것을 제외하고, 도 4와 유사함)

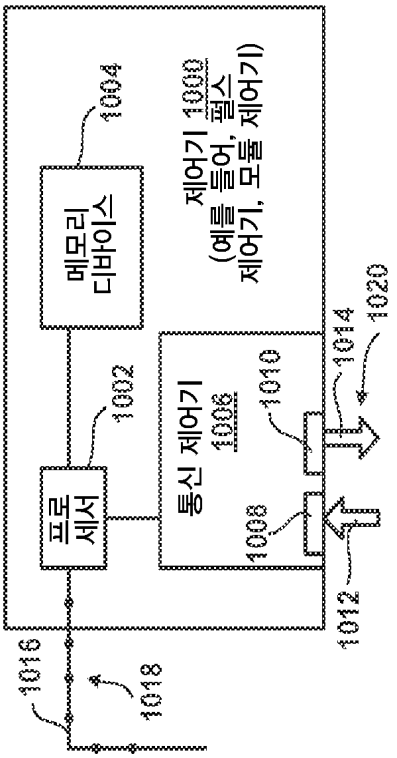
도면8


800
412
TCP 매칭부
402
센서
410
전압 센서 시스템
센서
S
110
108
404
바이어스 매칭부
센서
808
806
804
416 (Sync 4a)
414
센서 데이터에 대한 이더넷 점 대 점
TCP 생성기
바이어스 생성기 1
바이어스 생성기 2
센서 데이터를 위한
(센서들을 갖는 이더넷)
도 3과 유사함
426
420
428 (Sync 5)
802
140
120 (Sync 1)
RFG 1에 대한 펄싱 프리셋들
RFG 2에 대한 펄싱 프리셋들
122
142 (Sync 2)
RFG 3에 대한 펄싱 프리셋들
144 (Sync 3)
417
422
124
418 (Sync 4b)
펄스 제어기
모듈 제어기
① 펄싱 프리셋들
ECAT
ENET
TTL
펄싱 프리셋들
파라미터 SP
동기화

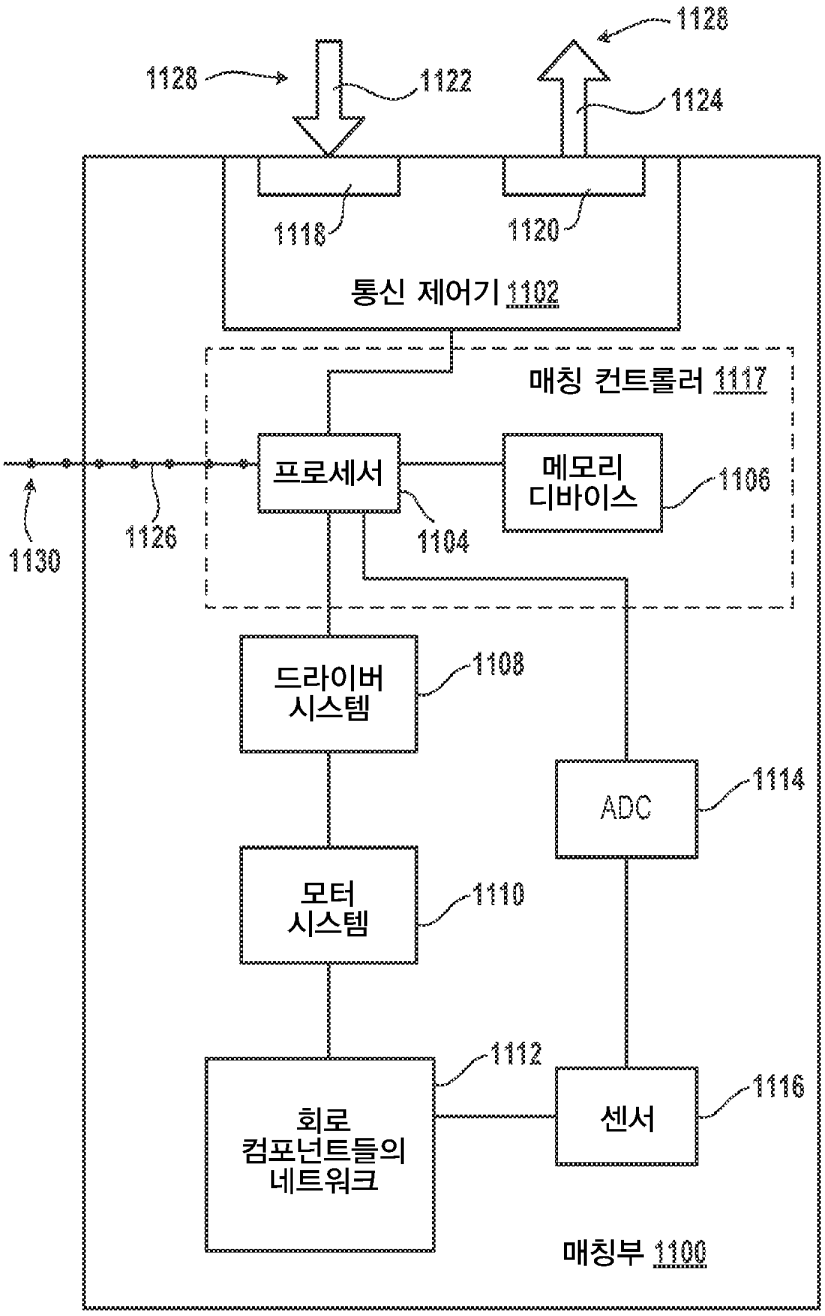
도면9


906
910
센서
912
908
드라이버 시스템
914
ADC
FC Sn
FC S0
DSP
904
902
916
918
930
920
922
통신 제어기
RFG 900
928
924
926
138
138

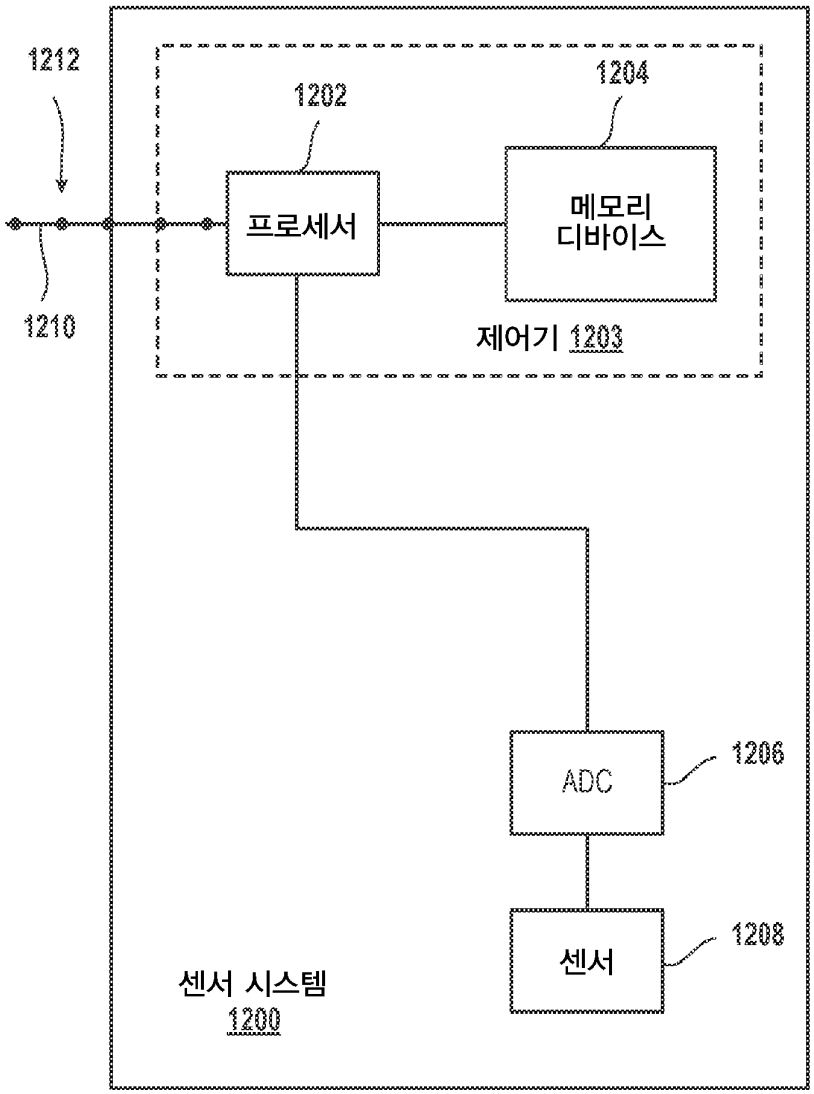
도면10


1004
메모리 디바이스
제어기 1003 (예를 들어, 펄스 제어기, 모듈 제어기)
1002
프로세서
통신 제어기 1006
1010
1014
1020
1008
1012
1016
1018

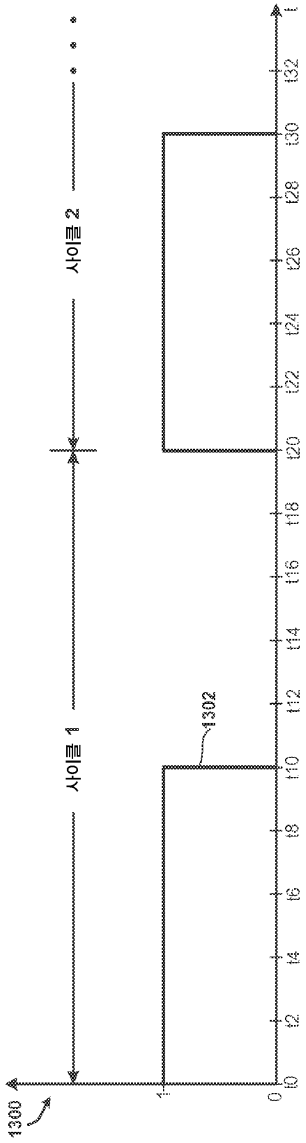
도면11


1128
1122
1128
1124
1118
1120
통신 제어기 1102
매칭 컨트롤러 1117
프로세서
메모리 디바이스
1106
1104
1130
1126
드라이버 시스템
1108
ADC
1114
모터 시스템
1110
1112
회로 컴포넌트들의 네트워크
센서
1116
매칭부 1100

도면12


1212
1202
1204
프로세서
메모리
디바이스
1210
제어기 1203
ADC
1206
센서
1208
센서 시스템
1200

도면13


1300
사이클 1
사이클 2
1302
1
0
t0
t2
t4
t6
t8
t10
t12
t14
t16
t18
t20
t22
t24
t26
t28
t30
t32
t