

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7316130号

(P7316130)

(45)発行日 令和5年7月27日(2023.7.27)

(24)登録日 令和5年7月19日(2023.7.19)

(51)国際特許分類

F I

G 0 6 T 1/60 (2006.01)

G 0 6 T 1/60 4 5 0 C

G 0 6 N 3/04 (2023.01)

G 0 6 N 3/04

G 0 6 N 3/08 (2023.01)

G 0 6 N 3/08

G 0 6 F 17/10 (2006.01)

G 0 6 F 17/10 S

G 0 6 T 1/40 (2006.01)

G 0 6 T 1/40

請求項の数 13 (全16頁) 最終頁に続く

(21)出願番号 特願2019-131395(P2019-131395)

(22)出願日 令和1年7月16日(2019.7.16)

(65)公開番号 特開2021-15569(P2021-15569A)

(43)公開日 令和3年2月12日(2021.2.12)

審査請求日 令和4年7月19日(2022.7.19)

(73)特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74)代理人 110003281

弁理士法人大塚国際特許事務所

(72)発明者 有泉 政博

東京都大田区下丸子3丁目30番2号

キヤノン株式会社内

(72)発明者 チン ソクイ

東京都大田区下丸子3丁目30番2号

キヤノン株式会社内

審査官 佐田 宏史

最終頁に続く

(54)【発明の名称】 画像処理装置、画像処理装置の制御方法、プログラム

(57)【特許請求の範囲】

【請求項1】

画像処理装置であって、

入力された画像の画像サイズを判定し、前記判定した画像サイズが第1のサイズより大きい場合には、当該入力された画像を第1のサイズに縮小処理をしてから第1のメモリに記憶するように制御し、前記判定した画像サイズが前記第1のサイズ以下の場合には、当該入力された画像を前記縮小処理をせずに第1のメモリに記憶するように制御する制御手段と、前記第1のメモリに記憶された画像が前記第1のサイズより小さい場合には、拡大処理をしてから画像処理をし、前記第1のメモリに記憶された画像が前記第1のサイズの場合には、前記拡大処理をせずに前記画像処理をする第1の処理手段を有することを特徴とする画像処理装置。

【請求項2】

前記第1の処理手段は、前記第1のメモリに記憶された画像と、第2のメモリに記憶された画像とを処理して、処理結果を前記第2のメモリに記憶し、
前記第2のメモリに記憶された画像は、前記第1のサイズを有することを特徴とする請求項1に記載の画像処理装置。

【請求項3】

前記第1の処理手段は、前記第1のメモリに記憶された画像に対する処理を、前記第1のメモリから該画像を繰り返し読み出して行うことを特徴とする請求項2に記載の画像処理装置。

【請求項 4】

第 3 のメモリに記憶された画像を処理する第 2 の処理手段を更に備え、
前記入力された画像は、第 2 の処理手段により処理された画像であることを特徴とする
請求項 2 または 3 に記載の画像処理装置。

【請求項 5】

前記第 2 の処理手段は処理結果を前記第 3 のメモリに記憶し、
前記画像処理装置は、
前記第 2 のメモリに記憶された前記第 1 の処理手段の処理結果と、前記第 3 のメモリに
記憶された前記第 2 の処理手段の処理結果とに対し、活性化処理及びプーリング処理を行
う後処理手段を更に備え、

10

前記後処理手段によるそれぞれの後処理結果が、前記第 2 のメモリ及び前記第 3 のメモ
リのうちの対応するメモリに記憶され、

前記第 2 の処理手段は、前記第 3 のメモリに記憶された後処理結果を処理し、
前記制御手段は、前記第 2 の処理手段により処理された前記後処理結果を前記入力され
た画像とする、ことを特徴とする請求項 4 に記載の画像処理装置。

【請求項 6】

前記第 1 の処理手段、及び、前記第 2 の処理手段は、積和演算を実行することを特徴と
する請求項 5 に記載の画像処理装置。

【請求項 7】

前記積和演算は、畳み込みニューラルネットワークの畳み込み演算であることを特徴と
する請求項 6 に記載の画像処理装置。

20

【請求項 8】

画像サイズを変換する変換手段を更に備え、
前記制御手段は、
前記入力された画像の前記画像サイズが前記第 1 のサイズより大きい場合に、前記変
換手段に前記入力された画像を前記第 1 のサイズに縮小させ、
前記第 1 のメモリに記憶された画像が前記第 1 のサイズより小さい場合、前記第 1 の
メモリに記憶された画像を前記第 1 のサイズに拡大させて、前記第 1 の処理手段に提供す
ることを特徴とする、請求項 1 から 7 のいずれか 1 項に記載の画像処理装置。

30

【請求項 9】

前記変換手段は、ダウンサンプリングにより前記画像サイズを縮小することを特徴とす
る請求項 8 に記載の画像処理装置。

【請求項 10】

前記変換手段は、水平方向の補間処理を伴うダウンサンプリングにより前記画像サイズ
を縮小することを特徴とする請求項 9 に記載の画像処理装置。

【請求項 11】

前記変換手段は、水平方向及び垂直方向の平均値補間処理を伴うダウンサンプリングに
より画像サイズを縮小することを特徴とする請求項 9 に記載の画像処理装置。

【請求項 12】

画像処理装置の制御方法であって、
制御手段が、入力された画像の画像サイズを判定し、前記判定した画像サイズが第 1
のサイズより大きい場合は、当該入力された画像を第 1 のサイズに縮小処理をしてから第
1 のメモリに記憶するよう制御し、前記判定した画像サイズが前記第 1 のサイズ以下の場
合には、当該入力された画像を前記縮小処理をせずに第 1 のメモリに記憶するよう制御す
る制御工程と、
第 1 の処理手段が、前記第 1 のメモリに記憶された画像が前記第 1 のサイズより小さい場
合には、拡大処理をしてから画像処理をし、前記第 1 のメモリに記憶された画像が前記第
1 のサイズの場合には、前記拡大処理をせずに前記画像処理をする第 1 の処理工程と、
を含むことを特徴とする画像処理装置の制御方法。

40

【請求項 13】

50

コンピュータを請求項 1 から 1 1 のいずれか 1 項に記載の画像処理装置の各手段として機能させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像処理装置、画像処理装置の制御方法、プログラムに関する。

【背景技術】

【0002】

近年、深層学習の進歩により、画像認識の精度が上がった。畳み込みニューラルネットワーク (Convolutional Neural Network: CNN) は深層学習に用いられる手法として知られている。CNN の中に複数のレイヤがカスケードに接続されている。各レイヤの中に複数枚の特徴画像があり、学習したフィルタ係数と特徴画像の画素を用いてフィルタ処理の結果を計算する。フィルタ処理は積和演算であり、複数の乗算と累積加算を含んでいる。

【0003】

レイヤの中の特徴画像 ($O(\cdot)$) は前レイヤの中の特徴画像 ($I(\cdot)$) と前レイヤに対応するフィルタ係数を用いて計算する。レイヤの中の 1 枚の特徴画像を計算するためには、前レイヤの中の複数枚の特徴画像の情報が必要である。畳み込み演算の計算式は以下の通りである。

【0004】

$$O_{i,j}(n) = \sum_{m=1}^M \sum_{x=1}^X \sum_{y=1}^Y (I_{i+x,j+y}(m) \times C_{x,y}(m,n)) \cdots (\text{式 1})$$

前レイヤの中の特徴画像が M 枚あり、第 m 枚目の特徴画像は $I(m)$ である。フィルタ係数 ($C_{1,1}(m,n) \sim C_{X,Y}(m,n)$) が $X \times Y$ 個あり、特徴画像によって異なる。レイヤ 2 の出力画素 $O_{i,j}(n)$ を算出するための積和演算回数は $M \times X \times Y$ である。畳み込み演算をした後に、出力画素 $O_{i,j}(n)$ を用いて活性化処理やプーリング等の処理を行う。CNN は積和演算の回数が多いため、携帯端末や車載機器等の組み込みシステムに適用した場合、効率的なデータ処理装置が求められている。特許文献 1 では、CNN の各レイヤの積和演算を共通の演算器で処理する構成が提案されている。

【0005】

画像認識の精度を上げるため、CNN ネットワークの中間レイヤの特徴画像を利用する手法が提案されている。非特許文献 1 と非特許文献 2 では、各レイヤの特徴画像を用いて、サイドアウトプット (Side-Output) レイヤを生成する。サイドアウトプットレイヤの中の特徴画像はレイヤによってサイズが異なることが多いため、特徴画像をサンプリングすることにより、特徴画像のサイズを出力結果に合わせる。

【0006】

CNN は各レイヤの中に多数の特徴画像が存在し、この特徴画像を格納するための大きなメモリが必要となる。携帯端末や車載機器等の組み込みシステムに適用する場合、メモリサイズの削減が求められる。

【先行技術文献】

【特許文献】

【0007】

【文献】特開 2016-99707 号公報

【非特許文献】

【0008】

【文献】Saining Xie, Zhuowen Tu, "Holistically-Nested Edge Detection," in Pro

10

20

30

40

50

ceedings of ICCV 2015.

Hariharan B, Arbelaez P, Girshick R, Malik J., "Object Instance Segmentation and Fine-Grained Localization Using Hypercolumns , " IEEE Transactions on Pattern Analysis and Machine Intelligence (Volume: 39, Issue: 4, April 1 2017)

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 9 】

特許文献 1 に記載の手法を従来の CNN に適用した場合、共通の並列演算器を使用することにより、処理装置のコストを抑え、高速に処理することができる。ただし、複数の特徴画像を計算するためには、特徴画像をメモリに保存しておき、同じ特徴画像を何度も並列演算器に入力する必要がある。

10

【 0 0 1 0 】

また、非特許文献 1 及び 2 に記載のサイドアウト型のネットワークを適用しようとした場合、各レイヤの特徴画像とサイドアウトレイヤの特徴画像のサイズが異なる。よって、各レイヤの特徴画像サイズをサイドアウトレイヤの特徴画像サイズに合わせるようにサイズ変換を行う必要がある。また、サイズ変換後の特徴画像をメモリに保存しておき、並列演算器に複数回入力する場合、サイズ変換後の最大サイズの特徴画像を保存するメモリが必要となる。また、サイズ変換前の特徴画像をメモリに保存しておき、サイズ変換しながら並列演算器に複数回入力する場合、変換前の最大サイズの特徴画像を保存する必要がある。

20

【 0 0 1 1 】

更に、サイドアウト型ネットワークでは、サイズの拡大縮小のどちらもが発生し得る。したがって、サイズ変換前の特徴画像を保存する場合は縮小する前の最大サイズの特徴画像を、サイズ変換後の特徴画像を保存する場合は拡大した後の最大サイズの特徴画像を保存するための大きなメモリが必要になる。

【 0 0 1 2 】

そこで本発明は、画像サイズの変換を伴う画像処理において、画像を格納するためのメモリサイズの削減を可能とする技術を提供する。

【課題を解決するための手段】

【 0 0 1 3 】

上記課題を解決するための発明は、画像処理装置であって、
入力された画像の画像サイズを判定し、前記判定した画像サイズが第 1 のサイズより大きい場合には、当該入力された画像を第 1 のサイズに縮小処理をしてから第 1 のメモリに記憶するよう制御し、前記判定した画像サイズが前記第 1 のサイズ以下の場合には、当該入力された画像を前記縮小処理をせずに第 1 のメモリに記憶するよう制御する制御手段と、
前記第 1 のメモリに記憶された画像が前記第 1 のサイズより小さい場合には、拡大処理をしてから画像処理をし、前記第 1 のメモリに記憶された画像が前記第 1 のサイズの場合には、前記拡大処理をせずに前記画像処理をする第 1 の処理手段を有することを特徴とする。

30

【発明の効果】

40

【 0 0 1 4 】

本発明によれば、画像サイズの変換を伴う画像処理において、画像を格納するためのメモリサイズを削減できる。

【図面の簡単な説明】

【 0 0 1 5 】

【図 1】実施形態に対応するデータ処理装置 100 の構成の一例を示すブロック図。

【図 2】実施形態に対応するデータ処理部 105 の機能構成の一例を示すブロック図。

【図 3】実施形態に対応する画像処理の流れを説明するための図。

【図 4】実施形態に対応する処理の一例を示すフローチャート。

【図 5】実施形態に対応する処理対象レイヤの構造の一例を示す図。

50

【図 6】他の実施形態に対応するデータ処理部 105 の機能構成の一例を示す図。

【図 7】他の実施形態に対応する処理の一例を示すフローチャート。

【図 8】他の実施形態における処理順序を説明するための図。

【発明を実施するための形態】

【0016】

以下、添付図面を参照して実施形態を詳しく説明する。尚、以下の実施形態は特許請求の範囲に係る発明を限定するものではない。実施形態には複数の特徴が記載されているが、これらの複数の特徴の全てが発明に必須のものとは限らず、また、複数の特徴は任意に組み合わせられてもよい。さらに、添付図面においては、同一若しくは同様の構成に同一の参照番号を付し、重複した説明は省略する。

10

【0017】

[実施形態 1]

以下では図面を参照しながら本発明の実施形態について詳細に説明する。

【0018】

<データ処理装置の構成例>

図 1 は、実施形態に対応するデータ処理装置 100 の一構成例を示すブロック図である。以下では、データ処理装置 100 として入力画像を処理する画像処理装置について説明するが、処理対象は画像に限らず、音声であってもよいし、その他の任意のセンサにより取得されたデータであってもよい。

【0019】

入力部 101 は、ユーザーからの指示や、データを入力する装置で、キーボード、マウス、ポインタ装置、ボタン等を含む。データ保存部 102 は画像データを保存し、例えば、ハードディスク、フレキシブルディスク、CD-ROM、CD-R や DVD、メモリーカード、CF カード、スマートメディア、SD カード、メモリスティック、xD ピクチャーカード、USB メモリ等で構成される。データ保存部 102 には画像データの他にも、プログラムやその他のデータを保存することも可能である。あるいは、後述する RAM 108 の一部をデータ保存部 102 として用いても良い。また、後述する通信部 103 により接続した外部機器の記憶装置を、通信部 103 を介して利用するように仮想的に構成しても良い。

20

【0020】

通信部 103 は、機器間通信用のインタフェース (I/F) である。なお、図 1 では入力部 101、データ保存部 102、表示部 104 が全て 1 つの装置内に含まれるように示しているが、これらの部分が公知の通信方式による通信路で接続されて構成されてもよい。表示部 104 は、画像処理前、画像処理後の画像を表示、あるいは GUI 等の画像を表示する。表示部 104 は、CRT や液晶ディスプレイ等で構成され、ケーブル等で接続された外部装置のディスプレイ装置を利用してもよい。更に、公知のタッチスクリーン装置のように、表示部 104 と入力部 101 が同一装置であってもよい。その場合には、タッチスクリーンによる入力を入力部 101 の入力として扱う。

30

【0021】

データ処理部 105 は、後述する図 4 のフローチャートに従い、RAM 108 に保存された画像処理の結果を用い、後述のデータ処理 (S301 - S326) を実施し、データ処理された結果をデータ保存部 102 (または RAM 108) に出力する。データ処理された結果に基づき、CPU 106 が動画像 (複数フレーム) についての画像処理または画像認識を行う。CPU 106 により処理された画像処理または画像認識の結果は、RAM 108 に保存される。データ処理部 105 は、例えば、専用ロジック回路やメモリを用いてハードウェア的に構成されてもよい。或いは、メモリに記憶されている処理プログラムを CPU 等のコンピュータが実行することにより、ソフトウェア的に構成されてもよい。

40

【0022】

CPU 106 は本装置全体の動作を制御する制御部として機能する。ROM 107 と RAM 108 は、CPU 106 が実行する処理に必要なプログラム、データ、作業領域など

50

をCPU 106に提供する。後述する処理に必要なプログラムがデータ保存部102に格納されている場合や、ROM 107に格納されている場合、一旦RAM 108に書き込んでから実行する。また通信部103を経由してプログラムを受信する場合、データ保存部102に一旦記録した後にRAM 108に書き込むか、通信部103からRAM 108に直接に書き込んでから実行される。

【0023】

画像処理部109は、CPU 106からのコマンドを受け、データ保存部102に書き込まれた画像データを読み出して画素値のレンジ調整を行い、その結果を再びRAM 108に書き込む。

【0024】

図1においては、CPUが1つ(CPU 106)だけである構成だが、これを複数設けるような構成にしても良い。また、データ処理部105をCPUで構成しても良い。装置のシステム構成については、上記以外にも様々な構成要素が存在するが、本発明の主眼ではないのでその説明は省略する。

【0025】

次に、図2を参照してデータ処理部105の機能構成を説明する。図2は、実施形態に対応するデータ処理部105の機能構成の一例を示す図である。データ処理部105は、第1のメモリ201、第1の積和演算部202、分岐処理部203、サンプリング処理部204、第2のメモリ205、第2の積和演算部206、サンプリングデータ制御部207、第3のメモリ208を有するように構成される。

【0026】

第1のメモリ201は第1種類のデータ(画像)を保存するためのメモリであり、第2のメモリ205は第2種類のデータ(画像)を保存するためのメモリである。第1の積和演算部202は第1種類のデータに基づいて第1の積和演算結果を計算し、第2の積和演算部206は第1種類のデータと第2種類のデータに基づいて第2の積和演算結果を計算する。分岐処理部203は第1の積和演算結果をコピーし、2つに分けて出力する。サンプリング処理部204は第1の積和演算結果をサンプリングし、サンプリング結果を出力する。サンプリングデータ転送部207はサンプリング処理部204のサンプリング倍率に応じて第1の積和演算結果とサンプリング結果のデータ転送を制御する。第3のメモリは第1の積和演算結果またはサンプリング結果の一方を保存するためのメモリである。また、各処理部を制御するための図示しないデータ処理部105の全体制御部があり、各処理部は全体制御部のコマンドに基づいて動作する。

【0027】

次に、図3を参照して処理対象ネットワークの構造について説明する。図3は、処理対象ネットワークの構造の例を示す図である。ネットワーク構造は、積和演算の計算量、特徴画像のサイズ、枚数、ビット数等の情報を含んでいる。図3(A)は、一般的なサイドアウトネットワークの構造の一例を示す。ここでのレイヤ数は4(レイヤ0-3)であり、それぞれのレイヤ中に複数枚の特徴画像がある。

【0028】

まず、レイヤ0-3の計算について説明する。レイヤ0では、特徴画像301とフィルタ係数を用いて積和演算を行い、レイヤ1の特徴画像302を生成する。特徴画像301は入力画像である。レイヤ1では、特徴画像302とフィルタ係数を用いて積和演算をし、レイヤ2の特徴画像303を生成する。レイヤ2では、特徴画像303とフィルタ係数を用いて積和演算をし、レイヤ3の特徴画像304を生成する。

【0029】

ここで、サイドアウトレイヤの計算について説明する。サイドアウトレイヤでは、レイヤ1-3の特徴画像302-304をサンプリングし、出力結果308と同じサイズのサイドアウトレイヤの特徴画像305-307を生成し、メモリに保存する。その後、サイドアウトレイヤの特徴画像305-307とフィルタ係数を用いて積和演算をし、出力結果308を計算する。

10

20

30

40

50

【 0 0 3 0 】

図 3 (B) は本実施形態に対応するデータ処理装置 1 0 0 で処理する場合のサイドアウトネットワークの構造の一例を示す。図 3 (B) に示す構造においても、図 3 (A) のサイドアウトネットワークと同等レベルの結果が得られる。

【 0 0 3 1 】

レイヤ 0 - 3 の計算について説明する。レイヤ 0 では、特徴画像 3 0 1 とフィルタ係数を用いて第 1 の積和演算部 2 0 2 が第 1 の積和演算をし、レイヤ 1 の特徴画像 3 0 2 を生成する。特徴画像 3 0 1 は入力画像である。レイヤ 1 では、特徴画像 3 0 2 とフィルタ係数を用いて第 1 の積和演算部 2 0 2 が第 1 の積和演算をし、レイヤ 2 の特徴画像 3 0 3 を生成する。特徴画像 3 0 2 をサンプリング処理部 2 0 4 がサンプリングし、出力結果 3 0 8 と同じサイズの特徴画像 3 0 5 を生成する。特徴画像 3 0 5 とフィルタ係数を用いて第 2 の積和演算部 2 0 6 が第 2 の積和演算をし、出力結果 3 0 8 を計算するための中間結果 3 0 9 を生成する。中間結果 3 0 9 は、レイヤ 2 の特徴画像として扱われ、第 2 のメモリ 2 0 5 に保存される。

10

【 0 0 3 2 】

レイヤ 2 では、特徴画像 3 0 3 とフィルタ係数を用いて第 1 の積和演算部 2 0 2 が第 1 の積和演算をし、レイヤ 3 の特徴画像 3 0 4 を生成する。特徴画像 3 0 3 をサンプリング処理部 2 0 4 がサンプリングし、出力結果 3 0 8 と同じサイズの特徴画像 3 0 6 を生成する。特徴画像 3 0 6 とフィルタ係数を用いて第 2 の積和演算部 2 0 6 が第 2 の積和演算をし、中間結果 3 0 9 に基づいて出力結果 3 0 8 を計算するための中間結果 3 1 0 を生成する。中間結果 3 1 0 は、レイヤ 3 の特徴画像として扱われ、第 2 のメモリ 2 0 5 に保存される。

20

【 0 0 3 3 】

レイヤ 3 では、特徴画像 3 0 4 をサンプリングし、出力結果 3 0 8 と同じサイズの特徴画像 3 0 7 を生成する。特徴画像 3 0 7 とフィルタ係数を用いて第 2 の積和演算部 2 0 6 が第 2 の積和演算をし、中間結果 3 1 0 に基づいて出力結果 3 0 8 を生成する。

【 0 0 3 4 】

このように中間結果 3 0 9 、 3 1 0 を計算することによって、出力結果 3 0 8 の計算を分割している。サイドアウトレイヤの特徴画像 3 0 5 、 3 0 6 は、中間結果 3 0 9 、 3 1 0 を計算した後にそれぞれ破棄することができ、一般的なサイドアウトネットワークを処理する場合よりもメモリコストが小さいので組み込みシステムでの実装に向いている。

30

【 0 0 3 5 】

本実施形態では、積和演算と並列に動作するサンプリングの処理機構を設けており、異なるレイヤのデータを並列に処理することができる。図 3 (B) の例では、最初にレイヤ 1 の特徴画像 3 0 2 とレイヤ 2 の中間結果 3 0 9 を並列に計算する。次にレイヤ 2 の特徴画像 3 0 3 とレイヤ 3 の中間結果 3 1 0 を並列に計算する。最後にレイヤ 3 の特徴画像 3 0 4 と出力結果 3 0 8 を並列に計算する。

【 0 0 3 6 】

本実施形態では、第 2 の積和演算部 2 0 6 によって、中間結果 3 0 9 を部分的に順次計算する。そのため、中間結果 3 0 9 を計算するためにはサンプリングした特徴画像 3 0 5 を複数回転送する必要がある。中間結果 3 1 0 、 出力画像 3 0 8 の計算においても同様である。サンプリングした特徴画像を複数回転送する必要があるため、なんらかの形で特徴画像を保存しておく必要がある。本実施形態では、サンプリング倍率に応じて、サンプリング前、サンプリング後のどちらの特徴画像をメモリに保存するか切り替えることで、メモリコストを削減する。

40

【 0 0 3 7 】

次に、図 4 を参照して、データ処理装置 1 0 0 が実行するデータ処理の流れを説明する。図 4 は、実施形態に対応するデータ処理の一例を示すフローチャートである。当該フローチャートに対応する処理はデータ処理部 1 0 5 により実行される。以下では、図 2 に示したデータ処理部 1 0 5 の構成と、図 5 に示した 3 つのレイヤ (レイヤ 1 - レイヤ 3) で

50

構成したネットワークの例に基づき、図4のフローチャートの各ステップにおける処理を説明する。

【0038】

まず、S401では、データ処理部105内の全体制御部は第1種類のデータ（特徴画像）と第2種類のデータ（中間結果）の初期値をそれぞれ第1のメモリ201と第2のメモリ205とに保存する。図5の例では、第1種類のデータの解像度が 120×120 であり、第2種類のデータの解像度が 60×60 である。RAM108に保存した画像データを初期値として使用しても良い。続くS402では、全体制御部はレイヤのループを開始し、最初のレイヤを処理する。続くS403では、全体制御部は第1のメモリ201から第1種類のデータを読み出し、第1の積和演算部202に入力する。続くS404では、第1種類のデータとフィルタ係数を用いて、第1の積和演算結果を第1の積和演算部202で計算し、分岐処理部203で1つの第1の積和演算結果を2つにコピーして出力する。続くS405では、全体制御部は分岐処理部203でコピーした第1の積和演算結果を第1種類のデータとして第1のメモリ201に保存する。

10

【0039】

続くS406では、サンプリングデータ制御部207はサンプリング処理部204のサンプリング倍率を判定し、サンプリング倍率に応じて処理を分岐する。サンプリング倍率は、第1の積和演算結果、或いは、第1種類のデータの第1のサイズと、第2の種類のデータの第2のサイズとの関係で定まる。第1のサイズは、レイヤに応じて 120×120 、 60×60 、 30×30 のいずれかとなる一方、第2のサイズは 60×60 で一定である。レイヤ1は第1種類のデータサイズが 120×120 であるため、第2のサイズに変換するためのサンプリング倍率は0.5となる。レイヤ2は第1種類のデータサイズが 60×60 であるため、サンプリング倍率は1.0となる。レイヤ3は第1種類のデータサイズが 30×30 であるため、第2のサイズに変換するためのサンプリング倍率は2.0となる。

20

【0040】

サンプリング倍率が1.0未満、すなわちダウンサンプリングである場合はS407-S414の処理を行う。サンプリング倍率が1.0未満の場合はサンプリングによってサイズが縮小されるため、サンプリング後のデータを第3のメモリ208に保存する。サンプリング倍率が1.0以上の場合、すなわちアップサンプリングである場合はS415-S422の処理を行う。サンプリング倍率が1.0以上の場合にはサンプリングによって画像サイズが拡大されるか、あるいは同じサイズが維持されるため、サンプリング前のデータを第3のメモリ208に保存する。

30

【0041】

本実施形態では、第1種類のデータのサイズが第2のサイズ以下の場合に、サンプリング倍率は1.0以上となり第1の積和演算結果はそのまま第3のメモリ208に記憶される。また、第1種類のデータのサイズが第2のサイズより大きい場合、サンプリング倍率は1.0未満となり第1の積和演算結果は第2のサイズに縮小されて第3のメモリ208に記憶されることになる。

【0042】

このようにサンプリング倍率に応じて第3のメモリ208に保存するデータを変更することで、第3のメモリ208の容量を削減することができる。サンプリング前、あるいはサンプリング後、どちらか一方のデータを保存する場合、サンプリング前後の最大データサイズである 120×120 のデータを格納する必要がある。しかし、本実施形態では、サンプリング倍率に応じて、サンプリング前後で小さい方のデータを選択して保存するため、第3のメモリ208のメモリサイズは 60×60 のデータを格納するだけの容量で良い。

40

【0043】

本実施形態では、レイヤ1はサンプリング倍率は0.5となり、S407-S414の処理を行う。レイヤ2はサンプリング倍率は1.0となり、S415-S422の処理を

50

行う。レイヤ 3 はサンプリング倍率は 2 . 0 となり、S 4 1 5 - S 4 2 2 の処理を行う。

【 0 0 4 4 】

本実施形態の第 2 の積和演算部 2 0 6 では、サンプリングした特徴画像 1 枚の入力に対して中間結果（出力結果）1 枚分の積和演算を並列に行う。図 5 のレイヤ 1 を処理する場合、特徴画像の 1 枚を第 2 の積和演算部に 2 回入力することになる。レイヤ 2、レイヤ 3 においても同じ特徴画像を 2 回ずつ入力することになる。したがって、後述する第 2 の積和演算ループ、S 4 0 9 - S 4 1 4、S 4 1 6 - S 4 2 2 では、レイヤ 1、レイヤ 2、レイヤ 3 いずれも 2 回ループすることになる。

【 0 0 4 5 】

次に、サンプリング処理部 2 0 4 のサンプリング倍率が 1 . 0 未満、すなわちダウンサンプリング（画像サイズの縮小）である場合の S 4 0 7 - S 4 1 4 の処理について説明する。まず、S 4 0 7 では、サンプリングデータ制御部 2 0 7 は分岐処理部 2 0 3 の出力である第 1 の積和演算結果をサンプリング処理部 2 0 4 に入力してダウンサンプリングする。S 4 0 8 では、サンプリングデータ制御部 2 0 7 はサンプリング処理部 2 0 4 でダウンサンプリングしたデータを第 3 のメモリ 2 0 8 に保存する。続く S 4 0 9 では、全体制御部およびサンプリングデータ制御部 2 0 7 は第 2 の積和演算ループを開始する。続く S 4 1 0 では、サンプリングデータ制御部 2 0 7 は第 3 のメモリ 2 0 8 からダウンサンプリングした後の第 1 の積和演算結果を読み出し、第 2 の積和演算部 2 0 6 に入力する。続く S 4 1 1 では、全体制御部は第 2 のメモリ 2 0 5 から第 2 種類のデータを読み出し、第 2 の積和演算部 2 0 6 に入力する。

【 0 0 4 6 】

続く S 4 1 2 では、第 2 の積和演算部 2 0 6 で第 2 の積和演算結果を計算する。ここでは、ダウンサンプリングした後の第 1 の積和演算結果とフィルタ係数とを用いて計算した積和演算結果と、第 2 種類のデータとの和を計算する。続く S 4 1 3 では、全体制御部は第 2 の積和演算結果を第 2 種類のデータとして第 2 のメモリ 2 0 5 に保存する。続く S 4 1 4 では、全体制御部およびサンプリングデータ制御部 2 0 7 は第 2 の積和演算ループの終了判定を行う。現ループにおけるレイヤの、第 2 の積和演算が全て終了した場合、第 2 の積和演算を終了する。そうでない場合、S 4 1 0 に戻り、第 2 の積和演算を継続する。

【 0 0 4 7 】

次に、サンプリング処理部 2 0 4 のサンプリング倍率が 1 . 0 以上、すなわちアップサンプリング（画像サイズの拡大）である場合の S 4 1 5 - S 4 2 2 の処理について説明する。まず、S 4 1 5 では、サンプリングデータ制御部 2 0 7 は分岐処理部 2 0 3 の出力である第 1 の積和演算結果を第 3 のメモリ 2 0 8 に保存する。続く S 4 1 6 は、全体制御部およびサンプリングデータ制御部 2 0 7 は第 2 の積和演算ループを開始する。続く S 4 1 7 では、サンプリングデータ制御部 2 0 7 は第 3 のメモリ 2 0 8 から第 1 の積和演算結果を読み出し、サンプリング処理部 2 0 4 に入力する。

【 0 0 4 8 】

続く S 4 1 8 では、サンプリング処理部 2 0 4 は第 1 の積和演算結果をアップサンプリングし、サンプリングデータ制御部 2 0 7 はアップサンプリングしたデータを第 2 の積和演算部 2 0 6 に入力する。続く S 4 1 9 では、全体制御部は第 2 のメモリ 2 0 5 から第 2 種類のデータを読み出し、第 2 の積和演算部 2 0 6 に入力する。続く S 4 2 0 では、第 2 の積和演算部 2 0 6 で第 2 の積和演算結果を計算する。第 2 の積和演算結果は、アップサンプリングした後の第 1 の積和演算結果とフィルタ係数を用いて計算した積和演算結果と、第 2 種類のデータとの和である。続く S 4 2 1 では、全体制御部は第 2 の積和演算結果を第 2 種類のデータとして第 2 のメモリ 2 0 5 に保存する。続く S 4 2 2 では、全体制御部およびサンプリングデータ制御部 2 0 7 は第 2 の積和演算ループの終了判定を行う。現ループにおけるレイヤの、第 2 の積和演算が全て完了した場合、第 2 の積和演算を終了する。そうでない場合、S 4 1 7 に戻り、第 2 の積和演算を継続する。

【 0 0 4 9 】

以上により、第 2 の積和演算が終了すると、処理は S 4 2 3 に進む。S 4 2 3 では、全

10

20

30

40

50

体制御部は第 1 種類のデータを第 1 のメモリ 201 から、第 2 種類のデータを第 2 のメモリ 205 からそれぞれ読み出し、RAM 108 に保存する。続く S424 では、CPU 106 は、RAM 108 から第 1 種類のデータと第 2 種類のデータを読み出し、活性化処理とプーリング処理との後処理を行う。続く S425 では、CPU 106 は活性化処理及びプーリング処理の後処理結果をデータ処理部 105 に転送し、データ処理部 105 の全体制御部は第 1 と第 2 種類のデータの処理結果をそれぞれ第 1 のメモリ 201 と第 2 のメモリ 205 に保存する。S426 では、全体制御部はレイヤのループの終了判定をする。処理レイヤが最後のレイヤになった場合、データ並列処理を終了する。そうでない場合、S403 に戻り、次のレイヤの処理を開始する。

【0050】

次に、サンプリング処理部 204 における処理について説明する。本実施形態では式 2 に基づいてアップサンプリングを行う。

$$A_{i,j} = B_{[i/r],[j/r]} \cdots (\text{式 2})$$

【0051】

サンプリング前の特徴画像を B、サンプリング後の特徴画像を A とする。B_{i,j} はサンプリング前の特徴画像の水平位置 i、垂直位置 j の画素値を示す。A_{i,j} はサンプリング後の特徴画像の水平位置 i、垂直位置 j の画素値を示す。r はサンプリング倍率を示す整数であり、アップサンプリング時は $r \geq 1$ である。[x] は x の小数点以下の値を切り捨てた整数値を示す。式 2 によれば、サンプリング後の特徴画像は、サンプリング前の特徴画像の画素を水平・垂直方向に $r \times r$ 回繰り返した特徴画像となる。

【0052】

本実施形態では式 3 に基づいてダウンサンプリングを行う。

$$A_{i,j} = B_{r'i+k,r'j+l} \cdots (\text{式 3})$$

ここで、k、l はサンプリング位置の水平・垂直方向のオフセットを示す。r' はサンプリング倍率の逆数を示す整数であり、 $r' = (1/r)$ で計算される。式 3 によれば、サンプリング後の特徴画像は、サンプリング前の特徴画像の位置 (k, l) を始点として間隔 r' で水平・垂直方向にサンプリングした特徴画像となる。

【0053】

式 2、式 3 に基づくサンプリング処理方法の場合、サンプリング処理のためにメモリを使用する必要は無く、サンプリング前の特徴画像、またはサンプリング後の特徴画像を保存する第 3 のメモリだけで良い。

【0054】

以上のように、本実施形態によれば、各レイヤにおいて繰り返し行われる第 2 の積和演算処理のためにデータを記憶するメモリにつき、メモリコストを削減が可能となる。

【0055】

[実施形態 2]

上記の実施形態 1 ではダウンサンプリング時に補間処理を行うことなく単純にサンプリングする例を示したが、サンプリング時に補間処理を行っても良い。そこで本実施形態ではダウンサンプリング時に水平方向に平均値補間を施す例を示す。本実施形態では下記の式 4 に基づいてダウンサンプリングを行う。ダウンサンプリング以外の処理、および構成は実施例 1 と同様である。

【0056】

$$A_{i,j} = \frac{1}{r'} \sum_{k=0}^{r'-1} B_{r'i+k,r'j+l} \cdots (\text{式 4})$$

式 4 によれば、サンプリング後の特徴画像は、サンプリング前の特徴画像に対して水平

方向にタップ数 r' の平均値補間を施し、垂直位置 1 を始点として垂直方向に間隔 r' でサンプリングした特徴画像となる。サンプリング処理部への入力がラスト順である場合、本実施形態のように水平方向の平均値補間を伴うダウンサンプリングを行ったとしても、入力されるデータの累積加算を取れば良いので、サンプリング処理自体にメモリを使う必要は無い。

【 0 0 5 7 】

よって、本実施形態においては、実施形態 1 におけるメモリコスト削減の効果を維持しつつ、ダウンサンプリングにおいて補間処理を行うことで処理精度を高めることができる。

【 0 0 5 8 】

[実施形態 3]

実施形態 2 ではダウンサンプリング処理において水平方向に平均値補間する例を示したが、本実施形態では水平・垂直方向に平均値補間を施すダウンサンプリング処理を用いた例を示す。データ処理装置 1 0 0 の構成は実施形態 1 と同一であるので記載を省略する。

【 0 0 5 9 】

図 6 は、本実施形態に対応するデータ処理部 1 0 5 の構成例を示す。本実施形態では、ダウンサンプリング処理時に垂直方向に平均値補間を施すため、ダウンサンプリング後の水平方向サイズ \times 補間タップ数 r' のサイズの第 4 のメモリ 6 0 1 を使用する。図 5 に示すレイヤ 1, 2, 3 を処理する場合、幅 6 0 の特徴画像を、補間タップ数 2 のライン数だけ持てば良いので、第 4 のメモリのサイズは $6 0 \times 2 = 1 2 0$ となる。その他の構成は図 2 に示したものと同様であるので、対応するブロックには同一の参照番号を付している。

【 0 0 6 0 】

図 7 を参照して、本実施形態におけるデータ処理装置 1 0 0 におけるダウンサンプリング処理の流れを説明する。当該処理は、実施形態 1 の図 4 のフローチャートにおける S 4 0 7 と S 4 0 8 を、S 7 0 1 から S 7 0 8 で置き換えたものとして実施することができる。

【 0 0 6 1 】

まず、S 7 0 1 において、サンプリングデータ制御部 2 0 7 は第 1 の積和演算結果のサンプリングのラインのループを開始する。続く S 7 0 2 では、サンプリングデータ制御部 2 0 7 は第 1 の積和演算結果をサンプリング処理部 2 0 4 に入力し、サンプリング処理部 2 0 4 は第 1 の積和演算結果を水平方向に平均値補間してサンプリングする。続く S 7 0 3 では、サンプリングデータ制御部 2 0 7 は水平方向の平均値補間結果を第 4 のメモリ 6 0 1 に保存する。第 4 のメモリ 6 0 1 に r' ライン分の平均値補間結果が保存されている場合、最も古いラインのデータを上書きする。

【 0 0 6 2 】

続く S 7 0 4 では、サンプリングデータ制御部 2 0 7 は第 4 のメモリに r' ライン分のデータが格納されているかどうかを判定する。 r' ライン分のデータが格納されている場合は、後述する S 7 0 5 - S 7 0 7 を実行する。 r' ライン分のデータが格納されていない場合は、S 7 0 8 を実行する。S 7 0 5 では、サンプリングデータ制御部 2 0 7 は水平方向の平均補間結果 r' ライン分を第 4 のメモリから読み出し、サンプリング処理部 2 0 4 に入力する。続く S 7 0 6 では、サンプリング処理部 2 0 4 は水平方向にサンプリングされたデータを、垂直方向に平均値補間してサンプリングする。続く S 7 0 7 では、サンプリングデータ制御部 2 0 7 は水平・垂直方向に平均値補間しサンプリングしたデータを、第 3 のメモリ 2 0 8 に保存する。続く S 7 0 8 では、サンプリングデータ制御部 2 0 7 は全てのラインのサンプリングの終了判定を行う。終了していた場合は、第 1 の積和演算結果をサンプリングし第 3 のメモリ 2 0 8 に保存する処理を終了する。そうでない場合は、S 7 0 2 に戻り処理を継続する。

【 0 0 6 3 】

S 7 0 2 では、式 5 に基づいて水平方向のダウンサンプリングを行う。 A' は水平方向にサンプリングした特徴画像を示している。

10

20

30

40

50

$$A'_{i,j} = \frac{1}{r'} \sum_{k=0}^{r'-1} B_{r'i+k,j} \quad \cdot \cdot \cdot (\text{式 } 5)$$

【 0 0 6 4 】

S 7 0 6 では、式 6 に基づいて垂直方向のダウンサンプリングを行う。

10

$$A_{i,j} = \frac{1}{r'} \sum_{l=0}^{r'-1} A'_{i,r'j+l} \quad \cdot \cdot \cdot (\text{式 } 6)$$

【 0 0 6 5 】

式 5、式 6 によれば、サンプリング後の特徴画像は、サンプリング前の特徴画像を $r' \times r'$ 画素ずつ平均した特徴画像となる。

20

【 0 0 6 6 】

本実施形態では水平方向にダウンサンプリングしたデータを第 4 のメモリ 6 0 1 に保存したが、第 3 のメモリに保存しても良い。第 4 のメモリの代わりに第 3 のメモリを使用する場合、データ処理部 1 0 5 の構成は実施形態 1、実施形態 2 と同様に図 2 で示した構成となる。このとき、第 3 のメモリのサイズは、実施形態 1 で示した第 3 のメモリのサイズに、本実施形態の第 4 のメモリのサイズを加えたものとなる。

【 0 0 6 7 】

上述の実施形態では、アップサンプリング時のサンプリング倍率 r を整数、ダウンサンプリング時のサンプリング倍率の逆数 r' を整数としていたが、整数倍率のサンプリングに限られるものではない。下記の式 7 のように任意の正数倍率 r でサンプリングすることも可能である。式 7 によれば、サンプリング後の特徴画像は、サンプリング前の特徴画像を正数倍率 r で最近傍補間した特徴画像となる。

30

$$A_{i,j} = B_{[i/r+0.5],[j/r+0.5]} \quad \cdot \cdot \cdot (\text{式 } 7)$$

また、上述の実施形態において、サンプリング方法は限定されるものではない。ダウンサンプリング・アップサンプリング処理時にバイリニア補間、バイキュービック補間、Lanczos 補間など、種々の補間処理を施しても良い。

【 0 0 6 8 】

以上の本実施形態においては、実施形態 1 におけるメモリコスト削減の効果を維持しつつ、ダウンサンプリングにおいて水平、垂直方向に平均値補間処理を行うことで処理精度を更に高めることができる。

40

【 0 0 6 9 】

また、上述の実施形態では各レイヤの特徴画像全体を一度に処理する例を示したが、特徴画像を分割して処理しても良い。図 5 のネットワークを処理する際に、各レイヤの特徴画像を 30×30 を 1 つの処理単位として分割し、図 8 に示す部分特徴画像 8 0 1 ~ 8 2 1 の順番に処理することも可能である。図 8 の処理順序によれば、部分特徴画像 8 0 5 を計算した後は、部分特徴画像 8 0 1 ~ 8 0 4 を保持する必要が無いいため、特徴画像を保存するメモリサイズを、特徴画像全体を一度に処理する場合よりも少なくすることができる。

【 0 0 7 0 】

発明は上記実施形態に制限されるものではなく、発明の精神及び範囲から離脱すること

50

なく、様々な変更及び変形が可能である。従って、発明の範囲を公にするために請求項を添付する。

【 0 0 7 1 】

(その他の実施例)

本発明は、上述の実施形態の 1 以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける 1 つ以上のプロセッサがプログラムを読み出し実行する処理でも実現可能である。また、 1 以上の機能を実現する回路 (例えば、 A S I C) によっても実現可能である。

【 符号の説明 】

【 0 0 7 2 】

1 0 1 : 入力部、 1 0 2 : データ保存部、 1 0 3 : 通信部、 1 0 4 : 表示部、 1 0 5 : データ処理部、 1 0 6 : CPU、 1 0 7 : ROM、 1 0 8 : RAM、 1 0 9 : 画像処理部

10

20

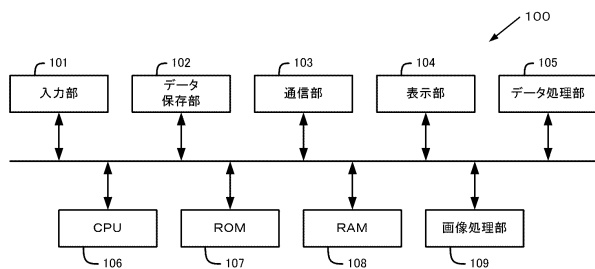
30

40

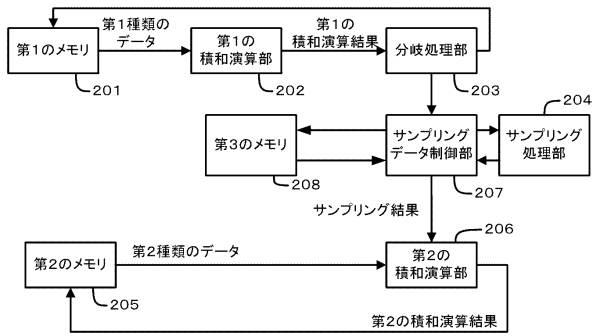
50

【図面】

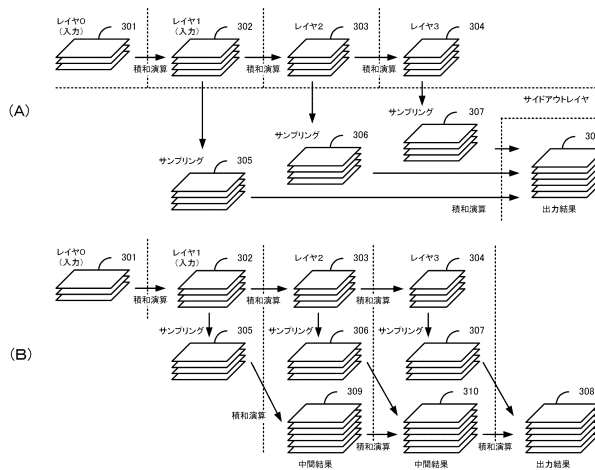
【図 1】



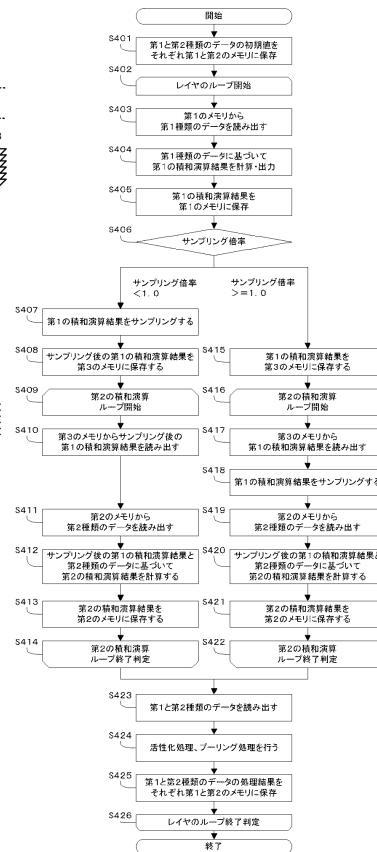
【図 2】



【図 3】



【図 4】



10

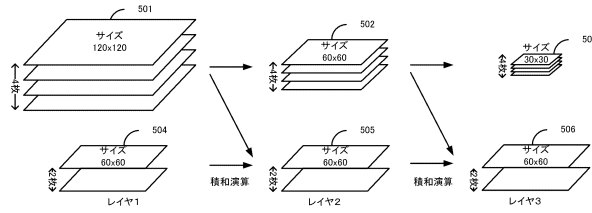
20

30

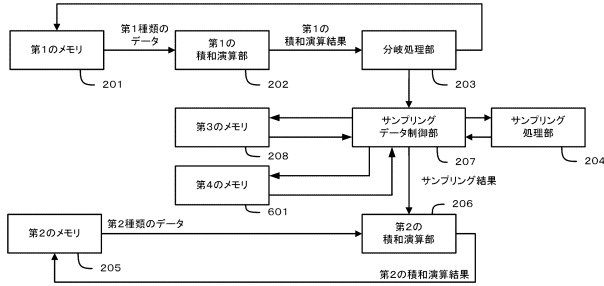
40

50

【図 5】

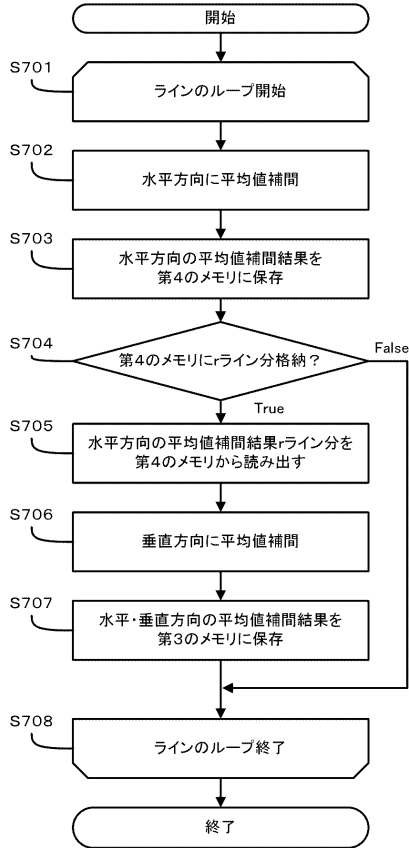


【図 6】

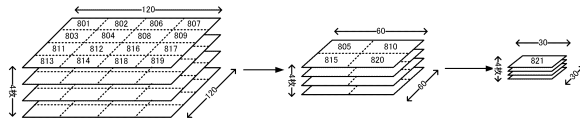


10

【図 7】



【図 8】



20

30

40

50

フロントページの続き

- (51)国際特許分類

G 0 6 T

3/40 (2006.01)

F I

G 0 6 T

3/40
- (56)参考文献

国際公開第 2 0 1 6 / 0 3 9 1 6 7 (W O , A 1)

特開 2 0 0 5 - 2 4 2 6 7 5 (J P , A)

特開 2 0 0 7 - 1 0 9 2 0 4 (J P , A)

特開平 7 - 3 0 2 3 3 1 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)

G 0 6 T 1 / 0 0 - 1 / 6 0 , 3 / 4 0 , 7 / 0 0 - 7 / 9 0

G 0 6 N 3 / 0 4 , 3 / 0 8

G 0 6 F 1 7 / 1 0