

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年6月29日(29.06.2017)



(10) 国際公開番号
WO 2017/110266 A1

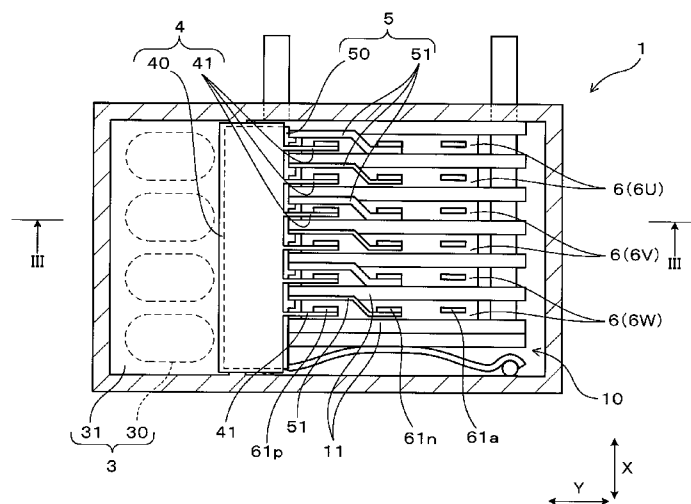
- (51) 国際特許分類:
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2016/082866
- (22) 国際出願日: 2016年11月4日(04.11.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-254463 2015年12月25日(25.12.2015) JP
- (71) 出願人: 株式会社デンソー(DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 持木 健吾(MOCHIKI Kengo); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 山平 優(YAMAHIRA Yuu); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 佐野 友久(SANO Tomohisa); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 近藤 洋平(KONDO Yohei); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).

- (74) 代理人: 特許業務法人あいち国際特許事務所(AI-CHI, TAKAHASHI, IWAKURA & ASSOCIATES); 〒4500002 愛知県名古屋市中村区名駅3丁目2番19号 名駅永田ビル Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置



(57) Abstract: A power conversion device is equipped with semiconductor elements (2u, 2d), a capacitor (3), a positive bus bar (4), and a negative bus bar (5). The negative bus bar (5) is equipped with a negative-side main body part (50) and multiple negative-side branch parts (51). The negative-side branch parts (51) include interposed negative-side branch parts (51i), which are interposed between two positive-side branch parts (41) connected to upper-arm semiconductor elements (2u) belonging to the same semiconductor element group (20) as the lower-arm semiconductor elements (2d) connected to that negative-side branch part (51), and end-part negative-side branch parts (51e), which are not interposed between those two positive-side branch parts (41). The self-inductance of the end-part negative-side branch parts (51e) is less than the self-inductance of the interposed negative-side branch parts (51i).

(57) 要約:

[続葉有]

WO 2017/110266 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

半導体素子 (2 u), (2 d) と、コンデンサ (3) と、正バスバー (4) と、負バスバー (5) とを備える。負バスバー (5) は、負側本体部 (5 0) と、複数の負側枝部 (5 1) とを備える。負側枝部 (5 1) には、該負側枝部 (5 1) が接続した下アーム半導体素子 (2 d) と同じ半導体素子群 (2 0) に属する上アーム半導体素子 (2 u) に接続した 2 本の正側枝部 (4 1) の間に介在した介在負側枝部 (5 1 i) と、上記 2 本の正側枝部 (4 1) の間に介在しない位置に配された端部負側枝部 (5 1 e) とがある。端部負側枝部 (5 1 e) の自己インダクタンスは、介在負側枝部 (5 1 i) の自己インダクタンスよりも小さくされている。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本出願は、2015年12月25日に出願された日本出願番号2015-254463号に基づくもので、ここにその記載内容を援用する。

[0002] 本開示は、複数の半導体素子と、平滑用のコンデンサと、これらを電気接続する正バスバー及び負バスバーを備える電力変換装置に関する。

背景技術

[0003] インバータやDC-DCコンバータ等の電力変換装置として、IGBT等の半導体素子と、平滑用のコンデンサと、これらを電気接続する正バスバー及び負バスバーを備えるものが知られている（下記特許文献1参照）。

[0004] 上記正バスバーは、コンデンサに接続した正側本体部と、該正側本体部から延出し上記半導体素子に接続した複数の正側枝部とを備える。また、負バスバーは、コンデンサに接続した負側本体部と、該負側本体部から延出し半導体素子に接続した複数の負側枝部とを備える。正側枝部と負側枝部とは、交互に配されている。これにより、正側枝部と負側枝部とを互いに接近させ、これらに寄生するインダクタンスを低減させている。

[0005] 一方、近年、互いに並列接続された複数の半導体素子を同時にオンオフ動作させ、これにより、個々の半導体素子を流れる電流は低くても、全体の出力電流を高くすることができる電力変換装置の開発が進められている。

先行技術文献

特許文献

[0006] 特許文献1：特開2015-139299号公報

発明の概要

[0007] しかしながら、発明者の詳細な検討の結果、正側枝部と負側枝部とを交互に配置し、かつ複数の半導体素子を同時にオンオフすると、以下の課題が生じることが見出された。

すなわち、負側枝部には、それぞれ相互インダクタンスと自己インダクタンスとが寄生している。正側枝部と負側枝部とを交互に配置し、これらの枝部に接続した複数の半導体素子を同時にオンオフすると、後述するように、相互インダクタンスと自己インダクタンスとの和である実効インダクタンスが、負側枝部ごとに大きく異なりやすい。そのため、電流が流れたときに実効インダクタンスが原因となって発生する誘導起電力が、負側枝部ごとに大きく異なりやすくなる。したがって、これらの負側枝部に電気接続し同時にオンオフ動作する複数の半導体素子の、エミッタ等の基準電極の電位（すなわち、基準電位）が、互いに大きく異なりやすくなる。そのため後述するように、一部の半導体素子の制御端子に高い電圧が加わる可能性が考えられる。

[0008] 本開示は、同時にオンオフ動作する複数の半導体素子の、基準電位の差を小さくすることができる電力変換装置を提供することを目的とする。

[0009] 本開示の第1の態様は、互いに直列接続され、それぞれ複数個設けられた、上アーム半導体素子と下アーム半導体素子との半導体素子と、
個々の該半導体素子に逆並列接続したフリーホイールダイオードと、
直流電圧を平滑化するコンデンサと、

該コンデンサに電気接続した正側本体部と、該正側本体部から延出し上記上アーム半導体素子に電気接続した複数の正側枝部とを有する正バスバーと、
、

上記コンデンサに電気接続した負側本体部と、該負側本体部から延出し上記下アーム半導体素子に電気接続した複数の負側枝部とを有する負バスバーとを備え、

上記正側枝部と上記負側枝部とは交互に配されており、

同時にオンオフ動作する複数の上記上アーム半導体素子と、該上アーム半導体素子に直列接続し同時にオンオフ動作する複数の上記下アーム半導体素子とからなる半導体素子群が形成され、

上記負側枝部には、該負側枝部が接続した上記下アーム半導体素子と同じ

上記半導体素子群に属する上記上アーム半導体素子に接続した２本の上記正側枝部の間に介在した介在負側枝部と、上記２本の正側枝部の間に介在しない位置に配された端部負側枝部とがあり、該端部負側枝部の自己インダクタンスを、上記介在負側枝部の自己インダクタンスよりも小さくしてある、電力変換装置にある。

発明の効果

[0010] 上記電力変換装置においては、正側枝部と負側枝部とを交互に配置し、これらの枝部に接続し同時にオンオフする複数の半導体素子によって上記半導体素子群を構成してある。そして、複数の負側枝部のうち上記端部負側枝部を、上記介在負側枝部よりも、自己インダクタンスが小さくなるようにしてある。

そのため、同時にオンオフする複数の半導体素子の、基準電位の差を小さくすることができる。すなわち、上記端部負側枝部は、上記２本の正側枝部の間に介在していないため、後述するように、上記２本の正側枝部の間に介在する上記介在負側枝部よりも相互インダクタンスが大きくなりやすい。本態様では、相互インダクタンスが大きくなりやすい端部負側枝部は、介在負側枝部よりも自己インダクタンスを小さくしてある。そのため、介在負側枝部と端部負側枝部との、実効インダクタンス（すなわち、相互インダクタンスと自己インダクタンスとを加えた値）の差を小さくすることができる。そのため、電流が流れたときに実効インダクタンスが原因となって生じる誘導起電力が、介在負側枝部と端部負側枝部とで大きく異ならにくくなる。したがって、介在負側枝部に電気接続した半導体素子の基準電位と、端部負側枝部に電気接続した半導体素子の基準電位との差を、小さくすることが可能になる。つまり、これらの負側枝部に電気接続し同時にオンオフする複数の半導体素子の、基準電位の差を小さくすることができる。そのため、一部の半導体素子にのみ制御端子に高い電圧が加わる不具合を抑制することが可能になる。

[0011] 以上のごとく、上記態様によれば、同時にオンオフ動作する複数の半導体

素子の、基準電位の差を小さくすることができる電力変換装置を提供することができる。

なお、特許請求の範囲及び課題を解決する手段に記載した括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すものであり、本発明の技術的範囲を限定するものではない。

図面の簡単な説明

- [0012] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
- [図1]図1は、実施形態1における、電力変換装置の断面図であって、図3のI-I断面図である。
- [図2]図2は、実施形態1における、電力変換装置の一部省略断面図である。
- [図3]図3は、図1のIII-III断面図である。
- [図4]図4は、実施形態1における、正バスバーを取り除いた電力変換装置の断面図である。
- [図5]図5は、実施形態1における、正バスバー及び負バスバーを取り除いた電力変換装置の断面図である。
- [図6]図6は、実施形態1における、負バスバーの要部拡大斜視図である。
- [図7]図7は、実施形態1における、電力変換装置の回路図である。
- [図8]図8は、実施形態1における、上アーム半導体素子がオフしたときの、電力変換装置の回路図の一部である。
- [図9]図9は、実施形態1における、上アーム半導体素子がオンしたときの、電力変換装置の回路図の一部である。
- [図10]図10は、実施形態1における、上アーム半導体素子をオフからオンに切り替えたときの、正側枝部と負側枝部とに流れる電流の変化を表したグラフである。
- [図11]図11は、実施形態1における、1個の半導体モジュールに上アーム半導体素子と下アーム半導体素子とが内蔵されている場合でも、上アーム半導体素子の基準電位の差を小さくすることができる理由を説明するための図

である。

[図12]図12は、実施形態2における、電力変換装置の一部省略断面図である。

[図13]図13は、実施形態3における、電力変換装置の断面図である。

[図14]図14は、実施形態3における、電力変換装置の要部拡大断面図である。

[図15]図15は、実施形態4における、電力変換装置の要部拡大断面図である。

[図16]図16は、実施形態5における、電力変換装置の要部拡大断面図である。

[図17]図17は、実施形態6における、負バスバーの要部拡大斜視図である。

[図18]図18は、実施形態7における、電力変換装置の一部省略断面図である。

[図19]図19は、実施形態8における、電力変換装置の回路図である。

[図20]図20は、実施形態8における、電力変換装置の一部省略断面図である。

[図21]図21は、比較形態1における、電力変換装置の回路図の一部である。

[図22]図22は、比較形態2における、電力変換装置の回路図の一部である。

[図23]図23は、比較形態3における、電力変換装置の回路図の一部である。

発明を実施するための形態

[0013] 上記電力変換装置は、電気自動車やハイブリッド車等の車両に搭載するための、車載用電力変換装置とすることができる。

[0014] (実施形態1)

上記電力変換装置に係る実施形態について、図1～図11を参照して説明

する。図 1、図 2 に示すごとく、本形態の電力変換装置 1 は、上アーム半導体素子 2 u と、下アーム半導体素子 2 d と、コンデンサ 3 と、正バスバー 4 と、負バスバー 5 とを備える。

[0015] 図 7 に示すごとく、上アーム半導体素子 2 u と下アーム半導体素子 2 d とは、互いに直列接続されている。上アーム半導体素子 2 u と下アーム半導体素子 2 d とは、それぞれ複数個、設けられている。上アーム半導体素子 2 u と下アーム半導体素子 2 d とには、それぞれフリーホイールダイオード 7 が逆並列接続している。

コンデンサ 3 は、直流電源 8 の直流電圧を平滑化している。

[0016] 図 2、図 3 に示すごとく、正バスバー 4 は、正側本体部 4 0 と、複数の正側枝部 4 1 とを備える。正側本体部 4 0 は、コンデンサ 3 に電気接続している。また、正側枝部 4 1 は、正側本体部 4 0 から延出し、上アーム半導体素子 2 u に電気接続している。

負バスバー 5 は、負側本体部 5 0 と、複数の負側枝部 5 1 とを備える。負側本体部 5 0 は、コンデンサ 3 に電気接続している。また、負側枝部 5 1 は、負側本体部 5 0 から延出し、下アーム半導体素子 2 d に電気接続している。

[0017] 図 2 に示すごとく、正側枝部 4 1 と負側枝部 5 1 とは、交互に配されている。また、図 2、図 7 に示すごとく、同時にオンオフ動作する複数の上アーム半導体素子 2 u と、該上アーム半導体素子 2 u に直列接続し同時にオンオフ動作する複数の下アーム半導体素子 2 d とからなる半導体素子群 2 0 が、複数個形成されている。

[0018] 図 2 に示すごとく、負側枝部 5 1 には、該負側枝部 5 1 が接続した下アーム半導体素子 2 d と同じ半導体素子群 2 0 に属する上アーム半導体素子 2 u に接続した 2 本の正側枝部 4 1 の間に介在した介在負側枝部 5 1 i と、上記 2 本の正側枝部の間に介在しない位置に配された端部負側枝部 5 1 e とがある。

端部負側枝部 5 1 e の自己インダクタンスは、介在負側枝部 5 1 i の自己

インダクタンスよりも小さくされている。

[0019] 本形態の電力変換装置 1 は、電気自動車やハイブリッド車等の車両に搭載するための、車載用電力変換装置である。

[0020] 図 7 に示すごとく、電力変換装置 1 は、直流電源 8 と三相交流モータ 8 1 とに接続している。電力変換装置 1 は、個々の半導体素子 2 をオンオフ動作することにより、直流電源 8 から供給された直流電力を交流電力に変換するよう構成されている。そして、得られた交流電力を用いて三相交流モータ 8 1 を駆動し、上記車両を走行させている。

[0021] 上アーム半導体素子 2 u と下アーム半導体素子 2 d とは、半導体モジュール 6 の本体部 6 0 (図 3 参照) 内に封止されている。また、上述したように、本形態では、複数の半導体素子 2 を同時にオンオフ動作させている。これにより、個々の半導体素子 2 に流れる電流が低くても、電力変換装置 1 全体の出力電流が高くなるようにしている。

[0022] 上アーム半導体素子 2 u は、正バスバー 4 の正側枝部 4 1 (図 2 参照) に電気接続している。また、下アーム半導体素子 2 d は、負バスバー 5 の負側枝部 5 1 に電気接続している。

[0023] 上述したように、本形態では、同時にオンオフ動作する複数の上アーム半導体素子 2 u と、該上アーム半導体素子 2 u に直列接続され同時にオンオフ動作する複数の下アーム半導体素子 2 d とにより、半導体素子群 2 0 を形成してある。半導体素子群 2 0 には、U 相用半導体素子群 2 0 U と、V 相用半導体素子群 2 0 V と、W 相用半導体素子群 2 0 W とがある。

[0024] 次に、介在負側枝部 5 1 i の方が端部負側枝部 5 1 e よりも相互インダクタンスが小さくなる理由について説明する。図 8 に示すごとく、半導体素子群 2 0 を構成する全ての半導体素子 2 (2 u, 2 d) をオフにした状態から、図 9 に示すごとく、上アーム半導体素子 2 u をオンにした場合を考える。図 8 に示すごとく、上アーム半導体素子 2 u をオフしている間、誘導性負荷である三相交流モータ 8 1 の働きによって、下アーム半導体素子 2 d に逆並列接続したフリーホイールダイオード 7 に還流電流 i が流れている。この還

流電流 i は、負側枝部 51 を流れる。この後、図 9 に示すごとく、上アーム半導体素子 2u をオンすると、上アーム半導体素子 2u に流れる電流 i が徐々に増加する。すなわち、正側枝部 41 を流れる電流 i が徐々に増加する。また、下アーム半導体素子 2d のフリーホイールダイオード 7 に逆バイアスがかかるため、還流電流 i は徐々に低減する。

[0025] 図 10 に、正側枝部 41 と負側枝部 51 とを流れる電流 i の時間変化を示す。同図に示すごとく、時刻 t_1 において上アーム半導体素子 2u をオンすると、正側枝部 41 に流れる電流 i が徐々に増加する。また、負側枝部 51 に流れる電流 i (すなわち、還流電流) は徐々に低減する。時刻 t_2 において、負側枝部 51 に流れる電流 i は 0 になる。その後、時刻 t_3 まで、フリーホイールダイオード 7 にリカバリ電流が流れ、このリカバリ電流が負側枝部 51 を流れる。

[0026] 図 10 に示すごとく、正側枝部 41 を流れる電流 i の時間変化率 di/dt と、負側枝部 51 を流れる電流 i の時間変化率 di/dt とは、正負が逆になっている。したがって、2 本の正側枝部 41 に挟まれた介在負側枝部 51i (図 2 参照) の方が、一本の正側枝部 41 が隣り合うだけの端部負側枝部 51e よりも、正側枝部 41 と磁気結合しやすくなるため、相互インダクタンスが小さくなる。

[0027] 次に、負バスバー 5 の構造について説明する。図 6 に示すごとく、負バスバーは、負側本体部 50 と、該負側本体部 50 から延出する複数の負側枝部 51 とを備える。負側本体部 50 には櫛歯部 501 が形成されている。この櫛歯部 501 から、負側枝部 51 が延出している。また、端部負側枝部 51e は、介在負側枝部 51i よりも厚く形成されている。端部負側枝部 51e は、例えば、介在負側枝部 51i よりも厚い板金を、櫛歯部 501 に溶接することにより形成することができる。また、介在負側枝部 51i は、負側本体部 50 と同一の板状部材により形成されている。すなわち、一枚の板状部材を折り曲げることにより、負側本体部 50 と、介在負側枝部 51i とを形成してある。

- [0028] 図2、図3に示すごとく、正バスバー4も負バスバー5と同様の構造になっている。正バスバー4は、板状の正側本体部40と、該正側本体部40から延出する複数の正側枝部41とを備える。本形態では、全ての正側枝部41の厚さを同一にしてある。
- [0029] 図2、図3に示すごとく、正側本体部40と負側本体部50とは、重ね合されている。また、負側本体部50から負側枝部51が延出する延出方向（以下、Y方向とも記す）と、正側本体部40から正側枝部41が延出する方向とは、一致している。正側枝部41と負側枝部51とは、Y方向に直交する配列方向（以下、X方向とも記す）に配列している。図3に示すごとく、X方向から見たときに、正側枝部41と負側枝部51とは互いに重なっている。
- [0030] また、正バスバー4と負バスバー5とは、コンデンサ3に接続している。コンデンサ3は、コンデンサ素子30と、該コンデンサ素子30を封止する封止部材31とを備える。
- [0031] また、図3に示すごとく、上記半導体モジュール6は、半導体素子2を封止した本体部60と、該本体部60から突出したパワー端子61と、制御端子62とを備える。パワー端子61には、正バスバー4に接続した正端子61pと、負バスバー5に接続した負端子61nと、三相交流モータ81（図7参照）に接続される交流端子61aとがある。また、制御端子62は、制御回路基板18に接続している。この制御回路基板18によって、半導体素子2のオンオフ動作を制御している。
- [0032] 図5に示すごとく、本形態では、半導体モジュール6と、該半導体モジュール6を冷却する冷却管11とを交互に複数個、積層して、積層体10を構成している。互いに隣り合う2本の冷却管11は、2個の連結管15によって連結されている。連結管15は、Y方向における、冷却管11の両端に設けられている。
- [0033] また、複数の冷却管11のうち、正側枝部41と負側枝部との配列方向（すなわち、X方向：図2参照）における一端に位置する端部冷却管11aに

は、冷媒 12 を導入するための導入管 13 と、冷媒 12 を導出するための導出管 14 とが取り付けられている。導入管 13 から冷媒 12 を導入すると、冷媒 12 は、連結管 15 を通って全ての冷却管 11 内を流れ、導出管 14 から導出する。これにより、半導体モジュール 6 を冷却するよう構成されている。

[0034] また、ケース 17 の第 1 壁部 171 と積層体 10 との間には、加圧部材 16（例えば、板ばね）が配されている。この加圧部材 16 によって積層体 10 をケース 17 の第 2 壁部 172 に押し当てている。これにより、冷却管 11 と半導体モジュール 6 との接触圧を確保すると共に、積層体 10 をケース 17 内に固定している。

[0035] 次に、端部負側枝部 51e と介在負側枝部 51i との実効インダクタンスが互いに大きく異なると、これらの負側枝部 51e, 51i に接続した負側半導体素子 2d の基準電位が大きく異なりやすくなる理由について説明する。図 21 に、従来の電力変換装置の回路の一部を示す。同図に示すごとく、従来は、端部負側枝部 51e の実効インダクタンス L_e の方が介在負側枝部 51i の実効インダクタンス L_i よりも大きかった。つまり、端部負側枝部 51e は介在負側枝部 51i よりも相互インダクタンスが大きい、これらの負側枝部 51e, 51i の自己インダクタンスが殆ど同じであるため、端部負側枝部 51e の方が、実効インダクタンスが大きくなっていた。また、2つの下アーム半導体素子 2d_e, 2d_i のゲート端子同士は、制御回路基板 18 において接続されている。制御回路基板 18 には、2つの下アーム半導体素子 2d_e, 2d_i のエミッタ端子 E_e, E_i を繋ぐ配線 181 を形成してある。配線 181 とゲート端子との間に、電源回路 180 が設けられている。

[0036] ここで、2つの下アーム半導体素子 2d_e, 2d_i を同時にオンする場合を考える。上述したように、端部負側枝部 51e の実効インダクタンス L_e は大きいため、電流 i が流れ始めたときに、この実効インダクタンス L_e によって、比較的大きな誘導起電力 $V_e (= L_e di/dt)$ が発生する。これに対して、介在負側枝部 51i の実効インダクタンス L_i は小さいため、発生する誘導起

電力 $V_i (= L_i d i / d t)$ は小さい。そのため、端部負側枝部5 1 eに接続したエミッタ端子 E_e の電位は、介在負側枝部5 1 iに接続したエミッタ端子 E_i の電位よりも高くなる。

[0037] このように、端部負側枝部5 1 eに接続した下アーム半導体素子 $2 d_e$ と、介在負側枝部5 1 iに接続した下アーム半導体素子 $2 d_i$ との、エミッタ端子（すなわち、基準電極）の電位（すなわち、基準電位）が互いに大きく異なると、一部の半導体素子 $2 d_i$ のエミッタ端子ーゲート端子間に高い電圧が加わる可能性が考えられる。

[0038] これに対して、本形態のように、端部負側枝部5 1 eの自己インダクタンスを低減すれば、2つの負側枝部5 1 e, 5 1 iの実効インダクタンス L の差を低減することができる。そのため、端部負側枝部5 1 eに接続した下アーム半導体素子 $2 d_e$ の基準電位と、介在負側枝部5 1 iに接続した下アーム半導体素子 $2 d_i$ の基準電位とが、互いに大きく異なることを抑制できる。

[0039] 一方、1個の半導体モジュール6に1個の半導体素子2のみが内蔵されている場合（図23参照）、負側枝部5 1 e, 5 1 iの実効インダクタンス L の差が大きくなっても、2つの上アーム半導体素子 $2 u_e$, $2 u_i$ の基準電位の差は大きくなりにくい。しかしながら、本形態のように、1個の半導体モジュール6に上アーム半導体素子 $2 u$ と下アーム半導体素子 $2 d$ とを内蔵してある場合、負側枝部5 1 e, 5 1 iの実効インダクタンス L の差が大きくなると、2つの上アーム半導体素子 $2 u_e$, $2 u_i$ の基準電位の差が大きくなりやすい。その理由について説明する。図23に示すごとく、1個の半導体モジュール6に1個の半導体素子2のみを内蔵した場合は、上アーム半導体素子 $2 u$ のエミッタ端子と、下アーム半導体素子 $2 d$ のコレクタ端子とが、交流バスバー19によって接続される。交流バスバー19は、上アーム部191と、下アーム部192と、これらを繋ぐ1本の連結部190とを備える。上アーム部191は、複数の上アーム半導体素子 $2 u$ 同士を接続している。下アーム部192は、複数の下アーム半導体素子 $2 d$ 同士を接続している。

[0040] ここで、負側枝部5 1 e, 5 1 iの実効インダクタンス L (L_e , L_i) の違

いによって、ある瞬間、2つの負側枝部51e, 51iに互いに異なる誘導起電力 V_e , V_i がそれぞれ発生したとする。このとき、フリーホイールダイオード7に順方向電圧が加わって導通するため、下アーム半導体素子2d_e, 2d_iのコレクタの電位は、それぞれ、略 V_e , V_i となる。しかし、2つの下アーム半導体素子2d_e, 2d_iのコレクタは、1本の連結部190を介して2つの上アーム半導体素子2u_e, 2u_iに接続しているため、これら2つの上アーム半導体素子2u_e, 2u_iのエミッタの電位（すなわち、基準電位）は、 V_e と V_i との中間値 V_m になり、これら2つの基準電位は略等しくなる。

[0041] これに対して、図22に示すごとく、1個の半導体モジュール6に上アーム半導体素子2uと下アーム半導体素子2dとが内蔵されている場合は、2つの負側枝部51e, 51iの実効インダクタンスLに大きな差があると、上アーム半導体素子2u_e, 2u_iの基準電位の差が大きくなりやすい。すなわち、この場合、各半導体モジュール6内において、上アーム半導体素子2uと下アーム半導体素子2dとが、半導体モジュール6内の導電性部材69によって個別に接続される。つまり、2つの下アーム半導体素子2d_e, 2d_iが、それぞれ別々に、上アーム半導体素子2u_e, 2u_iに接続される。そのため、実効インダクタンスL (L_e , L_i) の違いによって負枝部51e, 51iに互いに異なる誘導起電力 V_e , V_i が発生した場合、フリーホイールダイオード7が導通し、2つの上アーム半導体素子2u_e, 2u_iのエミッタの電位が、互いに異なる値 V_e , V_i になる。

[0042] したがって、本形態のように、上アーム半導体素子2uと下アーム半導体素子2dとを1個の半導体モジュール6に内蔵する場合は、図11に示すごとく、負側枝部51e, 51iの実効インダクタンスL (L_e , L_i) の差を小さくすれば、負側枝部51e, 51iに発生する誘導起電力 V_e , V_i の差を小さくすることができる。そのため、2つの上アーム半導体素子2u_e, 2u_iの基準電位 V_e , V_i の差を小さくすることができる。

[0043] 次に、本形態の作用効果について説明する。本形態では、図2に示すごとく、正側枝部41と負側枝部51とを交互に配置し、これらの枝部に接続し

同時にオンオフする複数の半導体素子 2 によって半導体素子群 2 0 を構成してある。そして、複数の負側枝部 5 1 のうち上記端部負側枝部 5 1 e を、上記介在負側枝部 5 1 i よりも、自己インダクタンスが小さくなるようにしてある。

そのため、同時にオンオフする複数の下アーム半導体素子 2 d の、基準電位の差を小さくすることができる。すなわち、上記端部負側枝部 5 1 e は、上記 2 本の正側枝部 4 1 の間に介在していないため、上述したように、上記 2 本の正側枝部 4 1 の間に介在する介在負側枝部 5 1 i よりも相互インダクタンスが大きくなりやすい。本形態では、相互インダクタンスが大きくなりやすい端部負側枝部 5 1 e は、介在負側枝部 5 1 i よりも自己インダクタンスを小さくしてある。そのため、介在負側枝部 5 1 i と端部負側枝部 5 1 e との、実効インダクタンス L （すなわち、相互インダクタンスと自己インダクタンスとを加えた値）の差を小さくすることができる。そのため、図 1 1 に示すごとく、電流が流れたときに実効インダクタンス L が原因となって生じる誘導起電力が、介在負側枝部 5 1 i と端部負側枝部 5 1 e とで大きく異なりにくくなる。したがって、介在負側枝部 5 1 i に接続した下アーム半導体素子 2 d_i の基準電位と、端部負側枝部 5 1 e に接続した下アーム半導体素子 2 d_e の基準電位との差を、小さくすることが可能になる。つまり、これらの負側枝部 5 1 i, 5 1 e に接続し同時にオンオフする複数の下アーム半導体素子 2 d_i, 2 d_e の基準電位の差を、小さくすることが可能になる。そのため、一部の下アーム半導体素子 2 d にのみ制御端子に高い電圧が加わる問題を抑制できる。

[0044] また、本形態では、図 1 に示すごとく、半導体モジュール 6 と冷却管 1 1 とを積層して積層体 1 0 を構成してある。

この場合には、半導体モジュール 6 の正端子 6 1 p に接続した正側枝部 4 1 と、負端子 6 1 n に接続した負側枝部 5 1 とが、交互に配列される。そのため、同じ半導体素子群 2 0 に属する上アーム半導体素子 2 u に接続した 2 本の正側枝部 4 1 に挟まれ、相互インダクタンスが相対的に小さい介在負側

枝部 5 1 i と、上記 2 本の正側枝部に挟まれず、相互インダクタンスが相対的に大きい端部負側枝部 5 1 e とが形成されやすい。そのため、本形態のように、端部負側枝部 5 1 e の自己インダクタンスを低減して、2 つの負側枝部 5 1 e, 5 1 i に寄生する実効インダクタンス L の差を小さくした場合の効果は大きい。

[0045] また、本形態では、図 2、図 1 1 に示すごとく、上アーム半導体素子 2 u と下アーム半導体素子 2 d とが、1 個の半導体モジュール 6 に内蔵されている。

この場合には、上述したように、2 つの負側枝部 5 1 e, 5 1 i にそれぞれ寄生する実効インダクタンス L の差が大きいと、2 つの上アーム半導体素子 2 u_e, 2 u_i の基準電位の差が大きくなりやすいが（図 2 2 参照）、本形態では、2 つの負側枝部 5 1 e, 5 1 i にそれぞれ寄生する実効インダクタンス L の差を小さくすることができるため、図 1 1 に示すごとく、2 つの上アーム半導体素子 2 u_e, 2 u_i の基準電位の差を小さくすることができる。

[0046] また、本形態では、図 2 に示すごとく、X 方向における端部負側枝部 5 1 e の厚さを、X 方向における介在負側枝部 5 1 i の厚さよりも厚くしてある。これにより、端部負側枝部 5 1 e の自己インダクタンスを低減している。

そのため、端部負側枝部 5 1 e の自己インダクタンスを確実に低減でき、2 種類の負側枝部 5 1 i, 5 1 e の実効インダクタンスの差を確実に小さくすることができる。

[0047] 以上のごとく、本形態によれば、同時にオンオフ動作する複数の半導体素子の、基準電位の差を小さくすることができる電力変換装置を提供することができる。

[0048] なお、本形態では、半導体素子 2 として I G B T を用いたが、本発明はこれに限るものではなく、例えば M O S F E T やバイポーラトランジスタを用いることもできる。半導体素子 2 として M O S F E T を用いた場合、ソース電極の電位が基準電位になる。また、バイポーラトランジスタを用いる場合は、エミッタ電極の電位が、基準電位になる。また、半導体材料として、S

i CやGaNを用いることもできる。

[0049] また、本形態では、同時にオンオフ動作する上アーム半導体素子2uと下アーム半導体素子2dとを、それぞれ2個ずつ設けて、一つの半導体素子群20を構成したが、本発明はこれに限るものではない。すなわち、同時にオンオフ動作する上アーム半導体素子2uと下アーム半導体素子2dとをそれぞれ3個以上設けて、一つの半導体素子群20を構成してもよい。

[0050] 以下の実施形態においては、図面に用いた符号のうち、実施形態1において用いた符号と同一のものは、特に示さない限り、実施形態1と同様の構成要素等を表す。

[0051] (実施形態2)

本形態は、負バスバー5の形状を変更した例である。図12に示すごとく、本形態では、Y方向における端部負側枝部51eの長さを、Y方向における介在負側枝部51iの長さよりも短くしている。これにより、端部負側枝部51eの電流経路の長さを短くし、端部負側枝部51eの自己インダクタンスを介在負側枝部51iの自己インダクタンスよりも小さくしている。

[0052] 上記構成にすると、実施形態1のように、端部負側枝部51eを厚く形成する必要がないため、負バスバー5を容易に製造することが可能になる。

その他、実施形態1と同様の構成および作用効果を備える。

[0053] (実施形態3)

本形態は、負バスバー5の形状を変更した例である。図13、図14に示すごとく、本形態では、介在負側枝部51iに貫通孔58を形成してある。これにより、介在負側枝部51iに、電流密度が局所的に高くなる部位580を形成し、介在負側枝部51iの自己インダクタンスを大きくしている。これによって、端部負側枝部51eの自己インダクタンスを、介在負側枝部51iの自己インダクタンスよりも相対的に小さくしている。

[0054] 上記構成にすると、実施形態1のように、端部負側枝部51eを厚く形成しなくてすむため、負バスバー5を容易に製造することができる。

その他、実施形態1と同様の構成および作用効果を備える。

[0055] (実施形態4)

本形態は、負バスバー5の形状を変更した例である。図15に示すごとく、本形態では、介在負側枝部51iに凹状部59を形成してある。これにより、介在負側枝部51iに、電流密度が局所的に高くなる部位590を形成し、介在負側枝部51iの自己インダクタンスを大きくしている。これによって、端部負側枝部51eの自己インダクタンスを、介在負側枝部51iの自己インダクタンスよりも相対的に小さくしている。

[0056] 上記構成にすると、実施形態1のように、端部負側枝部51eを厚く形成しなくてすむため、負バスバー5を容易に製造することができる。

その他、実施形態1と同様の構成および作用効果を備える。

[0057] (実施形態5)

本形態は、負バスバー5の構造を変更した例である。図16に示すごとく、本形態では、端部負側枝部51eを、介在負側枝部51iとは異なる導電材料によって構成してある。より詳しくは、本形態では、端部負側枝部51eを、介在負側枝部51iよりも電気抵抗率が小さい材料によって構成している。これにより、端部負側枝部51eの自己インダクタンスを、介在負側枝部51iの自己インダクタンスよりも小さくしている。

その他、実施形態1と同様の構成および作用効果を備える。

[0058] (実施形態6)

本形態は、負バスバー5の形状を変更した例である。図17に示すごとく、本形態では、X方向とY方向との双方に直交する直交方向（以下、Z方向とも記す）において、端部負側枝部51eを介在負側枝部51iよりも長くしてある。これにより、端部負側枝部51eの自己インダクタンスを、介在負側枝部51iの自己インダクタンスよりも小さくしてある。

上記構成にすると、実施形態1のように、端部負側枝部51eを厚く形成しなくてすむため、負バスバー5を容易に製造することができる。

その他、実施形態1と同様の構成および作用効果を備える。

[0059] (実施形態7)

本形態は、正バスバー４の形状を変更した例である。図１８に示すごとく、正バスバー４の正側枝部４１には、該正側枝部４１が接続した上アーム半導体素子２uと同じ半導体素子群２０に属する下アーム半導体素子２dに接続した２本の負側枝部５１の間に介在した介在正側枝部４１iと、上記２本の負側枝部５１の間に介在しない位置に配された端部正側枝部４１eとがある。本形態では、端部正側枝部４１eを、介在正側枝部４１iよりも厚く形成している。これにより、端部正側枝部４１eの自己インダクタンスを、介在正側枝部４１iの自己インダクタンスよりも小さくしている。

[0060] 介在正側枝部４１iは２本の負側枝部５１の間に介在しているため、相互インダクタンスが相対的に小さい。また、端部正側枝部４１eは、上記２本の負側枝部５１の間に介在していないため、相互インダクタンスが相対的に大きい。したがって、相互インダクタンスが相対的に大きい端部正側枝部４１eの自己インダクタンスを低減することにより、介在正側枝部４１iと端部正側枝部４１eとの、実効インダクタンス（すなわち、相互インダクタンスと自己インダクタンスを加えた値）の差を小さくすることができる。そのため、半導体素子２に加わるサージを均等にすることができる。したがって、一部の半導体素子２にのみ高いサージが加わって、この半導体素子２の寿命が短くなる不具合等を抑制できる。

その他、実施形態１と同様の構成および作用効果を備える。

[0061] なお、本形態では、端部正側枝部４１eを厚く形成することにより、端部正側枝部４１eの自己インダクタンスを介在正側枝部４１iよりも小さくしているが、本発明はこれに限るものではない。すなわち、端部正側枝部４１eのＹ方向長さを介在正側枝部４１iよりも短くしたり、介在正側枝部４１iに貫通孔や凹状部を形成したり、端部正側枝部４１eを介在正側枝部４１iよりも電気抵抗率が小さい材料によって構成したりしてもよい。また、Ｚ方向において、端部正側枝部４１eを介在正側枝部４１iよりも長くしてもよい。

[0062] （実施形態８）

本形態は、半導体素子群 20 の数を変更した例である。図 19 に示すごとく、本形態では、半導体素子群 20 を 1 個のみ形成してある。この半導体素子群 20 によって、昇圧回路を構成してある。半導体素子群 20 には、リアクトル 88 が接続している。本形態では、下アーム半導体素子 2d をオンオフさせ、リアクトル 88 を用いて、直流電源 8 の電圧を昇圧している。そして、昇圧後の電圧を、コンデンサ 3 によって平滑化している。

[0063] 本形態でも、実施形態 1 と同様に、複数の負側枝部 51 にそれぞれ寄生する実効インダクタンス L に差が生じると、下アーム半導体素子 2d の基準電位が互いに大きく異なりやすくなる。そのため本形態では、複数の負側枝部 51 の実効インダクタンス L の差を低減している。すなわち、本形態では図 20 に示すごとく、正側枝部 41 と負側枝部 51 とを交互に配置してある。負側枝部 51 には、2 本の正側枝部 41 の間に介在した介在負側枝部 51 i と、上記 2 本の正側枝部 41 の間に介在しない位置に配された端部負側枝部 51 e とがある。端部負側枝部 51 e の厚さは、介在負側枝部 51 i の厚さよりも厚い。これにより、端部負側枝部 51 e の自己インダクタンスを低減し、2 つの負側枝部 51 e, 51 i に寄生する実効インダクタンスの差を低減している。これによって、これらの負側枝部 51 e, 51 i に電気接続する下アーム半導体素子 2d の、基準電位の差を低減している。

その他、実施形態 1 と同様の構成および作用効果を備える。

[0064] なお、本発明は上記各実施形態に限定されるものではなく、互いに組み合わせることも可能である。例えば、X 方向において端部負側枝部 51 e を介在負側枝部 51 i よりも厚く形成し、かつ、Z 方向において端部正側枝部 41 e を介在正側枝部 41 i よりも長くしてもよい。

[0065] また、本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

- [請求項1] 互いに直列接続され、それぞれ複数個設けられた、上アーム半導体素子（2 u）と下アーム半導体素子（2 d）との半導体素子（2）と、
- 個々の該半導体素子に逆並列接続したフリーホイールダイオード（7）と、
- 直流電圧を平滑化するコンデンサ（3）と、
- 該コンデンサに電気接続した正側本体部（4 0）と、該正側本体部から延出し上記上アーム半導体素子に電気接続した複数の正側枝部（4 1）とを有する正バスバー（4）と、
- 上記コンデンサに電気接続した負側本体部（5 0）と、該負側本体部から延出し上記下アーム半導体素子に電気接続した複数の負側枝部（5 1）とを有する負バスバー（5）とを備え、
- 上記正側枝部と上記負側枝部とは交互に配されており、
- 同時にオンオフ動作する複数の上記上アーム半導体素子と、該上アーム半導体素子に直列接続し同時にオンオフ動作する複数の上記下アーム半導体素子とからなる半導体素子群（2 0）が形成され、
- 上記負側枝部には、該負側枝部が接続した上記下アーム半導体素子と同じ上記半導体素子群に属する上記上アーム半導体素子に接続した2本の上記正側枝部の間に介在した介在負側枝部（5 1 i）と、上記2本の正側枝部の間に介在しない位置に配された端部負側枝部（5 1 e）とがあり、該端部負側枝部の自己インダクタンスを、上記介在負側枝部の自己インダクタンスよりも小さくしてある、電力変換装置（1）。
- [請求項2] 上記正側枝部には、該正側枝部が接続した上記上アーム半導体素子と同じ上記半導体素子群に属する上記下アーム半導体素子に接続した2本の上記負側枝部の間に介在した介在正側枝部（4 1 i）と、上記2本の負側枝部の間に介在しない位置に配された端部正側枝部（4 1

e)とがあり、該端部正側枝部の自己インダクタンスを、上記介在正側枝部の自己インダクタンスよりも小さくしてある、請求項1に記載の電力変換装置。

[請求項3] 上記半導体素子を内蔵した半導体モジュール(6)と、該半導体モジュールを冷却する冷却管(11)とを積層して積層体(10)を構成してある、請求項1又は請求項2に記載の電力変換装置。

[請求項4] 上記上アーム半導体素子と上記下アーム半導体素子とが1個の半導体モジュール(6)に内蔵されている、請求項1～請求項3のいずれか一項に記載の電力変換装置。

[請求項5] 上記正側枝部と上記負側枝部との配列方向における上記端部負側枝部の厚さを、上記配列方向における上記介在負側枝部の厚さよりも厚くしてある、請求項1～4のいずれか一項に記載の電力変換装置。

[請求項6] 上記負側枝部の延出方向における上記端部負側枝部の長さを、上記延出方向における上記介在負側枝部の長さよりも短くしてある、請求項1～4のいずれか一項に記載の電力変換装置。

[請求項7] 上記介在負側枝部に貫通孔(58)を形成してある、請求項1～4のいずれか一項に記載の電力変換装置。

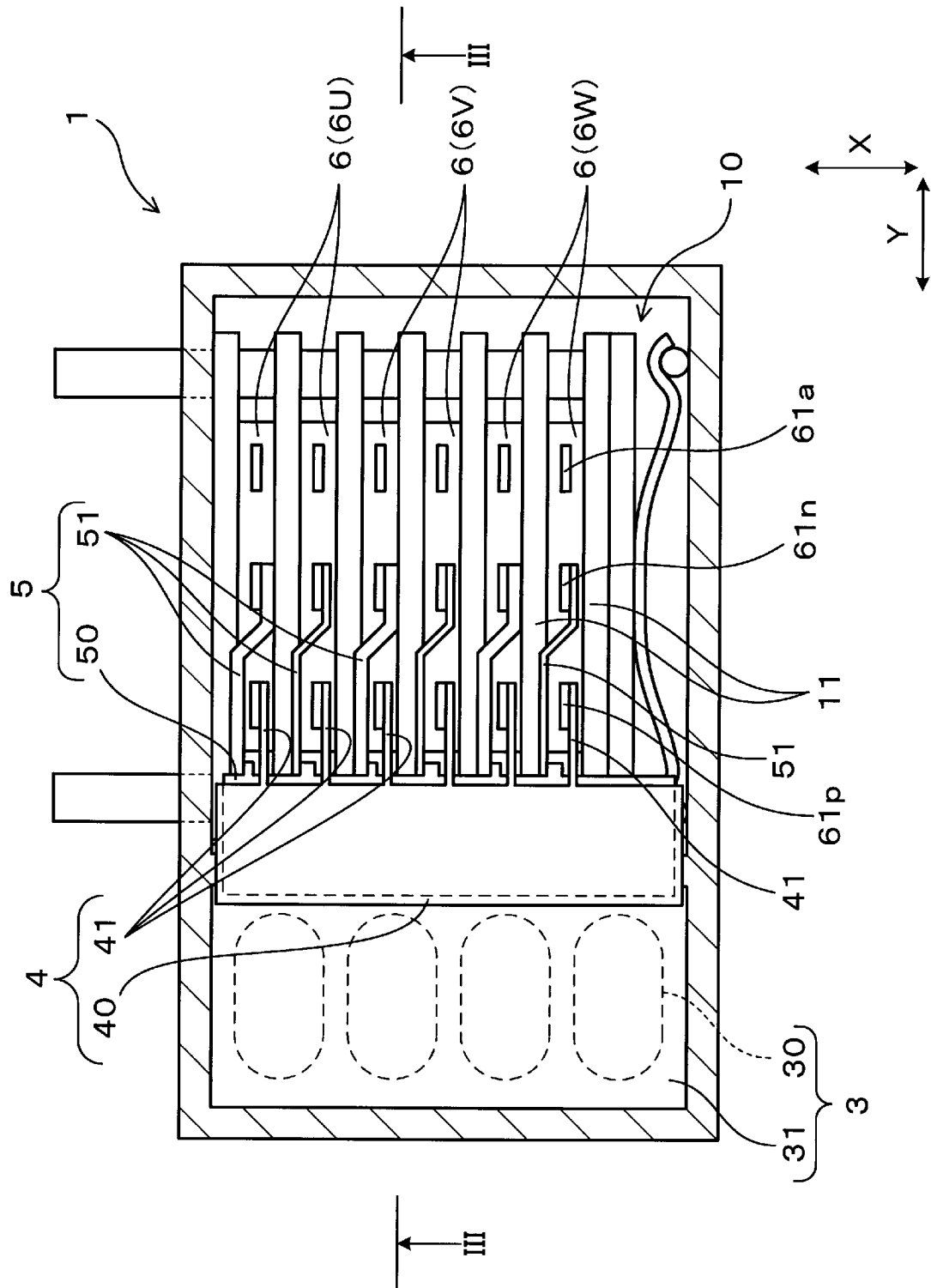
[請求項8] 上記介在負側枝部に凹状部(59)を形成してある、請求項1～4のいずれか一項に記載の電力変換装置。

[請求項9] 上記端部負側枝部を、上記介在負側枝部よりも電気抵抗率が小さい導電性材料によって構成してある、請求項1～4のいずれか一項に記載の電力変換装置。

[請求項10] 上記正側枝部と上記負側枝部との配列方向と、上記負側枝部の延出方向との双方に直交する直交方向において、上記端部負側枝部を上記介在負側枝部よりも長く形成してある、請求項1～4のいずれか一項に記載の電力変換装置。

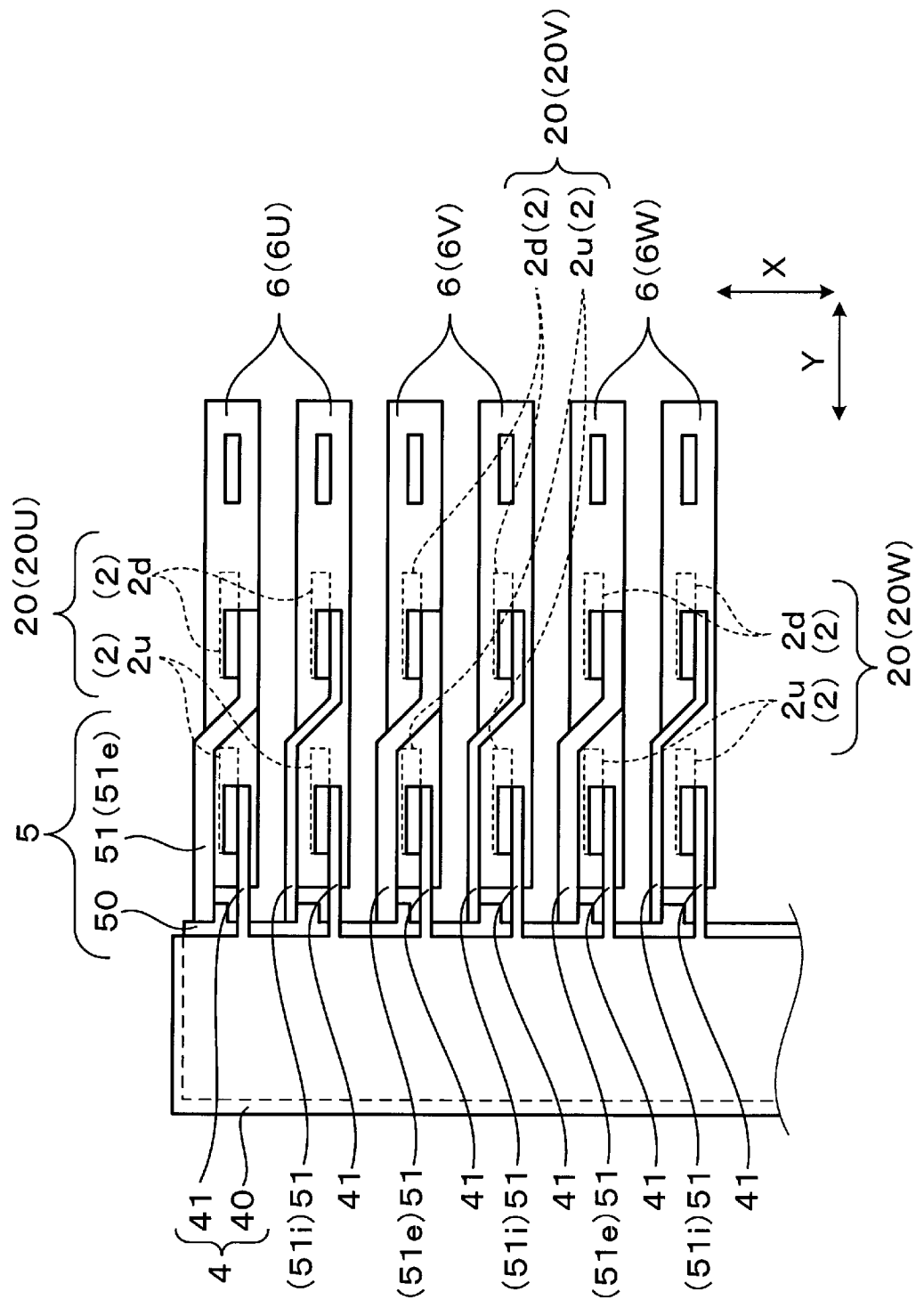
[図1]

(図1)



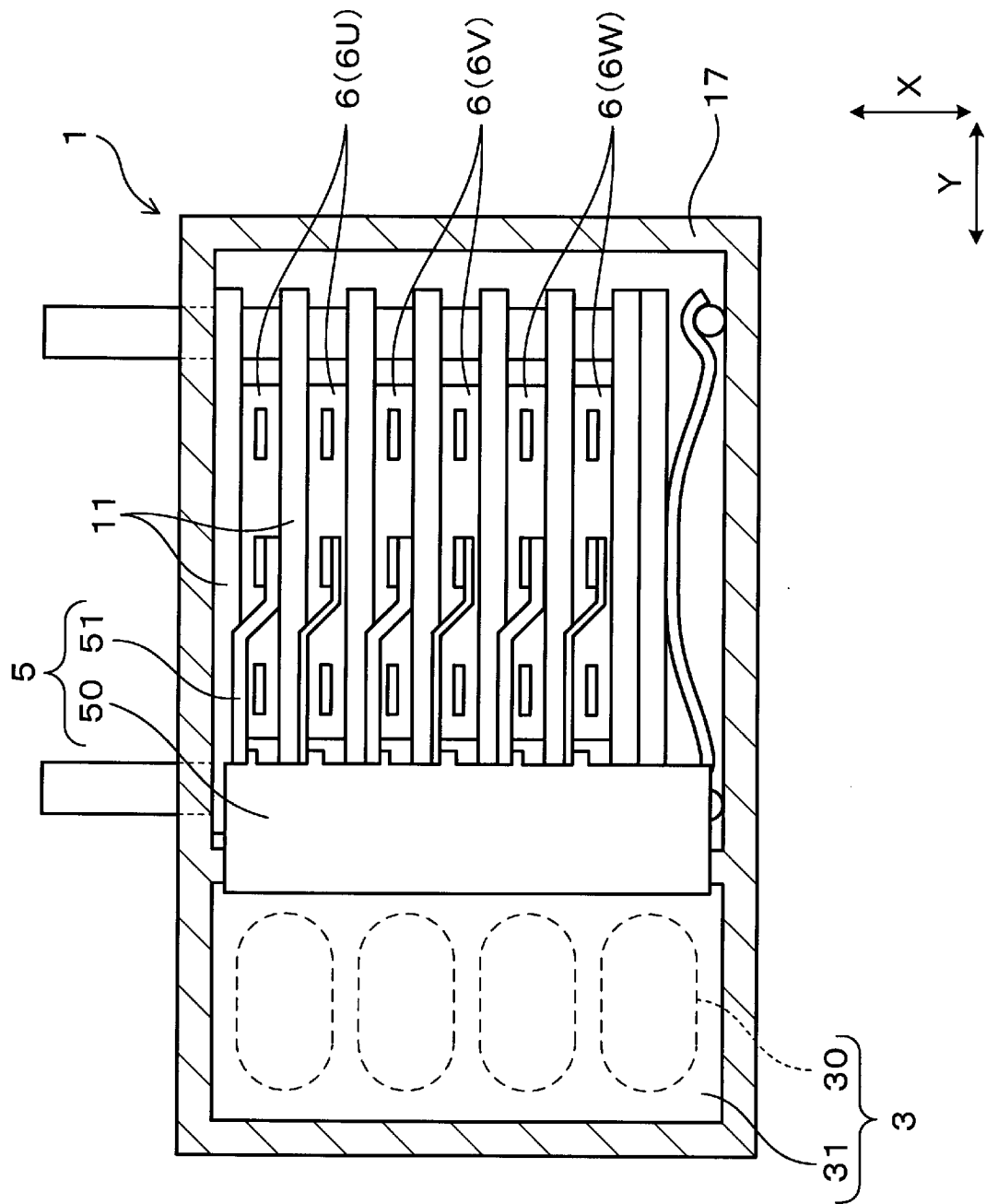
[図2]

(図 2)



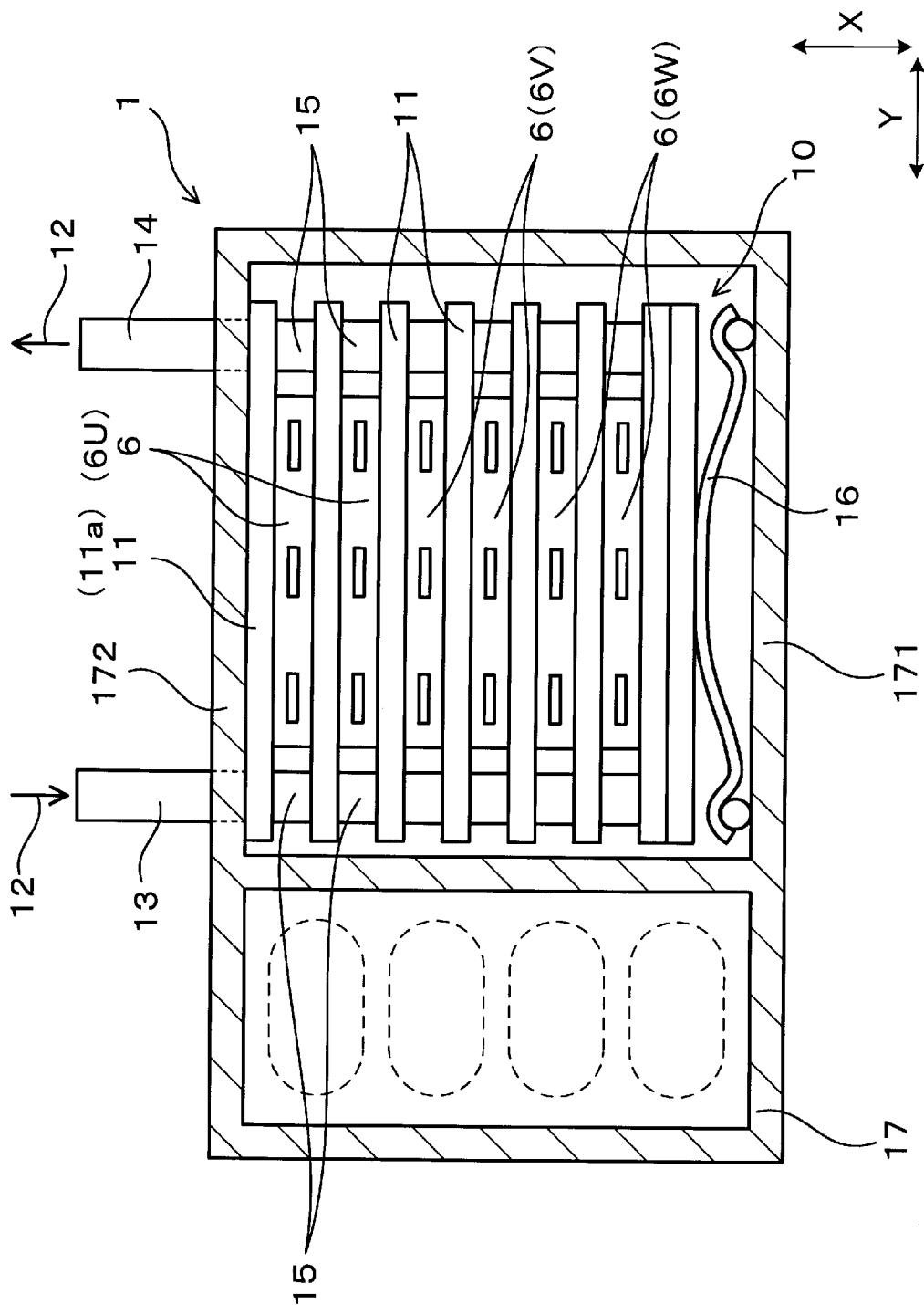
[図4]

(図4)



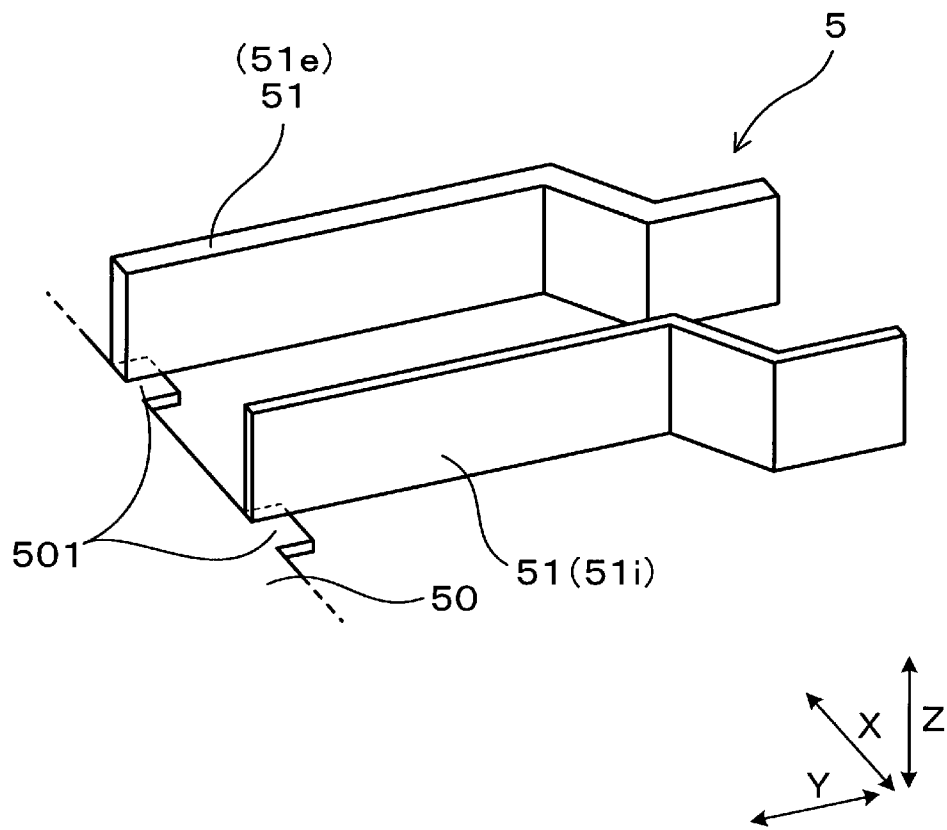
[図5]

(図5)



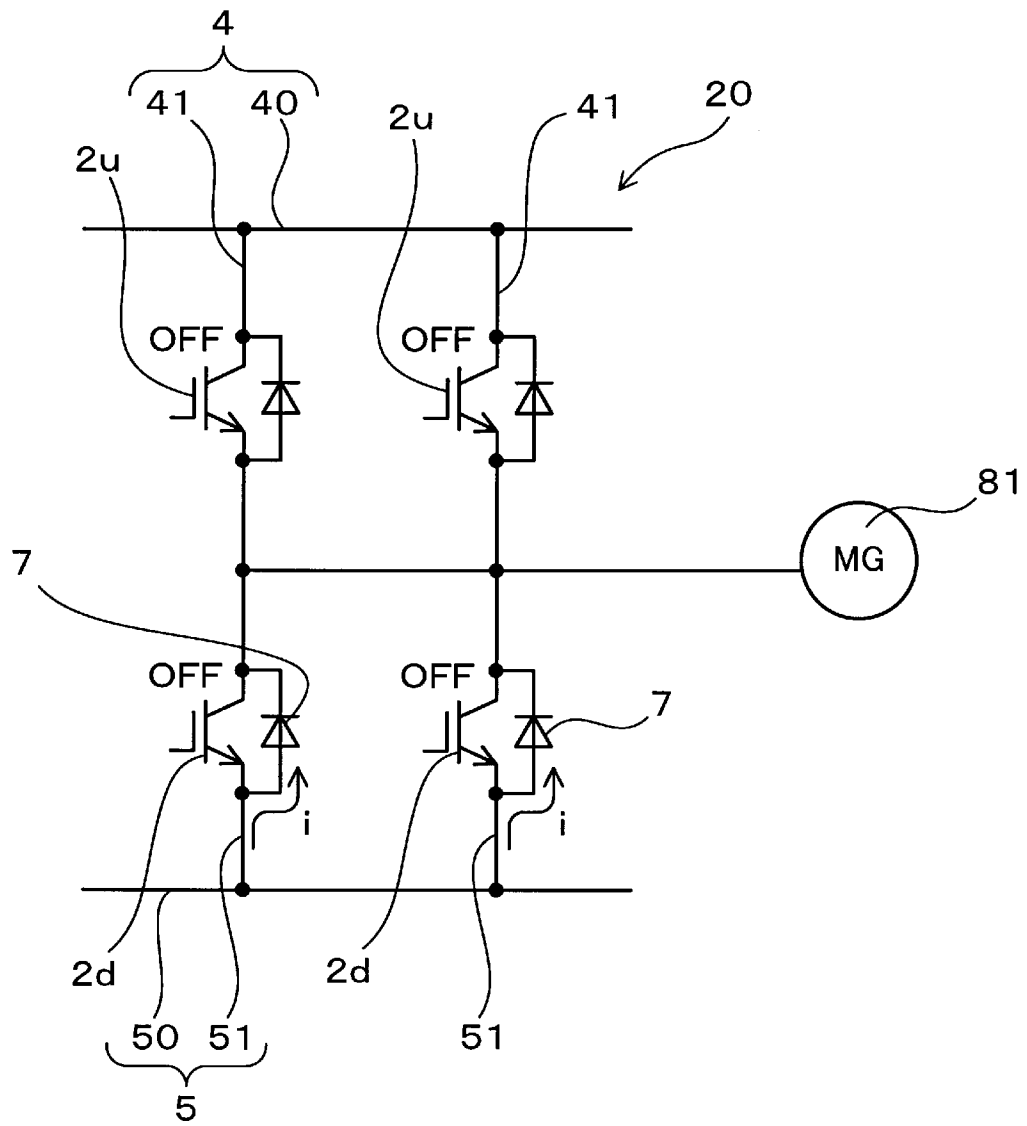
[図6]

(図 6)



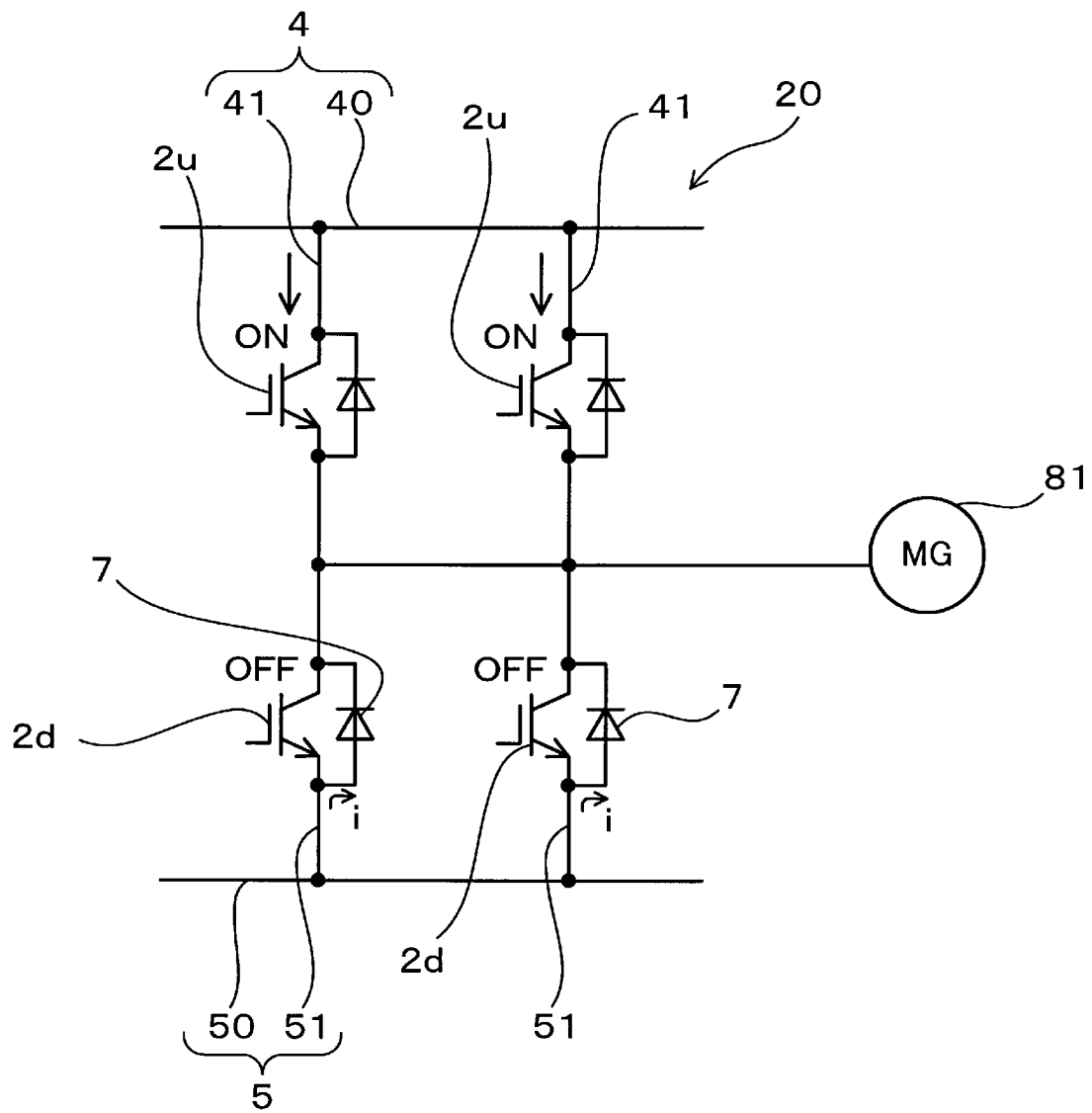
[図8]

(図8)



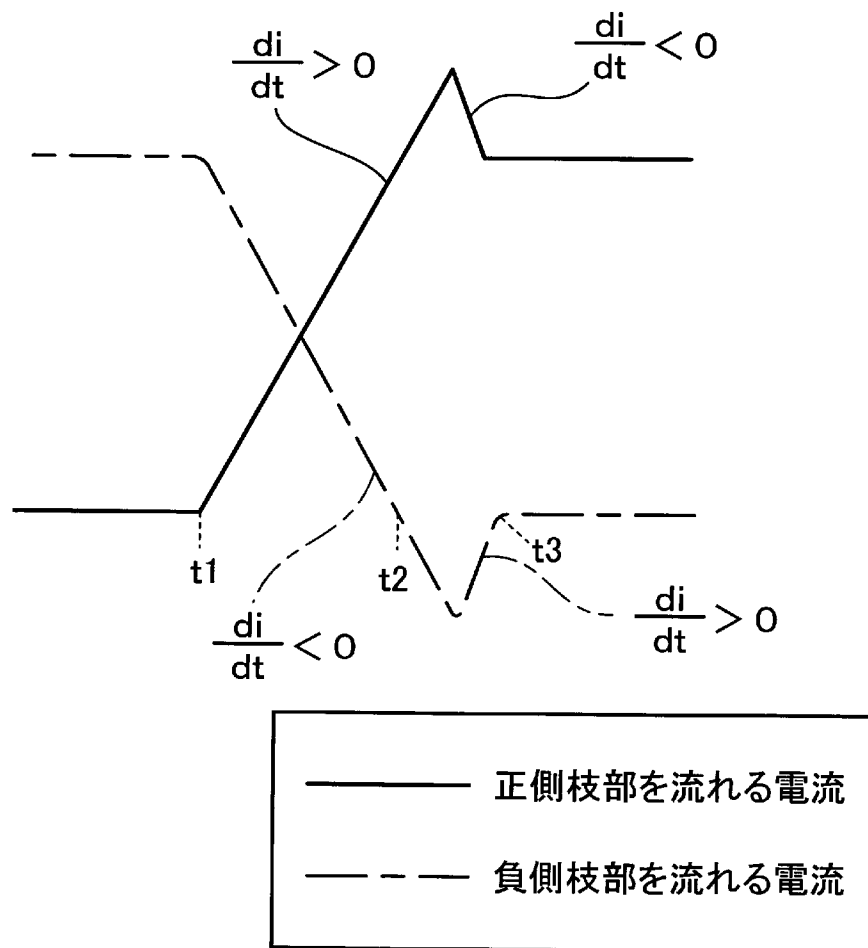
[図9]

(図 9)



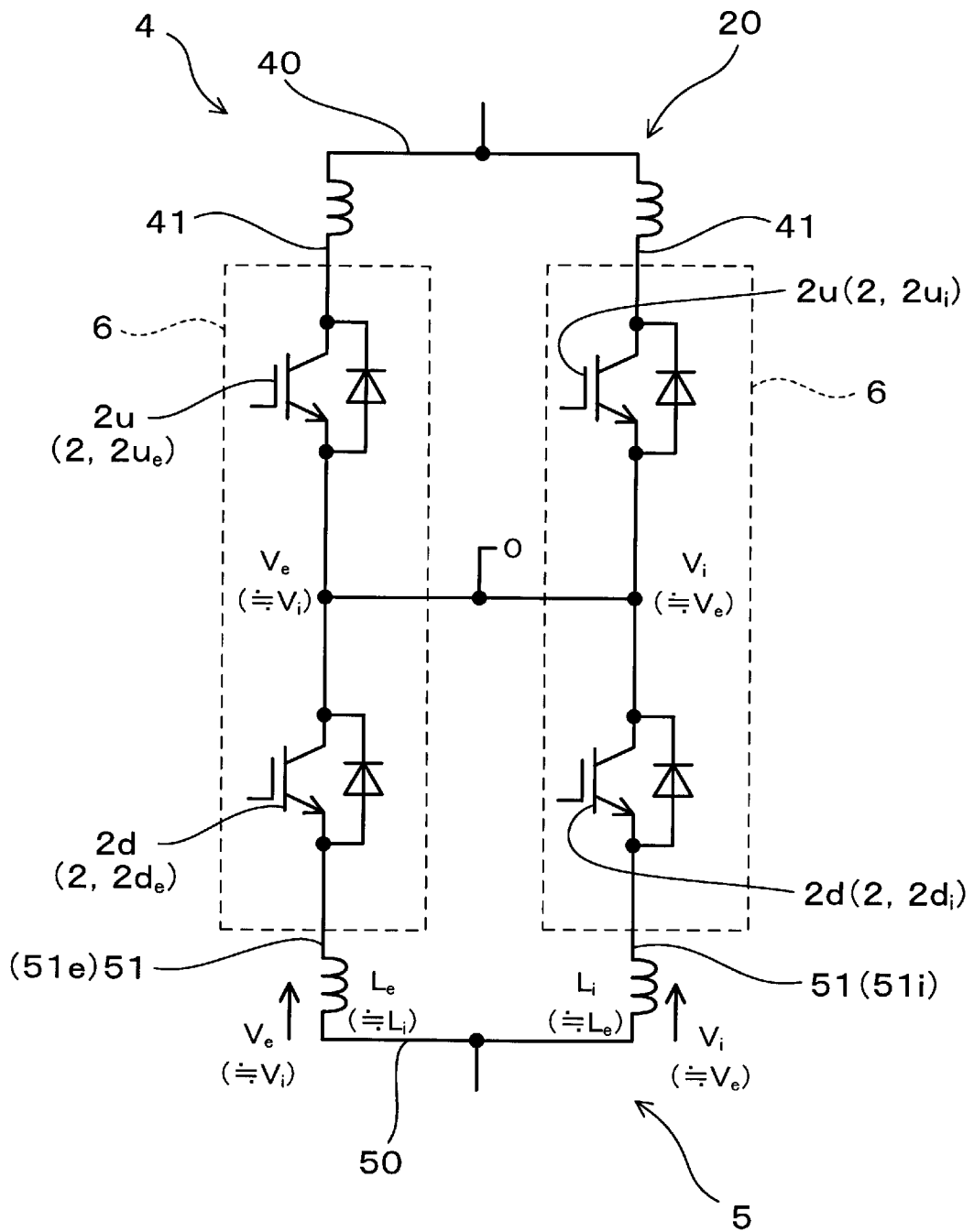
[図10]

(図 10)



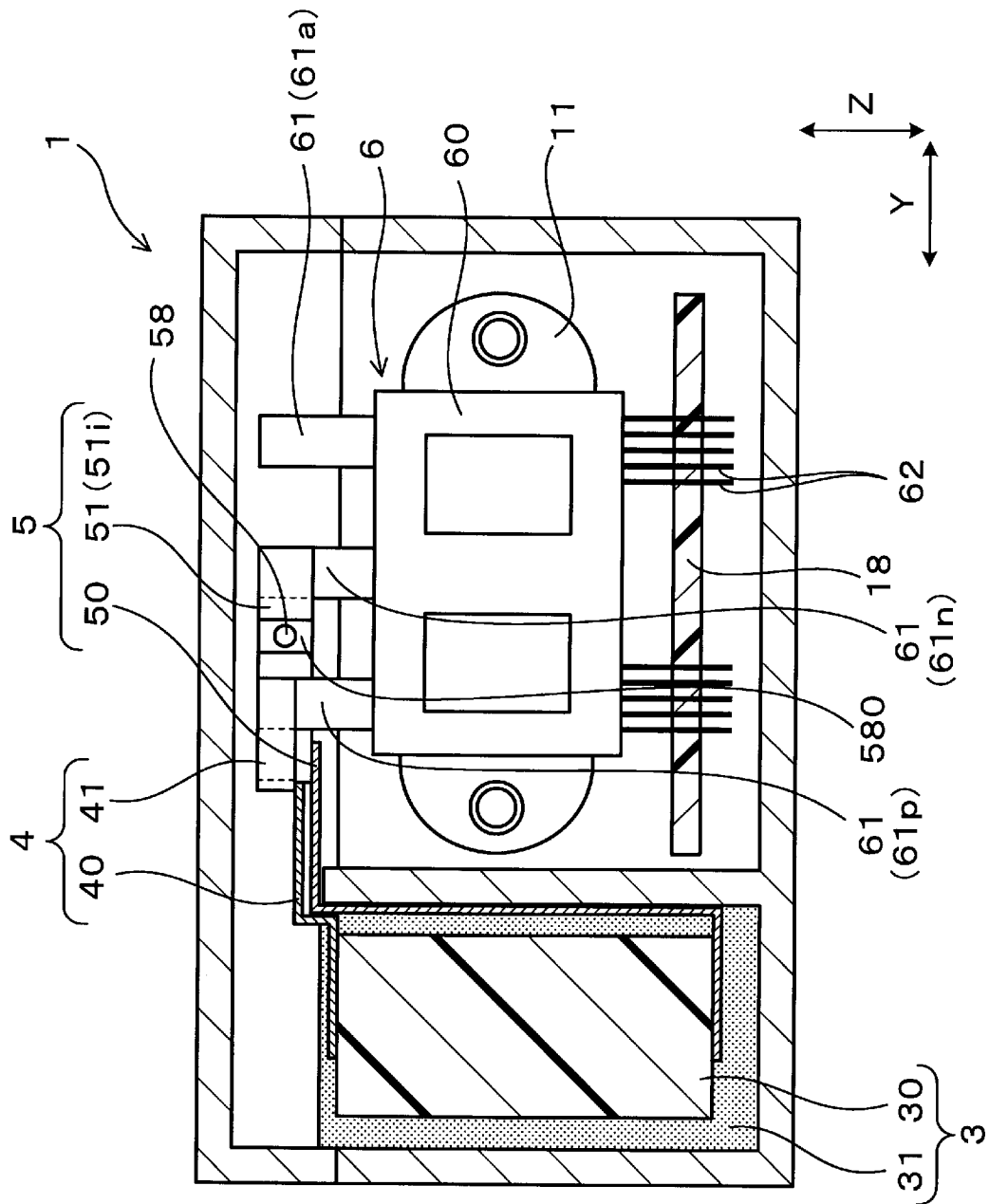
[図11]

(図 1 1)



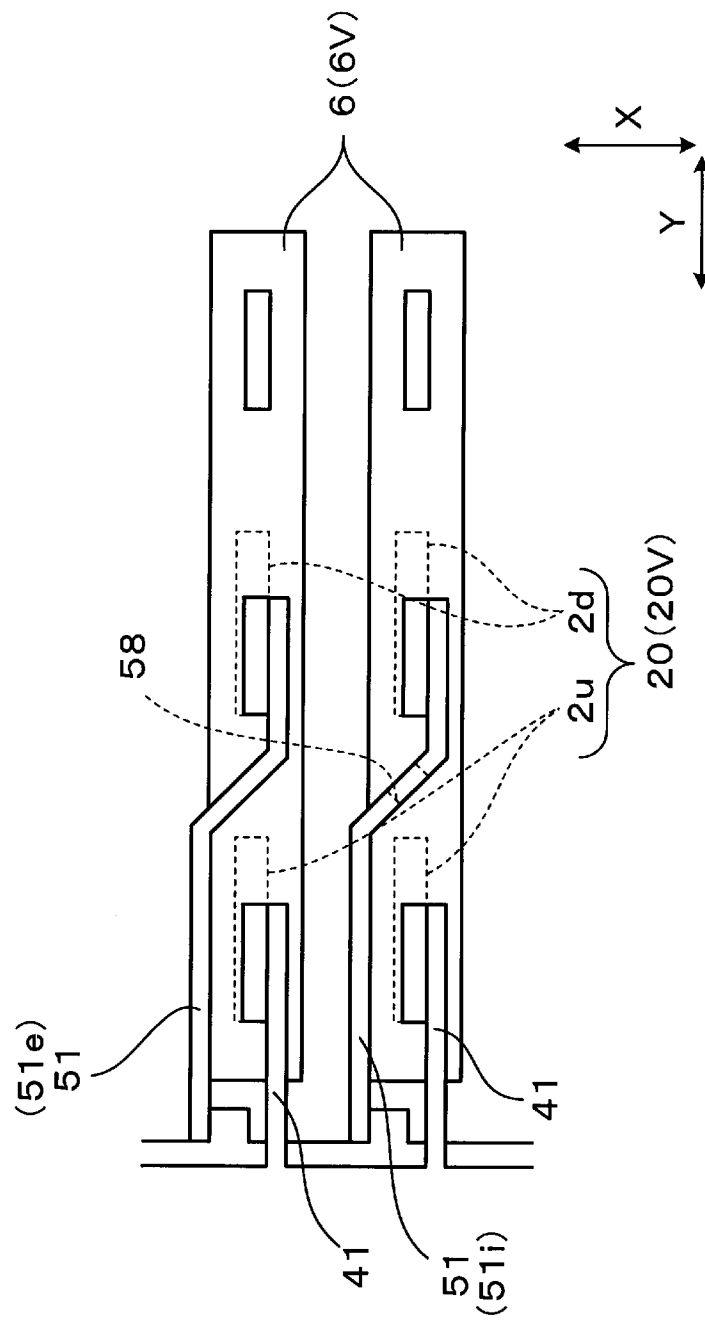
[図13]

(図13)



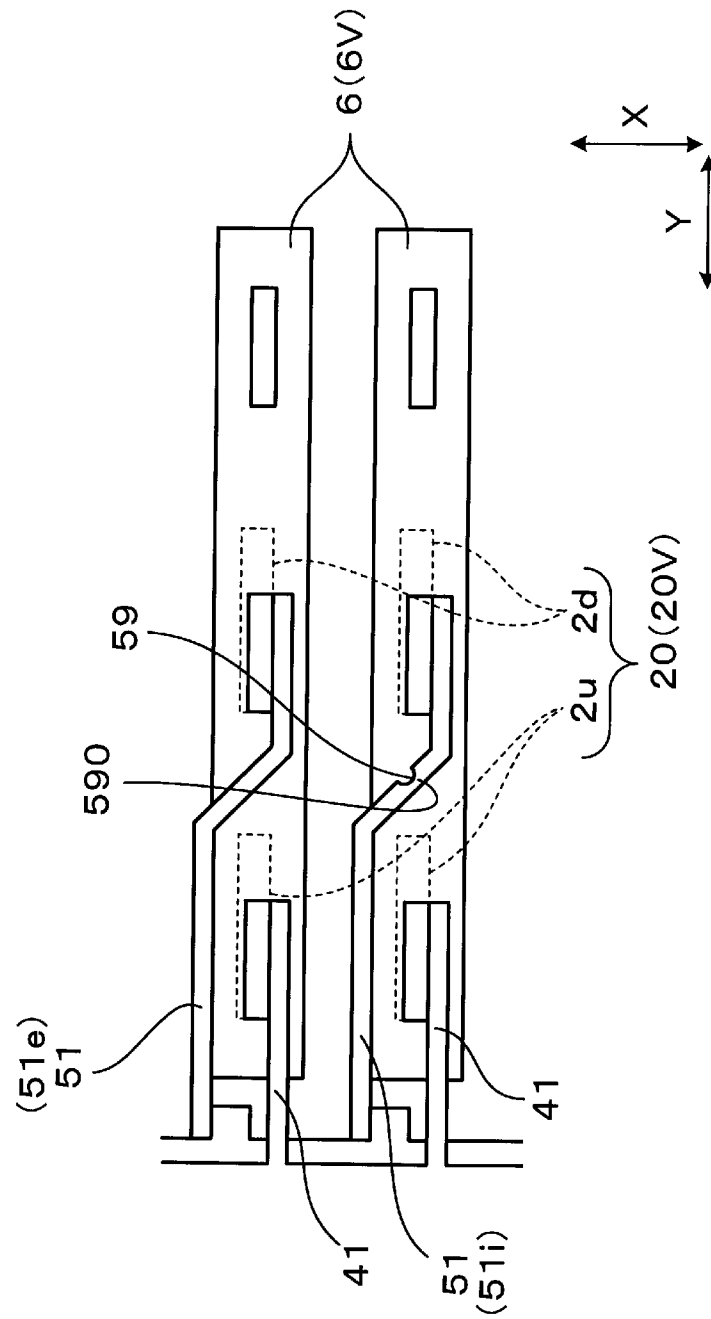
[図14]

(図 1 4)



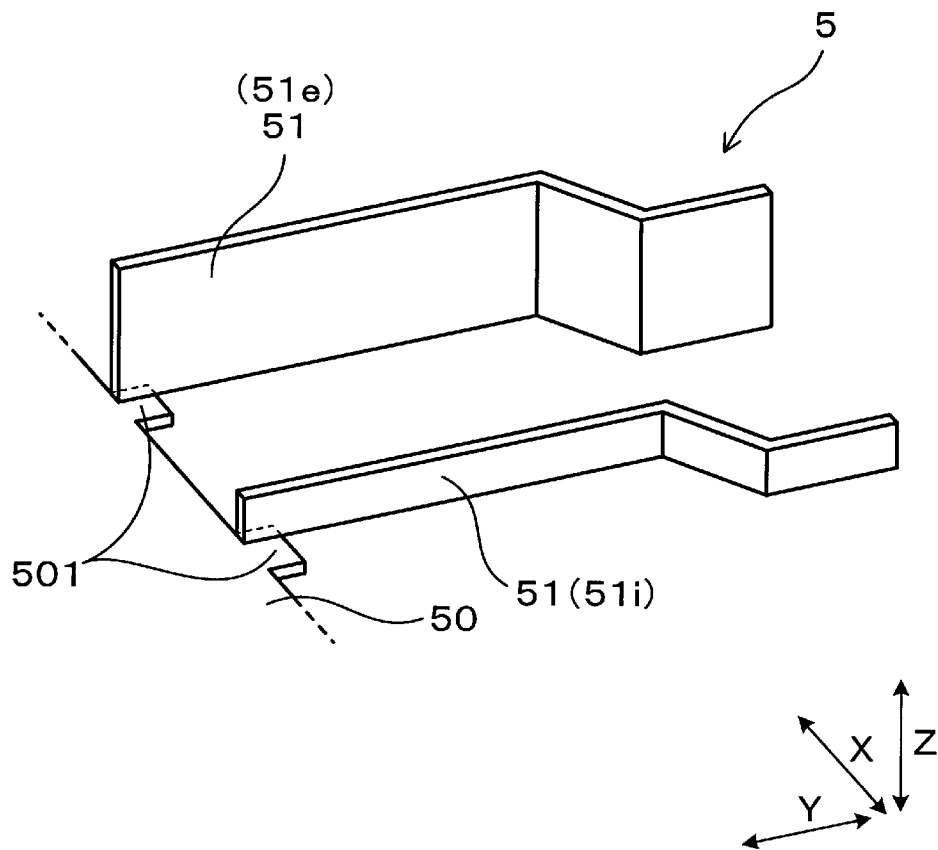
[図15]

(図 15)



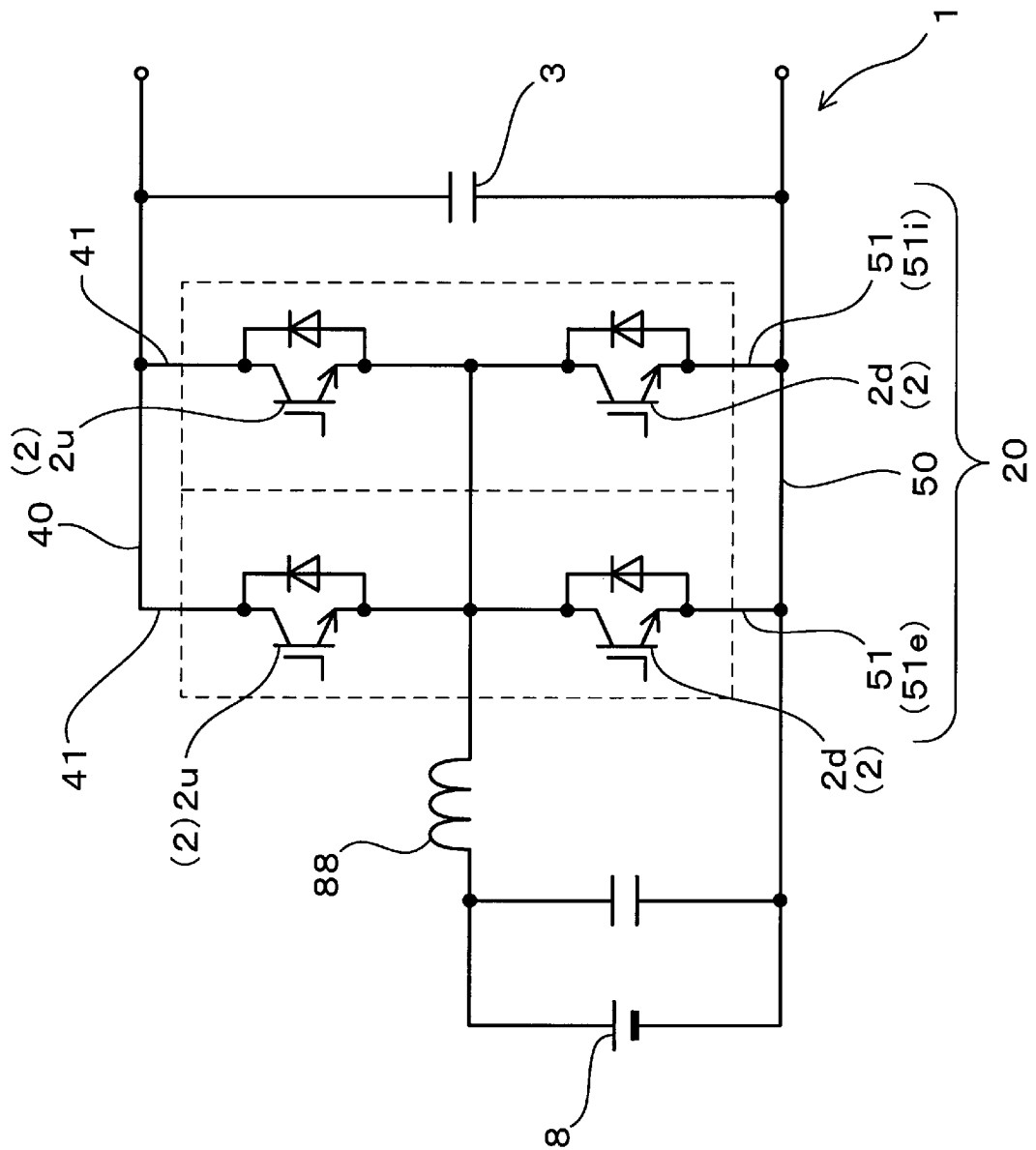
[図17]

(図 17)



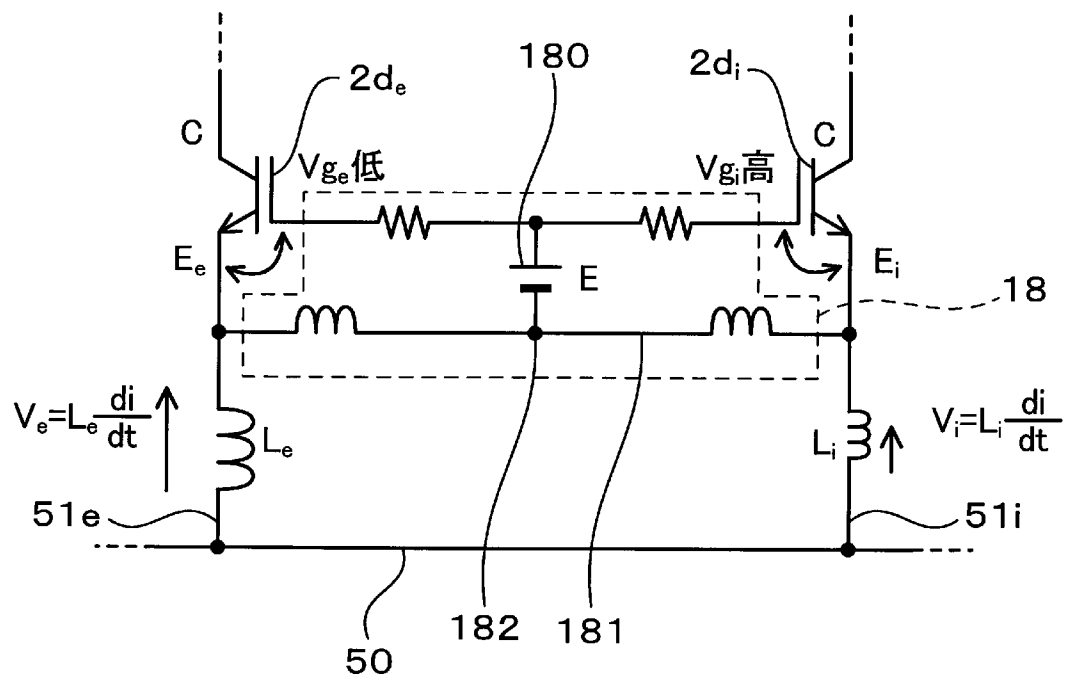
[図19]

(図 19)



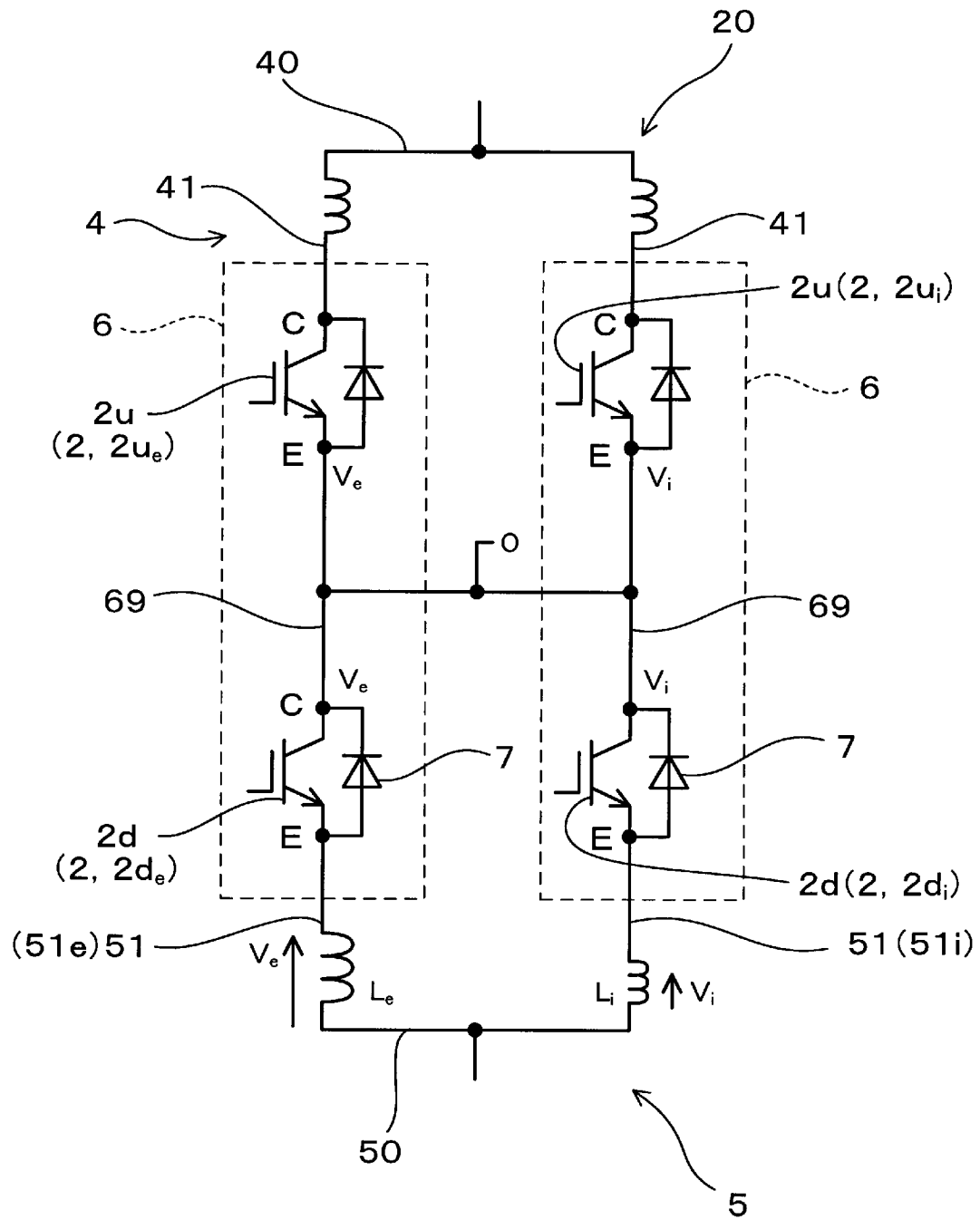
[図21]

(図 2 1)



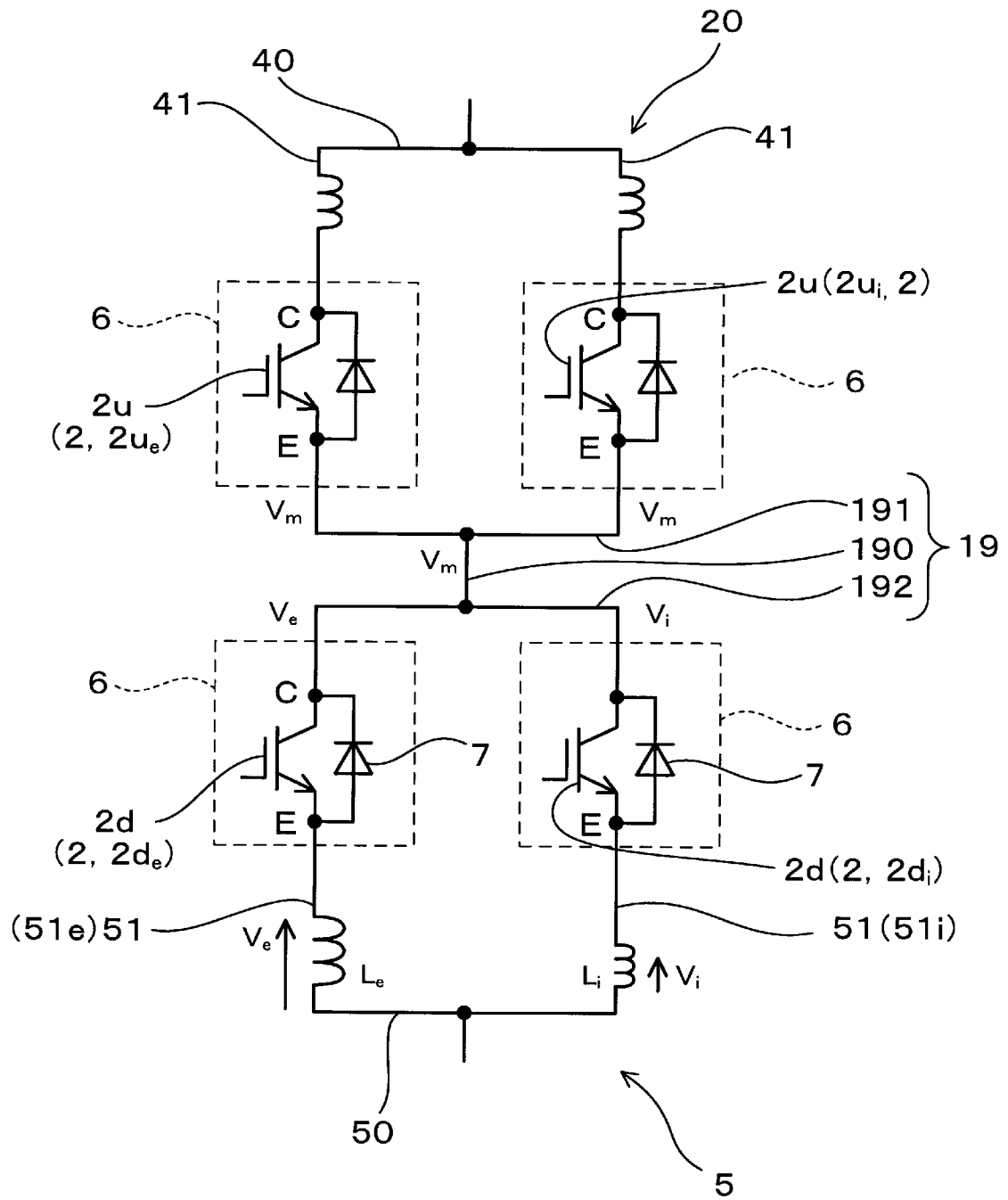
[図22]

(図 22)



[図23]

(図 23)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/082866

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-233193 A (Denso Corp.), 11 December 2014 (11.12.2014), & US 2014/0355221 A1	1-10
A	JP 2013-219967 A (Denso Corp.), 24 October 2013 (24.10.2013), & US 2013/0272046 A1 & CN 103378745 A	1-10
A	JP 2000-350475 A (Hitachi, Ltd.), 15 December 2000 (15.12.2000), (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 December 2016 (13.12.16)

Date of mailing of the international search report
20 December 2016 (20.12.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-233193 A（株式会社デンソー）2014.12.11, & US 2014/0355221 A1	1-10
A	JP 2013-219967 A（株式会社デンソー）2013.10.24, & US 2013/0272046 A1 & CN 103378745 A	1-10
A	JP 2000-350475 A（株式会社日立製作所）2000.12.15, (ファミリーなし)	1-10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13.12.2016

国際調査報告の発送日

20.12.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

栗栖 正和

5G

3987

電話番号 03-3581-1101 内線 3526