

(51) Internationale Patentklassifikation ⁷ : G11C 7/10	A2	(11) Internationale Veröffentlichungsnummer: WO 00/13185 (43) Internationales Veröffentlichungsdatum: 9. März 2000 (09.03.00)
(21) Internationales Aktenzeichen: PCT/DE99/02626 (22) Internationales Anmeldedatum: 20. August 1999 (20.08.99) (30) Prioritätsdaten: 198 38 813.6 26. August 1998 (26.08.98) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): MIERSCH, Ekkehard [DE/DE]; Dresdener Str. 6, D-71101 Schönaich (DE). MUFF, Simon [DE/DE]; Prüfeningerstr. 109 B, D-93049 Regensburg (DE). POHL, Jens [DE/DE]; Sudetenstr. 5 A, D-93170 Bernhardswald (DE). (74) Gemeinsamer Vertreter: SIEMENS AKTIENGE- SELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).		(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i>

(54) Title: MEMORY SYSTEM

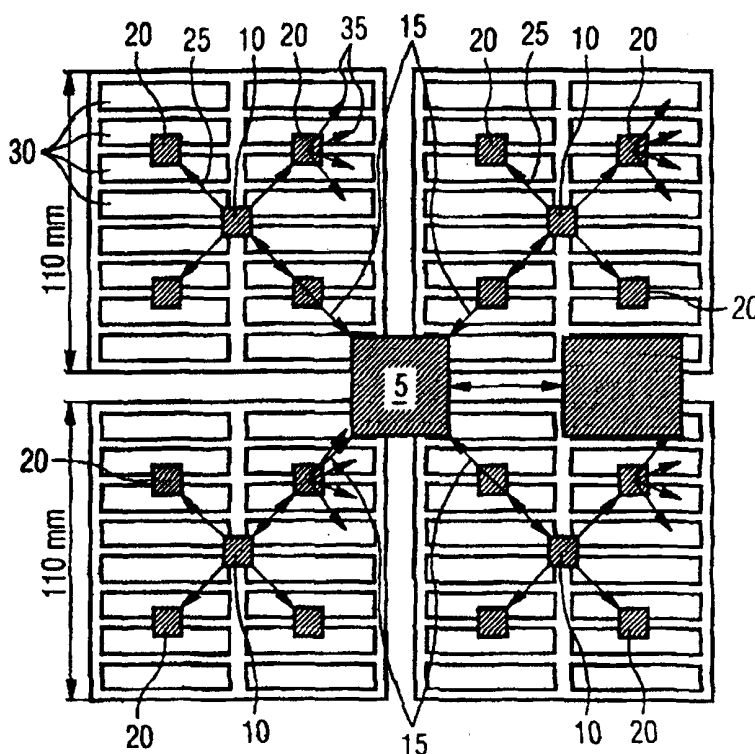
(54) Bezeichnung: SPEICHERSYSTEM

(57) Abstract

The invention relates to a memory system, comprising data lines (15, 25, 35) for transmitting data between memory modules (30) and at least one control unit (5, 10, 20). According to the invention, the memory system is configured in such a way that it has at least one central control unit (5) and at least one group control unit (10), said group control unit (10) having at least one first data line (15) for connecting the group control unit (10) to the central control unit (5) and second data lines (25) for connecting a group of memory modules (30) to the group control unit (10).

(57) Zusammenfassung

Die Erfindung betrifft ein Speichersystem mit Datenleitungen (15, 25, 35) zur Übermittlung von Daten zwischen Speicherbausteinen (30) und wenigstens einer Steuereinheit (5, 10, 20). Erfindungsgemäß ist das Speichersystem so gestaltet, daß es wenigstens eine Zentral-Steuereinheit (5) und wenigstens eine Gruppen-Steuereinheit (10) aufweist, wobei die Gruppen-Steuereinheit (10) wenigstens eine erste Datenleitung (15) zum Anschluß der Gruppen-Steuereinheit (10) an die Zentral-Steuereinheit (5) und zweite Datenleitungen (25) zum Anschluß einer Gruppe von Speicherbausteinen (30) an die Gruppen-Steuereinheit (10) aufweist.



LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

Beschreibung

Speichersystem

- 5 Die Erfindung betrifft ein Speichersystem mit Datenleitungen zur Übermittlung von Daten zwischen Speicherbausteinen und wenigstens einer Steuereinheit.

10 Bekannte Speichersysteme weisen eine Schnittstelleneinheit auf, die eine Zentral-Steuereinheit und Datenleitungen enthält. Die Datenleitungen befinden sich mit Kontrolleitungen in einem Bus-System, durch das Speicherbausteine quasiparallel geschaltet sind.

- 15 Die bekannten Speichersysteme weisen den Nachteil auf, daß die Zugriffszeit mit zunehmender Speichergröße gleichfalls zunimmt.

20 Der Erfindung liegt die Aufgabe zugrunde, die Nachteile des Standes der Technik zu vermeiden. Insbesondere soll ein gattungsgemäßes Speichersystem so ausgestaltet werden, daß die Zugriffszeit auf in den Speicherbausteinen enthaltene Daten möglichst kurz ist.

- 25 Erfindungsgemäß wird diese Aufgabe dadurch gelöst, daß ein gattungsgemäßes Speichersystem so ausgestaltet wird, daß es wenigstens eine Zentral-Steuereinheit und wenigstens eine Gruppen-Steuereinheit aufweist, wobei die Gruppen-Steuereinheit wenigstens eine erste Datenleitung zum Anschluß der
30 Gruppen-Steuereinheit an die Zentral-Steuereinheit und zweite Datenleitungen zum Anschluß einer Gruppe von Speicherbausteinen an die Gruppen-Steuereinheit aufweist.

2

Die Erfindung sieht also vor, ein Speichersystem zu schaffen, das einen hierarchisch organisierten Zugriff auf Daten in einzelnen Speicherbausteinen ermöglicht.

- 5 Zwischen den Speicherbausteinen und der Zentral-Steuereinheit ist wenigstens eine weitere Steuereinheit angeordnet.

Einer der Gegenstände der Erfindung ist somit eine Realisierung einer neuen Organisationsform der Speicherbausteine.

- 10 Hierbei werden Speicherbausteine in m Gruppen von Speicherbausteinen aufgeteilt. Über geeignete Bauelemente, insbesondere Verstärker wie Buffer oder Repeater, werden die Speicherbausteine elektrisch voneinander getrennt.

- 15 Die Zentral-Steuereinheit ist an $M = m * x$ Datenleitungen angeschlossen, wobei x die Anzahl der Datenleitungen zu den einzelnen Speicherbausteinen bezeichnet. Der Datenpfad zwischen der Zentral-Steuereinheit und einer Prozessor-Einheit, wie einer CPU (Central Processor Unit) weist gleichfalls $M =$
20 $m * x$ Datenleitungen auf.

- Eine Ansteuerung einer noch größeren Anzahl von Speicherbausteinen durch die Zentral-Steuereinheit wird zweckmäßigerweise dadurch realisiert, daß die zweiten Datenleitungen mit
25 wenigstens einer Teilgruppen-Steuereinheit verbunden sind und daß der Anschluß der Speicherbausteine über die Zentral-Steuereinheit, die erste Datenleitung, die Gruppen-Steuereinheit, die zweiten Datenleitungen, die Teilgruppen-Steuereinheit und über dritte Datenleitungen erfolgt, wobei die
30 dritten Datenleitungen die Speicherbausteine mit der Teilgruppen-Steuereinheit verbinden.

- Diese besonders vorteilhafte Ausführung des Speichersystems sieht also vor, wenigstens drei Hierarchieebenen der Anschlüsse für die Speicherbausteine zu schaffen.
35

Hierdurch wird ein Speichersystem für eine große Anzahl von Speicherbausteinen geschaffen.

5 Grundsätzlich ist es für die Durchführung der Erfindung nur erforderlich, daß zusätzlich zu der Zentral-Steuereinheit wenigstens eine Gruppen-Steuereinheit vorhanden ist. Jedoch wird die Effizienz der Speichersystems durch eine größere Anzahl von Gruppen-Steuereinheiten erhöht.

10

Zusätzlich zu den besonders zweckmäßigen Teilgruppen-Steuer-
einheiten vorgesehene weitere Steuereinheiten, die
zusätzliche Hierarchieebenen anschließen, ermöglichen es,
mehrere hundert Speicherbausteine anzuschließen. Eine derart
15 größere Anzahl von Hierarchieebenen und verschiedenen Steuer-
einheiten ist vor allen Dingen bei einer besonders großen An-
zahl von Speicherbausteinen zweckmäßig. Besonders schnelle
Zugriffszeiten lassen sich dadurch realisieren, daß die Da-
tenleitungen galvanisch voneinander getrennt sind und durch
20 die Steuereinheit, an der sie angeschlossen sind, nur in aus-
gewählten Schaltzuständen elektrisch verbunden werden.

Bei dem besonders vorteilhaften Speichersystem mit wenigstens
einer Teilgruppen-Steuereinheit ist es daher zweckmäßig, daß
25 die dritten Datenleitungen durch die Teilgruppen-Steuerein-
heit elektrisch voneinander getrennt sind. Eine besonders be-
vorzugte Ausführungsform des Speichersystems zeichnet sich
dadurch aus, daß die dritten Datenleitungen sternförmig von
der Teilgruppen-Steuereinheit ausgehen.

30

Es ist gleichfalls zweckmäßig, daß die zweiten Datenleitungen
durch die Gruppen-Steuereinheit elektrisch voneinander ge-
trennt sind.

Eine gleichfalls bevorzugte Ausführungsform des Speichersystems zeichnet sich dadurch aus, daß die zweiten Datenleitungen sternförmig von der Gruppen-Steuereinheit ausgehen.

5 Es ist besonders zweckmäßig, daß das Speichersystem mehrere erste Datenleitungen aufweist, und daß die ersten Datenleitungen durch die Gruppen-Steuereinheit elektrisch voneinander getrennt sind.

10 Eine weitere bevorzugte Ausführungsform des Speichersystems zeichnet sich dadurch aus, daß die ersten Datenleitungen sternförmig von der Gruppen-Steuereinheit ausgehen.

Es ist besonders zweckmäßig, daß mit den Datenleitungen ein
15 bidirektionaler Datenaustausch zwischen der Zentral-Steuereinheit und den einzelnen Speicherbausteinen in Zwei-Punkt-Netzen realisiert wird. Hierbei handelt es sich um Zwei-Punktleitungen mit bidirektionalen Treiber- beziehungsweise Receiver-Schaltkreisen. Über die Wahl des Innenwiderstandes
20 des jeweils aktiven der beiden bidirektionalen Treiber- beziehungsweise Receiver-Schaltkreise der Zwei-Punktleitung kann das Leitungssystem stets aktiv mit seinem Wellenwiderstand geschlossen werden. Somit werden von einem offenen, das heißt einem aktiven Treiber fernen Ende der Leitung reflek-
25 tierte Signale, die zum Treiber zurücklaufen, absorbiert. Dies gilt für die Treiber auf beiden Seiten des bidirektionalen Netzes, wobei sich der dem aktiven Treiber gegenüberliegende Treiber in einem hochohmigen Zustand befindet.

30 Weitere Vorteile, Besonderheiten und zweckmäßige Weiterbildungen der Erfindung ergeben sich aus der nachfolgenden Darstellung eines bevorzugten Ausführungsbeispiels anhand der Zeichnung.

5

Die Zeichnung zeigt eine Aufsicht auf ein Speichersystem mit einer Zentral-Steuereinheit 5, die mit Gruppen-Steuereinheiten 10 über erste Datenleitungen 15 verbunden ist.

- 5 Die Gruppen-Steuereinheiten 10 sind mit Teilgruppen-Steuer-einheiten 20 über zweite Datenleitungen 25 verbunden.

Die Teilgruppen-Steuereinheiten 20 sind mit Speicherbausteinen 30 über dritte Datenleitungen 35 verbunden.

10

Eine besonders gute Raumausnutzung läßt sich dadurch erzielen, daß die Zentral-Steuereinheit 5 von vier Gruppen-Steuer-einheiten 10 umgeben ist, und daß die Gruppen-Steuereinheiten 10 ihrerseits durch jeweils vier Teilgruppen-Steuereinheiten 15 20 mit den daran angeschlossenen Speicherbausteinen 30 umgeben sind. Die Speicherbausteine enthalten jeweils eine Vielzahl von Zellenfeldern.

Durch die Teilgruppen-Steuereinheit 20 und die an ihnen angeschlossenen Speicherbausteine 30 werden Speichermodule gebildet. Die Speichermodule enthalten vorzugsweise vier Träger für Speicherbausteine. Die Träger für Speicherbausteine enthalten bei einer einseitigen Bestückung vorzugsweise einen und bei einer beidseitigen Bestückung vorzugsweise zwei Speicherbausteine. 25

Eine Adressierung erfolgt über ein Signal, das jedem der Zellenfelder eines Speicherbausteins zugewiesen ist. Die Adressierung des Speicherbausteins wird so gesteuert, daß nur der spezielle Datenpfad zu dem speziellen Speicherbaustein durch eine Chip-Selektierungs-Adresse (chip-select-address) aktiv ausgewählt wird, auf dem gemäß einer Speicherorganisation die Dateninformation liegt und der das Ziel der speziellen Adresse ist. 30

35

6

Die Datenleitung, das heißt der durch sie realisierte Datenpfad, weist x Datenbits auf, wobei x beispielsweise 18 beträgt.

- 5 Das Speichersystem weist den weiteren Vorteil auf, daß eine Hinzufügung von weiteren Speicherbausteinen bei einer Speichererweiterung ohne Einfluß auf die Zugriffszeit zu den Daten der einzelnen Speicherbausteine erfolgt.
- 10 Die Zugriffszeit ist alleine durch den in einer Maximalkonfiguration festgelegten Pfad zwischen der Zentral-Steuereinheit und dem Speicherbaustein gegeben.

Die Zugriffszeit auf jeden der Speicherbausteine wird bestimmt durch die Signallaufzeit auf den eingesetzten Datenleitungen 15, 25 und 35, durch die Schaltzeiten der Zentral-Steuereinheit und der zugehörigen Gruppen-Steuereinheit beziehungsweise Teilgruppen-Steuereinheit sowie durch die Datenzugriffszeit auf die Speicherbausteine. Daher hängt die

20 Zugriffszeit im wesentlichen lediglich von der Anzahl von durch die Steuereinheiten gebildeten Hierarchieebenen ab, nicht jedoch von der Anzahl der Speicherbausteine.

Auch bei einer nicht maximalen Konfiguration, das heißt bei

25 einer lediglich teilweise erfolgten Belegung des Speichersystems mit Speicherbausteinen 30, ist das erfindungsgemäße Speichersystem erheblich schneller als die bekannten Speichersysteme. Dies gilt insbesondere dann, wenn es sich um Hauptspeicher mit einer großen Anzahl von Speicherbausteinen

30 30 handelt.

Die Teilgruppen-Steuereinheiten 20 sind vorzugsweise als Buffer-Chips ausgebildet und weisen eine Datenbreite von x bits auf. Die Teilgruppen-Steuereinheiten adressieren bis Chipträger.

35 ger. Wenn jeder der Chipträger doppelseitig mit insgesamt

7

zwei Speicherbausteinen bestückt ist, adressiert die Teilgruppen-Steuereinheit 20 bs Speicherbausteine 30. Es ist zwar auch möglich, daß die Teilgruppen-Steuereinheit 20 mehr als 1 * bs , beziehungsweise im Falle einer doppelseitigen Belegung der Chipträger zwei bs Speicherbausteine 30 ansteuert, jedoch
5 würde dieses dazu führen, daß an einem gemeinsamen Bus mehrere Speicherbausteine in Reihe geschaltet sind. Ein weitgehendes Weglassen einer derartigen Reihenschaltung ist jedoch zur Vermeidung von störenden Reflexionen an nicht aktivierten
10 Speicherbausteinen vorteilhafter.

Es ist vorteilhaft, daß von jeder Teilgruppen-Steuereinheit 20 mit B Datentreibern nur x Datentreiber aktiviert werden, wobei gilt: $B = b * x$, wobei vorzugsweise gilt: $b = bs + 1$
15 und bs vorzugsweise gleich 4 ist, so daß sich ergibt: $b = 5$. In diesem Fall werden somit 18 Datentreiber plus zugehörigen Kontrolltreibern aktiviert. Die Anzahl b ist vorzugsweise deshalb um eins größer als bs , weil zusätzlich ein Taktsignal (clock) übertragen wird.

20

Im dargestellten Fall mit 16 Teilgruppen-Steuereinheiten und 4 Gruppen-Steuereinheiten 10 werden durch die Zentral-Steuereinheit 5 insgesamt 128 Speicherbausteine 30 adressiert. Die Zahl 128 ergibt sich daraus, daß 16 Teilgruppen-Steuereinheiten
25 20 jeweils 8 Speicherbausteine, das heißt insgesamt 128 Speicherbausteine 30, ansteuern.

Zur Ansteuerung von 128 Speicherbausteinen 30 werden insgesamt 21 Steuereinheiten, das heißt eine Zentral-Steuereinheit
30 5, vier Gruppen-Steuereinheiten 10 und 16 Teilgruppen-Steuereinheiten 20 benötigt. Vorzugsweise sind nicht nur die Teilgruppen-Steuereinheiten 20, sondern auch die Zentral-Steuereinheit 5 und die Gruppen-Steuereinheiten 10 als Buffer-Chips ausgebildet.

35

8

Eine derartige Anordnung ist vor allen Dingen dann zweckmäßig, wenn mit verhältnismäßig einfach herstellbaren Speicherbausteinen eine möglichst große Speicherkapazität des gesamten Speichersystems erzielt werden soll. So können im Fall von Speicherbausteinen 30, die jeweils eine Speicherkapazität von 72 Mbit aufweisen, insgesamt 4,096 Gbytes = $4 * 16 * 4 * 2 * 72$ Mbit adressiert werden. Mit $bs = 4$ und einer direkten binären Implementierung wären 7 zusätzliche Adressleitungen erforderlich.

10

In dem Fall, daß die einzelnen Speicherbausteine 30 eine größere Speicherkapazität, beispielsweise 288 Mbit aufweisen, ist eine Anordnung der Speicherbausteine in einem Speichersystem, das lediglich eine Zentral-Steuereinheit 5 und Gruppen-Steuereinheiten 10 aufweist, zweckmäßiger. In diesem Fall werden $4 * 16 * 1 * 2 = 128 * 288$ Mbit = 4,096 GBytes durch lediglich eine Zentral-Steuereinheit 5 und vier Gruppen-Steuereinheiten 10 angesteuert. Eine Schnittstelleneinheit des Speichersystems ist so gestaltet, daß sowohl Daten, womit die gespeicherten Informationen gemeint sind, als auch Kontrollsignale übertragen werden. Die Kontrollsignale ermöglichen ein Abspeichern der Daten und umfassen die Adressen, die Taktsignale und Chip-Selektierungs-Signale (chip-select-signal) und damit entsprechende Pfad-Selektierungs-Signale.

25

Im dargestellten Fall weist die Zentral-Steuereinheit 5 einen 72 bit Datenbus auf, der auf $m = 4$ Datenbussen von jeweils $x = 18$ bit für jede der $m = 4$ Speicherchip-Gruppen zusammengesetzt ist.

30

Die Gruppen-Steuereinheiten 10 weisen hingegen einen Datenbus mit einer Datenbreite von lediglich 18 bit auf.

Somit ist ein breiter Datenbus nur zwischen der Zentral-Steuereinheit 5 und einer zentralen Prozessoreinheit (CPU) erforderlich.

- 5 Die genannten Werte für m, b, bs, x sind lediglich beispielhaft genannt und beziehen sich auf die dargestellte, besonders vorteilhafte Ausführungsform des Speichersystems.

Hiermit ist ein beispielsweise in der Zentral-Steuereinheit 5
10 einprogrammiertes Adressierungsschema verwirklicht, bei dem innerhalb einer Gruppe von Speicherbausteinen 30 am Ende einer Datenleitung 35 jeweils ein Speicherbaustein 30 - aus maximal zwei Speicherbausteinen 30, die auf demselben Chipträger montiert sind - selektiert wird. Damit wird nur eine
15 Treibergruppe der Full-Buffer-Chips gestaltet, nämlich die, welche direkt im Datenpfad zu dem selektierten Speicherbaustein liegt. Hierdurch werden nicht im Datenpfad liegende Treibergruppen sowie ihre Kontrollsignale vom Schalten ausgenommen, ebenso wie Steuereinheiten, die zwar in der Gruppe
20 der Speicherbausteine 30 liegen, nicht jedoch im direkten Pfad zu dem ausgewählten Speicherbaustein 30. Das Adressierungsschema minimiert damit nicht nur die Zahl der für einen Speicherbaustein 30 schaltenden Treiber, sondern auch die Anzahl der Buffer-Chips und Speicherbausteine, die pro Zugriff
25 auf einen Speicher schalten und minimiert damit auch den Energiebedarf und die Wärmeerzeugung des Speichersystems.

Eine derartige Leitungskonzeption erlaubt im Gegensatz zu den im Stand der Technik bekannten Leitungen mit Multi-Stub-Bus-
30 system eine Datenübertragung mit der Gruppenlaufzeit der Signale.

Patentansprüche

1. Speichersystem mit Datenleitungen (15, 25, 35) zur Übermittlung von Daten zwischen Speicherbausteinen (30) und wenigstens einer Steuereinheit (5, 10, 20), d a d u r c h g e k e n n z e i c h n e t, daß das Speichersystem wenigstens eine Zentral-Steuereinheit (5) und wenigstens eine Gruppen-Steuereinheit (10) aufweist, wobei die Gruppen-Steuereinheit (10) wenigstens eine erste Datenleitung (15) zum Anschluß der Gruppen-Steuereinheit (10) an die Zentral-Steuereinheit (5) und zweite Datenleitungen (25) zum Anschluß einer Gruppe von Speicherbausteinen (30) an die Gruppen-Steuereinheit (10) aufweist.

2. Speichersystem nach Anspruch 1, d a d u r c h g e k e n n z e i c h n e t, daß die zweiten Datenleitungen (25) mit wenigstens einer Teilgruppen-Steuereinheit (20) verbunden sind und daß der Anschluß der Speicherbausteine (30) über die Zentral-Steuereinheit (5), die erste Datenleitung (15), die Gruppen-Steuereinheit (10), die zweiten Datenleitungen (25), die Teilgruppen-Steuereinheit (20) und über dritte Datenleitungen (35) erfolgt, wobei die dritten Datenleitungen (35) die Speicherbausteine (30) mit der Teilgruppen-Steuereinheit (20) verbinden.

3. Speichersystem nach Anspruch 2, d a d u r c h g e k e n n z e i c h n e t, daß die dritten Datenleitungen (35) durch die Teilgruppen-Steuereinheit (20) elektrisch voneinander getrennt sind.

4. Speichersystem nach Anspruch 3, d a d u r c h g e k e n n z e i c h n e t, daß die dritten Datenleitungen (35) sternförmig von der Teilgruppen-Steuereinheit (20) ausgehen.

11

5. Speichersystem nach einem der Ansprüche 1 bis 4, d a -
d u r c h g e k e n n z e i c h n e t, daß die
zweiten Datenleitungen (25) durch die Gruppen-Steuereinheit
(10) elektrisch voneinander getrennt sind.

5

6. Speichersystem nach einem der Ansprüche 1 bis 5, d a -
d u r c h g e k e n n z e i c h n e t, daß die
zweiten Datenleitungen (25) sternförmig von der Gruppen-Steu-
ereinheit (10) ausgehen.

10

7. Speichersystem nach einem der Ansprüche 1 bis 6, d a -
d u r c h g e k e n n z e i c h n e t, daß das
Speichersystem mehrere erste Datenleitungen (15) aufweist und
daß die ersten Datenleitungen (15) durch die Gruppen- Steuer-
einheit (10) elektrisch voneinander getrennt sind.

15

8. Speichersystem nach Anspruch 7, d a d u r c h
g e k e n n z e i c h n e t, daß die ersten Daten-
leitungen (15) sternförmig von der Gruppen-Steuereinheit (10)
ausgehen.

20

9. Speichersystem nach einem der Ansprüche 2 bis 8, d a -
d u r c h g e k e n n z e i c h n e t, daß die
Teilgruppen-Steuereinheit (20) einen Full-Buffer-Chip enthält
oder durch einen Full-Buffer-Chip gebildet ist.

25

10. Speichersystem nach einem der Ansprüche 1 bis 9, d a -
d u r c h g e k e n n z e i c h n e t, daß die
Gruppen-Steuereinheit (10) einen Full-Buffer-Chip enthält
oder durch einen Full-Buffer-Chip gebildet ist.

30

11. Speichersystem nach einem der Ansprüche 1 bis 10,
d a d u r c h g e k e n n z e i c h n e t,
daß die Zentral-Steuereinheit (5) einen Full-Buffer-Chip ent-
hält oder durch einen Full-Buffer-Chip gebildet ist.

35

1/1

