(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 103297724 A
(43)申请公布日 2013.09.11

(21)申请号 201310065876.X

(22)申请日 2013.03.01

(30)优先权数据
2012-045654 2012.03.01 JP
2013-001083 2013.01.08 JP

(71)申请人 佳能株式会社
地址 日本东京

(72)发明人 桥本诚二 铃木建 吉田大介
古林笃

(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038
代理人 李颖

(51)Int.Cl.
H04N 5/374(2011.01)
H04N 5/3745(2011.01)
H04N 5/378(2011.01)
H04N 5/232(2006.01)

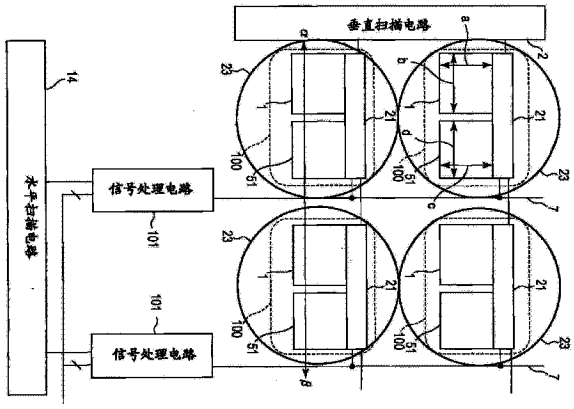
权利要求书4页 说明书24页 附图27页

(54)发明名称

成像装置、成像系统和成像装置驱动方法

(57)摘要

本发明提供成像装置、成像系统和成像装置驱动方法，其中，像素输出具有不同的可行信号范围的至少两个图像信号，并且，具有较大的信号范围的像素信号在第一时段期间被转换成数字信号，并且，具有较小的信号范围的像素信号在比第一时段短的第二时段期间被转换成数字信号。



CN 103297724 A

1. 一种成像装置，包括：

像素，包括被配置为生成信号电荷并输出基于信号电荷的信号的多个光电转换单元；和

AD 转换单元，被配置为将从像素输出的信号转换成数字信号；

其中，与基于来自包含于像素中的 m 个光电转换单元的信号电荷的信号被转换成数字信号的第一转换时段相比，在比第一转换时段短的第二转换时段中，基于来自包含于像素中的 n 个光电转换单元的信号电荷的信号被转换成数字信号，其中，m 是整数，n 是比 m 小的整数。

2. 根据权利要求 1 的成像装置，其中，对于基于来自所述 n 个光电转换单元的信号电荷的信号的 AD 转换的每 1 位的模拟信号范围比对于基于来自所述 m 个光电转换单元的信号电荷的信号的 AD 转换的每 1 位的模拟信号范围大。

3. 根据权利要求 1 的成像装置，其中，AD 转换单元基于对于从像素输出的信号与基准信号进行比较的比较结果而将从像素输出的信号转换成数字信号；

并且其中，与用于比较基于来自所述 m 个光电转换单元的信号电荷的信号与基准信号的第三时段相比，用于对于基于来自所述 n 个光电转换单元的信号电荷的信号与基准信号进行比较的第四时段更短。

4. 根据权利要求 3 的成像装置，其中，AD 转换还包括比较器和被配置为向比较器供给基准信号的基准信号供给单元，

并且其中，基准信号供给单元被配置为向比较器供给第一基准信号和第二基准信号，其中，第一基准信号和第二基准信号根据时间而改变电势；以及

其中，第一基准信号是在用于比较基于来自所述 m 个光电转换单元的信号电荷的信号与第一基准信号的时段期间改变电势的基准信号；

并且其中，第二基准信号是在比所述用于比较基于来自所述 m 个光电转换单元的信号电荷的信号与第一基准信号的时段短的时段期间改变电势的基准信号；

并且其中，所述比较器被配置为比较第一基准信号和基于来自所述 m 个光电转换单元的信号电荷的信号，并且比较第二基准信号和基于来自所述 n 个光电转换单元的信号电荷的信号。

5. 根据权利要求 4 的成像装置，其中，单位时间的电势变化量对于第一基准信号和第二基准信号两者是相等的，或者，第一基准信号的单位时间的电势变化量比第二基准信号的单位时间的电势变化量大。

6. 根据权利要求 3 的成像装置，其中，AD 转换单元还包含：比较器；被配置为向比较器供给基准信号的基准信号供给单元；被配置为对时钟信号计数的计数器，该计数器被配置为生成具有单位时间的第一计数量的计数信号和具有单位时间的第二计数量的计数信号，其中第二计数量比第一计数量小；和被配置为保持计数信号的存储器；

并且其中，基准信号供给单元被配置为向比较器供给根据时间改变电势的第一基准信号和第二基准信号；

并且其中，第一基准信号是在用于比较基于来自所述 m 个光电转换单元的信号电荷的信号和该第一基准信号的第一时段期间改变电势的基准信号；

并且其中，第二基准信号是在比第一时段短的第二时段期间改变电势的基准信号；

并且其中，比较器输出基于基准信号和从像素输出的信号的比较结果的比较结果信号，并且，生成基于第一基准信号与基于来自所述 m 个光电转换单元的信号电荷的信号的比较结果的比较结果信号，

存储器基于比较结果信号存储通过第一计数量生成的计数信号；

并且其中，比较器生成基于第二基准信号与基于来自所述 n 个光电转换单元的信号电荷的信号的比较结果的比较结果信号，

存储器基于比较结果信号存储通过第二计数量生成的计数信号。

7. 根据权利要求 4 的成像装置，其中，比较器比较基于来自所述 m 个光电转换单元的信号电荷的信号与阈值信号；

并且其中，当基于来自所述 m 个光电转换单元的信号电荷的信号比阈值信号大时，比较器比较通过单位时间的第一变化量改变电势的第一基准信号与基于来自所述 m 个光电转换单元的信号电荷的信号；

并且其中，当基于来自所述 m 个光电转换单元的信号电荷的信号比阈值信号小时，比较器比较通过单位时间的第二变化量改变电势的第一基准信号与基于来自所述 m 个光电转换单元的信号电荷的信号，其中，所述第二变化量比所述第一变化量小。

8. 根据权利要求 4 的成像装置，还包括：

放大器单元；和

确定电路；

其中，放大器单元输出其中基于来自所述 m 个光电转换单元的信号电荷的信号以第一放大比被放大的第一放大信号；

并且其中，比较器向确定电路输出从比较第一放大信号和阈值信号而获得的比较结果信号；

并且其中，关于比较结果信号，当第一放大信号比阈值信号大时，确定电路使基于来自所述 m 个光电转换单元的信号电荷的信号被放大器单元以第二放大比放大并然后输出到比较器，其中，第二放大比第一放大比小。

9. 根据权利要求 4 的成像装置，其中，第二基准信号的根据时间的电势改变的范围比第一基准信号的根据时间的电势改变的范围小。

10. 根据权利要求 4 的成像装置，其中，第二基准信号的根据时间的电势改变的范围大于或等于第一基准信号的根据时间的电势改变的范围的大小的 n/m 倍。

11. 根据权利要求 4 的成像装置，其中，像素还向比较器输出噪声信号，并且，在比第二基准信号的根据时间改变电势的时段小的时段期间，基准信号供给单元向比较器供给第三基准信号，其中，第三基准信号在比第二基准信号的根据时间的电势改变的范围小的范围内改变电势；

并且其中，比较器比较从像素输出的噪声信号与第三基准信号。

12. 根据权利要求 1 的成像装置，其中，AD 转换单元作为逐次比较类型的 AD 转换电路进行操作，以确定基于从像素输出的信号的数字信号的高位信号值；

并且其中，根据时间改变电势的基准信号被供给到 AD 转换单元，并且，AD 转换单元作为斜坡类型的 AD 转换电路进行操作，以确定基于从像素输出的信号的数字信号的低位信号值。

13. 根据权利要求 12 的成像装置，其中，关于由操作为逐次比较类型的 AD 转换电路的 AD 转换单元生成的数字信号，以基于来自所述 n 个光电转换单元的信号电荷的信号为基础的数字信号的位数比以基于来自所述 m 个光电转换单元的信号电荷的信号为基础的数字信号的位数少。

14. 根据权利要求 1 的成像装置，还包括：

具有矩阵状布置的多个像素的像素单元；和

包含多个微透镜的微透镜阵列；

其中，微透镜中的一个在像素中的多个光电转换单元上收集并照射光。

15. 一种成像装置，包括：

像素，包括用于生成信号电荷并输出基于信号电荷的信号的多个光电转换单元；和

AD 转换单元，包含基准信号供给单元和比较器；

其中，基准信号供给单元向比较器供给根据时间改变电势的第一基准信号和第二基准信号；

并且其中，第一基准信号是在第一时段期间在第一范围内改变电势的基准信号，并且，第二基准信号是在比第一时段短的第二时段期间在比第一范围小的第二范围内改变电势的基准信号；

并且其中，比较器输出基于基准信号与从像素输出的信号的比较的比较结果信号；

并且其中，光电转换单元包含第一光电转换单元和第二光电转换单元，其中，在这种情况下，相同的光量被输入到第一光电转换单元和第二光电转换单元，基于第一光电转换单元的信号的信号幅度比基于第二光电转换单元的信号的信号幅度大；

并且其中，比较器比较第一基准信号与基于来自第一光电转换单元的信号电荷的信号，并且比较第二基准信号与基于来自第二光电转换单元的信号电荷的信号。

16. 一种成像装置，包括：

第一像素和第二像素，均包含用于生成信号电荷并输出基于信号电荷的信号的光电转换单元；和

AD 转换单元，包含基准信号供给单元和比较器；

其中，基准信号供给单元向比较器供给根据时间改变电势的第一基准信号和第二基准信号；

并且其中，第一基准信号是在第一时段期间在第一范围内改变电势的基准信号，并且，第二基准信号是在比第一时段短的第二时段期间在比第一范围小的第二范围内改变电势的基准信号；

并且其中，比较器输出基于基准信号与从像素输出的信号的比较的比较结果信号；

并且其中，在这种情况下，相同的光量被输入到第一像素和第二像素，从第一像素输出的信号的信号幅度比从第二像素输出的信号的信号幅度大；

并且其中，比较器比较第一基准信号与从第一像素输出的信号，并且比较第二基准信号与从第二像素输出的信号。

17. 一种成像系统，包括：

根据权利要求 1 ～ 16 中的任一项的成像装置；和

用于处理从成像装置输出的信号的信号处理单元。

18. 一种成像系统，包括：

根据权利要求 14 的成像装置；

用于将光收集到成像装置中的光学系统；和

用于从成像装置输入信号的信号处理单元；

其中，成像系统以第一模式和第二模式操作；

并且其中，关于第一模式，AD 转换单元将从基于来自 m 个光电转换单元的信号电荷的信号的 AD 转换产生的第一数字信号输出到信号处理单元，并且，将通过基于来自 n 个光电转换单元的信号电荷的信号的 AD 转换产生的第二数字信号输出到信号处理单元；

并且其中，由信号处理单元基于第一数字信号、第二数字信号、以及第一数字信号与第二数字信号之差的信号而执行焦点检测操作；

并且其中，关于第二模式，AD 转换单元不生成第二数字信号，并且向信号处理单元输出第一数字信号；

并且其中，信号处理单元执行用于基于第一数字信号生成图像的操作。

19. 一种成像系统，包括：

根据权利要求 14 的成像装置；

用于将光收集到成像装置中的光学系统；和

用于从成像装置输入信号的信号处理单元；

其中，AD 转换单元将通过基于来自 m 个光电转换单元的信号电荷的信号的 AD 转换产生的第一数字信号输出到信号处理单元，并且，将通过基于来自 n 个光电转换单元的信号电荷的信号的 AD 转换产生的第二数字信号输出到信号处理单元；

并且其中，由信号处理单元基于第一数字信号、第二数字信号、以及第一数字信号与第二数字信号之差的信号而执行焦点检测操作；

并且其中，信号处理单元基于第一数字信号生成图像。

20. 一种用于成像装置的驱动方法，其中，成像装置包括：

像素，包括用于生成信号电荷并输出基于信号电荷的信号的多个光电转换单元；和

AD 转换单元，用于执行将从像素输出的信号到数字信号的 AD 转换，其中，在第一 AD 转换时段期间，基于来自包含于像素中的 m 个光电转换单元的信号电荷的信号被转换成数字信号；

并且其中，在比第一 AD 转换时段短的第二 AD 转换时段期间，基于来自 n 个光电转换单元的信号电荷的信号被转换成数字信号，其中，m 是整数，n 是比 m 小的整数。

成像装置、成像系统和成像装置驱动方法

技术领域

[0001] 本技术涉及包括用于将模拟信号转换成数字信号的模数转换电路的成像系统和成像装置。

背景技术

[0002] 根据相关技术，成像装置已知包括以矩阵状布置、执行光电转换并基于入射光而输出信号的像素，并且包括在各像素列中设置的、对于从像素输出的信号执行 AD 转换的列并列型的模数电路(以下，模数电路被称为 ADC(模数转换器)，并且，列并列型 ADC 被称为列 ADC)。列 ADC 中的各列中的电路单元执行用于将从像素输出的模拟信号(以下，“从像素输出的模拟信号”被称为像素信号)转换成数字信号的模数转换(以下，称为 AD 转换)。

[0003] 此外，日本专利公开 No.2004-134867 公开了包括输出基于在至少一个光电转换单元中蓄积的第一信号电荷的第一像素信号、以及基于从第一信号电荷计算的信号电荷和在另一光电转换单元中蓄积的信号电荷的第二像素信号的像素的成像装置。根据该成像装置，第一像素信号的信号值的可行信号范围比第二像素信号的信号值的可行信号范围窄。

[0004] 日本专利公开 No.2000-59687 公开了包括像素的成像装置，所述像素包括具有不同的表面面积的多个光电转换单元。当相同的光量照射到多个光电转换单元上时，与具有较小的表面面积的光电转换单元相比，具有较大的表面面积的光电转换单元生成较多的信号电荷。因此，基于具有较小的表面面积的光电转换单元的像素信号的可行信号范围比基于具有较大的表面面积的光电转换单元的像素信号的可行信号范围窄。

发明内容

[0005] 根据现有技术，当转换具有不同的可行信号范围的至少两个光电转换信号时，没有充分考虑将像素信号转换成数字信号的精度与缩短用于执行该转换的时间之间的平衡。实施例是一种成像装置，该成像装置包括 ：包括被配置为生成信号电荷并输出基于信号电荷的信号的多个光电转换单元的像素 ；和被配置为将从像素输出的信号转换成数字信号的 AD 转换单元，其中，与第一转换时段相比，基于来自包含于像素中的 n （n 是比 m 小的整数）个光电转换单元的信号电荷的信号在比第一转换时段短的第二转换时段中被转换成数字信号，在所述第一转换时段中，基于来自包含于像素中的 m（m 是整数）个光电转换单元的信号电荷的信号被转换成数字信号。

[0006] 根据本技术，当转换具有不同的可行信号范围的至少两个光电转换信号时，实现了将像素信号转换成数字信号的精度与缩短用于执行该转换的时间之间的平衡。

[0007] 参照附图阅读示例性实施例的以下描述，本公开的其它特征将变得清晰。

附图说明

[0008] 图 1 是成像装置的俯视图和等效电路图。

[0009] 图 2 是成像装置的断面图。

[0010] 图 3 是成像装置的等效电路图。

[0011] 图 4 是示出计数器电路和存储器的配置的例子的示图。

[0012] 图 5 是示出成像装置的操作定时的示图。

[0013] 图 6 是根据另一实施例的成像装置的俯视图和等效电路图。

[0014] 图 7 是根据另一实施例的成像装置的俯视图和等效电路图。

[0015] 图 8 是根据另一实施例的成像装置的等效电路图。

[0016] 图 9 是示出根据另一实施例的成像装置的操作定时的示图。

[0017] 图 10 是根据另一实施例的成像装置的俯视图和等效电路图。

[0018] 图 11 是示出与根据另一实施例的成像装置有关的动态范围的示图。

[0019] 图 12 是示出根据另一实施例的成像装置的操作定时的示图。

[0020] 图 13 是成像系统的示意图。

[0021] 图 14A 是示出根据另一实施例的成像装置的操作定时的示图。

[0022] 图 14B 是示出数字信号校正的例子的示图。

[0023] 图 15 是示出根据另一实施例的成像装置的操作定时的示图。

[0024] 图 16 是根据另一实施例的成像装置的等效电路图。

[0025] 图 17 是示出根据另一实施例的成像装置的操作定时的示图。

[0026] 图 18 是示出根据另一实施例的数字信号校正的例子的示图。

[0027] 图 19 是示出根据另一实施例的成像装置的操作定时的示图。

[0028] 图 20 是根据另一实施例的成像装置的等效电路图。

[0029] 图 21A 是根据另一实施例的 AD 转换单元的等效电路图。

[0030] 图 21B 是示出根据另一实施例的成像装置的动态范围的示图。

[0031] 图 21C 是示出根据另一实施例的成像装置的动态范围的示图。

[0032] 图 22A 是示出根据另一实施例的成像装置的动态范围的示图。

[0033] 图 22B 是示出根据另一实施例的成像装置的动态范围的示图。

[0034] 图 22C 是示出根据另一实施例的成像装置的动态范围的示图。

[0035] 图 23A 是根据另一实施例的成像装置的等效电路图。

[0036] 图 23B 是示出根据另一实施例的成像装置的动态范围的示图。

[0037] 图 23C 是根据另一实施例的成像装置的等效电路图。

[0038] 图 24 是根据另一实施例的成像系统的示意图。

具体实施方式

[0039] 第一实施例

[0040] 以下将参照附图描述根据本实施例的成像装置。图 1 是示出根据本实施例的成像装置的概观的示图和从像素读出信号的电路配置的示例性示意图。附图标记 1 表示作为第一光电转换单元的第一光电二极管，51 表示作为第二光电转换单元的第二光电二极管，21 表示与光电二极管 1 和 51 电连接的像素内读出电路单元。附图标记 100 表示由多个光电二极管 1 和 51 以及像素内读出电路单元 21 构成的像素。像素内读出电路单元 21 由传送 MOS 晶体管 20 和 50、复位 MOS 晶体管 4、放大器 MOS 晶体管 5 和选择 MOS 晶体管 6 构成。像素 100 被布置于多个行和多个列上。也就是说，像素 100 被矩阵状配置。该矩阵中的像素

100 所在的区域被称为像素单元。包含光电二极管 1 和 51 的一个像素 100 将被统称为受光单元。附图标记 23 表示将入射光引向受光单元的微透镜。一个微透镜被分配为覆盖一个受光单元。因此，对于每个受光单元设置一个微透镜。此外，微透镜覆盖包含于相应的像素 100 中的多个光电转换单元，并且，还将照射光引向包含于相应的像素 100 中的多个光电转换单元。根据本实施例的成像装置包括具有多个微透镜的微透镜阵列。光电二极管的表面面积为例如在图 1 中示为 a×b 的光电二极管 1 的表面面积。对于光电二极管 51 同样如此，它在图 1 中被示为 c×d。此外，具有被表达为 a×b 的表面面积的区域是光电二极管 1 的受光区域。类似地，具有被表达为 c×d 的表面面积的区域是光电二极管 51 的受光区域。

[0041] 附图标记 2 表示逐行连续扫描像素 100 的垂直扫描电路。垂直扫描电路 2 将像素信号从属于选择的行的像素 100 输出到垂直信号线 7。垂直信号线 7 将从像素 100 输出的像素信号传送到信号处理电路 101。信号处理电路 101 是处理从像素 100 输出的像素信号的电路。附图标记 14 表示对于各列依次扫描信号处理电路 101 的水平扫描电路。在图 1 中，像素 100 中的光电二极管 1 和 51 沿各列的信号处理电路 101 排成一行的方向并置地布置。也就是说，光电二极管 1 和 51 的两个列被布置于像素 100 内。

[0042] 下面，图 2 沿线 α-β 示出图 1 所示的一个像素 100 的一部分的断面。附图标记 22 表示透射特定的波长带的光的滤色器。滤色器 22 被设置在微透镜 23 与光电二极管 1 和 51 之间。

[0043] 设置在本实施例中的成像装置中的像素输出形成用于根据相位差检测方法的焦点检测的焦点检测信号的基础的信号和形成用于成像的图像获得信号的基础的信号。例如，可从以线状态或交叉（crossed）状态布置的多个像素输出形成焦点检测信号的基础的信号。成像装置处理形成焦点检测信号的基础的信号和形成从像素输出的图像获得信号的基础的信号，并且输出焦点检测信号和图像获得信号。基于从成像装置输出的焦点检测信号，可以检测照射光的相互的相位差。因此，基于该检测的相位差，可以执行焦点检测。

[0044] 图 3 是示意性地示出作为本实施例中的成像装置的多个部分的第二行、第二列中的像素 100 和第二列中的信号处理电路 101 的框图。

[0045] 首先，将描述像素 100。附图标记 20 和 50 表示传送 MOS 晶体管，附图标记 4 表示复位 MOS 晶体管，附图标记 5 表示放大器 MOS 晶体管，附图标记 6 表示选择 MOS 晶体管。当光被照射到光电二极管 1 和 51 上时，通过光电转换生成信号电荷。传送 MOS 晶体管 20 与光电二极管 1 和放大器 MOS 晶体管 5 的输入节点电连接。传送 MOS 晶体管 50 还与光电二极管 51 和放大器 MOS 晶体管 5 的输入节点电连接。当从后面描述的垂直扫描电路供给到传送 MOS 晶体管 20 的栅极的传送脉冲 ΦT1 处于高电平（以下，称为 H 电平。类似地，低电平将被称为 L 电平。）时，来自光电二极管 1 的信号电荷被传送到放大器 MOS 晶体管 5 的输入节点。类似地，当从第二垂直扫描电路供给到传送 MOS 晶体管 50 的栅极的传送脉冲 ΦT2 处于 H 电平时，来自光电二极管 51 的信号电荷被传送到放大器 MOS 晶体管 5 的输入节点。当垂直扫描电路 2 供给到放大器 MOS 晶体管 5 的输入节点的复位脉冲 ΦR 变为 H 电平时，放大器 MOS 晶体管 5 的输入节点的电势被复位。放大器 MOS 晶体管 5 与选择 MOS 晶体管 6 电连接。放大器 MOS 晶体管 5 基于放大器 MOS 晶体管 5 的输入节点中的信号电荷向选择晶体管 6 输出电信号。选择 MOS 晶体管 6 与垂直信号线 7 电连接，并且，当从第二垂直扫描电路 2 供给的选择脉冲 ΦSEL1 处于 H 电平时，从放大器 MOS 晶体管 5 输出的信号被输出到垂

直信号线 7。基于传送来自光电二极管 1 的信号电荷的放大器 MOS 晶体管 5 的输入节点的电势，从垂直信号线 7 输出的信号被称为信号 A。并且，基于传送来自光电二极管 51 的信号电荷的放大器 MOS 晶体管 5 的输入节点的电势，从垂直信号线 7 输出的信号被称为信号 B。信号 A 和信号 B 是形成用于焦点检测的焦点检测信号的基础的信号。根据本实施例，信号 A 是第二光电转换信号（信号 A+B 表示第一光电转换信号，在后面描述）。并且，在光电二极管 1 和 51 两者中蓄积的信号电荷可通过将传送脉冲 ΦT1 和 ΦT2 两者设定为 H 电平而被传送到放大器 MOS 晶体管 5 的输入节点。基于此时的放大器 MOS 晶体管 5 的输入节点的电势，输出到垂直信号线 7 的信号被称为信号 A+B。信号 A+B 形成图像获得信号的基础，并且是第一光电转换信号。根据本实施例，信号 B 或通过仅仅将在光电二极管 51 处的光电转换之后保持的信号电荷传送到放大器 MOS 晶体管 5 的输入节点而输出到垂直信号线 7 的信号不是通过来自像素 100 的输出操作生成的。通过将在后面描述的由数字信号处理电路执行的图像获得信号与焦点检测信号的差分处理，获得与信号 B 相当的信号。

[0046] 根据本实施例，执行相关双重采样（以下，称为 CDS），这将在后面描述。也就是说，从像素 100 输出三个信号，即，作为当放大器 MOS 晶体管 5 的输入节点的电势处于复位电平时从放大器 MOS 晶体管 5 经由选择 MOS 晶体管 6 输出的信号的信号 N、以及先前描述的信号 A 和信号 A+B。根据本实施例，像素信号是包含从像素 100 输出到垂直信号线 7 的信号 N、信号 A 和信号 A+B 的总称（collective）信号。此外，信号 A 和信号 A+B 是基于由从受光单元照射的光生成的信号电荷的光电转换信号。此外，信号 N 是包含来自像素 100 的噪声成分的噪声信号。

[0047] 前面描述了像素 100。附图标记 C0 表示箝位电容器。附图标记 8 表示放大并输出通过箝位电容器 C0 从像素 100 输出的像素信号的运算放大器。反馈电容器 C1 和 C2 以及开关 SW2 和 SW3 被设置在运算放大器 8 的反馈路径上。通过箝位电容器 C0 和 CF_total 的电容比，在运算放大器 8 的输出端子中生成反向增益，CF_total 是反馈电容器 C1 和 C2 之中的与运算放大器 8 的输出端子和输入端子对应的处于导电状态的反馈电容器的总电容值。放大器单元由运算放大器 8、反馈电容器 C1 和 C2、以及开关 SW2 和 SW3、开关 SW1 构成。

[0048] 从运算放大器 8 输出的信号经由箝位电容器 C3 被输入到比较器 9。从斜坡（ramp）信号供给电路 10 经由箝位电容器 C4 向比较器 9 供给其电势根据时间改变的斜坡信号 VRAMP。比较器 9 执行斜坡信号 VRAMP 和从运算放大器 8 经由箝位电容器 C3 输出的信号的比较，该比较器 9 基于比较结果产生输出到计数器电路 11 的锁存信号 LAT。因此，当斜坡信号 VRAMP 和从运算放大器 8 输出的信号之间的大小关系颠倒时，从比较器 9 输出的锁存信号 LAT 的信号电平改变。锁存信号 LAT 是基于从运算放大器 8 输入的信号与其电势根据时间改变的斜坡信号 VRAMP 之间的比较结果的比较结果信号。时钟脉冲信号 CLK 从 TG12 被输出到计数器电路 11。计数器电路 11 通过在从斜坡信号供给电路 10 开始根据时间改变斜坡信号 VRAMP 的电势到通过比较器 9 改变锁存信号 LAT 的时段期间计数时钟脉冲信号 CLK 而生成计数信号。在从比较器 9 输出的锁存信号 LAT 改变时，时钟脉冲信号 CLK 的计数终止，并且，还保持锁存信号 LAT 改变时的计数信号。当其中斜坡信号 VRAMP 改变的时段终止时，作为信号保持单元的存储器 13 输入保持于计数器电路 11 处的计数信号并保持该计数信号。根据本实施例，模数转换单元包含比较器 9、斜坡信号供给电路 10、计数器电路 11 和存储器 13。水平扫描电路 14 基于来自 TG12 的定时连续选择各列中的存储器 13，并且传送

保持于各列中的存储器 13 处的计数信号。由该水平扫描电路 14 输出的信号是从成像装置输出的输出信号 SIGOUT。根据本实施例的输出信号 SIGOUT 是在后面描述的数字信号 N、数字信号 A 和数字信号 A+B。也就是说，输出信号 SIGOUT 是基于像素信号的信号。此外，数字信号 A 是焦点检测信号，并且，数字信号 A+B 是图像获得信号。此外，斜坡信号 VRAMP 是根据本实施例的基准信号。此外，斜坡信号供给电路 10 是向比较器供给其电势根据时间改变的基准信号的基准信号供给单元。数字信号 A 是第一数字信号，数字信号 A+B 是第二数字信号，并且，数字信号 N 是第三数字信号。

[0049] 下面，图 4 示出包含计数器电路 11 和存储器 13 的模数转换单元的示例性配置。计数器电路 11 基于从 TG12 供给的时钟脉冲信号 CLK 生成 n 位计数时钟信号 CKn，并将其输出到存储器 13。用于传送 n 位计数信号的 n 个计数信号传送线被设置在计数器电路 11 与存储器 13 之间。根据本实施例，成像装置的像素 100 输出三个信号，即，信号 N、信号 A 和信号 A+B。根据本实施例，信号 N、信号 A 和信号 A+B 是模拟信号，其中，无论何时从像素 100 输出它们，都执行用于将这些信号中的每一个转换成数字信号的操作。出于这种原因，用于保持这三个不同的数字信号的三个存储器单元被设置在存储器 13 中。具体而言，存储器单元 M1 保持基于信号 N 的数字信号 N，存储器单元 M2 保持基于信号 A 的数字信号 A，并且存储器单元 M3 保持基于信号 A+B 的数字信号 A+B。信号线 N15 和信号线 S16 在存储器 13 中被电连接，因此，数字信号 N 从存储器单元 M1 被输出到信号线 N15，并且，数字信号 A 和基于 A+B 信号的数字信号 A+B 以时分方式分别从存储器单元 M2 和 M3 被输出到数字线 S16。

[0050] 下面，图 5 示出本实施例中的成像装置的示例性操作定时。开关脉冲 ΦSW1 是接通和关断开关 SW1 的脉冲，因此，开关 SW1 在该脉冲处于 H 电平时为接通。附图标记 V1 表示来自运算放大器 8 的输出。附图标记 ΦH 表示导致从存储器 13 输出保持于存储器 13 处的计数信号的来自水平扫描电路 14 的水平选择信号。对于以下的描述，ΦSW2 和 ΦSW3 中的至少一个处于 H 电平，也就是说，信号以与箝位电容器 C0 的电容值的比被放大。

[0051] 在时间点 t11，复位脉冲 ΦR 变为 H 电平，并且，这将放大器 MOS 晶体管 5 的输入节点的电势设为复位电平。此外，选择脉冲 ΦSEL1 变为 H 电平。这导致放大器 MOS 晶体管 5 的输入节点的电势处于复位电平时的像素信号从像素 100 被输出到垂直信号线 7。开关脉冲 ΦC 变为 H 电平，这接通开关 SW4 和开关 SW5。开关 SW5 在开关脉冲 ΦC 处于高电平时被接通，因此，保持于箝位电容器 C4 中的电荷被复位。开关脉冲 ΦSW1 变为 H 电平，这导致运算放大器 8 的输出端子和输入端子之间的短路，这又导致保持于箝位电容器 C0 和 C3 处的电荷被复位。

[0052] 在时间点 t12，复位脉冲 ΦR、开关脉冲 ΦSW1 和 ΦC 变为 L 电平。当开关脉冲 ΦSW1 和 ΦC 变为 L 电平时，箝位电容器 C0、C3 和 C4 的电势被保持。当复位脉冲 ΦR 从 H 电平变为 L 电平时，通过由复位 MOS 晶体管 4 生成的电荷注入，放大器 MOS 晶体管 5 的输入节点的电势改变。结果，从垂直信号线 7 输出的像素信号的信号电平也改变。在以下的描述中，将在时间点 t12 输出的像素信号表示为信号 N。信号 N 是基于光电二极管 1 和 51 暗时的信号电荷的信号。类似地，将以下信号表示为信号 S：该信号是基于正在保持当受光单元执行入射光的光电转换时生成的信号电荷的放大器 MOS 晶体管 5 的输入节点的电势的、输出到垂直信号线 7 的像素信号。运算放大器 8 放大经由箝位电容器 C0 供给的信号，然后将其输出到箝位电容器 C3。供给到箝位电容器 C3 的信号是叠加了来自运算放大器 8 的偏

移信号 Voff 的从像素 100 经由箝位电容器 C0 输出的放大信号。从运算放大器 8 输出的信号然后经由箝位电容器 C3 被供给到比较器 9。

[0053] 在时间点 t13，斜坡信号供给电路 10 开始改变斜坡信号 VRAMP。比较器 9 对于从运算放大器 8 经由箝位电容器 C3 输出的信号和从斜坡信号供给电路 10 供给的斜坡信号 VRAMP 开始比较操作。并且，计数器电路 11 在斜坡信号供给电路 10 开始改变斜坡信号 VRAMP 时开始时间点 t13 处的时钟脉冲信号 CLK 的计数，并然后将计数结果信号输出到存储器 13。

[0054] 在时间点 t14，例如，从运算放大器 8 经由箝位电容器 C3 输出的信号与斜坡信号 VRAMP 之间的大小关系颠倒。响应于此，比较器 9 输出锁存信号 LAT。该锁存信号 LAT 输出到的电路 11 终止向存储器 13 输出计数信号。存储器 13 保持其在时间点 t14 的当前状态的计数信号。在时间点 t15，斜坡信号供给电路 10 停止改变斜坡信号 VRAMP。该斜坡信号 VRAMP 在时间点 t13 ～ t15 的时段(表示为时段 TN)期间的电势变化的宽度被表示为 VN。与将在后面讨论的信号 S 到数字信号的转换相比，用于在将该信号 N 转换为数字信号时改变斜坡信号 VRAMP 的时间缩短，另外，改变电势范围 VN 也比电势范围 VA (也在后面讨论)小。一般而言，这是由于以下事实：信号 N 主要是噪声成分和偏移成分，因此，信号 N 的信号范围比信号 S 的信号范围窄。结果，用于从第一行中的像素输出的像素信号的转换操作的时间会缩短。

[0055] 在这些时间点 t13 ～ t15 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作使得从运算放大器 8 经由电容器 C3 输出的模拟信号能够被转换成数字信号。在这些时间点 t13 ～ t15 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作被组在一起，并在以下的描述中被称为 N 转换。作为该 N 转换的结果保持于存储器 13 中的数字信号是数字信号 N。

[0056] 在时间点 t16，传送脉冲 ΦT1 变为 H 电平。结果，由光电二极管 1 处的光电转换生成的信号电荷被传送到放大器 MOS 晶体管 5 的输入节点。因此，作为信号 S 的一部分的信号 A 被输出到垂直信号线 7(在本实施例中，信号 S 是通过信号 A 和信号 A+B 的时间分割的输出)。在信号 A 从像素 100 被输出到箝位电容器 C0 之后，传送脉冲 ΦT1 变为 L 电平。运算放大器 8 放大从像素 100 经由箝位电容器 C0 输出的信号 A，并然后通过箝位电容器 C3 将其输出到比较器 9。

[0057] 在时间点 t17，斜坡信号供给电路 10 开始改变斜坡信号 VRAMP。并且，比较器 9 对于从运算放大器 8 经由箝位电容器 C3 输出的信号和斜坡信号 VRAMP 开始比较操作。并且，与前面描述的信号 N 的情况类似，计数器电路 11 在斜坡信号 VRAMP 的信号电平开始改变的同时开始时钟脉冲信号 CLK 的计数。

[0058] 在时间点 t18，例如，从运算放大器 8 经由箝位电容器 C3 输出的信号 A 和斜坡信号 VRAMP 之间的大小关系颠倒。响应于此，比较器 9 将锁存信号 LAT 输出到计数器电路 11。该锁存信号 LAT 被输出到的计数器电路 11 终止向存储器 13 输出计数信号。存储器 13 保持其在时间点 t18 的当前状态的计数信号。在时间点 t19，斜坡信号供给电路 10 停止改变斜坡信号 VRAMP。该斜坡信号 VRAMP 在时间点 t17 ～ t19 的时段(表示为时段 TA)期间的电势变化的宽度表示为 VA。与将在后面讨论的对于信号 A+B 的转换改变斜坡信号 VRAMP 的时段 VAB 相比，对于信号 A 的转换改变斜坡信号 VRAMP 的时段 VA 更短。斜坡信号 VRAMP 改变

的电势宽度 VA 也比斜坡信号 VRAMP 对于信号 A+B 的转换所改变的电势宽度 VAB 小。这是由于以下事实：与信号 A+B 的可行信号幅度相比，信号 A 的可行信号幅度更小。时段 TA 表示第一 AD 转换时段。

[0059] 在这些时间点 t17 ～ t19 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作使得从运算放大器 8 经由电容器 C3 输出的模拟信号能够被转换成数字信号。在这些时间点 t17 ～ t19 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作被组在一起并在以下的描述中被称为 A 转换。作为该 A 转换的结果保持于存储器 13 中的数字信号是数字信号 A。

[0060] 然后，在时间点 t20，水平选择信号 ΦH 变为 H 电平，并且，信号线 N15 中的数字信号 N 和信号线 S16 中的数字信号 A 从存储器 13 被传送到成像装置外面的器件。成像装置外面的器件可以是例如将在后面描述的数字信号处理电路。根据本实施例，在时间点 t20 执行对于水平选择信号 ΦH 的到 H 电平的设定，并在时间点 t21 设定传送脉冲 ΦT2，但是这两个操作的次序可颠倒。如果通过后面讨论的结束 A+B 转换的时间点 t24 完成数字信号 A 和数字信号 N 的传送，那么这是优选的。结果，A+B 转换一完成，就会出现后面讨论的数字信号 A+B 和数字信号 N 的传送。

[0061] 然后，在时间点 t21，传送脉冲 ΦT2 变为 H 电平。结果，由光电二极管 51 处的光电转换生成的信号电荷被传送到放大器 MOS 晶体管 5 的输入节点。来自光电二极管 1 的信号电荷已保持于放大器 MOS 晶体管 5 的输入节点处。因此，通过将传送脉冲 ΦT2 设为 H 电平，来自光电二极管 1 和 51 两者的信号电荷保持于 FD 区域中。基于来自这些光电二极管 1 和 51 两者的信号电荷被传送到的放大器 MOS 晶体管 5 的输入节点的电势的信号，即信号 A+B，被输出到垂直信号线 7。因此，运算放大器 8 放大从像素 100 经由箝位电容器 C0 输出的信号 A+B，并且经由箝位电容器 C3 将其输出到比较器 9。

[0062] 在时间点 t22，斜坡信号供给电路 10 开始改变斜坡信号 VRAMP。并且，比较器 9 对于从运算放大器 8 经由箝位电容器 C3 输出的信号和斜坡信号 VRAMP 开始比较操作。并且，与前面描述的信号 N 的情况类似，计数器电路 11 也在斜坡信号 VRAMP 的信号电平开始改变的同时开始时钟脉冲信号 CLK 的计数。

[0063] 在时间点 t23，例如，从运算放大器 8 经由箝位电容器 C3 输出的信号和斜坡信号 VRAMP 之间的大小关系颠倒。响应于此，从比较器 9 输出到计数器电路 11 的锁存信号 LAT 的信号电平改变。该锁存信号 LAT 被输出到的计数器电路 11 终止向存储器 13 输出计数信号。存储器 13 保持其在时间点 t23 的当前状态的计数信号。在时间点 t24，斜坡信号供给电路 10 停止改变斜坡信号 VRAMP。该斜坡信号 VRAMP 在时间点 t22 ～ t24 的时段（表示为时段 TAB）期间的电势变化的宽度表示为 VAB。如上所述，与斜坡信号 VRAMP 对于信号 A+B 的转换改变的时段 VAB 相比，对于信号 A 的转换改变斜坡信号 VRAMP 的时段 VA 更短。斜坡信号 VRAMP 改变的电势宽度 VA 也比斜坡信号 VRAMP 对于信号 A+B 的转换而改变的电势宽度 VAB 窄。这是由于以下事实：与信号 A+B 的可行信号幅度相比，信号 A 的可行信号幅度更窄。时段 TAB 表示第二 AD 转换时段。

[0064] 在这些时间点 t22 ～ t24 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作使得从运算放大器 8 经由电容器 C3 输出的模拟信号能够被转换成数字信号。在这些时间点 t22 ～ t24 期间由比较器 9、计数器电路 11 和存储器 13 执行的操作被组在一起并在以下

的描述中被称为 A+B 转换。作为该 A+B 转换的结果保持于存储器 13 中的数字信号是数字信号 A+B。

[0065] 然后，在时间点 t25，水平选择信号 ΦH 变为 H 电平，并且，信号线 N15 中的数字信号 N 和在信号线 S16 中通过 A+B 转换获得的数字信号 A+B 从存储器 13 被传送到成像装置外面的器件。成像装置外面的器件可以为例如数字信号处理电路，诸如图 13 所示的成像系统的输出信号处理单元 155 的例子。该数字信号处理电路执行用于获得数字信号 A 与数字信号 N 之间的差值和数字信号 A+B 与数字信号 N 之间的差值的处理、或用于计算数字信号 A+B 与数字信号 A 之间的差值以获得数字信号 B 的处理等。数字信号 B 是这样的数字信号：其不是基于在放大器 MOS 晶体管 5 的输入节点处相加的来自光电二极管 1 和 51 的信号电荷的结果，而是基于当保持于放大器 MOS 晶体管 5 的输入节点处的信号电荷仅来自光电二极管 51 时所输出的信号 B，该信号 B 然后以与 A 转换相同的方式被转换成数字信号。数字信号 B 是差值信号，具体而言，是数字信号 A 和数字信号 A+B 之间的差值。数字信号处理电路使用数字信号 A 和数字信号 B 通过相位差检测方法执行焦点检测。并且，可通过使用作为对于从各像素输出的 A+B 信号执行 A+B 转换的结果的数字 A+B 信号，形成图像。并且，关于叠加了数字信号 A 和数字信号 A+B 的从像素 100、运算放大器 8 和其它器件生成的信号噪声水平，数字处理电路从数字信号 A 和数字信号 A+B 去除数字信号 N 以减少噪声。

[0066] 如上所述，信号 N、信号 A 和信号 A+B 的模拟信号被转换成数字信号。根据本实施例，成像装置在比较器 9 处在第一时段 TAB 期间比较通过第一范围 VAB 改变的第一基准信号 VRAMP 与信号 A+B，其中，信号 A+B 是基于从包含于像素 100 中的 m 个光电转换单元输出的信号电荷的光电转换信号。并且，在比较器 9 处，在比第一时段短的第二时段 TA 期间，比较通过作为比第一范围小的信号幅度的第二范围 VA 改变的第二基准信号 VRAMP 和作为基于从包含于像素 100 中的 n 个(比 m 个少)光电转换单元输出的信号电荷的光电转换信号的信号 A。

[0067] 根据本实施例的成像装置，对于 A 转换改变斜坡信号 VRAMP 的时段 TA 比对于 A+B 转换改变斜坡信号 VRAMP 的时段 TAB 短。结果，与时段 TA 和时段 TAB 花费相同的时间量的情况相比，作为用于将像素信号转换成数字信号的时段 Ttotal 可缩短。

[0068] 并且，如前面描述的那样，用于 N 转换的斜坡信号 VRAMP 的信号幅度 VN 比用于 A 转换的斜坡信号 VRAMP 的信号幅度 VA 小，并且，时段 TN 比时段 TA 短。通过使得时段 TN 比时段 TA 短，与时段 TN 和时段 TA 花费相同的时间量的情况相比，时段 Ttotal 可缩短。并且，第三基准信号是这样的斜坡信号 VRAMP：其电势是通过作为第三范围的信号幅度 VN 而改变的。

[0069] 根据本实施例的成像装置，虽然斜坡信号 VRAMP 的斜率(对于某单位时间的斜坡信号 VRAMP 的电势变化量)对于 A 转换和 A+B 转换相同，但是，可使得时段 TA 比时段 TAB 短。在这种情况下，用于将模拟信号转换成数字信号的 AD 转换的精度在 A 转换和 A+B 转换之间没有不同，而与时段 TA 和时段 TAB 花费相同的时间量的情况相比，时段 Ttotal 可缩短。此外，也可使得对于 N 转换的斜坡信号 VRAMP 的斜率与对于 A 转换和 A+B 转换的相同。此外，在这种情况下，用于将模拟信号转换成数字信号的 AD 转换的精度在 N 转换、A 转换和 A+B 转换之间没有不同，而与时段 TN 和时段 TA 花费相同的时间量的情况相比，时段 Ttotal 可缩短。

[0070] 根据本实施例的成像装置，信号 A+B 的信号值与信号 A 的相同或者比信号 A 的更高。因此，与信号 A 相比，更容易允许降低信号 A+B 的 AD 转换精度。因此，可使得对于 A+B 转换的斜坡信号 VRAMP 的斜率比对于 A 转换的斜坡信号 VRAMP 的斜率大。在这种情况下，增加 A+B 转换期间的斜坡信号 VRAMP 的斜率的大小使得 AD 转换精度降低。这种由于斜坡信号 VRAMP 的斜率的增大导致的 AD 转换精度的降低表示数字信号 A+B 的位数的减少。例如，通过用图 13 所示的输出信号处理单元 155 对于具有减少的位数的数字信号 A+B 执行位数校正处理，数字信号 A+B 的位数可恢复到与用于 A+B 转换的斜坡信号 VRAMP 的斜率与用于 A 转换的斜坡信号 VRAMP 的斜率相同时的相同的位数。

[0071] 作为用于缩短时段 Ttotal 的另一实施例，斜坡信号 VRAMP 的信号幅度 VA 和信号幅度 VAB 是相同的信号幅度，因此，通过使得用于 A 转换的斜坡信号 VRAMP 的斜率的大小比用于 A+B 转换的斜坡信号 VRAMP 的斜率的大小大，使得时段 TA 比时段 TAB 短。与这种实施例相比，本实施例的成像装置的优点在于，在不必改变用于 A 转换和 A+B 转换的斜坡信号 VRAMP 的斜率的情况下使得时段 TA 比时段 TAB 短，同时还抑制 AD 转换精度的降低。

[0072] 此外，如果关于用于比较基于 m 个光电转换单元的信号 A+B 的基准信号的信号幅度 VAB 和用于比较基于 n 个光电转换单元的信号 A 的基准信号的信号幅度 VA 满足关系式 (VA/VAB) ≥ (n/m)，那么它是优选的。换句话说，如果信号幅度 VA 比信号幅度 VAB 的 n/m 倍大，那么它是优选的。当光电二极管 1 和 51 的表面面积几乎相同时，该关系式特别适用。

[0073] 在本实施例中，描述了根据时间的电势变化从这样的电势开始的模式：该电势对于用于 A 转换和 A+B 转换两者的斜坡信号 VRAMP 是相同的。本实施例不限于该模式，因此，如图 5 所示的时间点 t21 ～ t24 的时段期间的斜坡信号 VRAMP 的虚线形式所示，根据时间的电势变化可从这样的电势开始：该电势对于用于 A 转换和 A+B 转换的斜坡信号 VRAMP 是不同的。在这种情况下，用于 A+B 转换的信号幅度 VAB 是斜坡信号 VRAMP 的电势变化开始的时间点 t22 与斜坡信号 VRAMP 的电势变化结束的时间点 t24 之间的电势差。该信号幅度 VA 可比信号幅度 VAB 小，并且，时段 TA 可比时段 TAB 短。这里，描述了用于 A+B 转换的斜坡信号 VRAMP 的开始电势从用于 A 转换的斜坡信号 VRAMP 的开始电势偏移的模式。可进行用于 A 转换的斜坡信号 VRAMP 的斜坡开始电势从用于 A+B 转换的斜坡开始电势偏移的另一模式。此外，可以提出用于 N 转换的斜坡信号 VRAMP 的开始电势从用于 A 转换和 A+B 转换的斜坡信号 VRAMP 的开始电势偏移的另一模式。

[0074] 在本实施例中，基本上描述了在单个微透镜 23 下面布置有光电二极管 1 和 51 的焦点检测像素的模式。但是，本实施例不限于焦点检测像素的模式，可进行输出信号 A 或信号 B 和信号 A+B 的模式。

[0075] 此外，基本上通过布置于第二列中的光电二极管 1 和 51 描述了本实施例的成像装置，但是，如图 6 所示，可以在第二行中布置光电二极管 1 和 51。在这种情况下，可根据图 5 所示的操作定时执行操作。

[0076] 本实施例中的成像装置包括计数器电路 11 与各列的存储器 13 电连接的配置，但是，也可使用计数器电路 11 向多个列的存储器 13 传送共享的计数信号的所谓的共享计数器类型的按列的 ADC。

[0077] 此外，通过包括包含多个像素的像素单元的成像装置描述了本实施例，但是，也可优选通过设置一个像素和像素信号被输入到的一个模数转换单元来实现实施例。

[0078] 如上所述，根据本实施例的成像装置，已知具有不同的可行信号范围的至少两个像素信号被选择以被转换为数字信号，并且，具有较小的可行信号范围的像素信号被转换成数字信号。在这种情况下，使得斜坡信号 VRAMP 的信号幅度较小，并且，用于改变斜坡信号 VRAMP 的时段 T 也比将其它的像素信号转换成数字信号的情况短。具体而言，斜坡信号 VRAMP 的电势的信号幅度被表达为 VAB>VA。此外，关于改变斜坡信号 VRAMP 的时段 TAB 和 TA，应满足关系式 TAB>TA。结果，用于将像素信号转换成数字信号的时段 Ttotal 可缩短。通过关于改变斜坡信号 VRAMP 的电势的范围满足式 VA>VN 并且关于用于改变斜坡信号 VRAMP 的时段 TA 和 TN 满足关系式 TA>TN，可进一步缩短时段 Ttotal。

[0079] 第二实施例

[0080] 本实施例的描述将着重于与第一实施例的不同。图 7 是本实施例的成像装置中的像素 100 的俯视图。图 7 所示的具有与图 1 中的部件的功能相同的功能的部件由相同的附图标记表示。

[0081] 设置本实施例的成像装置中的像素 100，使得当输入相同的光量时，由光电二极管 1 生成的信号电荷量比由光电二极管 51 生成的信号电荷量大。提供本实施例，使得光电二极管 1 的表面面积比光电二极管 51 的表面面积大。包含光电二极管 1 的像素 100-1 是第一像素，包含光电二极管 51 的像素 100-2 是第二像素。因此，当输入相同的光量时，通过第二像素输出的光电转换信号的信号幅度比通过第一像素输出的光电转换信号的信号幅度小。

[0082] 图 8 是示出本实施例的成像装置中的像素 100 和信号处理电路 101 的等效电路的示意图。图 8 所示的具有与图 3 中的部件的功能相同的功能的部件由与图 3 中相同的附图标记表示。

[0083] 在第一实施例中，由光电二极管 1 和 51 生成的信号电荷被传送到放大器 MOS 晶体管 5 的输入节点。在本实施例的像素 100 中，由光电二极管 1 生成的信号电荷通过传送 MOS 晶体管 20 被传送到放大器 MOS 晶体管 5-1 的输入节点。并且，由光电二极管 51 生成的信号电荷通过传送 MOS 晶体管 50 被传送到 FD 区域 52。将放大器 MOS 晶体管 5-1 和 5-2 的输入节点的电势复位的复位 MOS 晶体管 4-1 和 4-2 与放大器 MOS 晶体管 5-1 和 5-2 的输入节点电连接。复位脉冲 ΦR1 和 ΦR2 分别被供给到复位 MOS 晶体管 4-1 和 4-2 的栅极。分别地，放大器 MOS 晶体管 5-1 通过选择 MOS 晶体管 6-1 与垂直信号线 7 电连接，并且，放大器 MOS 晶体管 5-2 通过选择 MOS 晶体管 6-2 与垂直信号线 7 电连接。选择脉冲 ΦSEL1 和 ΦSEL2 分别被供给到选择 MOS 晶体管 6-1 和 6-2 的栅极。根据本实施例，作为基于由光电二极管 1 生成的信号电荷的像素信号 A 的信号 A 和作为基于由光电二极管 51 生成的信号电荷的像素信号的信号 B 以时分方式被输出到垂直信号线 7。在第一实施例中，在运算放大器 8 中以及在从运算放大器 8 的输出端子到输入端子的反馈路径中设置电容器 C1 和 C2。相对照地，本实施例不包含运算放大器 8。因此，输出到垂直信号线 7 的像素信号通过箝位电容器 C0 被输出到比较器 9。由于本实施例的成像装置不包含运算放大器 8，因此，输出到本实施例的成像装置中的比较器 9 的信号具有其符号与输入到第一实施例的成像装置中的比较器 9 的信号的符号相反的电势。因此，斜坡信号 VRAMP 改变的方向与第一本实施例中的成像装置的斜坡信号 VRAMP 改变的方向相反。

[0084] 下面，图 9 是示出用于图 8 所示的成像装置的操作定时的例子的示图。附图标记 V2 表示垂直信号线 7 的电势。

[0085] 在时间点 t31，复位脉冲 ΦR1、选择脉冲 ΦSEL1 和开关脉冲 ΦC 变为 H 电平。放大器 MOS 晶体管 5-1 的输入节点的电势通过变为 H 电平的复位脉冲 ΦR1 被复位。将选择脉冲 ΦSEL1 变为 H 电平导致放大器 MOS 晶体管 5-1 的输入节点的电势处于复位电平时的像素信号从像素 100 输出到垂直信号线 7。开关脉冲 ΦC 在时间点 t31 变为 H 电平，并且，通过在时间点 t32 变为 L 电平，放大器 MOS 晶体管 5-1 的输入节点的电势处于复位电平时的从像素 100 输出的像素信号的电势保持于箝位电容器 C0 处。

[0086] 在时间点 t32，复位脉冲 ΦR1 和开关脉冲 ΦC 变为 L 电平。

[0087] 从时间点 t33 到时间点 t39 出现的操作可与图 5 所示的第一实施例中的从时间点 t13 到时间点 t19 出现的操作相同。在从时间点 t33 到时间点 t35 的时段 TN 期间出现的操作是 N 转换。此外，在从时间点 t37 到时间点 t39 的时段 TA 期间出现的操作是 A 转换。根据本实施例，在时间点 t39，选择脉冲 ΦSEL1 变为 L 电平是与第一实施例的图 5 所示的操作不同之处。

[0088] 在时间点 t40，复位脉冲 ΦR2、选择脉冲 ΦSEL2 和开关脉冲 ΦC 变为 H 电平。FD 区域 52 的电势通过复位脉冲 ΦR2 变为 H 电平而被复位。选择脉冲 ΦSEL2 变为 H 电平导致 FD 区域 52 的电势处于复位电平时的像素信号从像素 100 输出到垂直信号线 7。开关脉冲 ΦC 在时间点 t40 变为 H 电平，并且，通过在时间点 t41 变为 L 电平，FD 区域 52 的电势处于复位电平时的从像素 100 输出的像素信号的电势保持于箝位电容器 C0 处。此外，水平选择信号 ΦH 变为 H 电平，并且，数字信号 N 和数字信号 A 从存储器 13 被输出。

[0089] 在时间点 t41，复位脉冲 ΦR1 和开关脉冲 ΦC 变为 L 电平。

[0090] 从时间点 t42 到时间点 t44 出现的与比较器 9 和斜坡信号供给电路 10 相关的操作可与从时间点 t33 到时间点 t35 出现的操作相同。在从该时间点 t42 到时间点 t44 的时段 TN 期间出现的操作是 N 转换。

[0091] 在时间点 t45，传送脉冲 ΦT2 变为 H 电平。结果，由光电二极管 51 生成的信号电荷被传送到 FD 区域 52。因此，基于保持信号电荷的 FD 区域 52 的电势的信号（该信号具体为信号 B）从像素 100 被输出到垂直信号线 7。

[0092] 在时间点 t46，斜坡信号供给电路 10 开始改变斜坡信号 VRAMP。从时间点 t46 到时间点 t48 出现的比较器 9 和斜坡信号供给电路 10 的操作可与从时间点 t37 到时间点 t39 出现的 A 转换操作相同。在从该时间点 t46 到时间点 t48 的时段 TB 期间出现的操作被称为 B 转换。

[0093] 信号 B 的可行信号幅度比信号 A 的可行信号幅度小。因此，用于 B 转换的斜坡信号 VRAMP 的信号幅度 VB 也比用于 A 转换的斜坡信号 VRAMP 的信号幅度 VA 小。此外，时段 TB 比时段 TA 短。通过使得时段 TB 比时段 TA 短，可使得用于将像素信号转换成数字信号的时段 Ttotal 比时段 TB 和时段 TA 花费相同的时间量的情况短。

[0094] 在时间点 t49，水平选择信号 ΦH 变为 H 电平，并且，数字信号 A 和数字信号 B 从存储器 13 被输出。

[0095] 在本实施例的成像装置中，用于 A 转换和 B 转换两者的斜坡信号 VRAMP 的斜率相同，却可使得时段 TB 比时段 TA 短。在这种情况下，AD 转换的精度在 A 转换和 B 转换之间没有不同，却可使得时段 Ttotal 比时段 TA 和时段 TB 花费相同的时间量的情况短。此外，还可使得用于 N 转换的斜坡信号 VRAMP 的斜率与用于 A 转换和 B 转换的相同。并且，在这

种情况下，AD 转换的精度在 N 转换、A 转换和 B 转换之间没有不同，却可使得时段 Ttotal 比时段 TN 和时段 TA 花费相同的时间量的情况短。

[0096] 作为用于缩短时段 Ttotal 的另一模式，斜坡信号 VRAMP 的信号幅度 VA 和斜坡信号 VRAMP 的信号幅度 VB 相同，并且，用于 B 转换的斜坡信号 VRAMP 的斜率比用于 A 转换的大，这能够使得时段 TB 比时段 TA 短。与这种模式相比，本实施例中的成像装置的优点在于，通过不改变用于 A 转换和 B 转换两者的斜坡信号 VRAMP 的斜率，抑制 AD 转换精度的降低，并且，使得时段 TB 比时段 TA 短。

[0097] 如果斜坡信号 VRAMP 的信号幅度 VA 被设为与基于由光电二极管 1 生成的饱和水平的信号电荷的像素信号对应，那么它是优选的。例如，用于 A 转换的斜坡信号 VRAMP 的最小值被设为几乎等于基于由光电二极管 1 生成的饱和水平的信号电荷的像素信号。结果，可转换为数字信号的模拟信号的信号范围不受损太多，并且，时段 TA 可缩短。类似地，如果斜坡信号 VRAMP 的信号幅度 VB 被设为与基于由光电二极管 51 生成的饱和水平的信号电荷的像素信号对应，那么它是优选的。例如，用于 B 转换的斜坡信号 VRAMP 的最小值被设为几乎等于基于由光电二极管 51 生成的饱和水平的信号电荷的像素信号。结果，可转换为数字信号的模拟信号的信号范围不受损太多，并且，时段 TB 可缩短。

[0098] 同样在本实施例中，给出的例子具有比信号 A 的可行信号范围小的信号 B 的可行信号范围，并具有光电二极管 51 的表面面积比光电二极管 1 的表面面积小的配置。除了该配置例子以外，还可以在本实施例中使用信号 B 的可行信号范围比信号 A 的可行信号范围小的不同配置。这种例子包括光电二极管 1 和 51 具有不同的杂质水平的配置、或者在光电二极管 1 和 51 中的一个上在入射光路之上设置遮光部件的配置。换句话说，已知具有不同的可行信号范围的至少两个像素信号被选择以被转换成数字信号，并且，具有较小的可行信号范围的像素信号被转换成数字信号。在这种情况下，与将其它的像素信号转换成数字信号的情况相比，使得斜坡信号 VRAMP 的信号幅度较小，并且，用于改变斜坡信号 VRAMP 的时段 T 也较短。与使用具有共享的信号幅度和改变时段的斜坡信号 VRAMP 将至少两个像素信号转换成数字信号的情况相比，这种配置能够使得用于将至少两个像素信号转换成数字信号的时段 Ttotal 被缩短。

[0099] 第三实施例

[0100] 本实施例的描述将着重于与第一实施例的不同。图 10 是本实施例中的成像装置的像素 100 的顶视图。图 10 所示的具有与图 1 中的部件的功能相同的功能的部件由相同的附图标记表示。图 10 所示的成像装置具有光电二极管 1 的表面面积比光电二极管 51 的表面面积大的配置。换句话说，光电二极管 1 的灵敏度比光电二极管 51 的灵敏度高。因此，当在光电二极管 1 和 51 上输入相同的光量时，由光电二极管 1 生成的信号电荷量比由光电二极管 51 生成的信号电荷量大。因此，当在光电二极管 1 和 51 上输入相同的光量时，基于光电二极管 1 的信号 A 的信号幅度比基于光电二极管 51 的信号 B 的信号幅度大。

[0101] 可通过使用基于由分别具有不同的灵敏度的光电二极管 1 和 51 生成的信号电荷的信号 A 和信号 B 来扩展动态范围。图 11 是示出通过将作为具有高灵敏度的信号的信号 A 和作为具有低灵敏度的信号的信号 B 加在一起而获得的扩展动态范围的示图。当使用作为具有高的灵敏度的信号的信号 A 时，如实线所示，信号在亮度 X 变为饱和。仅通过信号 A，不可能进一步改变表达比亮度 X 大的亮度的灰度值。相对照地，灰度值处于或高于阈值 th 的

区域在图 11 中由虚线表示，该虚线是灰度值与使用作为具有低的灵敏度的信号的信号 B 时的亮度之间的关系。如虚线所示，当对于灰度值处于或高于阈值 th 的区域使用信号 B 时，能够表达大于 X 的亮度高达至亮度 Y。因此，动态范围可从亮度 X 扩展到亮度 Y。本实施例描述了仅对于灰度值处于或高于阈值 th 的区域使用信号 B，但是，可向信号 A 和信号 B 两者赋予权重，然后将它们加在一起。例如，信号 A 的 70% 和信号 B 的 30% 可被加在一起。在这种实施例中，与仅使用信号 A 的情况相比，动态范围仍可被扩展。

[0102] 此外，可以按与关于第一实施例的图 3 中相同的方式实现示意性地示出从图 10 所示的成像装置取得的第二行、第二列中的像素 100 和第二列中的信号处理电路 101 的框图。

[0103] 下面，将参照图 12 描述与图 10 所示的操作定时不同的操作定时。根据基于关于第一实施例的图 5 描述的来自像素 100 的像素信号的输出操作的操作定时，在输出信号 A 之后输出信号 A+B。相对照地，根据图 12 所示的操作定时，在输出信号 A 之后将放大器 MOS 晶体管 5 的输入节点的电势复位，然后输出信号 N 和信号 B。此外，信号处理电路 101 的操作与关于第二实施例的图 9 所示的信号处理电路 101 的操作相同。

[0104] 以下将描述图 12 所示的操作定时。除了前面描述的斜坡信号 VRAMP 改变的方向以外，从时间点 t51 到时间点 t60 出现的操作可与依照关于第一实施例的图 5 中的操作定时的从时间点 t11 到时间点 t20 出现的操作相同。

[0105] 在时间点 t61，复位脉冲 ΦR 变为 H 电平，并且，放大器 MOS 晶体管 5 的输入节点的电势被复位。此外，开关脉冲 ΦC 变为 H 电平，并且，保持于箝位电容器 C0 和 C4 中的电荷被复位。选择脉冲 ΦSEL1 继续处于 H 电平。

[0106] 在时间点 t62，复位脉冲 ΦR 和开关脉冲 ΦC 变为 L 电平，并且，复位脉冲 ΦR 和开关脉冲 ΦC 变为 L 电平时的箝位电容器 C0 和 C4 的电势被保持。

[0107] 从时间点 t63 到时间点 t69 出现的操作与依照关于第二实施例的图 9 中的操作定时的从时间点 t42 到时间点 t49 出现的操作相同。

[0108] 根据本实施例，信号 B 的可行信号幅度也比信号 A 的可行信号幅度小。因此，用于 B 转换的斜坡信号 VRAMP 的信号幅度 VB 比用于 A 转换的斜坡信号 VRAMP 的信号幅度 VA 小。此外，时段 TB 比时段 TA 短。与时段 TB 和时段 TA 花费相同的时间量的情况相比，通过使时段 TB 比时段 TA 短，用于将像素信号转换成数字信号的时段 Ttotal 可缩短。

[0109] 作为用于缩短时段 Ttotal 的另一模式，斜坡信号 VRAMP 的信号幅度 VA 和斜坡信号 VRAMP 的信号幅度 VB 相同，因此，通过使得用于 A 转换的斜坡信号 VRAMP 的斜率比用于 B 转换的斜坡信号 VRAMP 的斜率大，时段 TB 比时段 TA 短。与这种模式相比，本实施例中的成像装置的优点在于，通过对于 A 转换和 B 转换两者不改变斜坡信号 VRAMP 的斜率，AD 转换精度的降低被抑制，并且，使得时段 TB 比时段 TA 短。

[0110] 如上所述，本实施例的成像装置可根据图 9 或图 12 中的操作定时来操作。在任一种情况下，对于 A 转换、A+B 转换或 B 转换，不必改变斜坡信号 VRAMP 的斜率。在这些情况下，AD 转换精度的降低被抑制，并且，与时段 TB、时段 TAB 和时段 TA 均花费相同的时间量的情况相比，用于将像素信号转换成数字信号的时段 Ttotal 可缩短。

[0111] 作为不同的模式，图 10 所示的成像装置可根据与基于关于第一实施例的图 5 中的操作定时描述的相同的操作定时操作。但是，由于本实施例的成像装置不包含运算放大器 8，因此，输出到本实施例中的成像装置的比较器 9 的信号具有这样的电势 :其符号与输入

到第一实施例中的成像装置的比较器 9 的信号的相反。因此，斜坡信号 VRAMP 改变的方向是第一实施例中的成像装置的相反方向。

[0112] 即使在这种模式中，信号 A+B 的可行信号幅度也比信号 A 的可行信号幅度小。因此，与第一实施例类似，使得用于改变用于 A 转换的斜坡信号 VRAMP 的时段 TA 比用于改变用于 A+B 转换的斜坡信号 VRAMP 的时段 TAB 短。结果，与时段 TA 和时段 TAB 花费相同的时间量的情况相比，将像素信号转换成数字信号的时段 Ttotal 可更短。

[0113] 作为用于缩短时段 Ttotal 的另一模式，斜坡信号 VRAMP 的信号幅度 VA 和斜坡信号 VRAMP 的信号幅度 VB 相同，因此，通过使得用于 A 转换的斜坡信号 VRAMP 的斜率比用于 B 转换的斜坡信号 VRAMP 的斜率大，时段 TA 比时段 TAB 短。与这种实施例相比，本实施例中的成像装置的优点在于，通过对于 A 转换和 B 转换两者不改变斜坡信号 VRAMP 的斜率，AD 转换精度的降低被抑制，并且，使得时段 TA 比时段 TAB 短。

[0114] 第四实施例

[0115] 这里将描述把在第一实施例中描述的成像装置应用于成像系统的实施例。成像系统可以为例如数字静止照相机、数字摄像机或监视照相机。图 13 是示出成像装置被应用于作为成像系统的例子的数字静止照相机的示意图。

[0116] 图 13 所示的成像系统包括用于透镜保护的镜筒 151、用于将被摄体的光学图像形成到成像装置 154 上的透镜 152、以及用于改变穿过透镜 152 的光量的光阑 153。透镜 152 和光阑 153 构成将光会聚到成像装置 154 的光学系统。此外，图 13 所示的成像系统包括执行从成像装置 154 输出的输出信号的处理的输出信号处理单元 155。

[0117] 输出信号处理单元 155 包含用于执行从均从成像装置 154 输出的数字信号 A 和数字信号 A+B 减去数字信号 N 的差分处理的数字信号处理单元。此外，输出信号处理单元 155 执行从信号 A+B 减去数字信号 A 以获得信号 B 的差分处理。此外，在希望时，输出信号处理单元 155 还在执行各种校正和压缩之后执行输出信号的操作。

[0118] 此外，图 13 所示的成像系统还包括暂时存储图像数据的缓冲存储器单元 156、与计算机或其它外部设备通信的接口单元 157、执行从记录介质的读取操作 / 向记录介质的写入操作的接口单元 158、执行成像数据的读取 / 写入操作的诸如半导体存储器的可移除记录介质 159、控制各种计算和整个数字静止照相机的总体控制和计算单元 1510、以及向成像装置 154 和输出信号处理单元 155 输出各种定时信号的定时产生单元 1511。这里，定时信号可从外部设备被输入，并且，成像系统可仅包含成像装置 154 和处理从成像装置 154 输出的输出信号的输出信号处理单元 155。

[0119] 对于从同一像素输出的信号执行由输出信号处理单元 155 执行的从数字信号 A+B 减去数字信号 A 的处理。也就是说，对于基于从像素 100 输出的信号 A 的焦点检测信号和基于从输出焦点检测信号的像素 100 输出的信号 A+B 的图像获得信号，执行差分处理。结果，可获得基于来自像素 100 的信号 B 的信号，并且，可通过比较基于该信号的信号与信号 A 的信号值，执行焦点检测的相位差检测方法。

[0120] 如上所述，本实施例的成像系统可通过应用成像装置 154 执行焦点检测操作和成像操作。

[0121] 第五实施例

[0122] 本实施例的描述将着重于与第一实施例的不同。图 14A 是示出本实施例的操作定

时的示图。图 14A 所示的从时间点 t71 到时间点 t77 出现的操作可与依照关于第一实施例的图 5 中的操作定时的从时间点 t11 到时间点 t17 出现的操作相同。此外，从时间点 t81 到时间点 t85 出现的操作可与依照关于第一实施例的图 5 中的操作定时的从时间点 t20 到时间点 t25 出现的操作相同。图 14A 中所示的与依照关于第一实施例的图 5 中的操作定时的操作不同的操作是对于时段 TA 从时间点 t77 到时间点 t79 出现的操作。出于比较目的，与第一实施例的时间点 t17、t18 和 t19 对应的操作在图 14A 中由 t77、t78′ 和 t79′ 表示。

[0123] 比较图 14A 所示的操作与参照关于第一实施例的图 5 描述的操作，用于 A 转换的斜坡信号 VRAMP 的幅度 VA 相同，并且，单位时间的电势变化量加倍。因此，用于 A 转换的时段 TA 可缩短到参照关于第一实施例的图 5 描述的操作的一半时间。因此，图 14A 所示的从时间点 t79 到时间点 t79′ 的时段可缩短。

[0124] 因此，根据本实施例，单位时间的用于 A 转换的斜坡信号 VRAMP 的电势变化量为单位时间的用于 A+B 转换的斜坡信号 VRAMP 的电势变化量的两倍。通过使得用于 A 转换的斜坡信号 VRAMP 的斜率为用于 A+B 转换的斜坡信号的斜率的两倍，用于幅度 VA 的 AD 转换计数减半。结果，信号 A 的分辨率比信号 A+B 的分辨率低。在本说明书中描述的低分辨率规定了模拟信号的如下信号范围 ：与高分辨率相比，该信号范围大数字信号的 1 个 LSB。下面，将参照图 14B 描述将以低分辨率生成的数字信号 A 校正到数字信号 A+B 的分辨率。

[0125] 图 14B 是示出数字信号 N、数字信号 A 和数字信号 A+B 的信号中的每一个的有效位的示意图。数据位 Da0 是 LSB，Da9 是 MSB。

[0126] 根据本实施例，数字信号 A+B 用 10 位表示，因此，如果幅度 VN 为幅度 VAB 的大小的 1/16，那么图 14B 所示的数字信号 N 用 6 位表示。出于这种原因，在图 14B 中，数据位 Da0 ～ Da5 是该信号的有效位。

[0127] 相对照地，如果考虑校正之前的数字信号 A，通过使得用于 A 转换的斜坡信号 VRAMP 的斜率为用于 A+B 转换的斜坡信号的斜率的两倍，幅度 VA 的 AD 转换计数减半，关于数字信号 A+B，信号的有效位仅减小 1。根据本实施例，用于 A 转换的斜坡信号 VRAMP 的幅度 VA 为用于 A+B 转换的斜坡信号 VRAMP 的幅度 VAB 的一半，因此，关于数字信号 A+B，数字信号 A 的位计数进一步减小 1 位。因此，校正之前的数字信号 A 用从数据位 Da0 到数据位 Da7 的 8 个位表示。

[0128] 在转换 A 中使用的斜坡信号 VRAMP 的斜率为在转换 N 和转换 A+B 中使用的斜坡信号 VRAMP 的斜率的两倍，并且，由于在数字信号 N 和数字信号 A+B 中均使用校正之前的数字信号 A，因此，应对于该信号执行校正。具体而言，数据位 Da0 ～ Da7 中的每一个被向上位偏移 1 个数位（digit）。可以在执行位偏移之后对于数据位 Da0 设定任意的值。

[0129] 可在存储器 13 处执行数字信号 A 的校正。存储器 13 执行将校正之前的数字信号 A 的数据的每个位上移 1 位的位偏移。也就是说，作为校正之前的数字信号 A 的 LSB 的位 Da0 是偏移到位 Da1 的位。将其它的位类似地上移 1 位。结果，数字信号 A 变为具有使用位 1 ～ 8 的信号值的数字信号。此外，作为 LSB 的位 Da0 被赋予为 0 的信号值。

[0130] 此外，可以在通过在第一实施例中描述的计数器电路 11 计数时钟信号 CLK 时执行该数字信号 A 的校正。此外，存储器 13 可在由计数器电路 11 生成的计数信号保持于存储器 13 处时执行数字信号 A 的校正。此外，可与数字信号 A 的连续输出结合地由存储器 13 执行数字信号 A 的校正，或者，可按照第四实施例中的成像系统的类型，由设置在成像装置

154 外面的输出信号处理单元 155 执行该校正。

[0131] 第六实施例

[0132] 本实施例的描述将着重于与第五实施例的不同。图 15 是示出虽然用于 A 转换和 A+B 转换的斜坡信号幅度 VA 和 VAB 相同、但是用于 A 转换的单位时间的斜坡信号 VRAMP 的电势变化量为用于 A+B 转换的单位时间的斜坡信号 VRAMP 的电势变化量的两倍时的操作的示图。图 15 所示的从时间点 t90 到时间点 t96 出现的操作可与关于第五实施例的图 14A 所示的从时间点 t71 到时间点 t77 出现的操作相同。图 15 所示的从时间点 t99 到时间点 t104 出现的操作可与图 14A 所示的从时间点 t81 到时间点 t85 出现的操作相同。

[0133] 当用于 A 转换的斜坡信号 VRAMP 和用于 A+B 转换的斜坡信号 VRAMP 的单位时间的电势变化量相同时，用于 A 转换的时段 TA 是时间点 t96 ～ t98′ 的点线所示的操作。相对照地，如果如在本实施例中那样，用于 A 转换的单位时间的斜坡信号 VRAMP 的电势变化量为 A+B 转换的两倍，那么用于 A 转换的时段 TA 是时间点 t96 ～ t98 上的由实线所示的操作。因此，根据本实施例，与单位时间的电势变化量对于用于 A 转换的斜坡信号 VRAMP 和用于 A+B 转换的斜坡信号 VRAMP 来说相同的情况相比，用于 A 转换的时段 TA 缩短一半。

[0134] 此外，由本实施例的操作生成的数字信号 A 的校正可以是与参照图 14B 对于第五实施例描述的操作相同的操作。

[0135] 第七实施例

[0136] 本实施例的成像装置根据信号 A+B 的信号电平而改变单位时间的用于 A+B 转换的斜坡信号 VRAMP 的电势变化量。将参照附图描述本实施例的成像装置。

[0137] 图 16 是本实施例中的成像装置的示意图。成像装置 154 包含在多个行和多个列中排列像素 100 的像素单元 200。斜坡信号供给电路 10 向每个列中的选择电路 302 输出斜坡信号 Vr1 和 Vr2。比较器 9 基于比较结果信号 CMP，通过开关 303 向选择电路 302 输出选择信号，所述比较结果信号 CMP 代表从运算放大器 8 输出的信号与阈值信号的比较结果。选择电路 302 基于选择信号从多个斜坡信号 Vr1 和 Vr2 中选择输出到比较器 9 的斜坡信号 VRAMP。比较器 9 基于代表从运算放大器 8 输出的信号与斜坡信号 VRAMP 的比较结果的比较结果信号 CMP，向存储器 13 输出锁存信号 LAT。存储器 13 包含第一存储器 502、第二存储器 503 和第三存储器 504。TG110 向标记（flag）存储器 501 输出信号 F_En。计数器电路 110 向第一存储器 502、第二存储器 503 和第三存储器 504 输出计数时钟信号 CLK 的计数信号。TG110 分别向第一存储器 502、第二存储器 503 和第三存储器 504 输出信号 M1_En、信号 M2_En 和信号 M3_En。水平扫描电路 14 向 DSP80 相继输出保持于各列中的标记存储器 501、第一存储器 502、第二存储器 503 和第三存储器 504 中的数字信号。DSP80 处理从标记存储器 501、第一存储器 502、第二存储器 503 和第三存储器 504 输出的信号，并且将其输出到输出电路 90。输出电路 90 基于从 TG110 输出的信号，将从标记存储器 501、第一存储器 502、第二存储器 503 和第三存储器 504 输出的这些信号输出到成像装置外面的器件。

[0138] 对于图 16 所示的成像装置，与像素 100 的各列对应地设置各列中的信号处理电路 101。图 17 是示出图 16 所示的成像装置的操作的例子的示图。图 17 所示的操作在用于 A+B 转换的信号 A+B 超过信号 A+B 的最大有效信号值的 1/4 时比较信号 A+B 和斜坡信号 Vr2。相反，当用于 A+B 转换的信号 A+B 处于或低于信号 A+B 的最大有效信号值的 1/4 时，比较信号 A+B 和斜坡信号 Vr1。

[0139] 图 17 中的 V1 表示运算放大器 8 输出的信号。Vr1 和 Vr2 中的每一个是斜坡信号供给电路 10 输出的斜坡信号。斜坡信号 Vr1 包含电势随单位时间的第一变化量变化的斜坡信号、电势随比第一变化量大的第二变化量变化的斜坡信号和为了确定信号电平而进行比较的阈值电压 VREF。此外，斜坡信号 Vr2 包含电势随第二变化量变化的斜坡信号。

[0140] 斜坡信号 VRAMP 是由选择电路 302 选择并被输出到比较器 9 的斜坡信号 Vr1 或 Vr2。在改变斜坡信号 Vr1 和 Vr2 两者的电势的操作开始时的基准电压为电压值 V0。

[0141] 比较结果信号 CMP 是代表由比较器 9 对 V1 和信号 VRAMP 进行比较的结果的信号。信号 S1 控制开关 303 的导通，并且当处于 H 电平时，开关 303 处于导通状态。当信号 F_En 处于 H 电平时，标记存储器 501 保持比较结果信号 CMP。当信号 M1_En 处于 H 电平时，第一存储器 502 在比较结果信号 CMP 的信号值改变时保持计数信号。当信号 M2_En 处于 H 电平时，第二存储器 503 在比较结果信号 CMP 的信号值改变时保持计数信号。当信号 M3_En 处于 H 电平时，第三存储器 504 在比较结果信号 CMP 的信号值改变时保持计数信号。

[0142] 在时间点 t0，比较结果信号 CMP 变为 H 电平，并且，信号 S1 和信号 F_En、M1_En、M2_En 及 M3_En 变为 L 电平。信号 N 从像素 100 被输出。运算放大器 8 放大信号 N，并且将其输出到比较器 9。

[0143] 在时间点 t1，斜坡信号供给电路 10 开始改变依赖于斜坡信号 Vr1 的时间的电势。选择电路 302 的输入在开关 303 为关断时处于 H 电平，并且从两个斜坡信号 Vr1 和 Vr2 中选择斜坡信号 Vr1，并且将其输出到比较器 9，直到在时间点 t7 确定信号电平。此外，信号 M2_En 变为 H 电平。

[0144] 在时间点 t2，从运算放大器 8 输出的信号与斜坡信号 VRAMP 的大小关系颠倒，并且，比较结果信号 CMP 的信号值变为 L 电平。第一存储器 502 依照此时的信号 LAT 保持计数信号。该计数信号是数字信号 N。

[0145] 在时间点 t3，斜坡信号供给电路 10 停止改变斜坡信号 Vr1 的依赖于时间的电势，并且，斜坡信号 Vr1 的电势在时间点 t3 变为电势 V0。此外，TG110 将信号 M1_En 变为 L 电平。

[0146] 在时间点 t4 之前的定时，像素 100 输出信号 A。运算放大器 8 放大信号 A，并且将其输出到比较器 9。斜坡信号供给电路 10 开始改变斜坡信号 Vr1 的依赖于时间的电势。当信号 SEL 处于 L 电平时，选择电路 302 将两个斜坡信号 Vr1 和 Vr2 之中的斜坡信号 Vr1 输出到比较器 9。此外，信号 M2_En 变为 H 电平。

[0147] 在时间点 t5，从运算放大器 8 输出的信号与斜坡信号 VRAMP 的大小关系颠倒，并且，比较结果信号 CMP 的信号值变为 L 电平。第二存储器 503 保持此时的计数信号。该计数信号是数字信号 A。在时间点 t6，斜坡信号供给电路 10 停止改变斜坡信号 Vr1 的依赖于时间的电势，并且，斜坡信号 Vr1 的电势变为时间点 t3 时的电势 V0。此外，TG110 将信号 M2_En 变为 L 电平。

[0148] 在时间点 t7，像素 100 输出信号 A+B。运算放大器 8 放大信号 A+B，并且将其输出到比较器 9。在时间点 t8，斜坡信号供给电路 10 将斜坡信号 Vr1 的电势变为阈值信号 VREF。阈值信号 VREF 的电势比后面将描述的时间点 t12 处的斜坡信号 Vr1 的电势低。当从运算放大器 8 输出的信号比阈值信号 VREF 大时，比较器 9 输出处于 L 电平的比较结果信号 CMP。相反，当阈值信号 VREF 比从运算放大器 8 输出的信号大时，比较器 9 原样输出处于 H 电平的

信号。这里，描述了阈值信号 VREF 比信号 A+B 小并且从比较器 9 输出的比较结果信号 CMP 的信号值对于时间点 t8 处于 H 电平的实施例。此外，TG110 将信号 S1 变为 H 电平。结果，时间点 t8 的处于 H 电平的比较结果信号 CMP 被输出到选择电路 302。此外，信号 A+B 比阈值信号 VREF 大时的信号 SEL 的信号值在图 17 中示为虚线。

[0149] 现在将描述时间点 t8 和时间点 t9 之间的选择电路 302 的操作与比较结果信号 CMP 的信号值之间的关系。当比较结果信号 CMP 在从时间点 t8 到时间点 t9 的时段期间处于 H 电平时，选择电路 302 对于 A+B 转换向比较器 9 输出斜坡信号 Vr1。类似地，当比较结果信号 CMP 处于 L 电平时，选择电路 302 对于 A+B 转换将斜坡信号 Vr2 供给到比较器 9。

[0150] 此外，在时间点 t8，TG110 将信号 F_En 变为 H 电平。结果，标记存储器 501 保持时间点 t7 的比较结果信号 CMP。在时间点 t9，TG110 将信号 F_En 变为 L 电平。在时间点 t10，斜坡信号供给电路 10 开始改变斜坡信号 Vr1 和 Vr2 的依赖于时间的电势。用于 A+B 转换的单位时间的斜坡信号 Vr1 的电势变化量为用于 A 转换的单位时间的斜坡信号 Vr1 的电势变化量的 1/4。此外，用于 A+B 转换的单位时间的斜坡信号 Vr1 的电势变化量等于用于 N 转换的单位时间的斜坡信号 Vr1 的电势变化量。当所有列的斜坡信号 Vr2 被输出到比较器 9 时，斜坡信号供给电路 10 可以不开始改变斜坡信号 Vr1 的电势。在这种情况下，可以节省将用于改变斜坡信号 Vr1 的电势的耗费功率的量。选择电路 302 基于处于 H 电平的比较结果信号 CMP 向比较器 9 输出斜坡信号 Vr1。TG110 将信号 M3_En 变为 H 电平。

[0151] 在时间点 t11，从运算放大器 8 输出的信号与斜坡信号 VRAMP 的大小关系颠倒，并且，比较结果信号 CMP 的信号值变为 L 电平。第三存储器 504 保持此时的计数信号。该计数信号是数字信号 A+B。在时间点 t12，斜坡信号供给电路 10 停止改变斜坡信号 Vr1 和 Vr2 的依赖于时间的电势。TG110 将信号 M3_En 变为 L 电平。在时间点 T11 之后，水平扫描电路 14 相继地扫描各列中的存储器 13，并且，将保持于各列的标记存储器 501、第一存储器 502、第二存储器 503 和第三存储器 504 中的各数字信号输出到 DSP80。

[0152] 下面，将参照图 18 描述生成的数字信号 N、数字信号 A 和数字信号 A+B。根据本实施例，数字信号 N 是包含从第 0 位到第 7 位的数据位的 8 位数字信号。在 A 转换中使用的斜坡信号 Vr1 的单位时间的电势变化量为在 N 转换中使用的斜坡信号 Vr1 的单位时间的电势变化量的 4 倍，因此，存储器 13 执行将数字信号 A 的每个位向上位偏移两个位的校正。校正之后的数字信号 A 是具有从第 2 位到第 10 位的有效位的 9 位数字信号。通过使用斜坡信号 Vr1 生成的数字信号 A+B 是包含从第 0 位到第 9 位的数据位的 10 位数字信号。当通过使用斜坡信号 Vr2 生成数字信号 A+B 时，存储器 13 执行将数字信号 A+B 的每个位位偏移两个位的校正。校正之后的数字信号 A+B 是具有从第 2 位到第 11 位的有效位的 10 位数字信号。

[0153] 当信号 A+B 的信号幅度由于对于本实施例描述的操作而小时，通过减小斜坡信号 VRAMP 的单位时间的电势变化量，信号 A+B 的 AD 转换的分辨率可比信号 A 的 AD 转换的分辨率高。换句话说，可使得信号 A+B 的信号值比数字信号 A+B 小 1LSB。结果，即使对于低光条件中的场景的拍摄，也可通过增加 AD 转换的分辨率而获得具有很少的灰度损失的图像。

[0154] 本实施例的成像装置可根据信号 A+B 的信号幅度改变 AD 转换的分辨率。结果，当信号 A+B 的信号幅度大时，快速执行 AD 转换，并且，当信号 A+B 的信号幅度小时，在增加分辨率的同时执行 AD 转换，因此，可以更容易地同时实现速度和 AD 转换分辨率的提高。斜坡

信号 Vr1 和 Vr2 之间的切换基于阈值信号 VREF 和信号 A+B 的比较。出于这种原因，当对于 A+B 转换使用斜坡信号 Vr1 时，依赖于与时间点 t12 相同的时间的斜坡信号 Vr2 的电势的变化会终止。当在不比较该阈值信号 VREF 和信号 A+B 的情况下对于 A+B 转换使用斜坡信号 Vr1 时，电势应变为斜坡信号 Vr2 的信号幅度，因此，希望为图 17 所示的时段 TAB 的 4 倍的时段。因此，根据本实施例中的成像装置，当添加了用于比较阈值信号 VREF 与信号 A+B 的时段 Tj 时，与斜坡信号 Vr1 的电势变为与斜坡信号 Vr2 相同的幅度的情况相比，仍可使得 AD 转换时段较短。

[0155] 根据本实施例，斜坡信号 Vr1 的电势的变化在时间点 t12 终止，该时间点 t12 也是终止斜坡信号 Vr2 的时间。斜坡信号 Vr1 的电势的变化不必在时间点 t12 终止，可以比斜坡信号 Vr2 的电势变化的终止晚地终止斜坡信号 Vr1 的电势的变化。为了实现这种模式，通过斜坡信号 Vr1 生成的数字信号 A+B 应是具有一个冗余位的 10 位数字信号。

[0156] 第八实施例

[0157] 本实施例的描述将着重于与第七实施例的不同。与在关于第七实施例的图 17 中描述的操作对应，本实施例的成像装置改变用于 A 转换的单位时间的斜坡信号 VRAMP 的电势变化量。

[0158] 图 19 是作为实线示出第七实施例的用于 A 转换的斜坡信号 Vr1 的波形的示图。此外，图 19 示出为代表单位时间的用于 A 转换的斜坡信号 Vr1 的电势变化量的实线波形的两倍的虚线波形和为代表单位时间的用于 A 转换的斜坡信号 Vr1 的电势变化量的实线波形的四倍的点划线波形。当信号 A 被用作焦点检测信号时，根据希望的信号 A 的分辨率确定单位时间的用于 A 转换的斜坡信号 VRAMP 的电势变化量。并且，当使得焦点检测信号的 AD 转换的分辨率比图像获得信号的 AD 转换的分辨率低时，本实施例的操作会是特别适用的。

[0159] 本实施例中的执行 A 转换的时段 TA2 是第七实施例中的执行 A 转换的时段 TA1 的时间的一半。以与在第六实施例和第七实施例中描述的方式相同的方式，可通过位偏移执行通过改变单位时间的用于 A 转换的斜坡信号 VRAMP 的电势变化量来校正数字信号 A。

[0160] 关于第五实施例、第六实施例、第七实施例和第八实施例，驱动计数器电路 11 或计数器电路 110 的时钟频率对于 N 转换、A 转换和 A+B 转换是相同的。除了如上面描述的那样改变单位时间的斜坡信号 VRAMP 的电势变化量以外，作为控制 AD 转换的分辨率的方法，也可使用驱动计数器电路的时钟频率。具体而言，当降低 AD 转换的分辨率时，对于 A+B 转换，对于单位时间的第一计数量生成计数信号。此外，对于 A 转换，对于比第一计数量小的单位时间的第二计数量生成计数信号。结果，A 转换的分辨率比 A+B 转换的分辨率低。在这种情况下，可减小由计数器电路消耗的功率。

[0161] 第九实施例

[0162] 将对于本实施例描述包括作为逐次比较（sequential comparison）类型的 AD 转换电路和斜坡类型的 AD 转换电路操作的 AD 转换单元的成像装置。斜坡类型的 AD 转换电路指的是将信号与斜坡电压比较的 AD 转换电路的类型。图 20 是示出本实施例中的成像装置的示例性配置的示意图。在图 20 中，包括与图 3 中的功能相同的功能的配置的部分由与在图 3 中使用的附图标记相同的附图标记表示。供给到运算放大器 8 的像素信号基于运算放大器 8 的增益被放大，然后被输出到比较输入单元 210。由运算放大器 8 输出的该信号被称为放大的像素信号。来自信号供给电路 310 的信号 VRF 和来自斜坡信号供给电路 10

的斜坡信号 VRAMP 被供给到各列中的比较接口单元 210。根据本实施例的基准信号是信号 VRF 和斜坡信号 VRAMP。根据本实施例的基准信号供给单元是信号供给单元 310 和斜坡信号供给电路 10。比较器 9 输出基于比较基于信号 VRF 的信号与放大的像素信号的结果的比较结果信号 CMP。AD 转换单元 260 基于比较结果信号 CMP 生成具有 N 位中的 m 个高位的数字信号 Dhi。并且，比较器 9 基于斜坡信号 VRAMP 与基于放大的像素信号的信号的比较而输出比较结果信号 CMP。AD 转换单元 260 基于比较结果信号 CMP 而生成具有 N 位中的 n 个低位的数字信号 Dlo。这里，附图标记 N、m 和 n 形成表达式 N ＝ m+n。

[0163] 控制电路 230 基于来自 TG12 和比较器 9 的信号而使比较输入单元 210、计数器电路 11 和存储器 250 操作。时钟信号 CLK 从 TG12 被供给到计数器电路 11。控制电路 230 基于通过斜坡信号供给电路 10 的斜坡信号 VRAMP 的依赖于时间的电势的变化的开始而开始计数器电路 11 中的时钟信号 CLK 的计数。控制电路 230 在存储器 250 中保持数字信号 Dhi 和数字信号 Dlo。AD 转换单元 260 包含比较输入单元 210、比较器 9、控制电路 230、计数器电路 11 和存储器 250。

[0164] 基于来自 TG12 的信号，水平扫描电路 14 向数字信号处理电路 410 相继传送保持于各列中的存储器 250 中的各数字信号 Dhi 和数字信号 Dlo。数字信号处理电路 410 基于数字信号 Dhi 和数字信号 Dlo 而输出成像信号 SIGOUT。时钟信号 CLK 和垂直同步信号 VD 被供给到 TG12。基于垂直同步化信号 VD，TG12 使垂直扫描电路 2 扫描像素 100 的各行。

[0165] 图 21A 是示出比较输入单元 210 和比较器 9 的示例性配置的示图。来自运算放大器 8 的输出 V1 通过电容器元件 C0 被供给到比较器 9 的非反相输入节点。并且，当开关 211 导通时，电容器元件 C0 的另一节点被复位到地电势。这里，它被复位到地电势是为了便于解释，但是，它可被复位到比较器 9 的输入范围内的电势。此外，多个电容器元件 C1、C2、C3、C4、C5、C6 和 C7 中的每一个的一个节点被并置并与比较器 9 的非反相输入节点电连接。此外，多个电容器元件 C1、C2、C3、C4、C5、C6 和 C7 的另一节点分别通过开关 s_lo、s0、s1、s2、s3、s4 和开关 212 与比较器 9 的非反相输入节点电连接。供给到比较器 9 的非反相输入节点的信号被称为比较信号 C_INP。

[0166] 此外，信号 VRF 被供给到开关 s_lo、s0、s1、s2、s3 和 s4。斜坡信号 VRAMP 被供给到电容器元件 C2 的另一节点。如果电容器元件 C3 的电容被设为 1C，那么电容器元件 C4、C5、C6 和 C7 的电容分别是 2C、4C、8C 和 16C。此外，电容器元件 C1 和 C2 的电容分别为 C/2 和 2C。各电容器元件的电容在图 21A 中在括号内被示出。当复位信号 res 变为 H 电平时，开关 211 和 212 变为导通。此外，当供给到开关 s_lo、s0、s1、s2、s3 和 s4 的控制信号处于 H 电平时，信号 VRF 被供给到电容器元件。相对照地，当供给到开关 s_lo、s0、s1、s2、s3 和 s4 的控制信号处于 L 电平时，将地电势提供给电容器元件。当开关 212 导通时，电容器元件 C1、C3、C4、C5、C6 和 C7 的电势被复位。比较输入单元 210 是比较信号供给电路。

[0167] 下面，将参照图 21B 和图 21C 描述通过使用图 21A 所示的比较输入单元 210 和比较器 9 将基于从像素 100 输出的像素信号的放大像素信号转换成数字信号的操作。图 21B 是示出供给到开关 s_lo、s0、s1、s2、s3 和 s4 的控制信号 Φs_lo、Φs0、Φs1、Φs2、Φs3、Φs4 和斜坡信号 VRAMP 的电势的示图。图 21C 是示出来自运算放大器 8 的输出 V1 的电势和比较信号 C_INP 的电势的示图。

[0168] 图 21B 所示的时间点 t1 ～ t11 与图 21C 所示的相同的时间点 t1 ～ t11 对应。在

时间点 t1 之前，复位信号 res 变为 H 电平，并且，电容器元件 C0 和 C2 的一个节点被复位。此外，电容器元件 C1 和 C3 ～ C7 中的电荷被复位。然后，在复位信号 res 变为 L 电平之后，放大的像素信号通过电容器元件 C0 被供给到比较器 9 的非反相输入节点。

[0169] 在时间点 t1，控制信号 Φs4 变为 H 电平。其它的控制信号 Φs_lo、Φs0、Φs1、Φs2 和 Φs3 处于 L 电平。并且，斜坡信号 VRAMP 处于斜坡开始电势 rmp_st。通过将控制信号 Φs4 变为 H 电平，比较信号 C_INP 的电势变为 VRF/2(按照电路图，电势仅变为 16/33.5，它是电容器元件 C7 的电容与和比较器 9 的反相节点电连接的电容器元件的总电容 33.5C 之比，但是，为了简化描述，它被表达为 VRF/2。在实际电路中，由于寄生电容，存在一定的信号衰减，但是电容器元件 C1 的电容可被设定为使得实现二值比较)。由于比较信号 C_INP 的电势比来自运算放大器 8 的输出 V1 大，因此，比较器 9 向控制电路 230 输出具有信号值 0 的比较结果信号。

[0170] 在时间点 t2，控制电路 230 将控制信号 Φs4 变为 L 电平，并且，在时间点 t3，将控制信号 Φs3 变为 H 电平。结果，比较信号 C_INP 的电势变为 VRF/4。由于比较信号 C_INP 比来自运算放大器 8 的输出 V1 大，因此，比较器 9 向控制电路 230 输出具有信号值 0 的比较结果信号。

[0171] 在时间点 t4，控制电路 230 将控制信号 Φs3 变为 L 电平，并且，在时间点 t5，将控制信号 Φs2 变为 H 电平。结果，比较信号 C_INP 的电势变为 VRF/8。由于来自运算放大器 8 的输出 V1 比比较信号 C_INP 大，因此，比较器 9 向控制电路 230 输出具有信号值 1 的比较结果信号。

[0172] 在时间点 t6，控制电路 230 使控制信号 Φs2 保持在 H 电平，并且将控制信号 Φs1 变为 H 电平。结果，比较信号 C_INP 的电势从时间点 t5 处的电势上升 VRF/16。由于来自运算放大器 8 的输出 V1 比比较信号 C_INP 大，因此，比较器 9 向控制电路 230 输出具有信号值 1 的比较结果信号。

[0173] 在时间点 t7，控制电路 230 使控制信号 Φs1 保持在 H 电平，并且将控制信号 Φs0 变为 H 电平。结果，比较信号 C_INP 的电势从时间点 t6 处的电势上升 VRF/32。代表比较信号 C_INP 的电势的波动范围的该 VRF/32 是改变以从高位获得最低位信号的电势差。由于比较信号 C_INP 比来自运算放大器 8 的输出 V1 大，因此，比较器 9 向控制电路 230 输出具有信号值 0 的比较结果信号。结果，由来自运算放大器 8 的输出 V1 的 AD 转换得到的数字信号的 5 个高位的信号值为 00110。用于获得这 5 个高位的信号值的该操作是高位获得操作。

[0174] 在时间点 t8，控制电路 230 将控制信号 Φs0 变为 L 电平。结果，比较信号 C_INP 的电势变为时间点 t7 处的电势。此外，在时间点 t9，控制电路 230 将控制信号 Φs_lo 变为 L 电平。结果，比较信号 C_INP 的电势从时间点 t8 处的电势减小 VRF/64。

[0175] 此外，在时间点 t10，斜坡信号供给电路 10 开始改变斜坡信号 VRAMP 的依赖于时间的电势。此外，计数器电路 11 基于斜坡信号 VRAMP 的电势的变化的该开始而开始时钟信号 CLK 的计数。

[0176] 在时间点 t11，比较信号 C_INP 与来自运算放大器 8 的输出 V1 的大小关系颠倒。换句话说，从比较器 9 输出的比较结果信号的信号值从 1 变为 0。此时，计数器电路 11 保持代表计数的时钟信号 CLK 的计数信号 CNT。该计数信号 CNT 是 8 位数字信号。用于获得

这 8 个低位的信号值的操作是低位获得操作。可通过经由高位获得操作和低位获得操作，关于来自运算放大器 8 的输出 V1 将这 5 个高位和 8 个低位合计，执行 13 位 AD 转换。本实施例的基准信号是信号 VRF 和斜坡信号 VRAMP。因此，根据图 21C 中的模式，比较从像素输出的信号与基准信号的时段是执行高位获得操作和低位获得操作的时段。

[0177] 将使用图 22A 描述包括图 1 所示的像素 100 的图 20 中的成像装置的操作的例子。首先，通过在不对于 5 个高位执行 AD 转换的情况下仅对于 8 个低位执行 AD 转换，N 转换生成 8 位数字信号。然后，通过对于去除作为最高位的 MSB（s4)之后的 5 个高位中的 4 位以及对于 8 个低位执行 AD 转换，A 转换生成 12 位数字信号。此外，A+B 转换生成将 5 个高位和 8 个低位合计的 13 位数字 A+B 信号。

[0178] 根据本实施例，用于 A 转换和 A+B 转换的 AD 转换的分辨率相同，但是，数字信号 A 的最大信号值是数字信号 A+B 的最大值的一半。它可被配置为使得信号 A 的信号幅度比信号 A+B 的信号幅度小。

[0179] 此外，为了简化描述，在图 22A 中描述了在逐次比较中使用的控制信号 Φs1、Φs2、Φs3 和 Φs4 均从 H 电平变为 L 电平的例子。但是，如参照图 21B 和图 21C 描述的那样，其可基于依赖于来自运算放大器 8 的输出 V1 的信号值的来自比较器 9 的比较结果信号 CMP 的信号值而被控制。

[0180] 第十实施例

[0181] 本实施例的描述将着重于与第九实施例的不同。关于本实施例的用于转换 A 的操作与第九实施例的不同。图 22B 是示出本实施例的 AD 转换操作的例子的示图。图 22B 所示的操作使得用于 A 转换的单位时间的斜坡信号 VRAMP 的电势变化量为 A+B 转换的斜坡信号 VRAMP 的电势变化量的两倍，并且，将用于改变电势的时段减小一半。计数器电路 11 的计数频率对于 A 转换和 A+B 转换两者是相同的。结果，A 转换的低位是 7 个位。并且，第九实施例中的 A 转换的高位是 4 个位，但在本实施例中有 5 个高位。因此，通过合计 5 个高位和 7 个低位，A 转换生成 12 位数字信号。

[0182] 根据本实施例，改变 A 转换的斜坡信号 VRAMP 的电势的时段比 A+B 转换的短。高位 AD 转换时段对于 A 转换和 A+B 转换两者具有相同的时间长度。结果，A 转换的时段比 A+B 转换的时段短。因此，与 A 转换的时段和 A+B 转换的时段花费相同的时间量的情况相比，将本实施例的像素信号转换成数字信号的时段 Ttotal 可缩短。

[0183] 此外，可通过以与第六实施例、第七实施例和第八实施例中描述的方式相同的方式进行位偏移，执行作为改变单位时间的斜坡信号 VRAMP 的电势变化量的结果的数字信号 A 的低位的校正。

[0184] 第十一实施例

[0185] 本实施例的描述将着重于与第九实施例的不同。图 22C 是示出本实施例中的成像装置的操作的例子的示图。在第九实施例中，通过从 5 个高位去除 MSB 或最高位的 4 位的高位 AD 转换，获得 A 转换。根据本实施例，通过从 5 个高位去除最低位的 4 位的高位 AD 转换，获得 A 转换。此外，用于 A 转换的单位时间的斜坡信号 VRAMP 的电势变化量增大为 A+B 转换的斜坡信号 VRAMP 的电势变化量的两倍，并且，改变电势的幅度增大为两倍。计数器电路 11 的计数频率对于 A 转换和 A+B 转换两者是相同的。因此，数字信号 A 是作为 4 个高位和 8 个低位的总计（total）的 12 位信号。

[0186] 根据本实施例的成像装置，A 转换的高位 AD 转换时段比 A+B 转换的短。因此，与 A 转换的时段和 A+B 转换的时段花费相同的时间量的情况相比，将本实施例的像素信号转换成数字信号的时段 Ttotal 可缩短。

[0187] 此外，可通过以与第六实施例、第七实施例、第八实施例和第十实施例中描述的方式相同的方式进行位偏移，执行作为改变单位时间的斜坡信号 VRAMP 的电势变化量的结果的数字信号 A 的低位的校正。

[0188] 第九实施例、第十实施例和第十一实施例的 AD 转换单元对于高位获得操作使用逐次比较类型的 AD 转换电路，并且对于低位获得操作使用斜坡类型的 AD 转换电路。斜坡类型的 AD 转换电路指的是其中将信号与诸如斜坡信号 VRAMP 的变化的基准信号比较的 AD 转换电路的类型。不限于本实施例，AD 转换单元可对于高位获得操作使用斜坡类型的 AD 转换电路，并且对于低位获得操作使用逐次比较类型的 AD 转换电路。在这种模式中，数字信号 A 的至少高位计数或低位计数或者高位计数和低位计数两者应比数字信号 A+B 的小。结果，A 转换的时段可比 A+B 转换的时段短。

[0189] 第十二实施例

[0190] 本实施例根据像素信号的信号电平而改变单位时间的斜坡信号 VRAMP 的电势变化量。图 23A 是示出本实施例的从运算放大器 8 到比较器 9 的电气路径的例子的示图。

[0191] 根据图 23A 所示的配置，来自运算放大器 8 的输出 V1 通过衰减器 500 和电容器元件或者在没有衰减器 500 的情况下仅通过电容器元件被供给到比较器 9。当来自运算放大器 8 的输出 V1 被供给到比较器 9 时，开关 511 或开关 512 应导通，或者，确定电路 510 应选择信号。衰减器 500 将来自运算放大器 8 的输出 V1 衰减 1/4。由于衰减器 500 将来自运算放大器 8 的输出 V1 衰减，因此这用于降低输出到比较器 9 的像素信号的放大比。本实施例的放大器单元包括运算放大器 8 和衰减器 500。

[0192] 将参照图 23B 描述图 23A 所示的配置的操作。来自运算放大器 8 的输出 V1 的实线和虚线代表当被摄体的亮度不同时的信号。根据本实施例，单位时间的斜坡信号 VRAMP 的电势变化量对于 N 转换和 A+B 转换是相同的，但对于 A 转换比对于 A+B 转换大。

[0193] 可以按与第六实施例中的方式相同的方式执行 N 转换和 A 转换。然后，基于 A+B 信号的来自运算放大器 8 的输出 V1 与阈值信号 VREF 相比较。此时，来自运算放大器 8 的输出 V1 是由放大器单元以第一放大比放大的第一放大信号。考虑比较器 9 的各列的性能误差，阈值信号 VREF 的电势被设为比改变用于 A 转换的斜坡信号 VRAMP 的电势的幅度小的值。当来自运算放大器 8 的输出 V1 比阈值信号 VREF 大时，确定电路 510 将开关 511 变为非导通状态，并且，将开关 512 变为导通状态。相反，当来自运算放大器 8 的输出 V1 比阈值信号 VREF 小时，确定电路 510 维持开关 511 的导通状态和开关 512 的非导通状态。

[0194] 如图 23B 中的虚线所示，当来自运算放大器 8 的输出 V1 比阈值信号 VREF 大时，来自运算放大器 8 的输出 V1 通过衰减器 500 衰减为 1/4 的信号值。也就是说，以比第一放大比小的第二放大比通过放大器单元放大的第二放大信号被输出到比较器 9。结果，比较器 9 的非反相输入节点的电势落在 A+B 转换的斜坡信号 VRAMP 的电势变化范围（其与 A 转换的斜坡信号 VRAMP 的电势变化范围相同）内。相对照地，当在没有衰减器 500 的情况下执行 A+B 转换时，A+B 转换的斜坡信号 VRAMP 的电势变化范围必须增大为本实施例的该范围的 4 倍。根据本实施例，与不设置衰减器 500 的情况相比，A+B 转换的 AD 转换时段可缩短。

[0195] 此外，当对于 A+B 转换经由衰减器 500 向比较器 9 供给信号时，必须通过如前面参照图 18 描述的那样将信号向上位偏移两位来校正数字信号 A+B。

[0196] 本实施例描述了来自运算放大器 8 的输出 V1 通过衰减器 500 被衰减，但是，它不仅仅限于该模式。例如，如图 23C 所示，可对于从像素 100 到比较器 9 的电气路径切换放大比。作为另一例子，运算放大器 8 的放大比也可被切换。

[0197] 可通过这种模式获得与在图 23A 描述的配置相同的结果。此外，本实施例的配置可适用于图 21A 中的配置。如图 23A 和图 23C 所示的那样使供给到比较器 9 的非反相输入节点的信号衰减的配置必须与图 22A 中的比较器 9 的非反相输入节点电连接。通过这种配置，可基于信号 A 配置 A 转换和 A+B 转换的斜坡信号 VRAMP 的电势变化宽度。结果，A 转换的斜坡信号 VRAMP 的电势变化宽度可比基于信号 A+B 配置时的电势变化宽度小。因此，A 转换和 A+B 转换的时段可缩短。

[0198] 第十三实施例

[0199] 本实施例是使用成像装置的成像系统的例子。可如图 24 所示的那样配置本实施例的成像系统。本实施例的成像系统与图 13 所示的成像系统的不同在于，包括显示单元 1512。显示单元 1512 基于来自总体控制和计算单元 1510 的控制而显示从输出信号处理单元输出的图像。本实施例描述了通过预览模式和拍摄静止图像的静止图像拾取模式两者来操作成像装置 154。预览模式是在静止图像拾取之前将图像显示到显示单元 1512 的模式。预览模式是本实施例的第一模式，并且，成像模式是本实施例的第二模式。

[0200] 根据本实施例，由成像装置 154 输出的信号对于预览模式和静止图像拾取模式被读出为不同的帧信号，然后执行信号处理。对于本实施例的预览模式，图像生成速度被优先，因此，允许生成的图像具有比静止图像拾取模式的图像质量低的图像质量。因此，关于图 17 和图 19 所示的操作，可以省略阈值 VREF 和信号 A+B 的比较，并且，可通过使用斜坡信号 Vr2 执行 A+B 转换。通过增加 A 转换的单位时间的斜坡信号 Vr1 的电势变化量，可将时段 TA 缩短得甚至比图 5 所示的模式更多。

[0201] 此外，作为从成像装置 154 的所有像素输出像素信号的替代，为了进一步增加本实施例的预览模式的图像生成速度，可以输出仅来自一部分像素的像素信号。

[0202] 下面将描述静止图像拾取模式。对于静止图像拾取模式，来自成像装置 154 的焦点检测信号的输出可被省略。也就是说，图 5、图 14A、图 15、图 17、图 19、图 22A、图 22B、图 22C 和图 23B 所示的操作中的用于转换 A 的操作可被省略。通过省略 A 转换的操作，可从拾取静止图像的一个帧的操作省略用于 A 转换的时段和用于向存储器 13 输出数字信号 A 的时段。结果，用于生成一个静止图像的时段可比图 5、图 14A、图 15、图 17、图 19、图 22A、图 22B、图 22C 和图 23B 所示的操作短。此外，通过省略转换 A，可以减少成像装置 154 的功耗。

[0203] 虽然已参照示例性实施例描述了本发明，但应理解，本发明不限于公开的示例性实施例。所附权利要求的范围应被赋予最宽的解释以包含所有这样的变更方式以及等同的结构和功能。

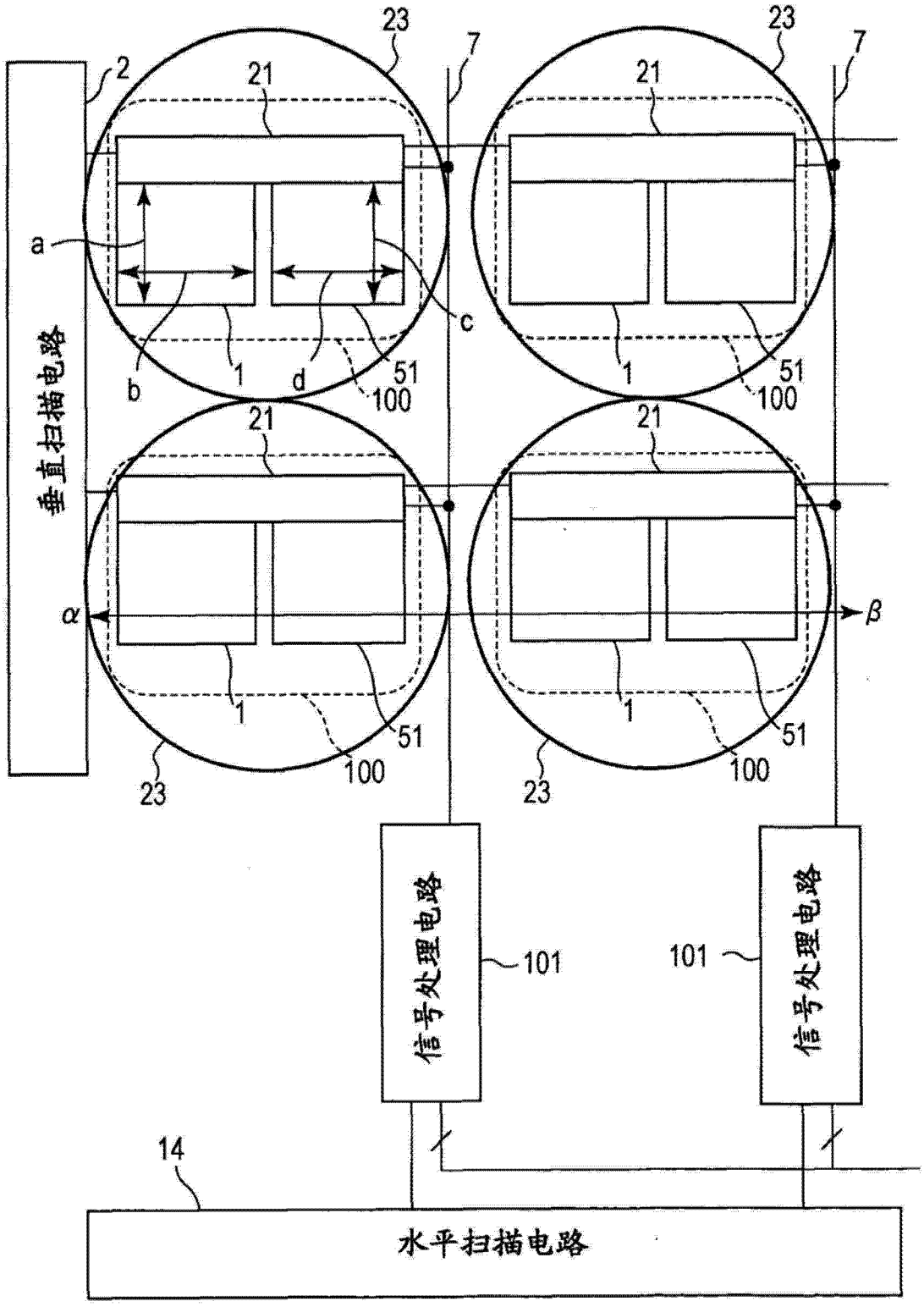


图 1

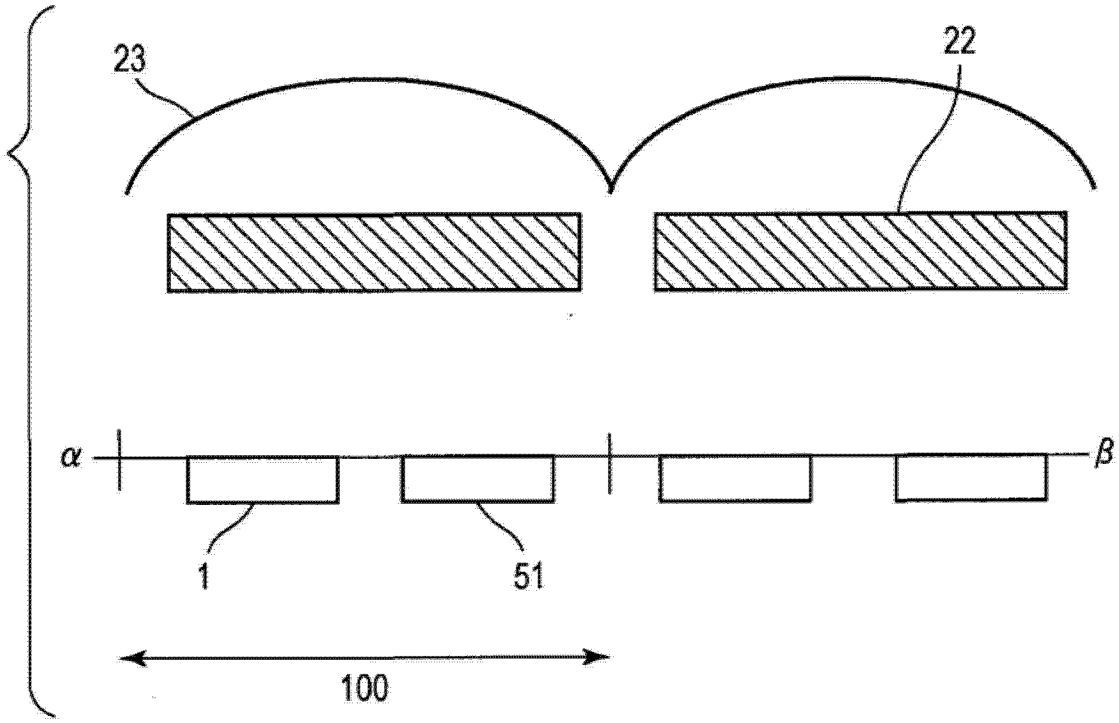


图 2

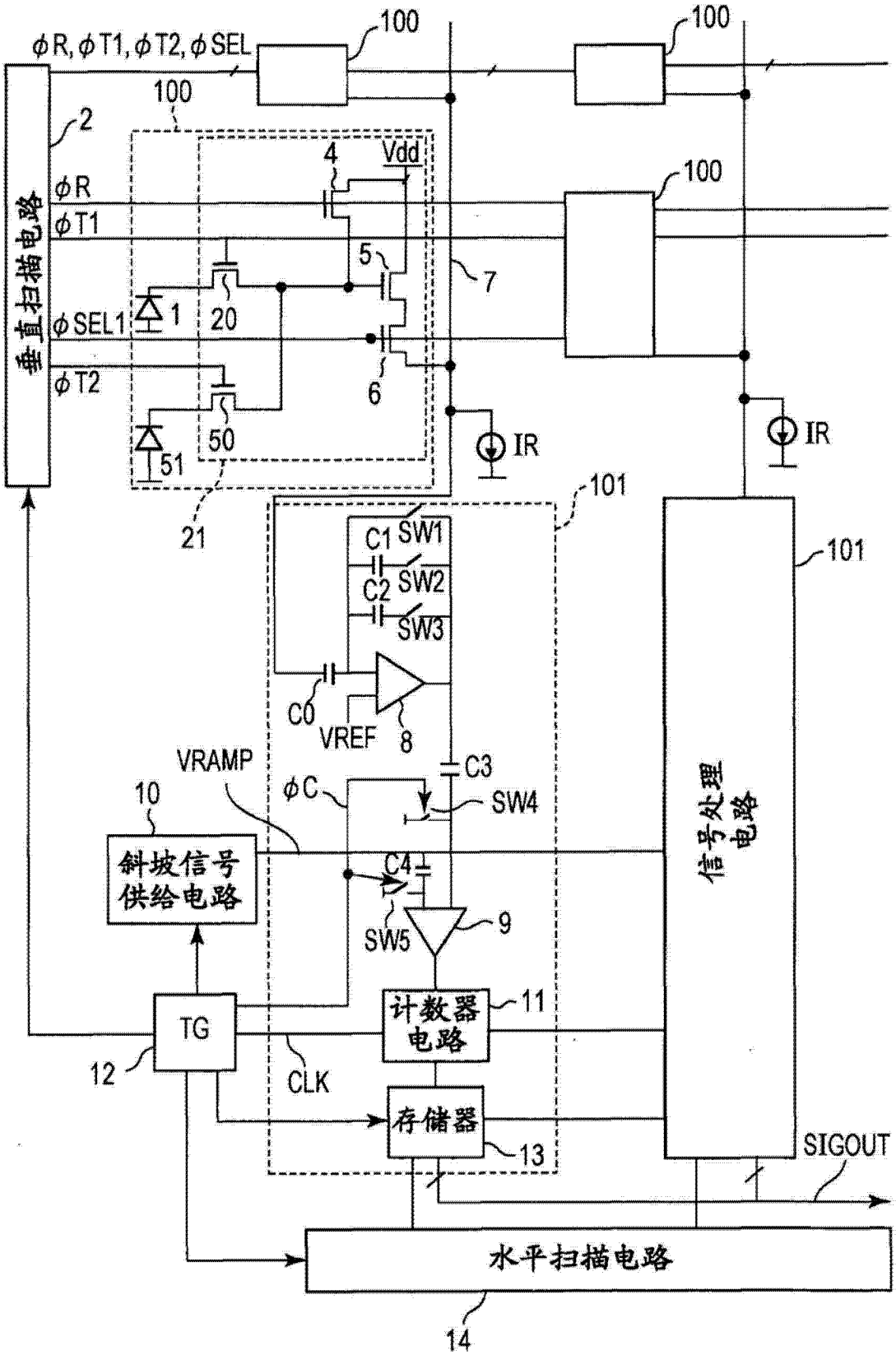

φR, φT1, φT2, φSEL
100
垂直扫描电路
2
φR
φT1
φSEL1
φT2
4
Vdd
5
6
7
1
20
50
51
21
IR
101
C1
SW1
C2
SW2
SW3
C0
VREF
8
VRAMP
C3
φC
SW4
10
斜坡信号供给电路
C4
SW5
9
TG
12
CLK
计数器电路
11
存储器
13
信号处理电路
SIGOUT
水平扫描电路
14

图 3

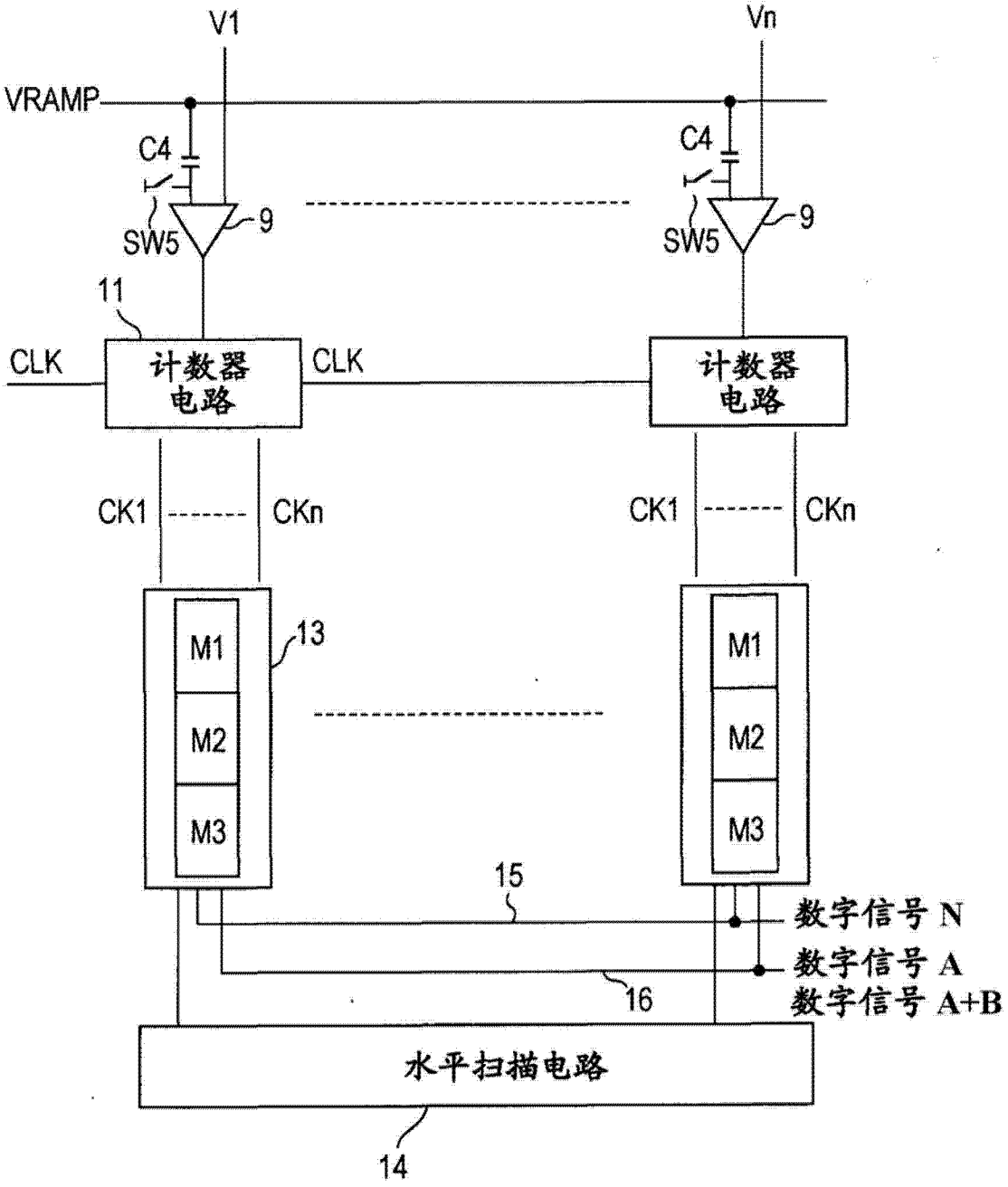

V1
Vn
VRAMP
C4
C4
SW5
9
SW5
9
11
CLK
计数器电路
CLK
计数器电路
CK1
CKn
CK1
CKn
M1
M2
M3
13
M1
M2
M3
15
数字信号 N
数字信号 A
数字信号 A+B
16
水平扫描电路
14

图 4

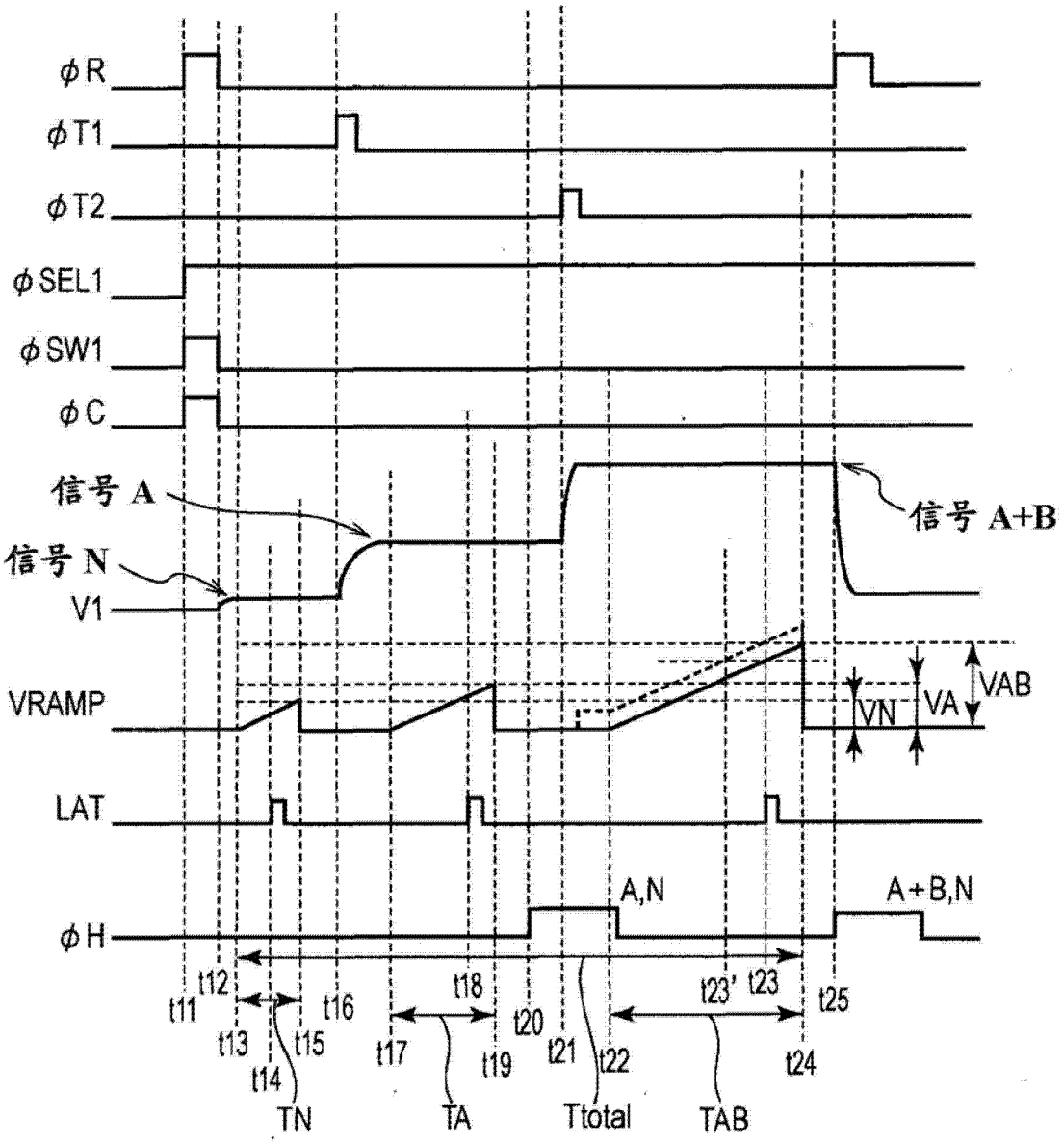

φR
φT1
φT2
φSEL1
φSW1
φC
信号 A
信号 N
V1
信号 A+B
VRAMP
VN
VA
VAB
LAT
φH
A,N
A+B,N
t11
t12
t13
t14
t15
t16
t17
t18
t19
t20
t21
t22
t23'
t23
t24
t25
TN
TA
Ttotal
TAB

图 5

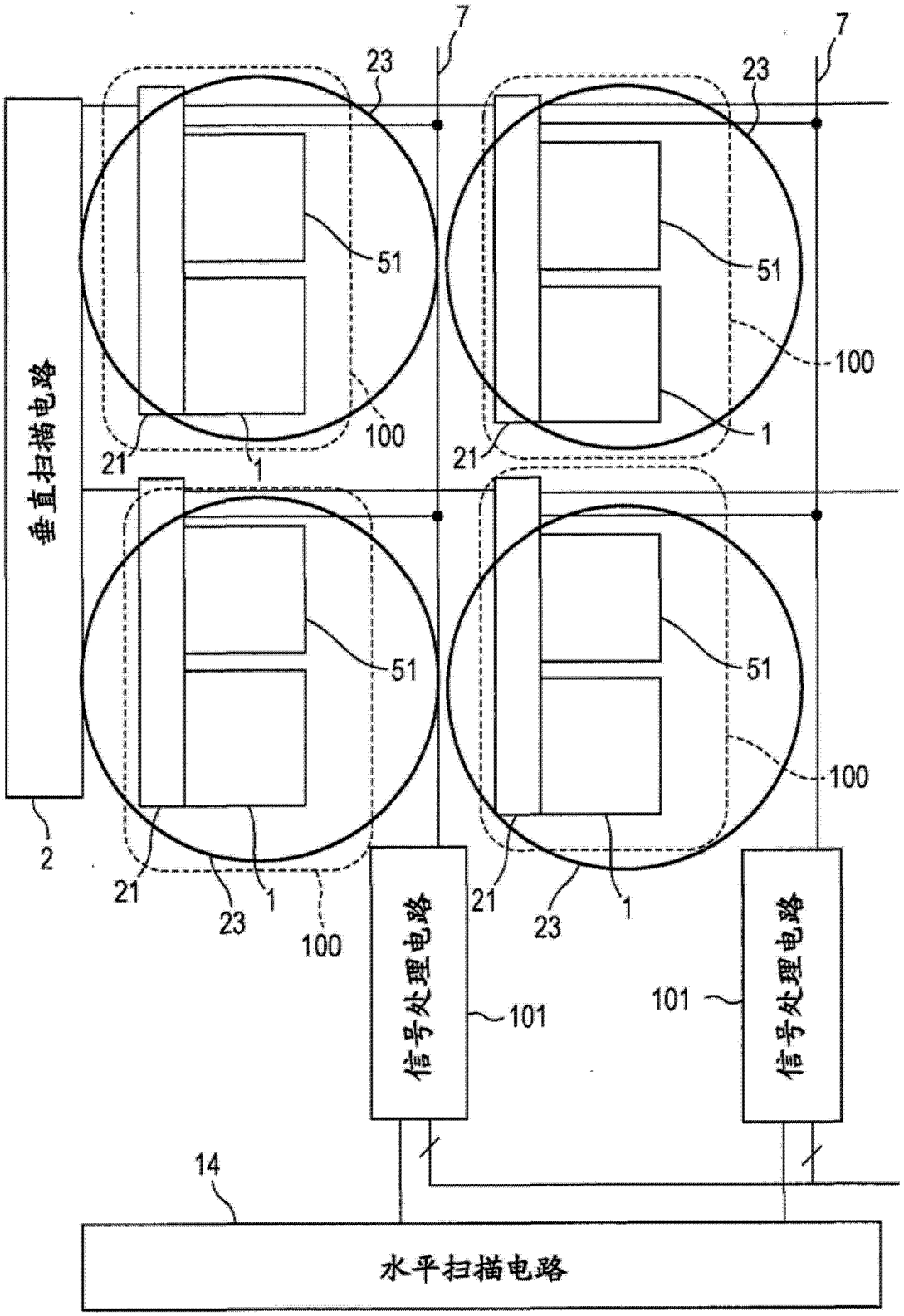


图 6

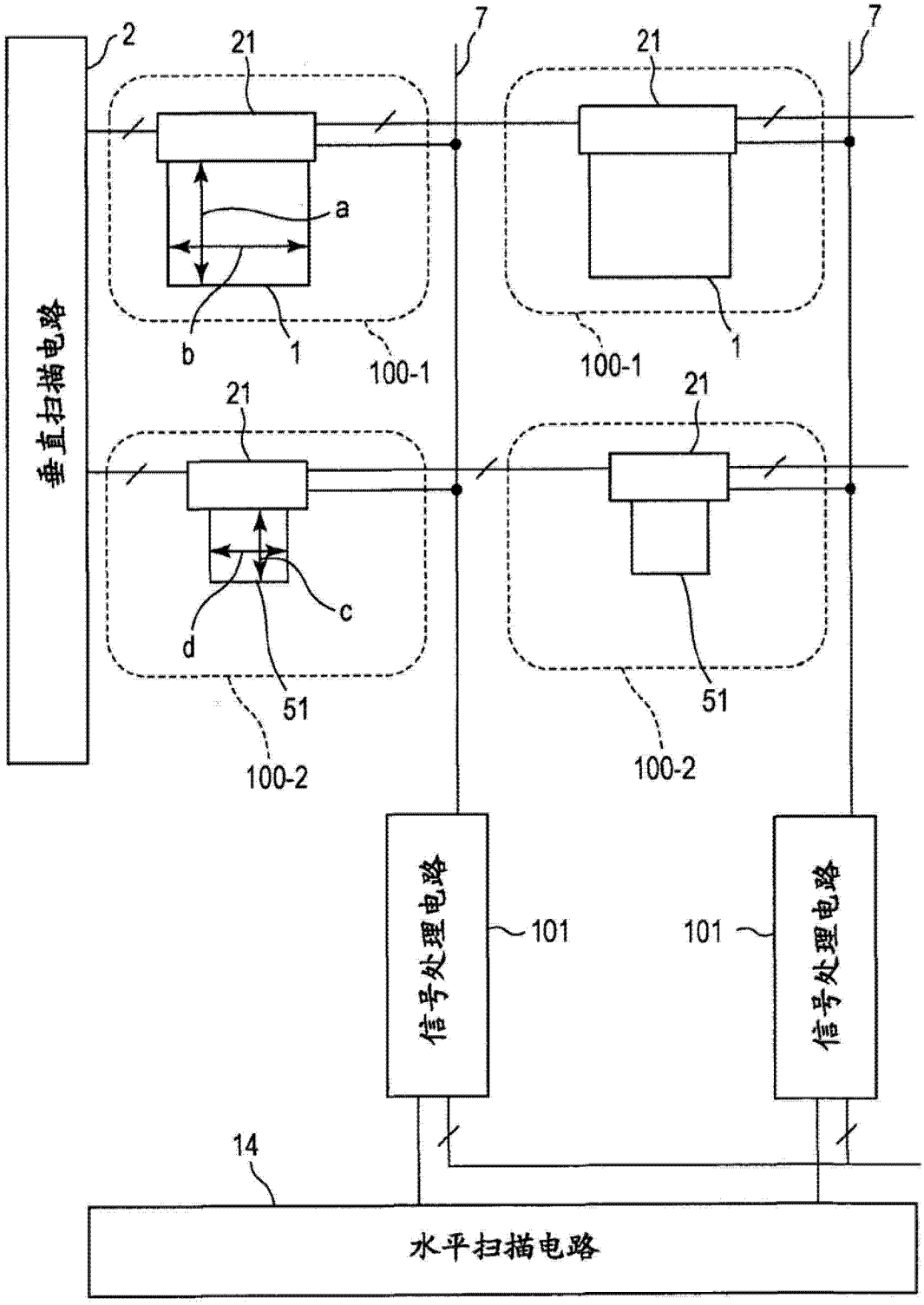


图 7

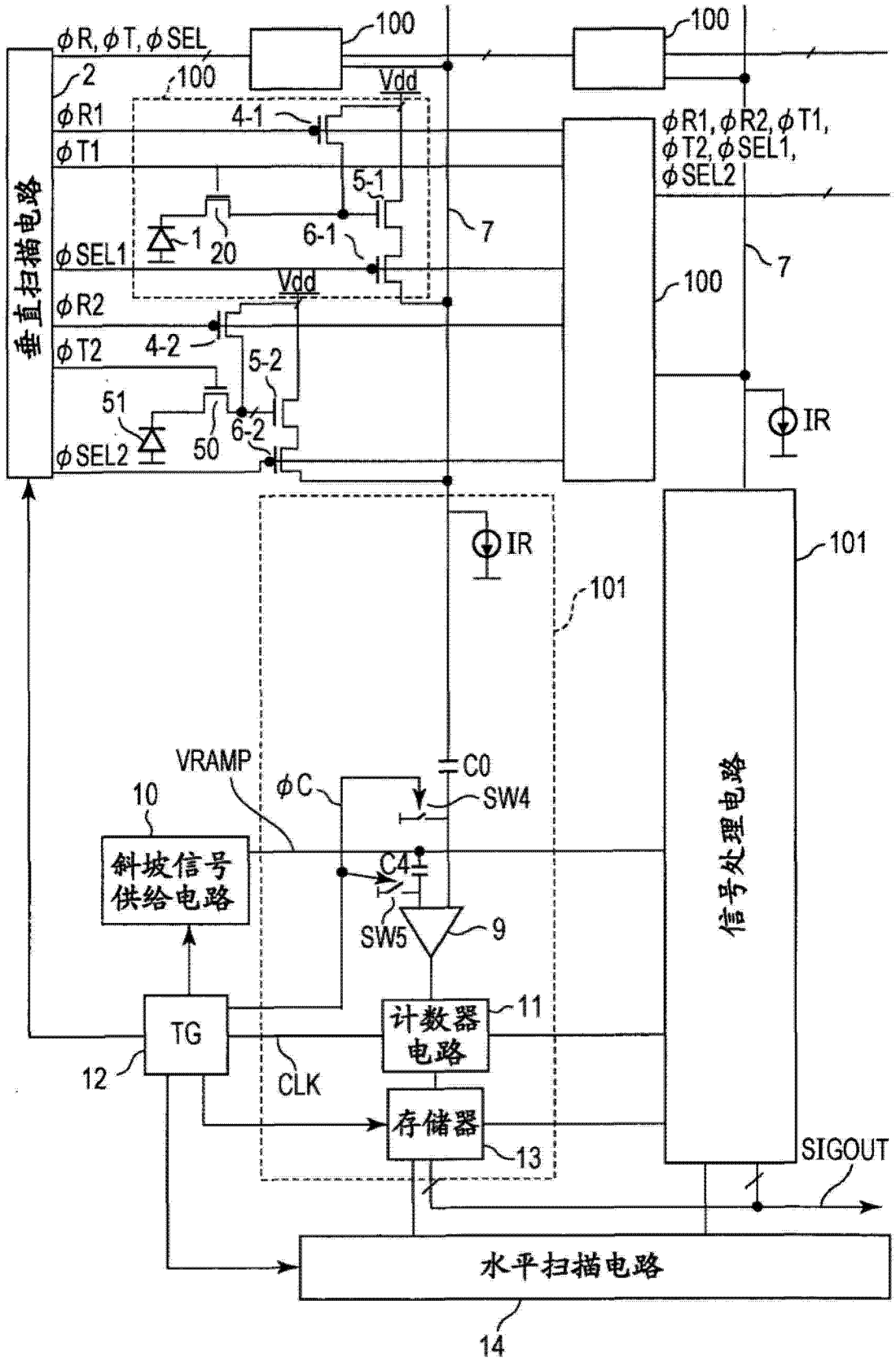

垂直扫描电路
φR, φT, φSEL
2
100
φR1
φT1
φSEL1
φR2
φT2
φSEL2
4-1
5-1
6-1
4-2
5-2
6-2
1
20
51
50
Vdd
7
φR1, φR2, φT1, φT2, φSEL1, φSEL2
IR
101
VRAMP
φC
C0
SW4
C4
SW5
9
10
斜坡信号供给电路
TG
12
CLK
计数器电路
11
存储器
13
信号处理电路
SIGOUT
水平扫描电路
14

图 8

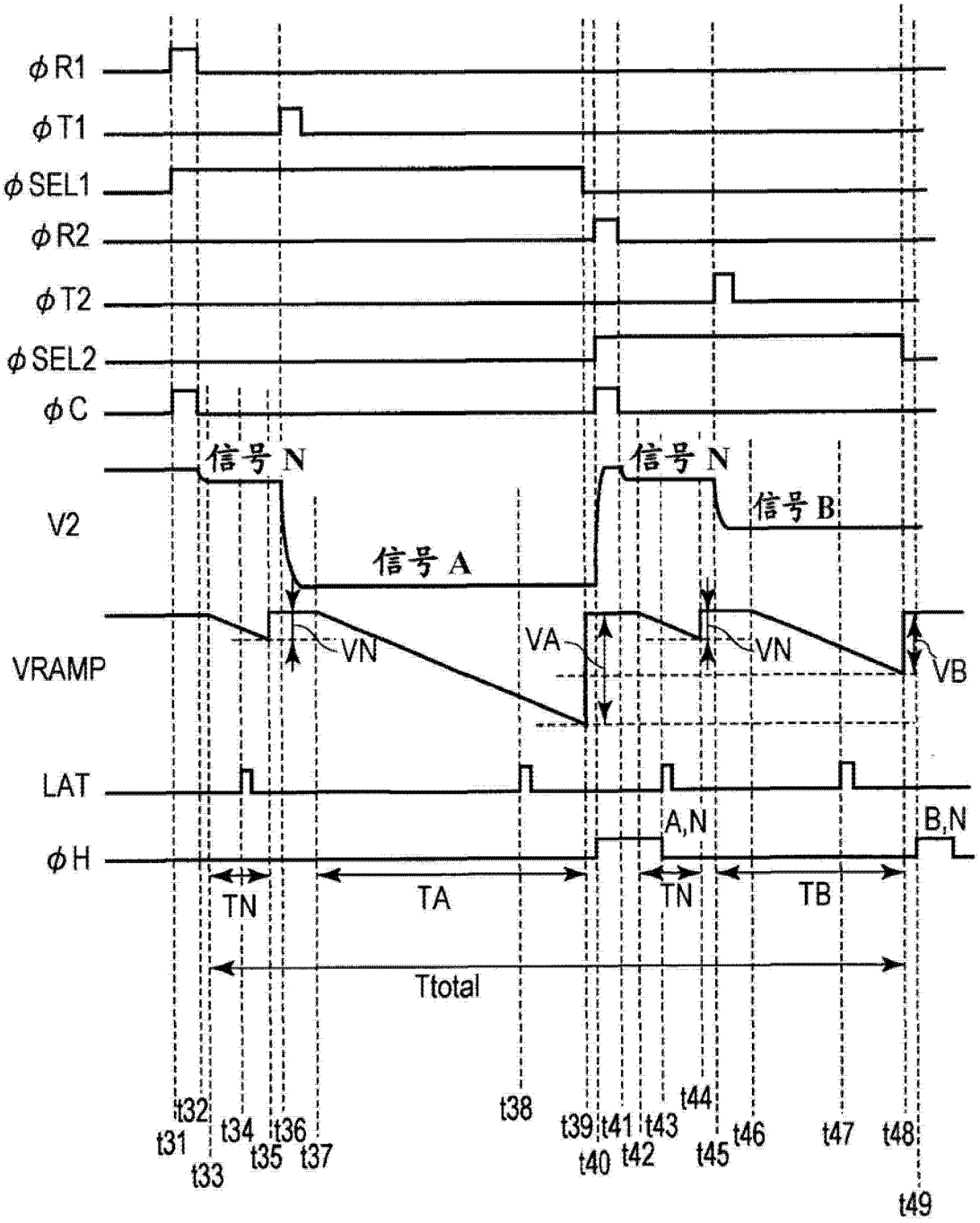

φR1
φT1
φSEL1
φR2
φT2
φSEL2
φC
信号 N
信号 N
信号 B
V2
信号 A
VRAMP
VN
VA
VN
VB
LAT
A,N
B,N
φH
TN
TA
TN
TB
Ttotal
t31
t32
t33
t34
t35
t36
t37
t38
t39
t40
t41
t42
t43
t44
t45
t46
t47
t48
t49

图 9

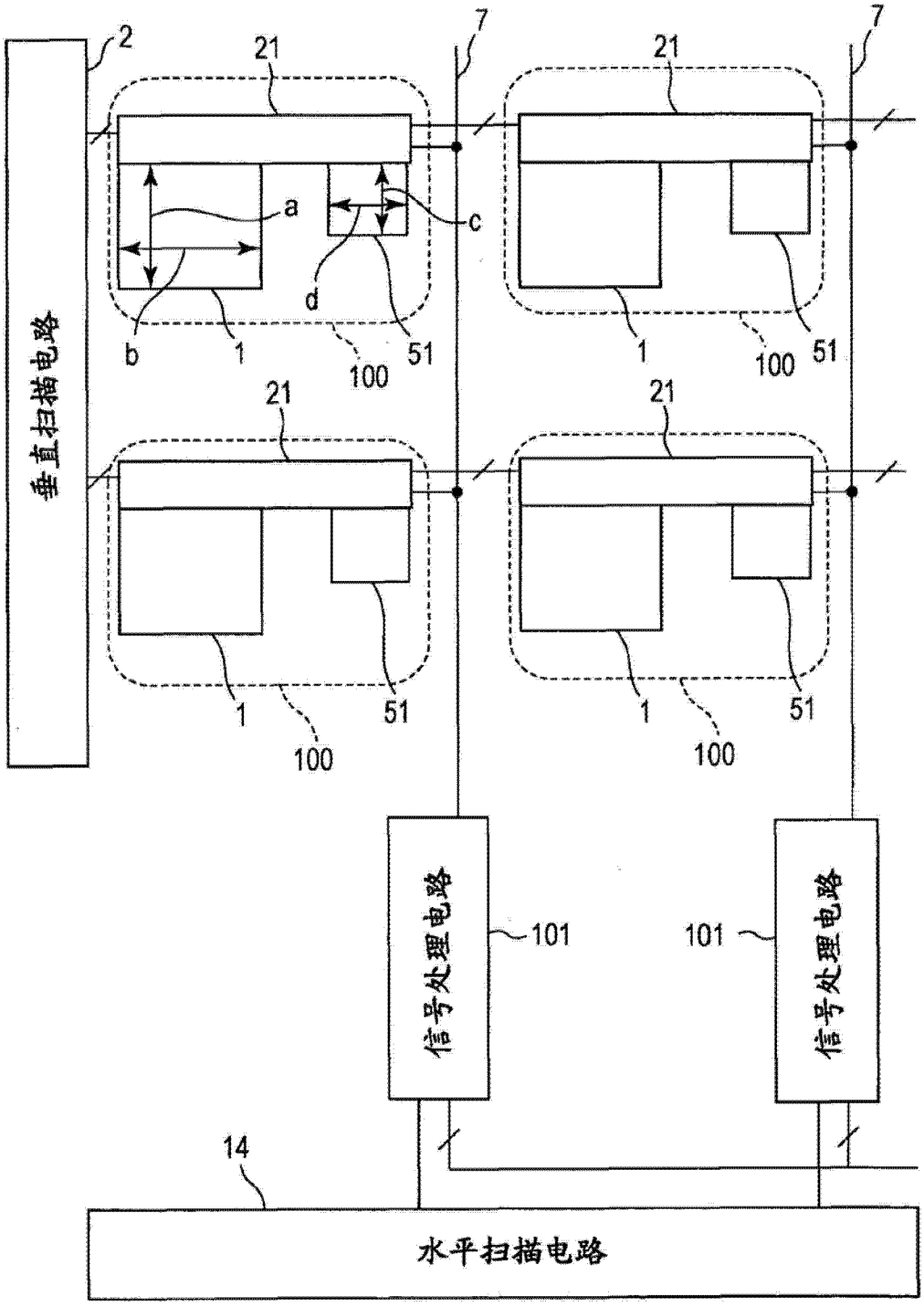


图 10

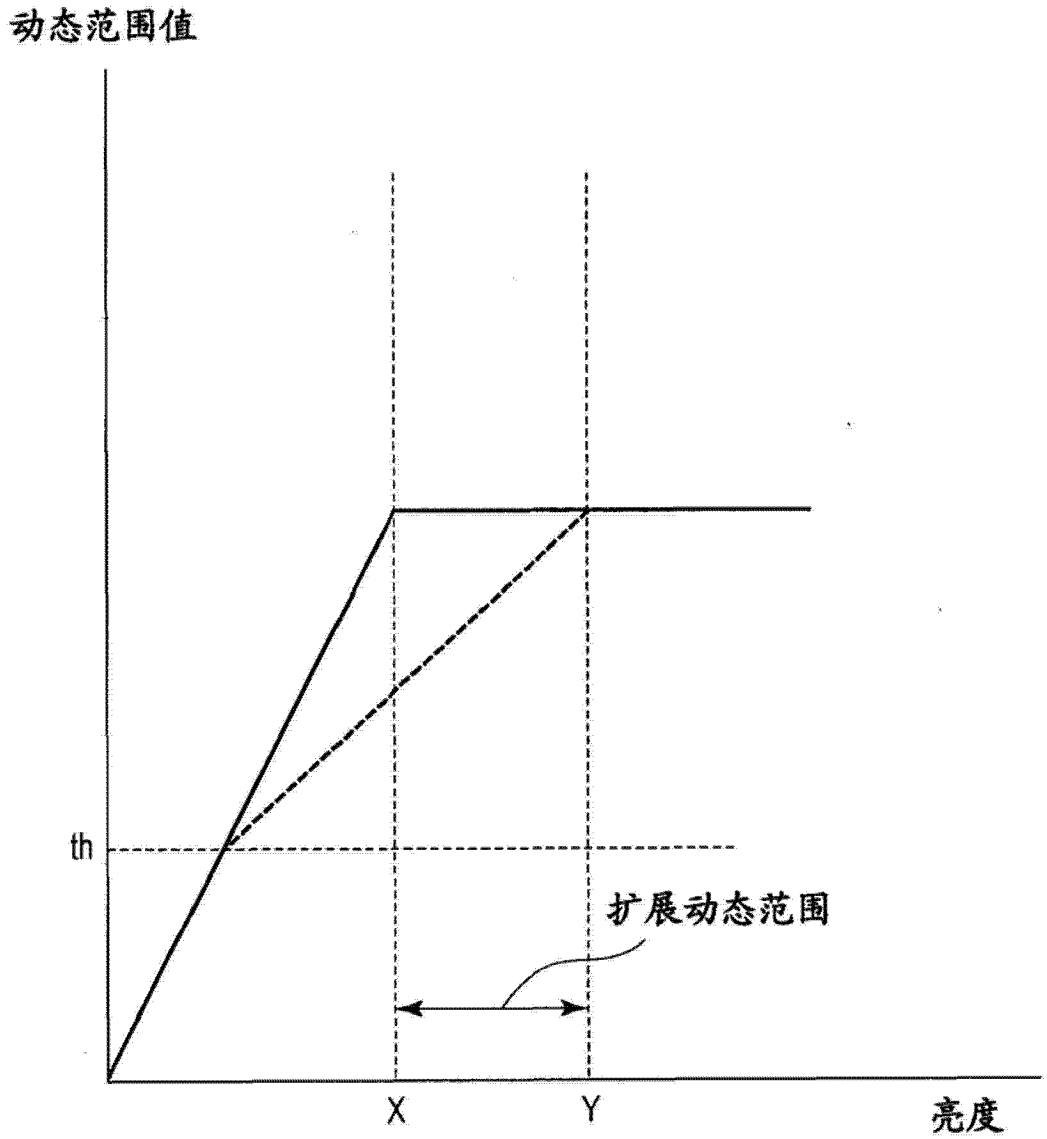


图 11

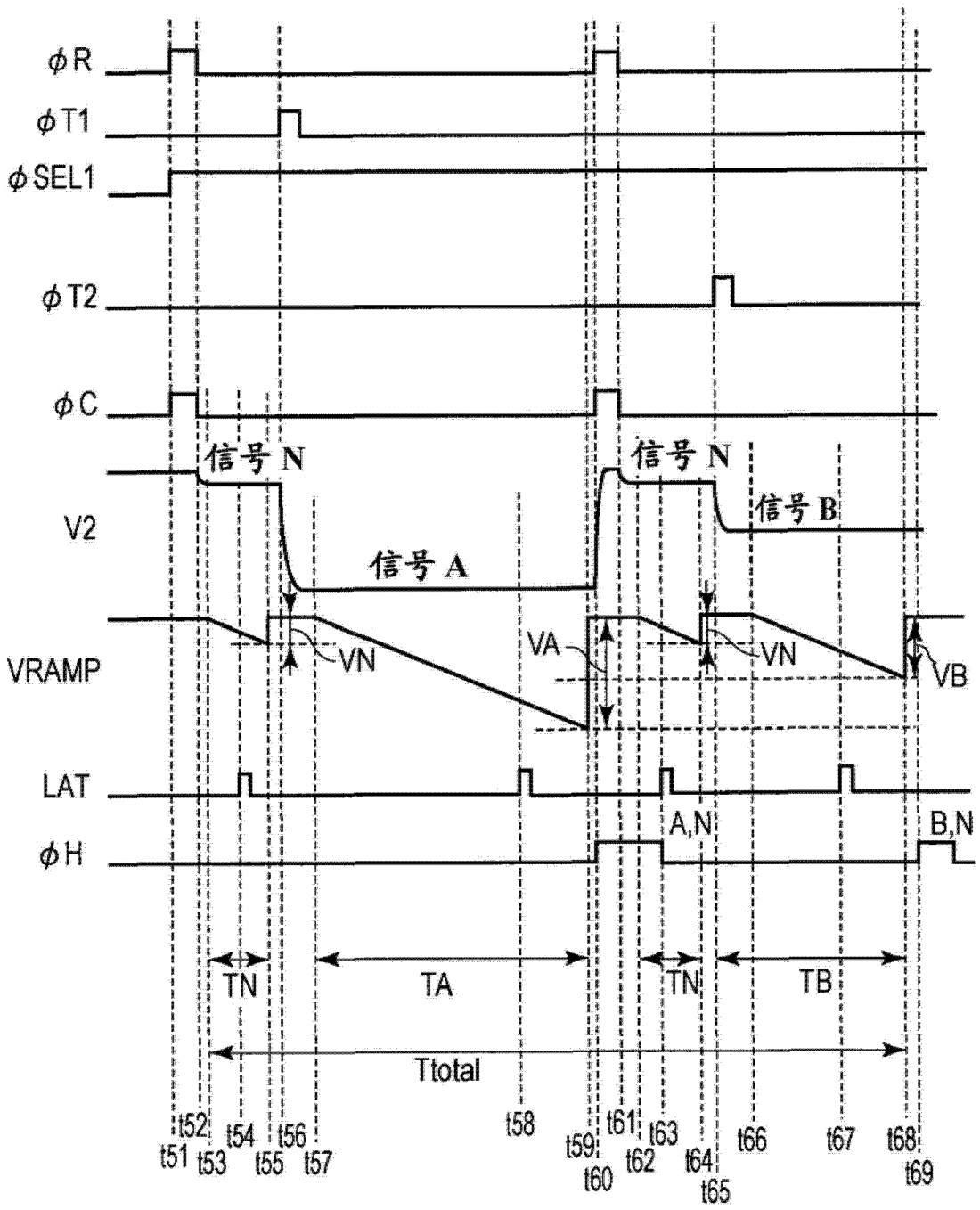

φR
φT1
φSEL1
φT2
φC
信号 N
信号 N
信号 B
V2
信号 A
VRAMP
VN
VA
VN
VB
LAT
A,N
B,N
φH
TN
TA
TN
TB
Ttotal
t51
t52
t53
t54
t55
t56
t57
t58
t59
t60
t61
t62
t63
t64
t65
t66
t67
t68
t69

图 12

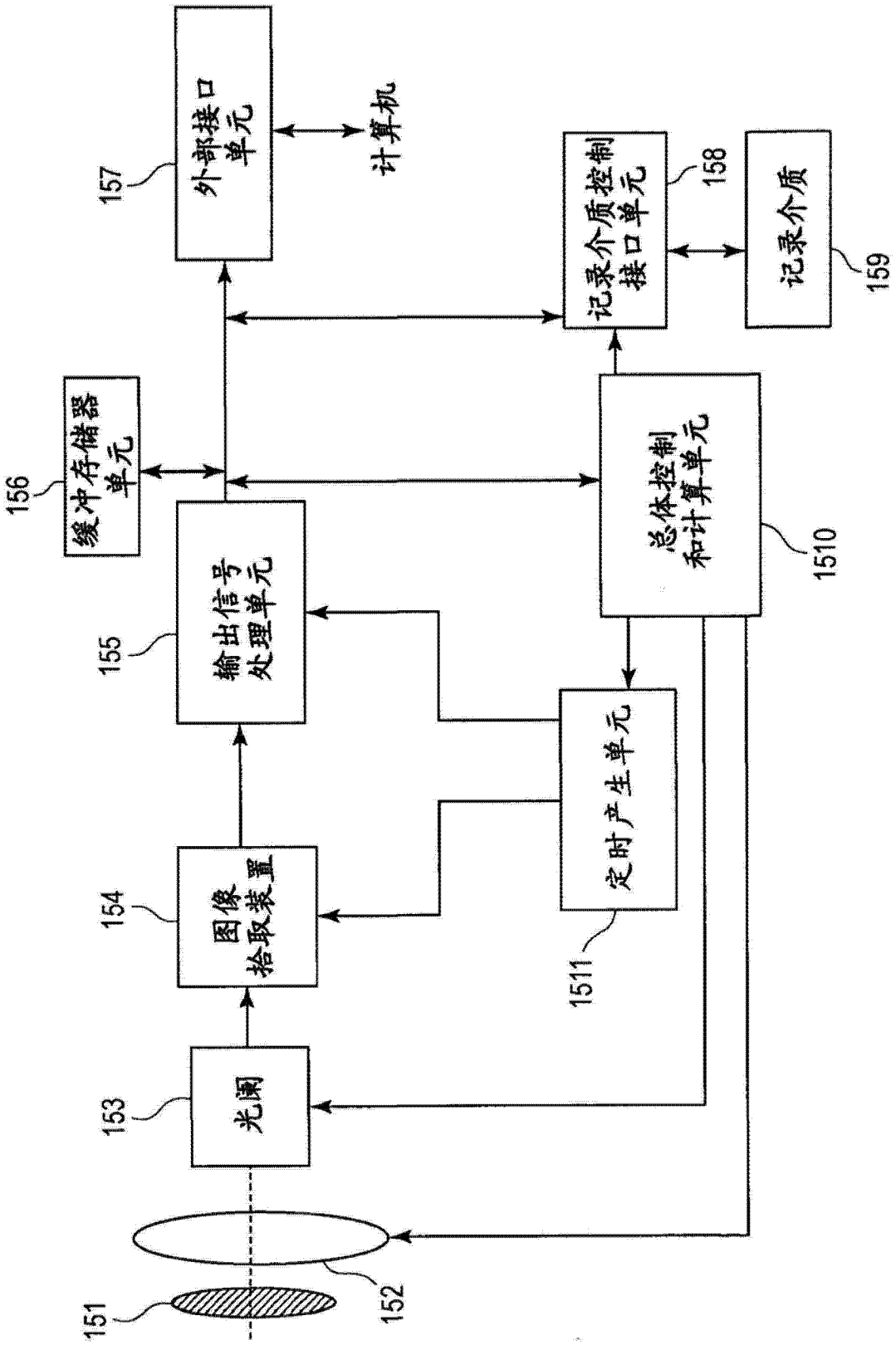

外部接口单元
计算机
157
记录介质控制接口单元
158
记录介质
159
缓冲存储器单元
156
总体控制和计算单元
1510
输出信号处理单元
155
定时产生单元
1511
图像拾取装置
154
光阑
153
151
152

图 13

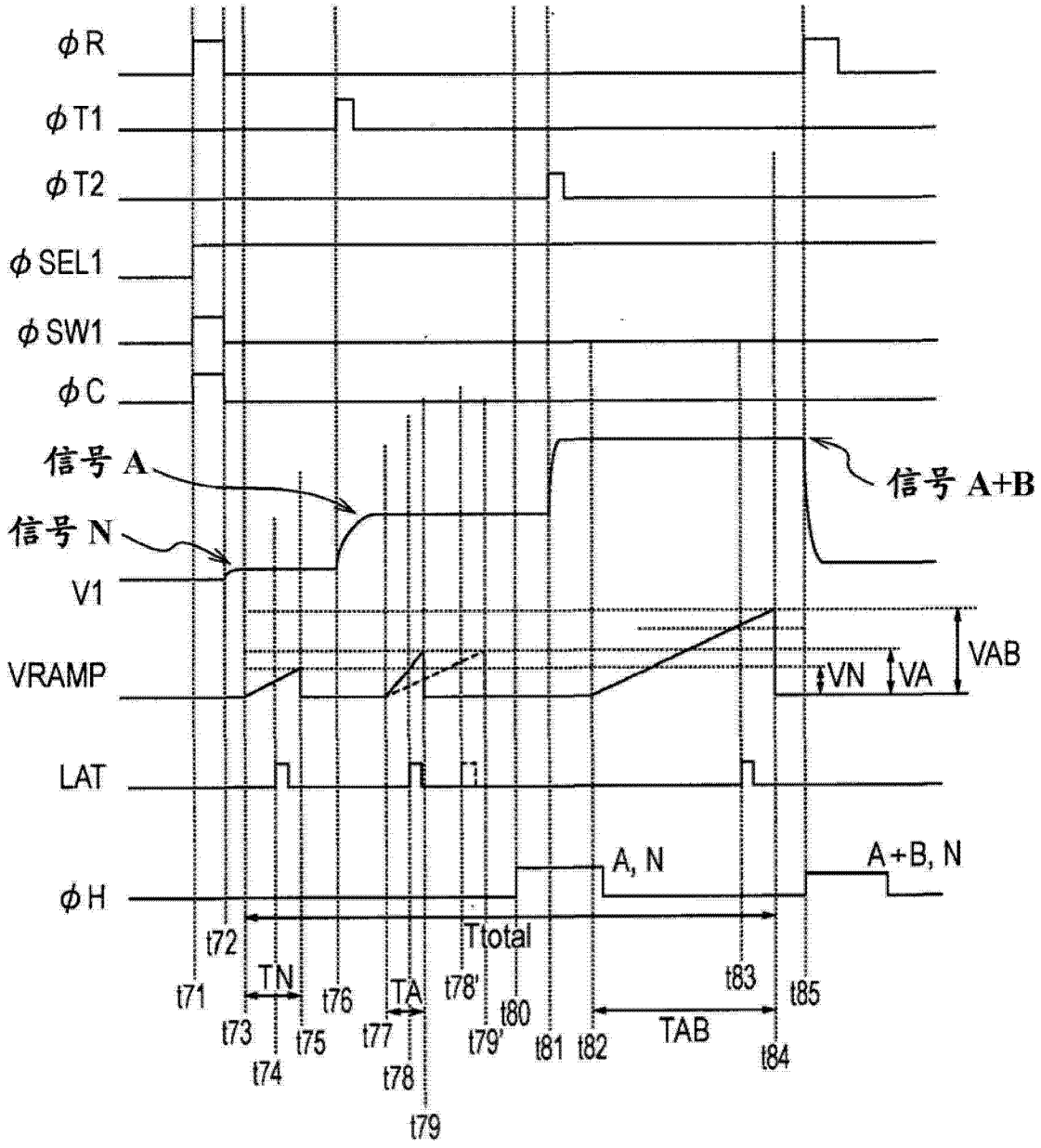

φR
φT1
φT2
φSEL1
φSW1
φC
信号 A
信号 N
信号 A+B
V1
VRAMP
VN
VA
VAB
LAT
φH
A, N
A+B, N
t71
t72
t73
t74
t75
t76
t77
t78
t79
t78'
t79'
t80
t81
t82
t83
t84
t85
TN
TA
Ttotal
TAB

图 14A

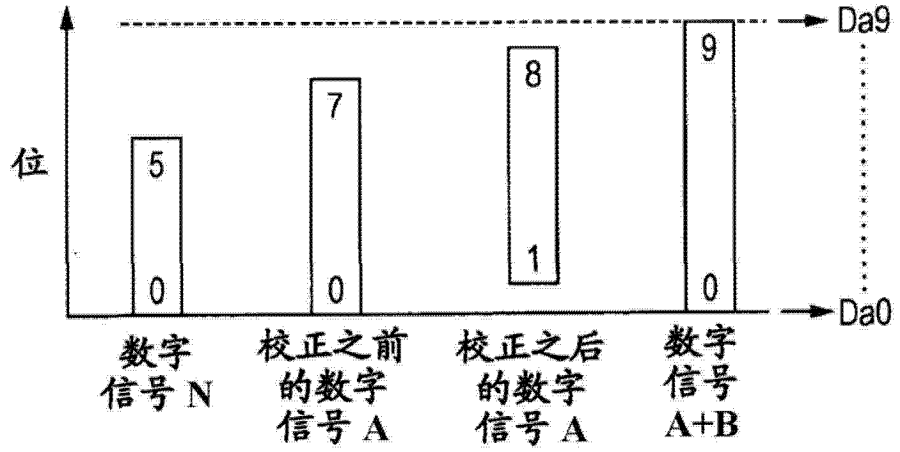


图 14B

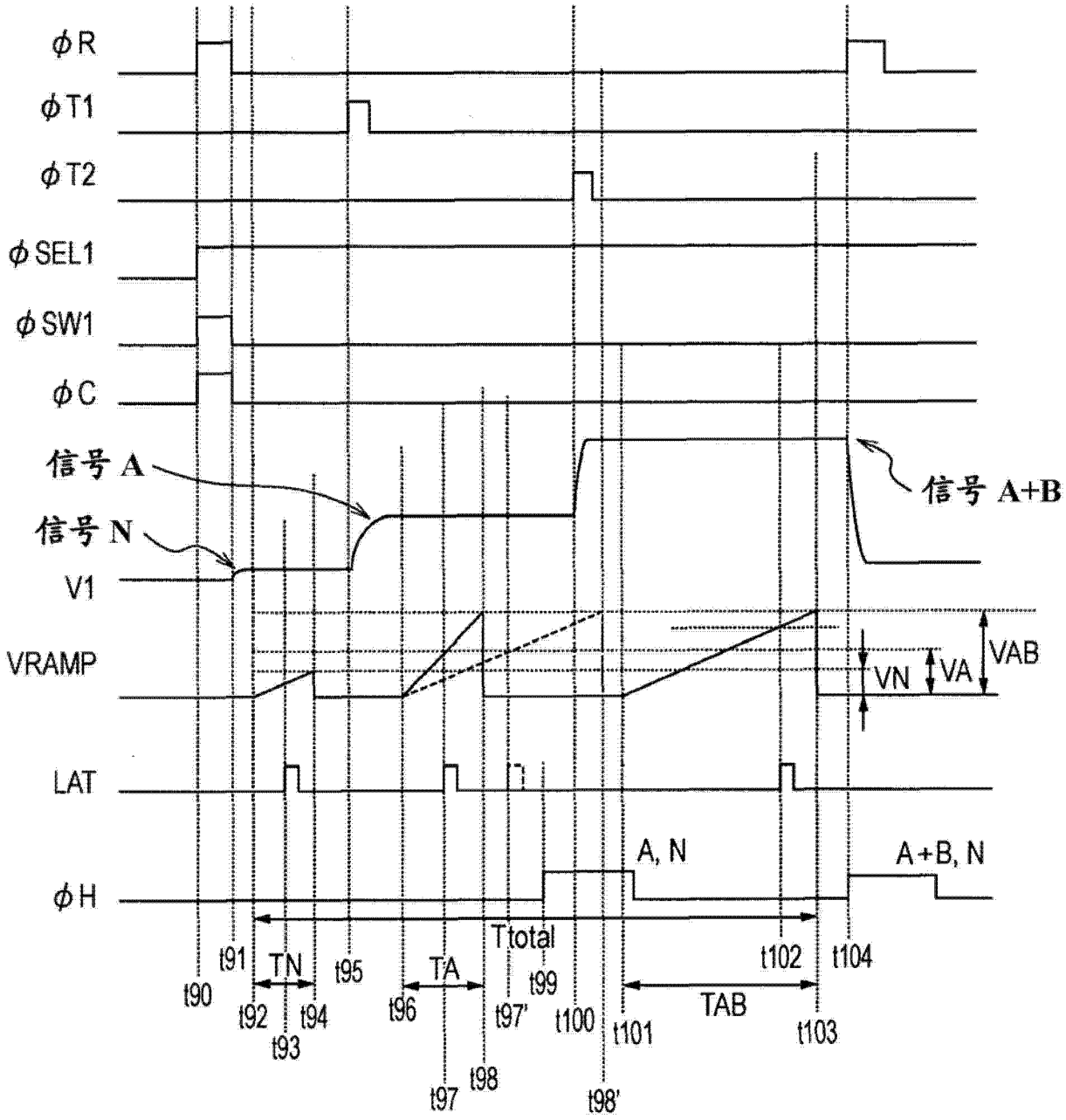

φR
φT1
φT2
φSEL1
φSW1
φC
信号 A
信号 N
V1
VRAMP
LAT
φH
信号 A+B
VN
VA
VAB
A, N
A+B, N
Ttotal
TN
TA
TAB
t90
t91
t92
t93
t94
t95
t96
t97
t98
t97'
t98'
t99
t100
t101
t102
t103
t104

图 15

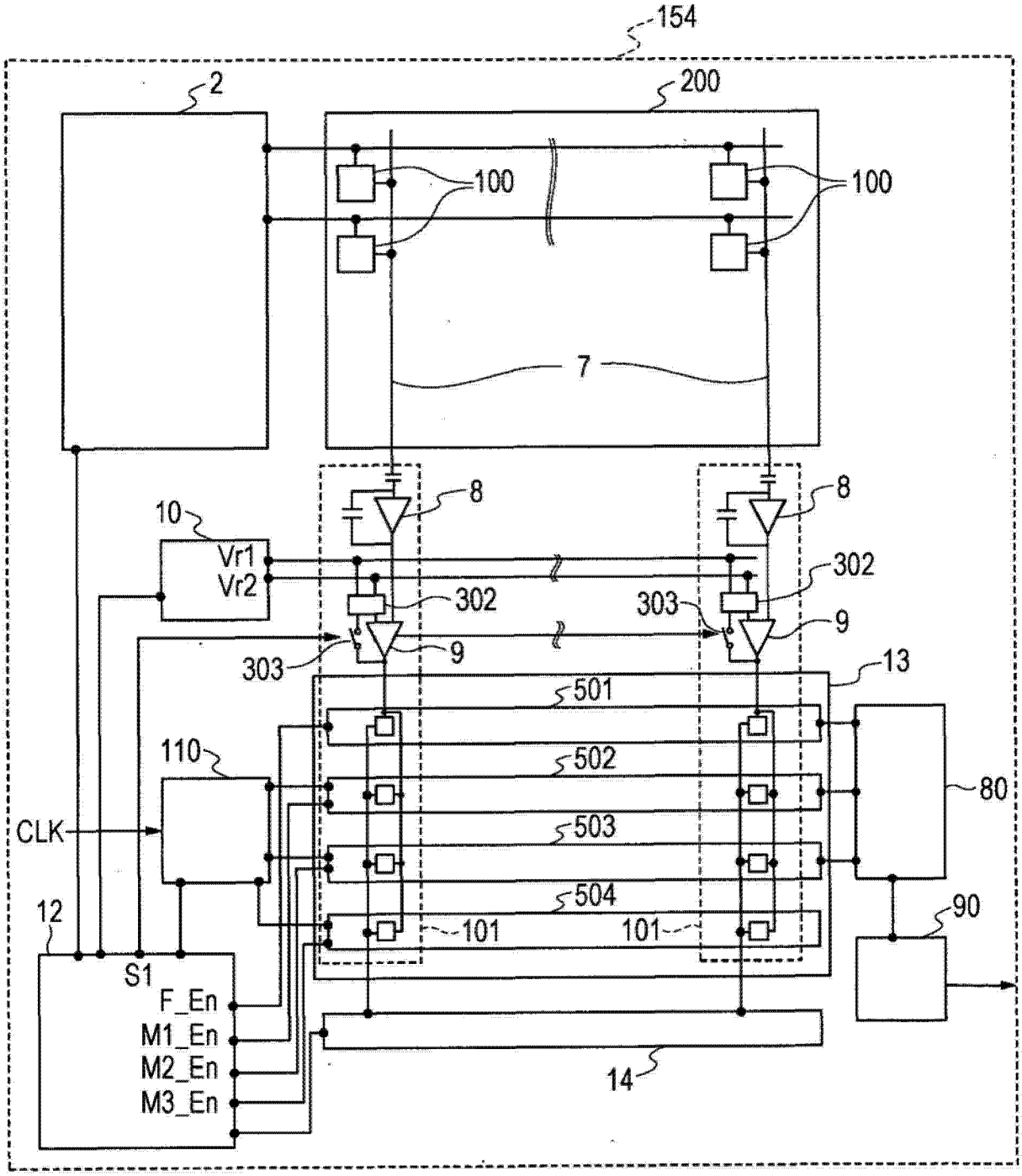

154
2
200
100
100
7
8
8
10
Vr1
Vr2
302
303
303
302
9
9
13
501
110
502
80
CLK
503
504
12
101
101
90
S1
F_En
M1_En
M2_En
M3_En
14

图 16

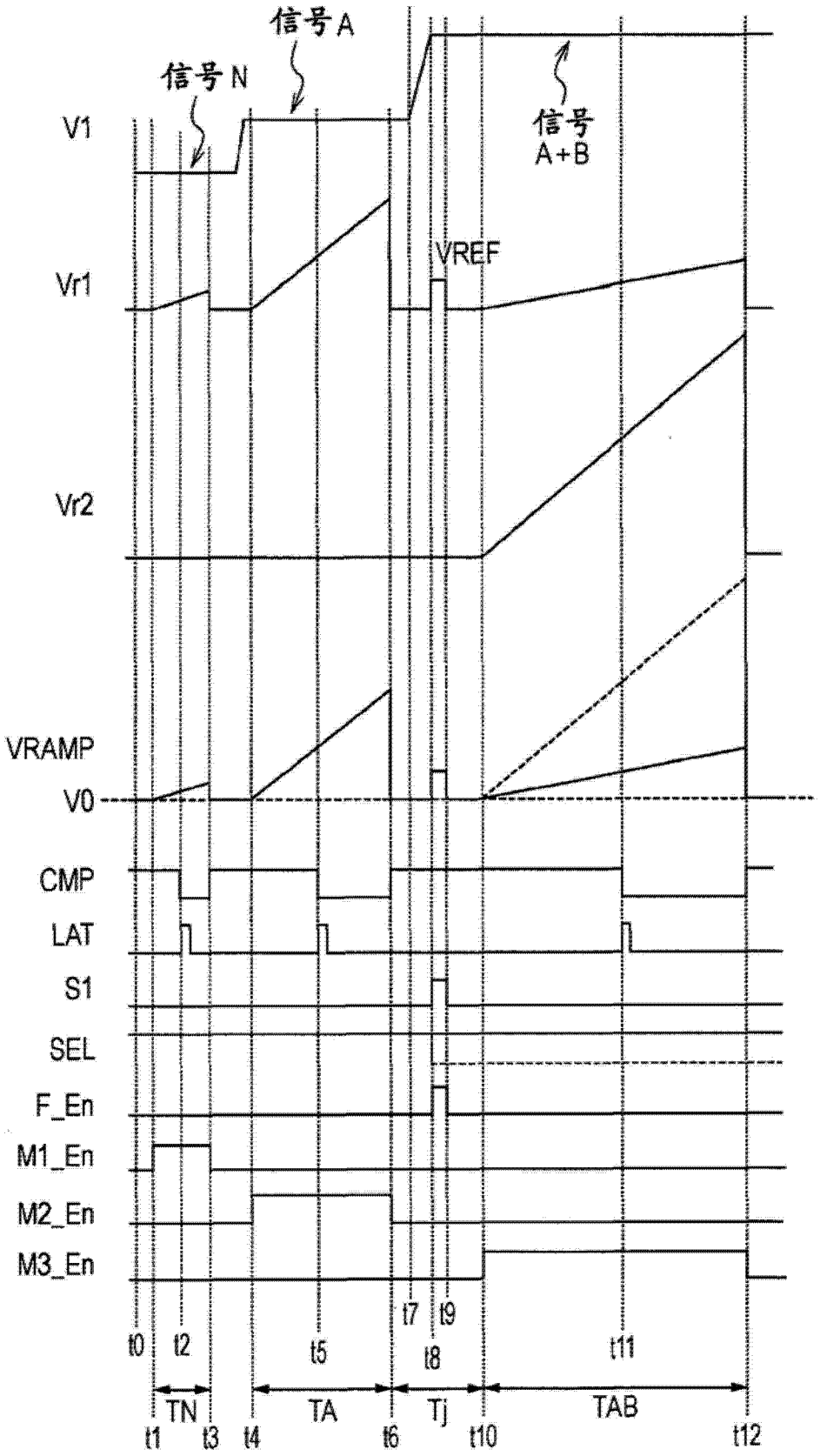

信号A
信号N
信号
A+B
V1
VREF
Vr1
Vr2
VRAMP
V0
CMP
LAT
S1
SEL
F_En
M1_En
M2_En
M3_En
t0
t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
t12
TN
TA
Tj
TAB

图 17

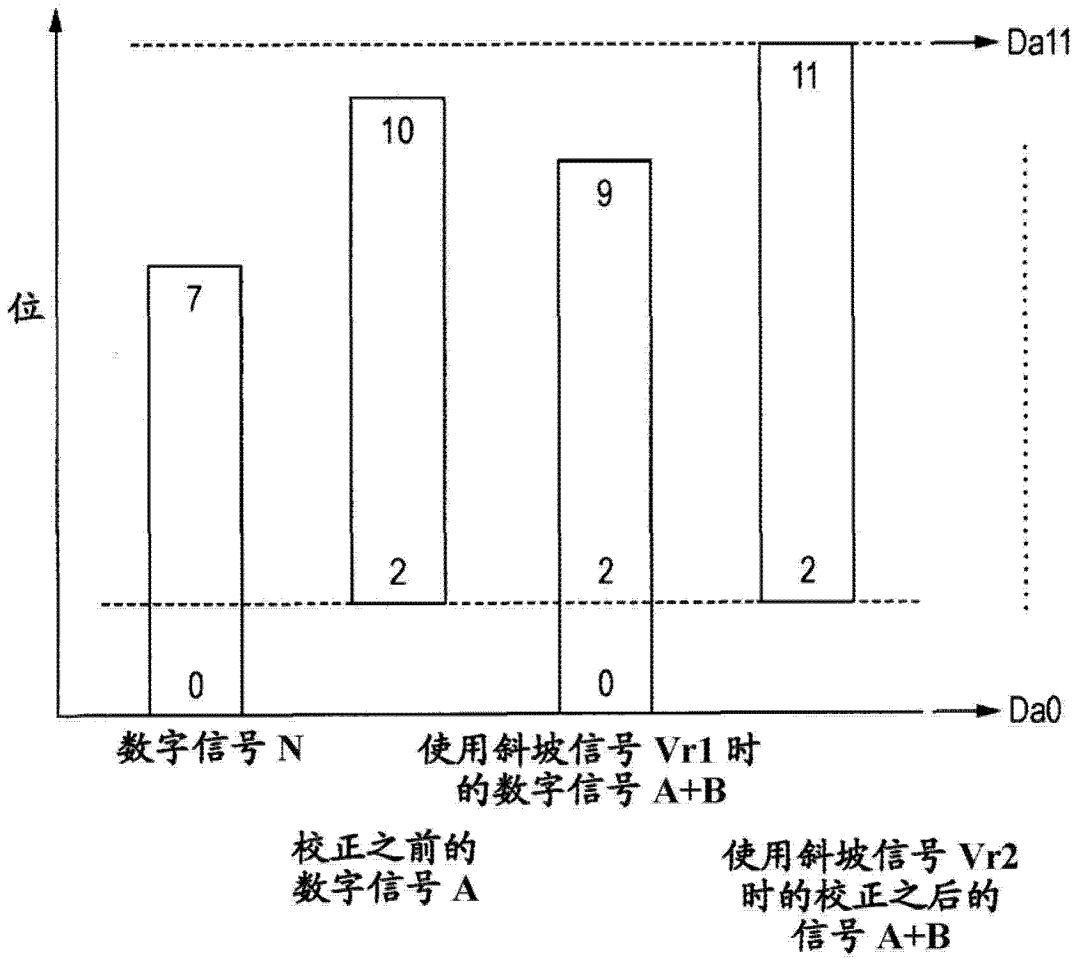

Da11
11
10
9
位
7
2
2
2
0
0
Da0
数字信号 N
使用斜坡信号 Vr1 时
的数字信号 A+B
校正之前的
数字信号 A
使用斜坡信号 Vr2
时的校正之后的
信号 A+B

图 18

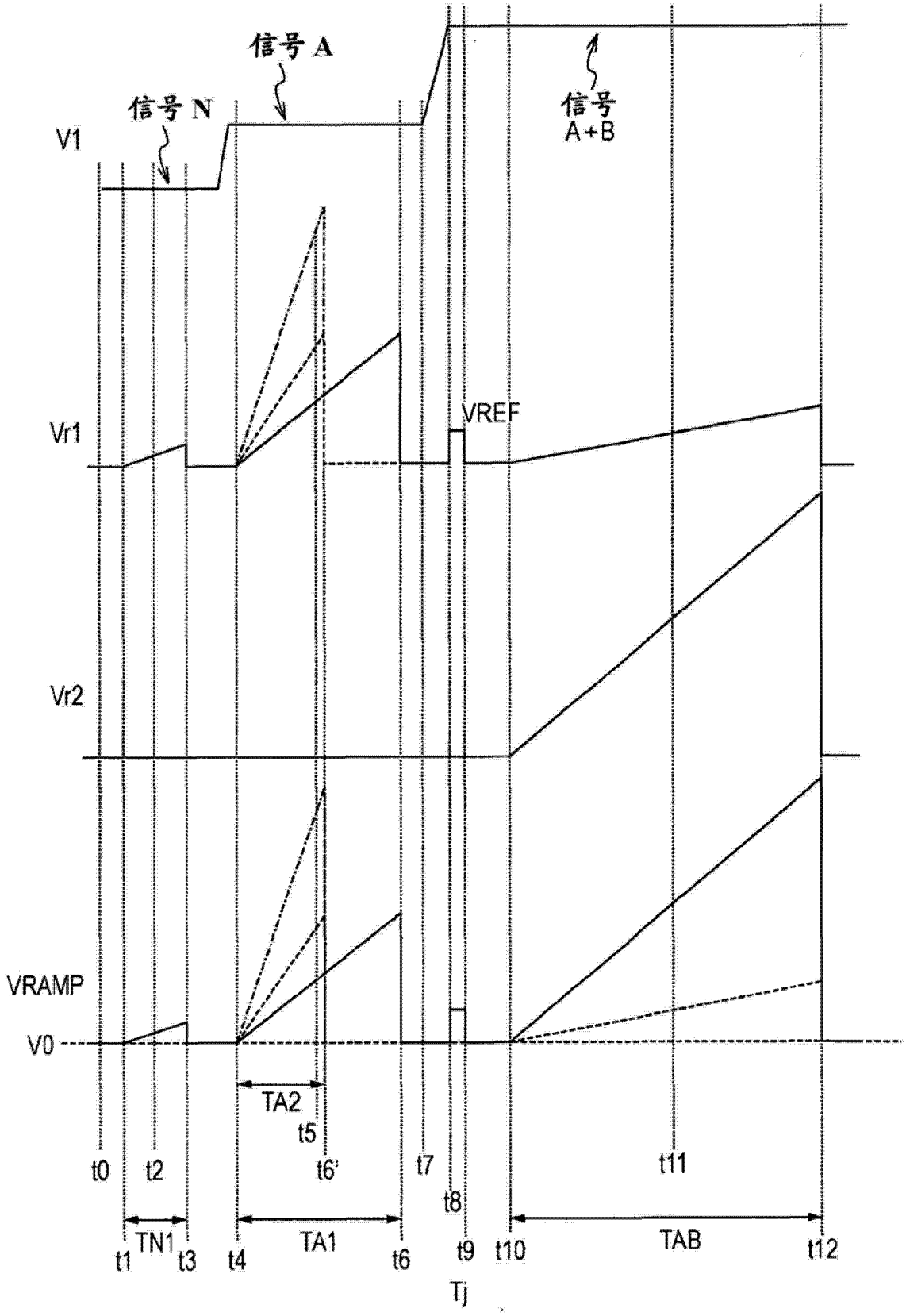

信号 A
信号 N
信号
A+B
V1
Vr1
VREF
Vr2
VRAMP
V0
TA2
t0
t1
TN1
t2
t3
t4
TA1
t5
t6'
t6
t7
t8
t9
Tj
t10
t11
TAB
t12

图 19

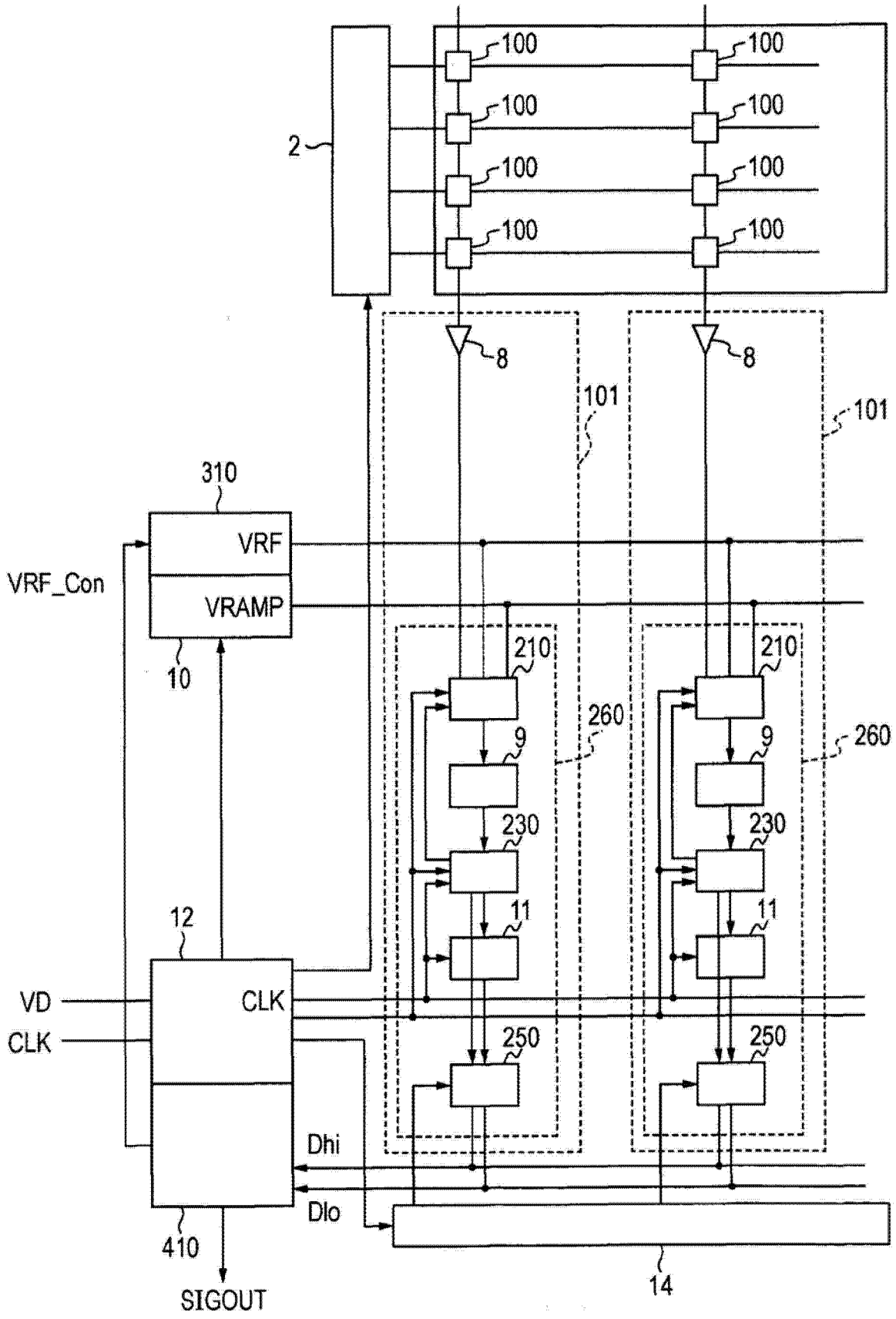

100
2
8
101
310
VRF
VRAMP
VRF_Con
10
210
260
9
230
11
12
VD
CLK
250
Dhi
Dlo
410
SIGOUT
14

图 20

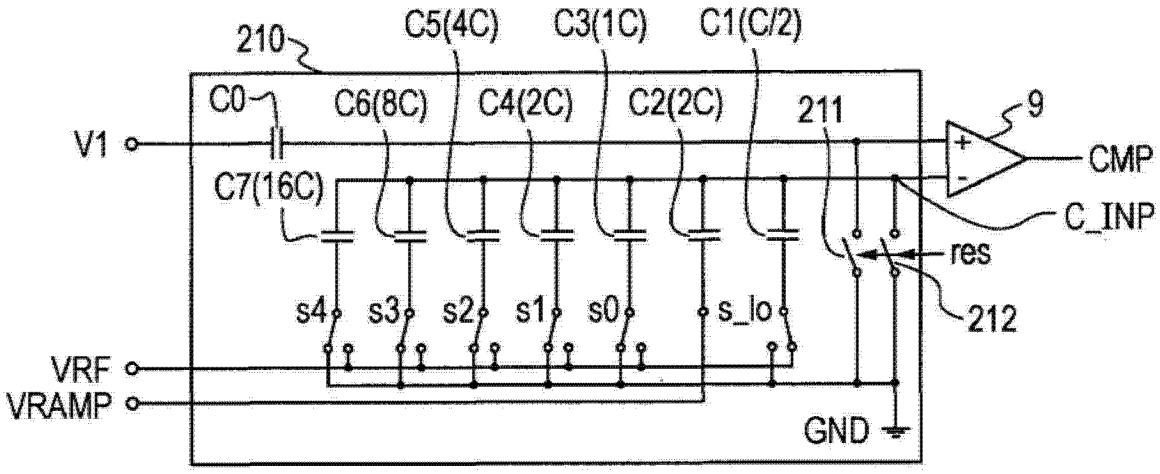

210
C5(4C)
C3(1C)
C1(C/2)
C0
C6(8C)
C4(2C)
C2(2C)
211
9
V1
C7(16C)
CMP
C_INP
res
s4
s3
s2
s1
s0
s_lo
212
VRF
VRAMP
GND

图 21A

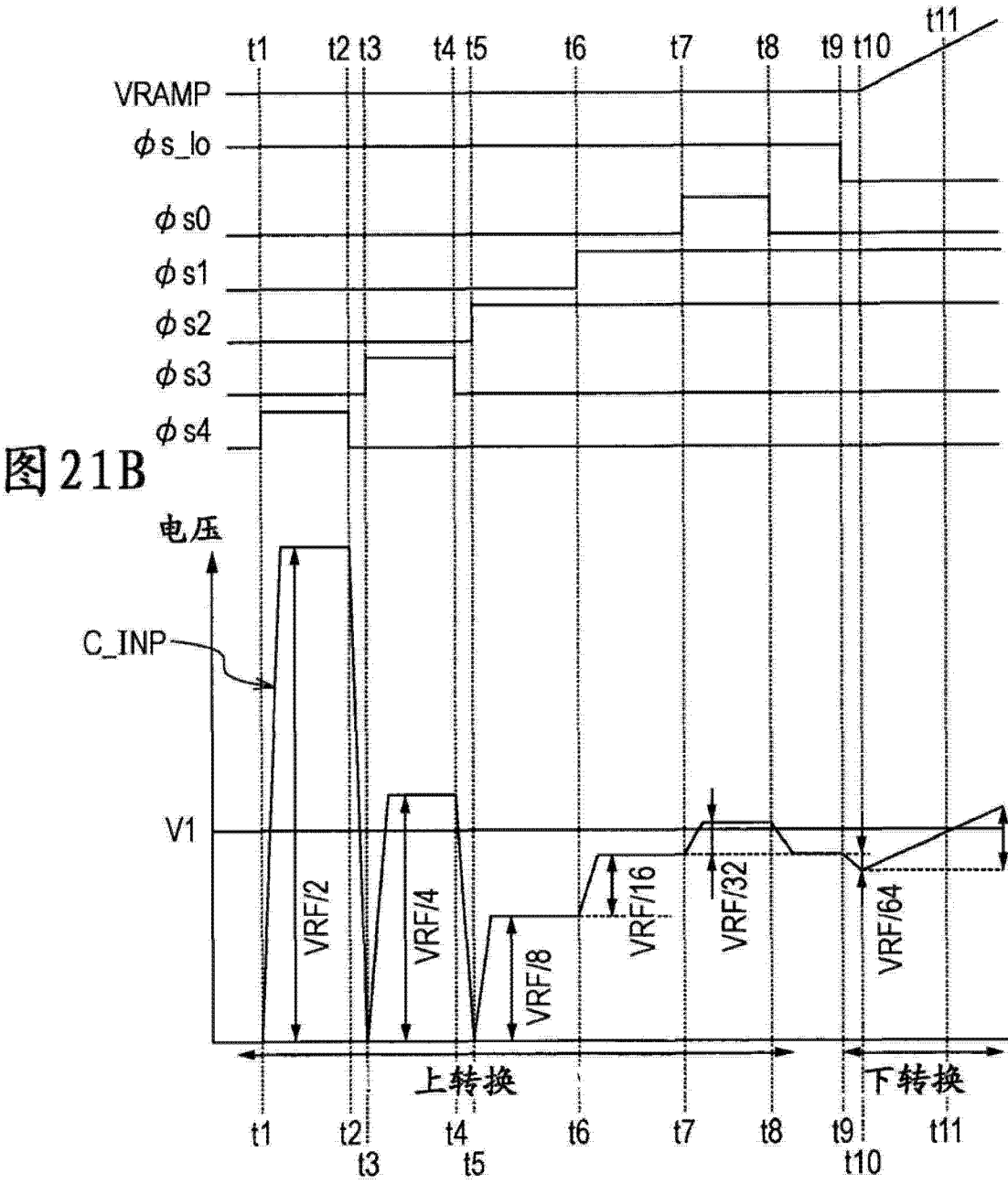

t1
t2
t3
t4
t5
t6
t7
t8
t9
t10
t11
VRAMP
φs_lo
φs0
φs1
φs2
φs3
φs4
电压
C_INP
V1
VRF/2
VRF/4
VRF/8
VRF/16
VRF/32
VRF/64
VRF/16
时间
上转换
下转换

图21B

图21C

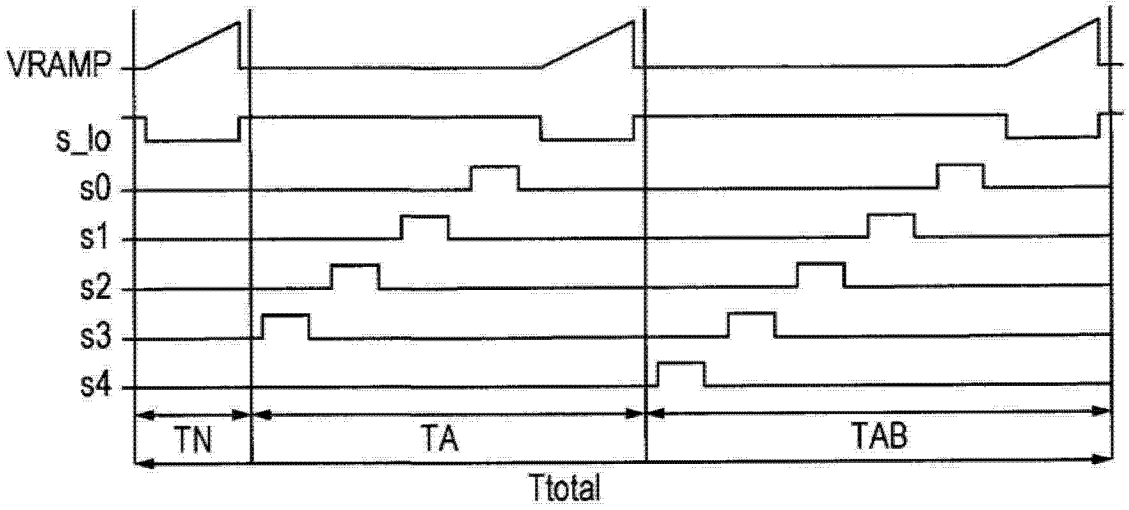

VRAMP
s_lo
s0
s1
s2
s3
s4
TN
TA
TAB
Ttotal

图 22A

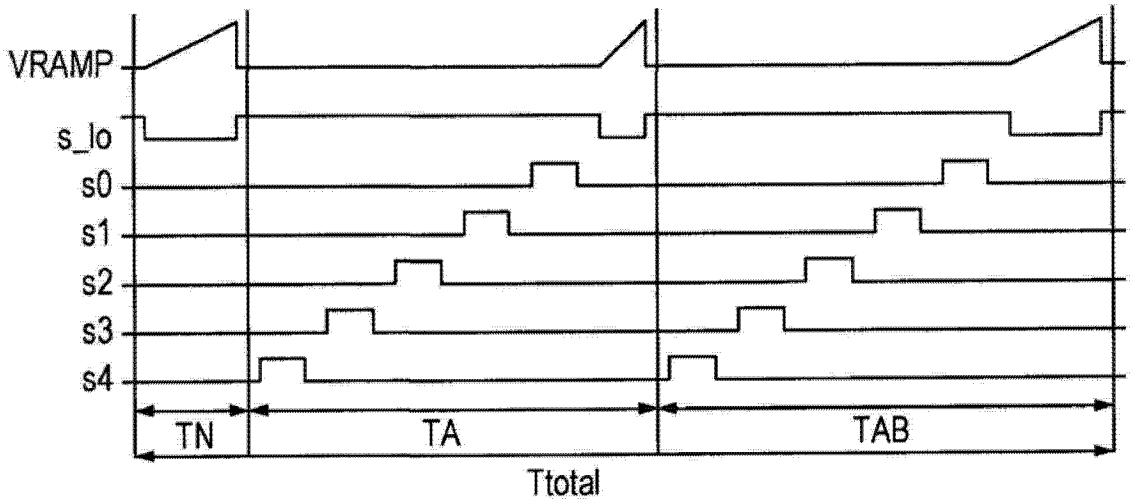

VRAMP
s_lo
s0
s1
s2
s3
s4
TN
TA
TAB
Ttotal

图 22B

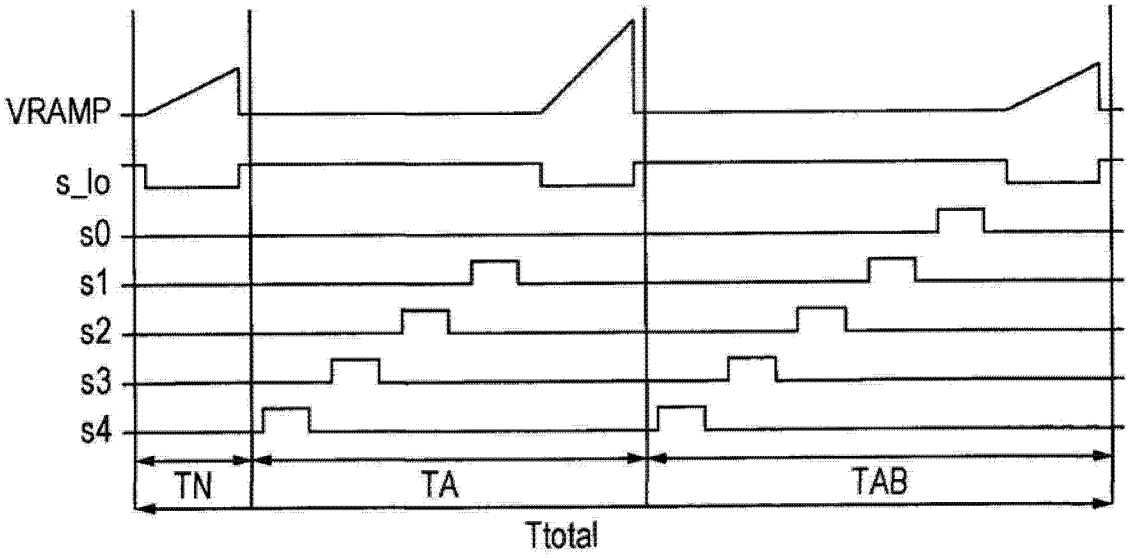

VRAMP
s_lo
s0
s1
s2
s3
s4
TN
TA
TAB
Ttotal

图 22C

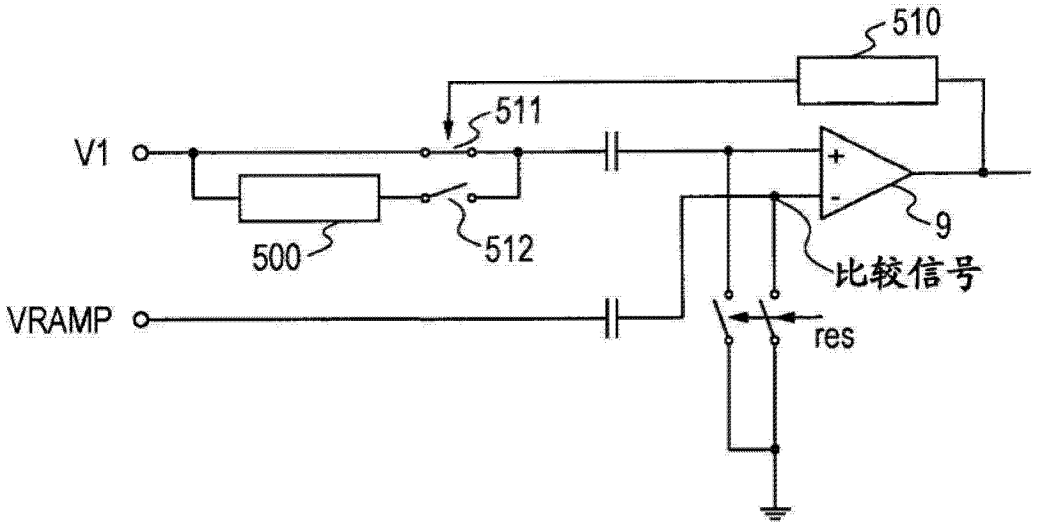

510
511
V1
500
512
+
-
9
比较信号
VRAMP
res

图 23A

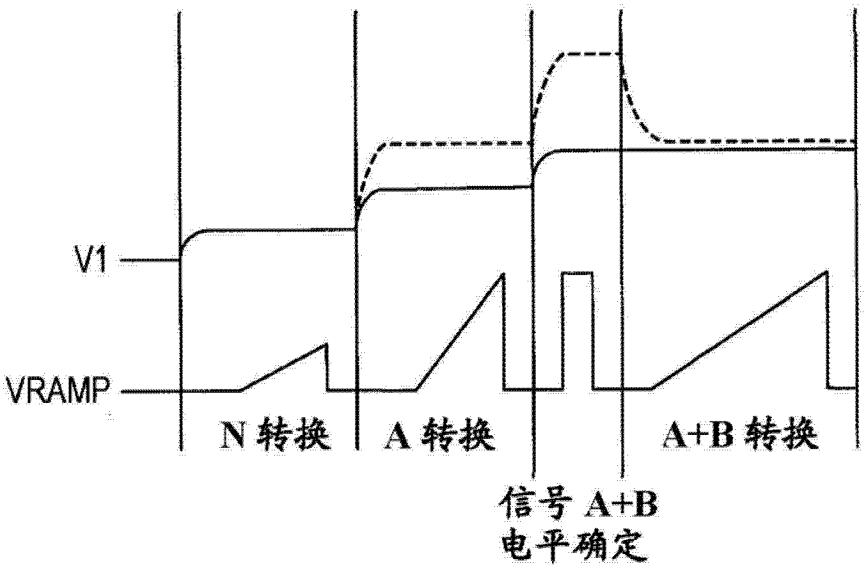

V1
VRAMP
N 转换
A 转换
A+B 转换
信号 A+B
电平确定

图 23B

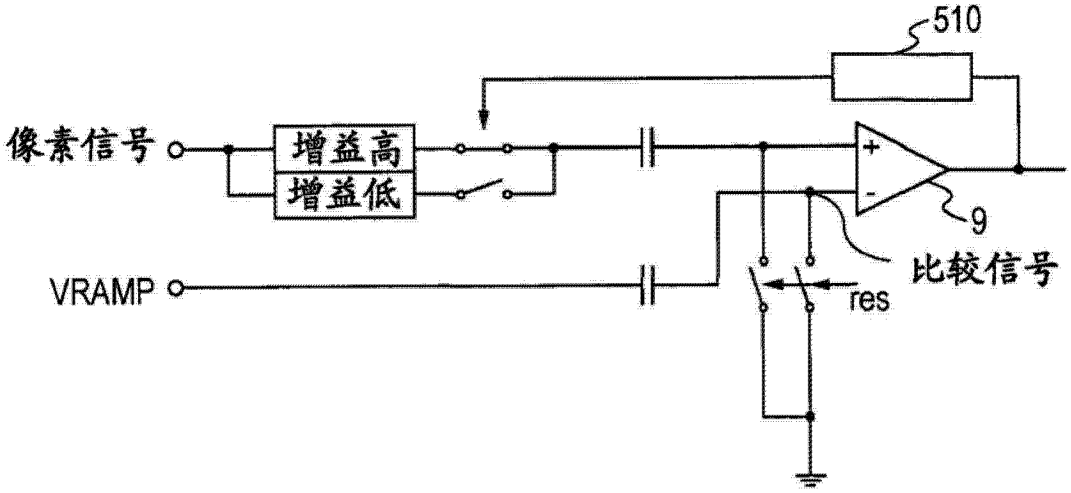

510
像素信号
增益高
增益低
VRAMP
9
比较信号
res

图 23C

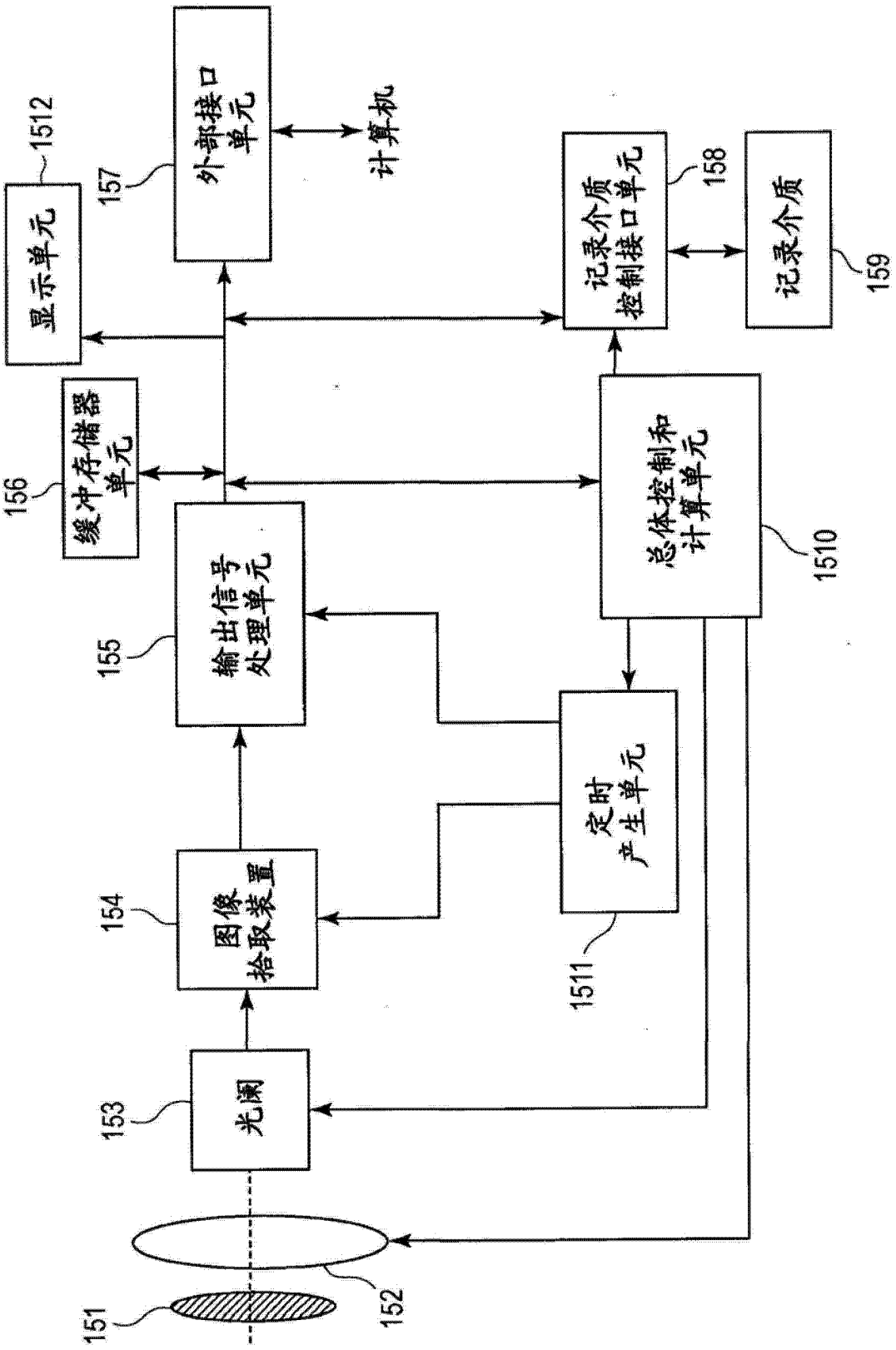

外部接口单元
计算机
显示单元
1512
157
记录介质控制接口单元
158
记录介质
159
缓冲存储器单元
156
总体控制和计算单元
1510
输出信号处理单元
155
定时产生单元
1511
图像拾取装置
154
光阑
153
151
152

图 24