



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년12월29일
(11) 등록번호 10-2196413
(24) 등록일자 2020년12월22일

- (51) 국제특허분류(Int. Cl.)
H01J 37/32 (2006.01) H01L 21/02 (2006.01)
H01L 21/28 (2006.01) H01L 21/321 (2006.01)
H01L 27/11524 (2017.01)
- (52) CPC특허분류
H01J 37/32357 (2013.01)
H01J 37/32422 (2013.01)
- (21) 출원번호 10-2019-7020289(분할)
- (22) 출원일자(국제) 2012년06월29일
심사청구일자 2019년07월11일
- (85) 번역문제출일자 2019년07월11일
- (65) 공개번호 10-2019-0086049
- (43) 공개일자 2019년07월19일
- (62) 원출원 특허 10-2014-7004566
원출원일자(국제) 2012년06월29일
심사청구일자 2017년06월29일
- (86) 국제출원번호 PCT/US2012/045046
- (87) 국제공개번호 WO 2013/022530
국제공개일자 2013년02월14일
- (30) 우선권주장
61/522,129 2011년08월10일 미국(US)
13/536,443 2012년06월28일 미국(US)
- (56) 선행기술조사문헌
JP2005064037 A*
(뒷면에 계속)

- (73) 특허권자
어플라이드 머티어리얼스, 인코포레이티드
미국 95054 캘리포니아 산타 클라라 바우어스 애
브뉴 3050
- (72) 발명자
로거스, 매튜 에스.
미국 94040 캘리포니아 마운틴 뷰 파멜라 드라이
브 248 아파트먼트 30
커티스, 로거
미국 95215 캘리포니아 스톡턴 이스트 오크우드
로드 19469
(뒷면에 계속)
- (74) 대리인
특허법인 남앤남

전체 청구항 수 : 총 19 항

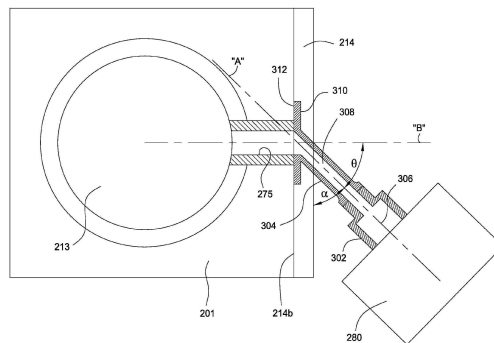
심사관 : 홍종선

(54) 발명의 명칭 선택적인 질화 프로세스를 위한 방법 및 장치

(57) 요약

본 발명의 실시예들은, 재료들의 적층체들의 질화를 위한 개선된 장치 및 방법들을 제공한다. 일 실시예에서, 원격 플라즈마 시스템은, 이온들 및 라디칼들을 포함하는 플라즈마를 생성하기 위한 제 1 구역을 정의하는 원격 플라즈마 챔버, 반도체 디바이스를 프로세싱하기 위한 제 2 구역을 정의하는 프로세스 챔버 - 프로세스 챔버는 (뒷면에 계속)

대표도



프로세스 챔버의 측벽에 형성된 유입 포트를 포함하고, 유입 포트는 제 2 구역과 유체 연통함 -, 및 제 1 구역 및 유입 포트와 유체 연통하는 통로를 갖고 원격 플라즈마 챔버와 프로세스 챔버 사이에 배치된 전달 부재를 포함하며, 전달 부재는, 통로의 길이방향 축이 유입 포트의 길이방향 축에 대하여 약 20 도 내지 약 80 도의 각도로 교차하도록 구성된다.

(52) CPC특허분류

H01L 21/02247 (2013.01)
H01L 21/02252 (2013.01)
H01L 21/28273 (2013.01)
H01L 21/3211 (2013.01)
H01L 27/11524 (2013.01)

(56) 선행기술조사문헌

JP2009239151 A*
 US06450116 B1
 US20100018859 A1
 KR1020010110795 A*

*는 심사관에 의하여 인용된 문헌

(72) 발명자

하우릴착, 라라

미국 95112 캘리포니아 새너제이 이스트 테일러 스트리트 350 아파트먼트 1213

라이, 칸펑

미국 94539 캘리포니아 프리몬트 실바 코트 43740

황, 버나드 엘.

미국 95051 캘리포니아 산타 클라라 산타 마리아 애비뉴 3161

토빈, 제프리

미국 94040 캘리포니아 마운틴 뷰 레오나 레인 668

울센, 크리스토퍼 에스.

미국 94536 캘리포니아 프리몬트 무어 드라이브 38642

베반, 말콤 제이.

미국 95051 캘리포니아 산타 클라라 페퍼 트리 레인 900 #1724

명세서

청구범위

청구항 1

튜브를 가지는 원격 플라즈마 챔버 - 상기 튜브는 플라즈마 중을 생성하기 위한 제 1 구역을 정의함 -;

제 2 구역을 정의하는 프로세스 챔버 - 상기 프로세스 챔버는 기관 지지체 및 상기 프로세스 챔버의 측벽에 형성된 유입 포트를 포함하며, 상기 유입 포트는 상기 제 1 구역 및 상기 제 2 구역과 유체 연통함 -; 및

길이방향으로(longitudinally) 연장되는 유입 통로를 갖는 전달 부재 - 상기 유입 통로는 상기 유입 포트에 커플링되고, 상기 유입 통로의 길이방향 축은 상기 유입 포트의 길이방향 축에 대하여 10 도 내지 70 도의 각도를 이루면서(at an angle) 교차함 -를 포함하고,

상기 유입 통로의 길이방향 축은 상기 기관 지지체의 기관 지지 표면에 평행한,

원격 플라즈마 시스템.

청구항 2

제 1 항에 있어서,

상기 전달 부재는 실리콘, 실리콘 질화물, 붕소 질화물, 탄소 질화물, 사파이어, 및 알루미늄으로 구성되는 그룹으로부터 선택되는 물질을 포함하는,

원격 플라즈마 시스템.

청구항 3

제 1 항에 있어서,

상기 각도는 20 도 내지 45 도의 범위에 있는,

원격 플라즈마 시스템.

청구항 4

제 1 항에 있어서,

상기 전달 부재는 5 인치 내지 25 인치의 길이를 갖는,

원격 플라즈마 시스템.

청구항 5

제 1 항에 있어서,

상기 유입 통로는 0.5 인치 내지 2 인치의 범위에서의 직경을 갖는,

원격 플라즈마 시스템.

청구항 6

제 1 항에 있어서,

상기 전달 부재는 상기 유입 포트를 향하여 점진적으로 감소하는 직경을 갖는,

원격 플라즈마 시스템.

청구항 7

제 1 항에 있어서,

상기 튜브와 상기 전달 부재의 총 길이는 8 인치 내지 35 인치인,
원격 플라즈마 시스템.

청구항 8

제 1 항에 있어서,
상기 유입 통로의 단면적에 대한 상기 튜브의 단면적의 비율은 5 내지 10인,
원격 플라즈마 시스템.

청구항 9

내부에 프로세싱 구역을 정의하는 챔버 바디 - 상기 챔버 바디는 기관 지지체 및 상기 챔버 바디의 측벽에 형성된 유입 포트를 가짐 -; 및

상기 유입 포트의 제 1 단부에 커플링되는 유입 통로를 갖는 플라즈마 전달 부재 - 상기 유입 통로의 길이방향 축은 상기 유입 포트를 통과하는 이온들의 제거를 촉진하기 위해 상기 유입 포트의 길이방향 축에 대하여 10 도 내지 70 도의 각도를 이루면서 교차함 -를 포함하고,

상기 유입 통로의 길이방향 축은 상기 기관 지지체의 기관 지지 표면에 평행한,
프로세스 챔버.

청구항 10

제 9 항에 있어서,
상기 기관 지지체의 전체 표면 영역을 커버하도록 위치된 복수의 방사 에너지 소스들을 더 포함하는,
프로세스 챔버.

청구항 11

제 9 항에 있어서,
상기 전달 부재는 실리콘, 실리콘 질화물, 붕소 질화물, 탄소 질화물, 사파이어, 및 알루미늄으로 구성되는 그룹 으로부터 선택되는 물질을 포함하는,
프로세스 챔버.

청구항 12

제 9 항에 있어서,
상기 각도는 20 도 내지 45 도의 범위에 있는,
프로세스 챔버.

청구항 13

제 9 항에 있어서,
상기 전달 부재는 5 인치 내지 25 인치의 길이를 갖는,
프로세스 챔버.

청구항 14

제 9 항에 있어서,
상기 유입 통로는 0.5 인치 내지 2 인치의 범위에서의 직경을 갖는,
프로세스 챔버.

청구항 15

제 14 항에 있어서,
 상기 유입 통로는 0.65 인치 내지 1.5 인치의 직경을 갖는,
 프로세스 챔버.

청구항 16

제 9 항에 있어서,
 상기 전달 부재는 상기 유입 포트를 향하여 점진적으로 감소하는 직경을 갖는,
 프로세스 챔버.

청구항 17

제 9 항에 있어서,
 상기 유입 포트의 제 2 단부는 원격 플라즈마 챔버 내에서 튜브에 커플링되고, 상기 튜브는 플라즈마 종을 생성
 하기 위한 구역을 정의하는,
 프로세스 챔버.

청구항 18

제 17 항에 있어서,
 상기 유입 통로의 단면적에 대한 상기 튜브의 단면적의 비율은 2 이상인,
 프로세스 챔버.

청구항 19

제 18 항에 있어서,
 상기 유입 통로의 단면적에 대한 상기 튜브의 단면적의 비율은 5 내지 10인,
 프로세스 챔버.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 일반적으로, 반도체 디바이스들을 제조하는 것에 관한 것이다. 더 구체적으로, 여기에서 설명되는 실시예들은, 개선된 플라즈마 애플리케이터(applicator)를 사용하는, 부동 게이트(floating gate) NAND 메모리 디바이스들 및 다른 트랜지스터 게이트 구조체들의 제조에 관한 것이다.

배경 기술

[0002] NAND 플래시 메모리 디바이스들과 같은 플래시 메모리는, 대용량 저장장치 애플리케이션들에 대해 널리 사용되고 있는 비-휘발성 메모리의 통상적으로 사용되는 타입이다. NAND 플래시 메모리 디바이스들은 전형적으로, 터널 산화물(tunnel oxide; TO), 부동 게이트(FG), 인터-폴리 유전체(inter-poly dielectric; IPD), 및 제어 게이트(CG)가 반도체 기판 상에 순차적으로 적층된 적층형(stacked type) 게이트 구조체를 갖는다. 부동 게이트, 터널 산화물, 및 아래놓인 기판 부분은 일반적으로, NAND 플래시 메모리 디바이스의 셀(또는 메모리 유닛)을 형성한다. 터널 산화물 및 부동 게이트 근처에서 각각의 셀 사이의 기판에 얇은 트렌치 격리(shallow trench isolation; STI) 구역이 배치되어, 인접한 셀들로부터 셀이 분리된다. NAND 플래시 메모리 디바이스들의 기록 동안에, 제어 게이트에 양의 전압이 인가되고, 이는, 기판으로부터 부동 게이트 내로 전자들을 끌어당긴다. NAND 플래시 메모리 디바이스들의 데이터를 소거하기 위해, 부동 게이트로부터 그리고 터널 산화물을 통해 전자들을 방출(discharge)하도록, 기판에 양의 전압이 인가된다. 전자들의 유동은 감지 회로에 의해 감지되고, 결과적으로, 전류 표시자(current indicator)들로서 "0" 또는 "1"의 반환값들을 발생시킨다. 부동 게이트에서의

전자들의 양 및 "0" 또는 "1"의 문자(characteristics)는 NAND 플래시 메모리 디바이스들에 데이터를 저장하기 위한 기초를 형성한다.

[0003] 부동 게이트는 전형적으로, 터널 산화물에 의해 반도체 기판으로부터 그리고 인터-폴리 유전체에 의해 제어 게이트로부터 격리되며, 이는, 예컨대 기판과 부동 게이트 또는 부동 게이트와 제어 게이트 사이의 전자들의 누설을 방지한다. NAND 플래시 메모리 디바이스의 지속적인 물리적 스케일링(scaling)을 가능하게 하기 위하여, 터널 산화물의 신뢰성을 개선하도록 또는 부동 게이트 밖으로의 도펀트 확산을 억제하도록, 부동 게이트의 표면 내로 질소를 혼입하기(incorporate) 위해, 질화(nitridation) 프로세스가 업계에 의해 사용되어 왔다. 그러나, 질화 프로세스는 또한, 바람직하지 않게, 질소를 얇은 트렌치 격리 구역들 내로 혼입한다. 이웃하는 부동 게이트 구조체들 사이의 얇은 트렌치 격리 구역에 혼입된 질소는, 최종 디바이스 성능에 악영향을 미칠 수 있는 전하 누설 경로를 형성한다.

[0004] 따라서, 재료들의 적층체들의 질화를 위한 개선된 방법들 및 장치에 대한 필요성이 존재한다.

발명의 내용

[0005] 본 발명은 일반적으로, 원격 플라즈마 소스를 사용하여, 기판 또는 반도체 기판 상의 재료 내로 플라즈마의 라디칼들을 혼입하기 위한 방법 및 장치를 제공한다. 일 실시예에서, 원격 플라즈마 시스템은, 이온들 및 라디칼들을 포함하는 플라즈마를 생성하기 위한 제 1 구역을 정의하는 원격 플라즈마 챔버, 반도체 디바이스를 프로세싱하기 위한 제 2 구역을 정의하는 프로세스 챔버 - 프로세스 챔버는 프로세스 챔버의 측벽에 형성된 유입 포트를 포함하고, 유입 포트는 제 2 구역과 유체 연통함 -, 및 원격 플라즈마 챔버로부터 프로세스 챔버로 플라즈마 종을 전달하기 위한 전달 부재를 포함하며, 전달 부재는 길이방향으로 연장되는 통로를 내부에 정의하는 바디를 포함하고, 바디는 제 1 구역에 연결되는 제 1 단부 및 제 2 구역에 연결되는 제 2 단부를 갖고, 제 2 단부는 제 1 단부의 반대편에 있으며, 통로는, 통로의 길이방향 축이 유입 포트의 길이방향 축에 대하여 약 20 도 내지 약 80 도의 각도로 교차하도록, 프로세스 챔버의 유입 포트에 커플링된다. 일 예에서, 전달 부재는 제 2 단부에 바디의 외측 표면 주위에서 연장되는 플랜지를 더 포함하며, 플랜지는 프로세스 챔버의 측벽의 표면과 실질적으로 동일 평면 상에 있는 표면을 갖는다.

[0006] 다른 실시예에서, 원격 플라즈마 시스템은, 이온들 및 라디칼들을 포함하는 플라즈마를 생성하기 위한 제 1 구역을 정의하는 원격 플라즈마 챔버, 반도체 디바이스를 프로세싱하기 위한 제 2 구역을 정의하는 프로세스 챔버 - 프로세스 챔버는 프로세스 챔버의 측벽에 형성된 유입 포트를 포함하고, 유입 포트는 제 2 구역과 유체 연통함 -, 및 제 1 구역 및 유입 포트와 유체 연통하는 통로를 갖고 원격 플라즈마 챔버와 프로세스 챔버 사이에 배치된 전달 부재를 포함하며, 전달 부재는, 통로의 길이방향 축이 유입 포트의 길이방향 축에 대하여 약 20 도 내지 약 80 도의 각도로 교차하도록 구성된다.

[0007] 또 다른 실시예에서, 프로세스 챔버의 프로세싱 구역에서 반도체 디바이스를 프로세싱하기 위한 방법이 개시된다. 방법은, 플라즈마 종을 생성하고, 원격 플라즈마 소스로부터, 길이방향 통로를 갖는 전달 부재로 유동시키는 단계, 통로로부터, 프로세스 챔버의 측벽에 형성된 유입 포트로 플라즈마 종을 유동시키는 단계 - 플라즈마 종은, 이온들이 프로세스 챔버의 프로세싱 구역에 진입하기 전에 플라즈마 종으로부터 실질적으로 제거되도록, 플라즈마 종에서의 대전된 입자들 또는 전자들과의 이온들의 반응 또는 이온들의 충돌을 촉진하기 위해, 유입 포트 내로 각도를 이루면서 유동됨 -, 및 플라즈마 종으로부터의 원자 라디칼들을 반도체 디바이스의 실리콘 또는 폴리실리콘 구역들에 선택적으로 혼입하는 단계를 포함한다.

도면의 간단한 설명

[0008] 본 발명의 상기 열거된 특징들이 상세히 이해될 수 있는 방식으로 앞서 간략히 요약된 본 발명의 보다 구체적인 설명이 실시예들을 참조로 하여 이루어질 수 있는데, 이러한 실시예들의 일부는 첨부된 도면들에 예시되어 있다. 그러나, 첨부된 도면들은 본 발명의 단지 전형적인 실시예들을 도시하는 것이므로 본 발명의 범위를 제한하는 것으로 간주되지 않아야 한다는 것이 주목되어야 하는데, 이는 본 발명이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

도 1은 본 발명의 일 실시예에 따른 방법 및 장치로 제작될 수 있는 예시적인 반도체 디바이스의 개략적인 단면도를 예시한다.

도 2는 본 발명의 일 실시예에 따른 원격 플라즈마 시스템의 개략도를 예시한다.

도 3은 본 발명의 일 실시예에 따른, RTP 장치에 플라즈마의 라디칼들을 공급하는데 사용하기 위한 예시적인 전달 파이프의 개략적이고 부분적인 측단면도를 예시한다.

도 4는 본 발명의 실시예에 따른, 도 3의 전달 파이프 및 RTP 장치의 개략적이고 부분적인 상면도를 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0009] 본 발명은, 원격 플라즈마 소스를 사용하여, 기관 또는 반도체 기관 상의 재료 내로 플라즈마의 라디칼들을 혼합하기 위한 장치 및 방법을 설명한다. 일반적으로, 예컨대 가스 분자들의 에너지 여기(energetic excitation)에 의해 생성되는 플라즈마 소스들은 대전된 이온들, 라디칼들, 및 전자들의 플라즈마로 구성된다. 본 발명은, 플라즈마의 라디칼들이, 이온들, 또는 라디칼들과 이온들의 혼합물보다, 기관 상의 실리콘 또는 폴리실리콘 재료와 훨씬 더 바람직한 방식으로 반응하는 것을 인지한다. 이와 관련하여, 본 발명은, 플라즈마의 라디칼들만이 기관 상의 실리콘 또는 폴리실리콘 재료와 반응하도록 플라즈마의 이온들의 대부분(majority)을 제거하고, 그에 의해, 기관 상의 실리콘 또는 폴리실리콘 재료의 프로세싱의 더 높은 선택비(greater selectivity)를 획득하는 장치 및 방법을 제공한다.
- [0010] 본 발명이 특정한 디바이스에 제한되는 것은 아니지만, 설명되는 장치 및 방법들은 좁은 피치 애플리케이션들에 대해 적합한 반도체 디바이스들 및 구조체들의 제조를 위해 사용될 수 있다. 여기에서 사용되는 바와 같이, 좁은 피치 애플리케이션들은 32 nm 또는 그 미만의 절반-피치들(예컨대, 32 nm 또는 그 미만의 디바이스 노드들)을 포함한다. 여기에서 사용되는 바와 같은 "피치(pitch)"라는 용어는 반도체 디바이스의 인접한 구조체들 또는 평행한(parallel) 구조체들 사이의 측정치(measure)를 지칭한다. 피치는 인접한 또는 실질적으로 평행한 구조체들의 동일한 측의 측에서 측까지 측정될 수 있다. 반도체 디바이스들 및 구조체들은 더 큰 피치들을 갖는 애플리케이션들에서도 또한 활용될 수 있다. 반도체 디바이스들은, 예컨대, NAND 또는 NOR 플래시 메모리 또는 다른 적합한 디바이스들일 수 있다.
- [0011] **예시적인 NAND 플래시 메모리 디바이스**
- [0012] 도 1은 본 발명의 장치로 제작될 수 있는 NAND 플래시 메모리 디바이스(100)와 같은 예시적인 반도체 디바이스의 개략적인 단면도를 예시한다. 메모리 디바이스(100)는 일반적으로, 터널 산화물 층(104)이 위에 배치된 기관(102)을 포함한다. 터널 산화물 층(104) 상에 부동 게이트(106)가 배치된다. 부동 게이트(106), 터널 산화물 층(104), 및 아래놓인 기관(102) 부분은 메모리 디바이스(100)의 셀(103)(또는 메모리 유닛)을 형성한다. 메모리 디바이스(100)의 각각의 셀(103)은, (예컨대 터널 산화물 층(104) 및 부동 게이트(106) 근처에서(여기서, STI 구역(108)이 셀(103)을 인접한 셀들(105 및 107)로부터 분리함)) 예컨대, 각각의 셀(103) 사이의 기관(102)에 배치된 얇은 트렌치 격리(STI) 구역(108)에 의해 분리될 수 있다. 메모리 디바이스(100)는 제어 게이트 층(112), 및 부동 게이트(106)와 제어 게이트 층(112) 사이에 배치된 인터-폴리 유전체(IPD) 층(110)을 더 포함한다. IPD 층(110)은 부동 게이트(106)를 제어 게이트 층(112)으로부터 분리시킨다.
- [0013] 기관(102)은, 결정질 실리콘(예컨대, Si<100> 또는 Si<111>), 실리콘 산화물, 스트레인드(strained) 실리콘, 실리콘 게르마늄, 도핑된 또는 도핑되지 않은 폴리실리콘, 도핑된 또는 도핑되지 않은 실리콘 웨이퍼들, 패터닝된 또는 패터닝되지 않은 웨이퍼들, SOI(silicon on insulator), 탄소 도핑된 실리콘 산화물들, 실리콘 질화물, 도핑된 실리콘, 게르마늄, 갈륨 비소, 글래스, 사파이어 등과 같은 적합한 재료를 포함할 수 있다. 일부 실시예들에서, 기관(102)은 실리콘을 포함한다.
- [0014] 터널 산화물 층(104)은, 실리콘 및 산소, 예컨대 실리콘 산화물(SiO₂), 실리콘 산질화물(SiON), 또는 고-k 유전체 재료들, 예컨대 알루미늄-(Al), hafnium-(Hf), 또는 란타늄-(La), 지르코늄-(Zr) 계 산화물들 또는 산질화물들, 또는 실리콘 질화물들(Si_xN_y)을 단일 또는 층상(layered) 구조체들(예컨대, SiO₂/고-k/SiO₂) 등으로 포함할 수 있다. 터널 산화물 층(104)은 예컨대 약 5 nm 내지 약 12 nm와 같은 임의의 적합한 두께를 가질 수 있다. 터널 산화물 층(104)은 각각의 셀 내에서 부동 게이트(106)의 베이스(base)의 폭과 실질적으로 동등한 폭을 가질 수 있다. STI 구역(108)은 실리콘 및 산소, 예컨대 실리콘 산화물(SiO₂), 실리콘 산질화물(SiON) 등을 포함할 수 있다.
- [0015] 부동 게이트(106)는 전형적으로, 전도성 재료, 예컨대 실리콘, 폴리실리콘, 금속들 등을 포함한다. 부동 게이트(106)는 인접한 셀들 사이에(예컨대, 셀들(103, 105, 및 107) 사이에) 제어 게이트 층(112)의 부분들을 배치하는 것을 용이하게 하기에 적합한 구성을 갖는다. 그에 따라, 부동 게이트는 반전된 "T" 형상으로 형성될 수 있다. 여기에서 사용되는 바와 같이, 반전된 "T"라는 용어는 일반적으로, 부동 게이트(106)의 상측 부분이 부

동 게이트(106)의 베이스에 대하여 양각된(relieved) 구조체의 기하형상(geometry)을 지칭한다. 그러한 양각(relief)은, IPD 층(110)이 인접한 부동 게이트들(106) 사이의 갭을 완전히 충전(filling)하지 않으면서 부동 게이트(106) 위에 형성되기 위한 공간(room)을 제공하고, 그에 의해, 제어 게이트 층(112)의 부분이 인접한 부동 게이트들(106) 사이에 배치되게 허용한다.

[0016] IPD 층(110)은 임의의 적합한 단일 또는 다중 층 유전체 재료들을 포함할 수 있다. 예시적인 단일 층 IPD는, 터널 산화물 층(104) 등에 대하여 위에서 논의된 바와 같이, SiO₂, SiON, 또는 고-k 유전체 재료를 포함할 수 있다. 예시적인 다중 층 IPD는 제 1 산화물 층, 질화물 층, 및 제 2 산화물 층을 포함하는 다중 층 "ONO" 구조체(미도시)일 수 있다. 제 1 및 제 2 산화물 층들은 전형적으로, 실리콘 및 산소, 예컨대 실리콘 산화물(SiO₂), 실리콘 산질화물(SiON) 등을 포함한다. 질화물 층은 전형적으로, 실리콘 및 질소, 예컨대 실리콘 질화물(SiN) 등을 포함한다. 일부 실시예들에서, SiO₂/고-k/SiO₂(예컨대, SiO₂/Al₂O₃/SiO₂)를 포함하는 다중 층 IPD 층이 또한, IPD 층(110)으로서 사용될 수 있다. IPD 층(110)은 약 10 nm 내지 약 15 nm의 두께로 증착될 수 있다.

[0017] 제어 게이트를 형성하기 위해, IPD 층(110) 상단에 제어 게이트 층(112)이 증착될 수 있다. 제어 게이트 층(112)은 전형적으로, 전도성 재료, 예컨대 폴리실리콘, 금속 등을 포함한다. 부동 게이트(106)의 반전된 T 형상은, 제어 게이트 층(112)에 대해, 인접한 부동 게이트들(예컨대, 셀들(103 및 105)의 부동 게이트들) 사이에 위치된 더 큰 표면 영역을 가능하게 한다. 제어 게이트 층(112)의 증가된 표면 영역은, 유리하게, 제어 게이트와 부동 게이트(106)의 측벽 사이의 용량성 커플링을 개선할 수 있고, 인접한 부동 게이트들 사이의 기생 캐패시턴스(parasitic capacitance), 부동 게이트 간섭(interference), 노이즈 등을 감소시킬 수 있다.

[0018] 선택적으로, IPD 증착 전에, 부동 게이트(106)의 노출된 표면 상에 유전체 층(113)이 컨포멀하게(conformally) 형성될 수 있다. 구체적으로, (아래에서 상세히 논의될) 동일한 플라즈마 조건들 하에서, STI 구역(108) 또는 임의의 다른 유전체 막들 상에 유전체 층(113)이 거의 형성되지 않거나 또는 전혀 형성되지 않으면서, 주로 부동 게이트(106)의 노출된 표면 상에 유전체 층(113)이 선택적으로 형성된다. 주로 부동 게이트(106) 상에 유전체 층(113)이 선택적으로 형성되어, IPD 막 적층체 두께의 스케일링이 가능하게 되면서 터널 산화물의 신뢰성 및/또는 부동 게이트(106) 밖으로의 도펀트 확산의 억제가 개선된다.

[0019] 유전체 층(113)은 실리콘 질화물 또는 실리콘 산질화물과 같은 질화물 층일 수 있다. 질화물 층은 부동 게이트(106)의 필드(field) 표면(114) 및 측벽(115)을 질소 함유 라디칼들에 노출시킴으로써 형성될 수 있다. N, NH, 및 NH₂와 같은 질소 함유 라디칼들은, 임의의 여기, 예컨대 플라즈마 여기, 광 여기, 전자-빔 여기, 또는 고열(intense heat)의 도움으로 생성될 수 있다. 질화 프로세스는 열 수단 단독에 의해, 플라즈마 수단 단독에 의해, 또는 이 둘의 조합에 의해 수행될 수 있다. 일 실시예에서, 선택적인 플라즈마 질화 프로세스를 사용하여, 질소 함유 라디칼들에 부동 게이트(106)의 표면들이 노출된다. 질소 함유 라디칼들은, Si-O 결합-파괴(bond-breaking) 에너지들(452 kJ/mol)과 비교하여 더 낮은 Si-Si 결합-파괴 에너지들(222 kJ/mol)로 인해, 선택적인 플라즈마 질화 프로세스 동안에, (예컨대 실리콘 산화물로 형성된) STI 구역(108)의 표면보다는 (예컨대 실리콘 또는 폴리실리콘으로 형성된) 부동 게이트(106)의 표면과 우선적으로 반응할 것이다. 라디칼들이 Si-O 결합을 파괴하기에 충분히 반응적이지 않기 때문에, 선택적인 플라즈마 질화 프로세스는, 실리콘 산화물의 질화물들보다 더 빨리 실리콘의 질화물들을 형성하여, 인접한 부동 게이트들(106) 사이의 STI 구역(108)과 대조적으로, 부동 게이트(106)의 필드 표면(114) 및 측벽(115)에 상당히 더 큰 농도의 질소-함유 재료, 즉, 예컨대 Si-N 결합들로 형성된 유전체 층(113)을 발생시킨다. 질소-함유 재료 또는 유전체 층(113)이 STI 구역(108)에서 상당한 양으로 존재하지 않기 때문에, 이웃하는 부동 게이트 구조체들 사이의 바람직하지 않은 전하 누설 경로가 발생하지 않는다.

[0020] 이온들이 위에서 열거된 결합 에너지들(N₂의 제 1 이온화 에너지 = 1402 kJ/mol; N₂의 원자화 에너지 = 473 kJ/mol)과 비교하여 그리고 라디칼들과 비교하여 높은 화학적 활동성(chemical activity)을 갖고, 따라서 이온들이 라디칼들의 선택비를 달성하지 않기 때문에, 라디칼들이 선호된다. 주어진 증착 프로세스 후에 실리콘에서의 질소의 농도를 산화물에서의 질소의 농도로 나눈 것으로서 정의되는 선택비는 약 10:1 내지 약 100:1, 예컨대 약 20:1 내지 약 70:1, 예를 들어 약 40:1일 수 있다. 더 긴 노출 시간이 선택비를 개선할 수 있다.

[0021] 높은 라디칼 밀도 대 이온 밀도는, 예컨대, 약 0.3 Torr 내지 20 Torr, 예컨대 약 5 Torr 또는 그 초과 압력을 사용하는 높은 압력의 플라즈마 프로세스에 의해 달성될 수 있다. 높은 압력은 이온들이 신속하게 전자들과 재결합하도록 촉진하여, 중성 라디칼 종 및 비활성 종을 남긴다. 일부 실시예들에서, 라디칼 가스가 형성된다.

일부 실시예들에서, 다양한 방법들에 의해 라디칼 층을 선택적으로 생성하기 위해 원격 플라즈마가 사용될 수 있다. 원격 플라즈마 생성기, 예컨대 마이크로파, RF, 또는 열 챔버는 전달 파이프를 통해 프로세싱 챔버에 연결될 수 있다. 도 3 및 도 4에 대하여 아래에서 더 상세히 설명될 바와 같이, 전달 파이프는, 프로세싱 구역에 도달하기 전의, 경로를 따르는 이온 층의 재결합을 촉진하기 위해, 프로세싱 챔버에 대하여 각도를 이루면서 위치된 비교적 긴 경로일 수 있다. 전달 파이프를 통해 유동하는 라디칼들은, 샤워헤드 또는 라디칼 분배기를 통해, 또는 챔버의 측벽에서의 포탈 엔트리(portal entry)를 통해, 약 1 sLm 내지 약 20 sLm, 예컨대 약 5 sLm 내지 약 20 sLm, 예를 들어 약 10 sLm의 유량으로 챔버 내로 유동할 수 있다. 더 높은 압력들 및 더 낮은 유동들이 층들을 촉진하는 것으로 사료된다. 일 실시예에서, 질소 라디칼들은, 질소, 암모니아, 또는 이들의 혼합물과 같은 질소 함유 가스를, 선택적으로, 헬륨과 같은 캐리어 가스와 함께, 약 5 Torr 위의 압력에서 약 1 내지 3 kW의 마이크로파 전력에 노출시킴으로써, 형성될 수 있다. 질화 프로세스는 약 300 °C 내지 약 1200 °C, 예컨대 약 800 °C 내지 약 1000 °C의 기판 온도에서 수행될 수 있으며, 질화가 표면 포화에 대항(combat)하기 시작함에 따라 기판 온도가 증가될 수 있다. 가열은, 램프 가열, 레이저 가열의 사용, 가열된 기판 지지체의 사용, 또는 플라즈마 가열에 의해 수행될 수 있다.

[0022] 특정 실시예들에서, 다양한 이온 필터들, 예컨대, 예를 들어 약 200 V(RF 또는 DC)의 바이어스로 동작되는 정전 필터(electrostatic filter)들, 와이어 또는 메시 필터들, 또는 자성 필터들(이들 중 임의의 것이 유전체 코팅을 가질 수 있음)이 원격 플라즈마 소스와 프로세싱 챔버 사이에서 사용될 수 있다. 다른 실시예들에서, 원격 플라즈마 생성기에서의 체류 시간은, 아르곤 또는 헬륨과 같은 비-반응성 층의 가스 유동 또는 질소 함유 층과 같은 반응성 층의 가스 유동을 사용하여 조절(modulate)될 수 있다. 일부 실시예들에서, 낮은 압력의 플라즈마 생성과 함께 이온 필터를 사용함으로써, 라디칼 반감기(half-life)가 연장될 수 있다. 프로세싱 챔버와 원격 플라즈마 챔버를, 2개의 챔버들 사이의 경로를 밀봉하기 위한 O-링을 사용하지 않고 통합시킴으로써, 낮은 압력 동작이 용이하게 될 수 있다. 유동 패턴들의 밀접한(intimate) 제어를 제공하기 위해 형성된 커넥터를 사용하여, 원격 플라즈마 생성 챔버로부터 프로세싱 챔버 내로의 라디칼 유동의 균일성이 개선될 수 있다.

[0023] 일부 실시예들에서, 예컨대 마이크로파, UV, RF, 또는 전자 싱크로트론(synchrotron) 방사에 의해 에너지가 충전되는(energized) 인시튜 플라즈마 생성 프로세스가, 챔버에서 기판 지지체와 가스 분배기 사이에 배치된, 이온 필터, 예컨대 위에서 설명된 이온 필터들 중 임의의 것, 또는 이온 차폐부(ion shield), 예컨대 메시 또는 다공판과 함께 사용될 수 있다. 일 실시예에서, 이온들을 필터링하면서 라디칼들이 기판 프로세싱 존에 진입하게 허용하기 위해, 플라즈마 생성 존과 기판 프로세싱 존 사이에, (예컨대, 전기적으로 격리되거나, 또는 제어되는 전위를 갖는) 이온 필터 능력을 갖는 샤워헤드가 배치될 수 있다.

[0024] 여기에서 설명된 바와 같이, 본 발명은, (라디칼들과 함께) 플라즈마 생성 시에 플라즈마에 존재하는 실질적으로 모든 이온들이, 선택적인 플라즈마 질화 프로세스 동안에, (예컨대 실리콘 산화물로 형성된) STI 구역(108)의 표면보다는 (예컨대 실리콘 또는 폴리실리콘으로 형성된) 부동 게이트(106)의 표면과 접촉하기 전에, 제거되는 것을 고려한다. 양으로 대전된 이온들이 제거되는 하나의 방법은, 비-이온 또는 전하 중성 상태로 돌아가기 위해 (플라즈마 생성 시에 또한 플라즈마에 존재하는) 전자들과 결합하는 것이다. 주어진 플라즈마 방전 레이저에서의 이온들의 수명보다 더 긴 거리만큼, 기판 위치, 예컨대 반응 장소로부터 플라즈마 생성 소스를 분리시킴으로써, 이온들의 대부분이 실질적으로 플라즈마에 없을 수 있다. 이러한 방식으로, 라디칼들은 기판까지의 이동 거리를 견뎌 내지만, 이온들은 그렇지 않고, 대신에, 이온들의 이온 특징을 잃고 전하 중성이 된다.

[0025] **예시적인 원격 플라즈마 시스템**

[0026] 도 2는 본 발명의 실시예들로부터 이익을 얻을 수 있는 예시적인 원격 플라즈마 시스템(200)을 예시한다. 특히, 원격 플라즈마 시스템(200)은 NAND 플래시 메모리 디바이스(100)와 같은 반도체 구조체의 실리콘 또는 폴리실리콘 표면 상에 질화물 층을 선택적으로 형성하기 위해 사용될 수 있다. 원격 플라즈마 시스템(200)은 캘리포니아, 산타클라라에 위치한 Applied Materials, Inc.로부터 상업적으로 입수가 가능한 Centura[®] RTP와 같은 급속 열 프로세싱(RTP) 장치(201)를 포함할 수 있다. 예컨대 RPN, RPO, Vantage RadiancePlus[™] RTP, Vantage RadOX[™] RTP, Radiance[®] RTP, 또는 캘리포니아, 산타클라라의 Applied Materials Inc.로부터 입수가 가능한 다른 유사한 챔버들/반응기들과 같은 다른 타입들의 열 반응기들이 RTP 장치에 대해 대체될 수 있다.

[0027] 도 2에서 볼 수 있는 바와 같이, RTP 장치(201)에 플라즈마의 라디칼들을 원격으로 제공하기 위해 사용되는 플라즈마 애플리케이션(280)이 RTP 장치(201)에 커플링된다. RTP 장치(201)는 일반적으로, 측벽(214) 및 바닥 벽(215)에 의해 둘러싸인 프로세싱 구역(213)을 포함한다. 측벽(214)의 상측 부분은 "O" 링들에 의해 윈도우 조

립체(217)에 밀봉될 수 있다. (상측 측벽(224)에 의해 둘러싸인) 방사 에너지 광 파이프 조립체(218)가 윈도우 조립체(217) 위에 위치되고 그 윈도우 조립체(217)에 커플링된다. 광 파이프 조립체(218)는, 광 파이프들(221) 내에 각각 장착되고 웨이퍼 또는 기판(101)의 전체 표면 영역을 적절하게 커버하도록 위치된 복수의 텅스텐 할로겐 램프들(219)을 포함할 수 있다. 윈도우 조립체(217)는 복수의 짧은 광 파이프들(241)을 포함할 수 있다. 파이프들의 나머지에 차례로 연결된 광 파이프들(241) 중 하나에 연결된 튜브(253)를 통해 펌핑함으로써, 복수의 광 파이프들(241)에서 진공이 생성될 수 있다.

[0028] NAND 플래시 메모리 디바이스(100)를 포함하는 웨이퍼 또는 기판(101)은 프로세싱 구역(213) 내에서 지지 링(262)에 의해 지지된다. 지지 링(262)은 회전가능한 실린더(263) 상에 장착된다. 실린더(263)를 회전시킴으로써, 지지 링(262) 및 웨이퍼 또는 기판(101)은 프로세싱 동안에 회전하게 된다. RTP 장치(201)의 바닥 벽(215)은 웨이퍼 또는 기판(101)의 배면 상으로 에너지를 반사하기 위해 리플렉터(211)가 제공될 수 있거나 또는 코팅될 수 있다. RTP 장치(201)는 웨이퍼 또는 기판의 온도를 검출하기 위해 RTP 장치(201)의 바닥 벽(215)을 통해 위치한 복수의 광섬유 프로브들(271)을 포함할 수 있다.

[0029] 플라즈마 애플리케이션(280)은 일반적으로, 이온들, 라디칼들, 및 전자들의 플라즈마가 생성되는 튜브(284)를 둘러싸는 바디(282)를 포함한다. 튜브(284)는 석영 또는 사파이어로 제작될 수 있다. 튜브(284)에는, 대전된 입자들, 예컨대 이온들을 끌어당길 수 있는 어떠한 전기 바이어스도 존재하지 않는 것이 바람직하다. 가스 유입부(286)는 바디(282)의 일 단부에 배치되고, 바디(282)의 다른 단부에 위치한 가스 배출부(288)에 대향한다. 가스 배출부(288)는, 튜브(284) 내에서 생성된 플라즈마의 라디칼들이 RTP 장치(201)의 프로세싱 구역(213)에 공급되도록, 전달 파이프(290)를 통해 RTP 장치(201)와 유체 연통한다. 가스 배출부(288)는, 여기된 라디칼들이 원하는 유량으로 효율적으로 방출되게 하도록 라디칼들과 튜브(284) 사이의 접촉을 최소화하기 위해, 가스 유입부(286)보다 더 큰 직경을 가질 수 있다. 원하는 경우에, 튜브의 내경을 감소시키기 위해 가스 배출부(288)에서 튜브(284) 내로 별개의 오리피스(orifice)가 삽입될 수 있다. 가스 배출부(288)(또는, 오리피스가 사용되는 경우에는 오리피스의) 직경은, 질화 효율을 위해, 프로세싱 구역(213)과 플라즈마 애플리케이션(280) 사이의 압력 차이를 최적화하도록 선택될 수 있다.

[0030] N₂ 가스를 포함하지만 이에 제한되지 않는 질소-함유 가스의 가스 소스(292)는, 가스 소스(292)로부터 방출되는 가스의 유량을 제어하기 위해 사용되는 밸브(297) 및 3방향 밸브(294)의 제 1 입력을 통해 가스 유입부(286)에 커플링될 수 있다. 3방향 밸브(294)의 제 2 입력은, 산소-함유 가스, 실리콘-함유 가스, 또는 내부 가스를 포함하지만 이에 제한되지 않는 다른 프로세스 가스 소스(298)에 커플링될 수 있다. 어떤 프로세스가 수행될지에 따라 밸브의 상이한 위치들 사이에서 밸브를 스위칭하기 위해, 유동 제어기(296)가 3방향 밸브(294)에 연결된다. 유동 제어기(296)는 또한, 가스 소스(298)로부터 프로세스 챔버로 적절한 프로세스 가스를 제공하기 위해 3방향 밸브(294) 및 밸브(317)를 제어하도록 유사한 방식으로 기능한다.

[0031] 가스 소스(292)로부터 이동하는 프로세스 가스를 플라즈마로 여기시키도록, 마이크로파 주파수를 갖는 에너지와 같은 여기 에너지를 플라즈마 애플리케이션(280)에 제공하기 위해, 에너지 소스(미도시)에 플라즈마 애플리케이션(280)이 커플링될 수 있다. 질소-함유 가스, 예컨대 N₂가 사용되는 경우에, 플라즈마 애플리케이션(280)에서의 마이크로파 여기는 튜브(284)에서 N^{*} 라디칼들, N⁺ 및 N₂⁺와 같은 양으로 대전된 이온들, 및 전자들을 생성한다. 플라즈마 애플리케이션(280)을 RTP 장치(201)의 프로세싱 구역(213)으로부터 원격으로 위치시킴으로써, 기판(101)에 노출되는 플라즈마의 조성을 대부분 라디칼들로 제한하도록, 플라즈마 소스가 선택적으로 생성될 수 있다. 플라즈마를 형성하기 위해 프로세스 가스의 여기에 의해 생성된 이온들의 전부 또는 대부분이 프로세싱 구역(213)에 도달하기 전에 그들의 이온 수명을 잃고(outlive) 전하 중성이 되도록, 개선된 전달 파이프(290)를 사용함으로써, 이온들의 충돌이 더 촉진될 수 있다는 것이 관찰되었다. 즉, RTP 장치(201)의 유입 포트(275)에 공급되는 플라즈마의 조성은 대부분 라디칼들이다.

[0032] 도 3은 본 발명의 일 실시예에 따른 도 2의 전달 파이프(290) 대신에 사용될 수 있는 예시적인 전달 파이프(300)의 개략적이고 부분적인 측면도를 예시한다. 예시의 단순함과 명료함을 위해, 도면들에서의 엘리먼트들은 실체대로 도시되지 않았다. 전달 파이프(300)는 일반적으로, 장착 슬리브(sleeve)(302) 및 장착 슬리브(302)에 연결된 유입 부재(304)를 포함한다. 장착 슬리브(302) 및 유입 부재(304)는 각각, 길이방향으로 연장되는 공간, 예컨대 슬리브 통로(306) 및 유입 통로(308)를 정의하는 중공 실린더형(hollow cylindrical) 바디를 포함한다. 통로(306, 308)의 프로파일은 원형, 타원형, 정사각형, 직사각형, 또는 불규칙한 것(irregular)과 같은 임의의 형상일 수 있다. 장착 슬리브(302)의 일 단부는, 장착 슬리브(302)에서의 슬리브 통로(306)가 가스 배출부(288)에서 튜브(284)와 정렬되고 그 튜브(284)에 커플링되도록, 플라즈마 애플리케이션(280)(부분적으

로 도시됨)의 바디(282)의 가스 배출부(288)에 볼트로 접합될(bolted) 수 있다. 장착 슬리브(302)의 다른 단부는, 유입 부재(304)에서의 유입 통로(308)가 장착 슬리브(302)에서의 슬리브 통로(306)와 실질적으로 정렬되도록, 유입 부재(304)에 연결된다. 특정 예들에서, 장착 슬리브(302)의 직경은, 유입 부재(304)의 직경과 일치하도록, 장착 슬리브(302)의 길이방향 축을 따라 점진적으로 감소될 수 있다. 장착 슬리브(302) 및 유입 부재(304)는, N^{*} 라디칼들의 재결합을 야기하지 않는 재료로 제작될 수 있다. 예컨대, 장착 슬리브(302) 및 유입 부재(304)는, 실리콘, 실리콘 질화물, 붕소 질화물, 탄소 질화물, 사파이어, 또는 알루미늄(Al₂O₃)로 제작될 수 있다. 2개의 별개의 컴포넌트들(즉, 장착 슬리브(302) 및 유입 부재(304))이 서로 연결되는 것으로 전달 파이프(300)가 도시되고 설명되지만, 본 발명은 RTP 장치(201)의 유입 포트(275)에 연결되는 통로를 갖는 단일-피스 통합 바디로부터 형성된 전달 파이프를 고려한다.

[0033] 전달 파이프(300) 및 RTP 장치(201)의 개략적이고 부분적인 상면도를 예시하는 도 4에서 더 잘 볼 수 있는 바와 같이, 유입 부재(304)는 RTP 장치(201)의 측벽(214)에서의 유입 포트(275)에 커플링되는 어댑터(adapter)로서 구성될 수 있다. 도 4에서의 몇몇 엘리먼트들이 예시의 단순함과 명료함을 위해 생략되었고 실체대로 도시되지 않았다는 것이 유의되어야 한다. 유입 부재(304)는 유입 부재(304)의 외측 표면 주위 전체에서 연장되는 플랜지(310)를 포함할 수 있다. 유입 부재(304)의 부분은, 플랜지(310)의 가장 바깥쪽(outermost) 면(312)이 측벽(214)의 내부 표면(214b)에 볼트로 접합되도록, 측벽(214) 내로 연장될 수 있다. 대안적으로, 플랜지(310)의 가장 바깥쪽 면(312)은 측벽(214)의 외부 표면(214a)에 볼트로 접합될 수 있고, 유입 통로(308)가 유입 포트(275)에 커플링되는 방식으로 구성될 수 있다. 어느 경우에도, 전달 파이프(300)는, 유입 부재(304)에서의 유입 통로(308)의 길이방향 축 "A"가 유입 포트(275)의 길이방향 축 "B"에 대하여 각도 θ 로 교차하는 방식으로 유입 포트(275)에 커플링된다. 플랜지(310)는, 플랜지(310)의 가장 바깥쪽 면(312)이 측벽(214)의 내부 표면(214b)과 실질적으로 동일 평면 상에 있는 한, 유입 통로(308)의 길이방향 축 "A"에 대하여 원하는 각도 "a"에서의 방향으로 연장될 수 있다. 일 실시예에서, 각도 "a"는 약 20 도 내지 약 80 도, 예컨대 약 45 도 내지 약 70 도의 범위를 가질 수 있다. 유입 통로(308)의 길이방향 축 "A"와 유입 포트(275)의 길이방향 축 "B" 사이의 각도 θ 는 약 10 도 내지 약 70 도, 예컨대 약 20 도 내지 약 45 도의 범위를 가질 수 있다. 일 예에서, 각도 a는 약 45 도 또는 그 초과, 예컨대 약 60 도이다. 각도 a 또는 θ 는 여기에서 정의된 것으로서 제한되지 않아야 하고, 필요에 따라 변할 수 있다. 전달 파이프(300)가 유입 포트(275)에 대하여 각도를 이루면서 위치되게 하는 것은 전자들 또는 다른 대전된 입자들과의 이온들의 반응 또는 이온들의 충돌을 촉진하며, 이는, 이온들이 유입 포트(275)의 내부 표면에 충돌하는 경우에 충돌들을 통해 그들의 운동량(momentum)을 잃기 때문이다. 따라서, 에너지 소스에 의한 여기에 의해 생성되는 실질적으로 모든 이온들은 프로세싱 구역(213)에 진입하기 전에 제거된다. 전달 파이프(300)가 플랜지(310)를 포함하는 것으로 도시되고 설명되지만, 플랜지(310)는, 전달 파이프(300)가 전자들 또는 다른 대전된 입자들과의 이온들의 반응 또는 이온들의 충돌을 촉진하게 될 각도로 RTP 장치(201)에 커플링되는 한, 생략될 수 있다.

[0034] 여기에서 설명된 바와 같은 휘어진(bent) 파이프 구조체에 부가하여, 전달 파이프(300)는, 프로세스 가스의 주어진 유량(예컨대, 주어진 플라즈마 생성 레이트)에 대해, 실질적으로 모든 이온들이 소멸되게 하거나, 또는 전달 파이프(300)를 빠져나가기 전에 그 이온들의 여기된 상태를 잃도록 전자들 또는 다른 대전된 입자들과 반응되게 하는 길이로 구성될 수 있다. 주어진 소스 가스 유량에서 플라즈마의 실질적으로 모든 이온들을 소멸시키는데 필요한 튜브(284) 및 전달 파이프(300)의 길이는 실험적으로 또는 수명 계산들에 의해 결정될 수 있다. 일 실시예에서, 튜브(284)는 내경이 약 0.5 인치 내지 약 2 인치이면서 약 5 인치 내지 약 12 인치의 길이를 가질 수 있다. (유입 및 슬리브 통로들(306, 308)을 포함하는) 전달 파이프(300)의 길이는 약 5 인치 내지 약 25 인치, 예컨대 약 16 인치 또는 그 초과로 변할 수 있다. 통로(306, 308)의 직경은 플라즈마 애플리케이션(280)과 프로세싱 구역(213) 사이의 압력 차이를 최적화하도록 조정될 수 있다. 일 실시예에서, 통로(306, 308)의 직경은 약 0.5 인치 내지 약 2 인치, 예컨대 약 0.65 인치 내지 약 1.5 인치의 직경의 범위에 있다. 원하는 경우에, 통로들(306, 308) 중 어느 하나 또는 양자 모두는 이온 상실을 촉진하기 위해 유동의 방향으로 점진적으로 증가하거나 또는 감소하는 직경을 가질 수 있다. 다양한 실시예들에서, 튜브(284) 및 전달 파이프(300)의 전체 길이는 약 8 인치 내지 약 35 인치, 예컨대 약 20 인치 또는 그 초과일 수 있다. 플라즈마의 합류 유동(converging flow)이 이온들의 충돌들을 촉진할 것이라고 사료된다. 플라즈마 생성 영역(예컨대, 튜브(284))의 단면적 대 유입 포트(275) 전(예컨대, 유입 통로(308))의 최소 직경의 단면적으로서 정의되는 압축비는 약 2 또는 그 초과, 예컨대 약 5 내지 약 10 또는 그 초과일 수 있다.

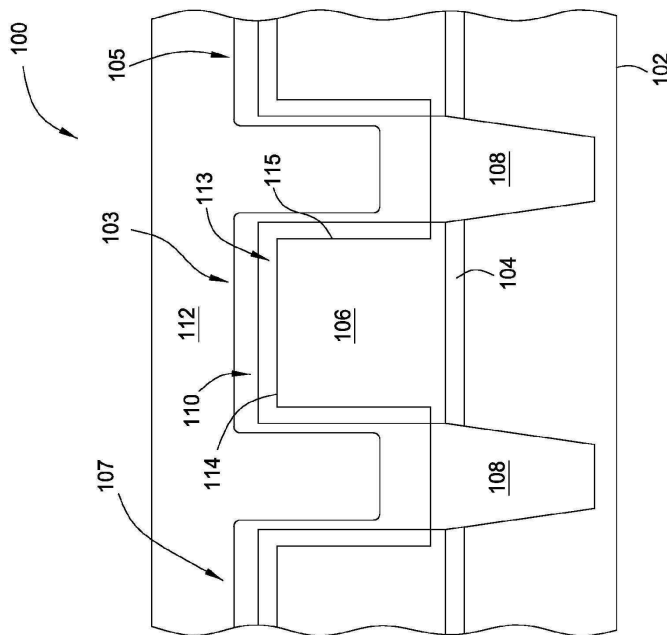
[0035] 이온 종의 재결합을 촉진하는, RTP 장치의 유입 포트(275)에 대하여 각도를 이루면서 위치되는 개선된 전달 파이프(300)를 이용하여, 물리적으로 플라즈마 생성 영역(즉, 플라즈마 애플리케이션(280))과 프로세싱 구역(21

3)을 분리시킴으로써, 실리콘 또는 폴리실리콘 부동 게이트(106)의 질화의 더 높은 선택비가 획득된다. 실리콘 또는 폴리실리콘 표면을 갖는 부동 게이트(106)를 갖는 NAND 플래시 메모리 디바이스가, 여기에서 설명된 장치에 의해 수행되는 선택적인 질화 프로세스로 처리되는 실시예에서, 실리콘 또는 폴리실리콘 부동 게이트(106) 대 STI 구역(108)의 질화의 선택비는, 실리콘 또는 폴리실리콘 부동 게이트(106)의 표면에서, 질소 도스(dose)가 약 5×10^{15} 원자/cm² 내지 약 15×10^{15} 원자/cm², 예컨대 약 20×10^{15} 원자/cm² 또는 그 초과, 예를 들어 약 25×10^{15} 원자/cm²이면서, 약 100:1 까지 증가될 수 있다.

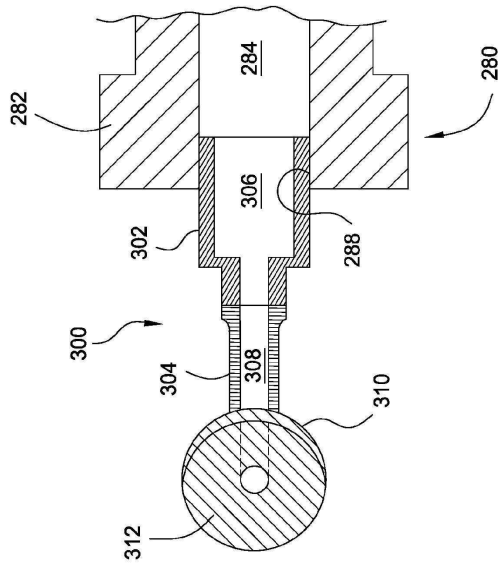
[0036] 전술한 바가 본 발명의 실시예들에 관한 것이지만, 본 발명의 다른 그리고 추가적인 실시예들이 본 발명의 기본적인 범위로부터 벗어나지 않고 고안될 수 있으며, 본 발명의 범위는 다음의 청구항들에 의해 결정된다.

도면

도면1



도면3



도면4

