



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년08월27일

(11) 등록번호 10-1547909

(24) 등록일자 2015년08월21일

(51) 국제특허분류(Int. Cl.)

H03H 7/38 (2006.01)

(21) 출원번호 10-2013-7022725

(22) 출원일자(국제) 2012년01월24일

심사청구일자 2013년08월28일

(85) 번역문제출일자 2013년08월28일

(65) 공개번호 10-2013-0116077

(43) 공개일자 2013년10월22일

(86) 국제출원번호 PCT/JP2012/051904

(87) 국제공개번호 WO 2012/105461

국제공개일자 2012년08월09일

(30) 우선권주장

JP-P-2011-020570 2011년02월02일 일본(JP)

(56) 선행기술조사문헌

US4999594 A

JP2004236413 A

KR100465107 B1

JP07039136 A

(73) 특허권자

캐논 가부시끼가이샤

일본 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방 2고

(72) 발명자

이데 타케시

일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방
2고 캐논 가부시끼가이샤 나이

세키지마 다이시로

일본국 도쿄도 오오따꾸 시모마루쵸 3쵸메 30방
2고 캐논 가부시끼가이샤 나이

(74) 대리인

권태복

전체 청구항 수 : 총 2 항

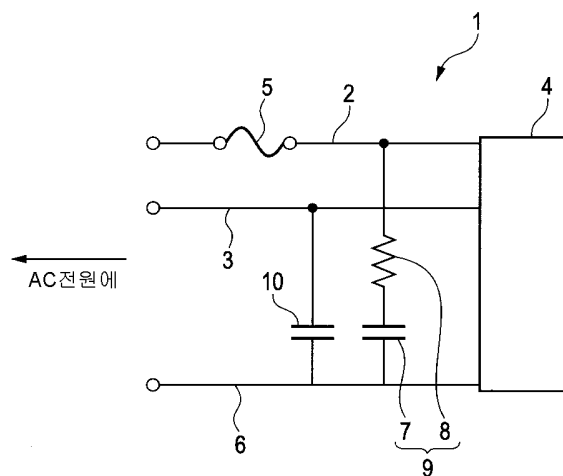
심사관 : 김재문

(54) 발명의 명칭 전원회로

(57) 요약

전원회로는, 한 쌍의 전력공급 라인(2, 3)을 거쳐서 입력된 교류전원으로부터의 교류전압을 변환해서 얻어진 직류전압을, 소정의 직류전압으로 스위칭 동작에 의해 변환하는 스위칭 회로(4)를 구비하고 있다. 한쪽의 전력공급 라인(2)에는 퓨즈(5)가 설치된다. 한쪽의 전력공급 라인(2)과 접지(6)와의 사이에는, 제1의 라인 바이패스 콘덴서(7) 및 저항소자(8)로 이루어진 직렬 회로(9)가 접속되어 있다. 다른쪽의 전력공급 라인(3)과 접지(6)와의 사이에는, 제2의 라인 바이패스 콘덴서(10)가 접속되어 있다. 과전류 보호 소자에 의한 상기 회로의 불평형을 방지하여, 공통 모드 노이즈를 저감한다.

대표도 - 도1



특허청구의 범위

청구항 1

한 쌍의 전력공급 라인;

접지라인;

상기 한 쌍의 전력공급 라인을 거쳐서 입력된 교류전압을 스위칭 동작에 의해 직류전압으로 변환하는 전력변환 회로; 및

상기 한 쌍의 전력공급 라인 중 한쪽의 전력공급 라인에 설치된 과전류 보호 소자를 구비한 전원회로로서,

직렬로 접속된 제1의 라인 바이패스 콘덴서 및 저항소자를 갖는 직렬회로가 상기 접지 라인과 상기 한쪽의 전력 공급 라인과의 사이에 배치되고,

제2의 라인 바이패스 콘덴서가 상기 접지 라인과 상기 한 쌍의 전력공급 라인 중 다른쪽의 전력공급 라인과의 사이에 배치되며,

상기 제1의 라인 바이패스 콘덴서의 용량 값과 상기 제2의 라인 바이패스 콘덴서의 용량 값이 같도록 설정되고,

상기 저항소자의 저항값 $r[\Omega]$ 이,

$$L/100C \leq r \leq 3L/100C$$

의 관계식을 충족시키고,

여기서, $L[H]$ 는 과전류 보호 소자의 인덕턴스 값이고,

$C[F]$ 는 상기 제1 및 제2의 라인 바이패스 콘덴서 각각의 용량 값인, 전원회로.

청구항 2

제 1 항에 있어서,

상기 저항소자의 저항값 r 이,

$$r=L/50C$$

의 관계식을 충족시키는, 전원회로.

명 세 서

기술 분야

[0001] 본 발명은, 스위칭 동작에 의해 발생된 고주파 노이즈를 저감시키는 전원회로에 관한 것이다.

배경 기술

[0002] 종래, 전자기기는, 입력되는 임의의 전원으로부터 전자기기 내부의 각종 디바이스용의 전원으로 주파수나 전압을 변환하기 위해서 전력변환회로를 구비한다. 특히, 소형화 및 고효율화를 위해 스위칭 방식이 널리 이용된다. 그러나, 스위칭 방식을 사용한 전원회로에 있어서는, 스위칭 동작에 의해 고주파의 스위칭 노이즈가 발생하고, 이 노이즈가 단자 노이즈나 불필요 전자파의 원인이 된다.

[0003] 이러한 불필요 전자파를 저감하는 노이즈 필터로서, 특허문헌1에는, 라인 바이패스 콘덴서(이하, "Y콘덴서"라고 한다)가 개시되어 있다. 도 7은, 종래의 스위칭 전원회로에 사용된 필터 회로의 예시도다. 도 7에 나타난 필터 회로(100)는, 한 쌍의 전력공급 라인(101, 102)의 각각의 전력공급 라인과 접지(이하, "GND"라고 한다)(103)와의 사이에 접속된 Y콘덴서(104, 105)를 구비하고 있다. Y콘덴서(104, 105)는 스위칭소자로부터 발생한 고주파 스위칭 노이즈의 공통 모드 성분을 GND(103)로 제거하고, 단자 노이즈나 불필요 전자파를 저감한다.

[0004] GND에 대한 입력 전원으로부터 연결된 2개의 전력공급 라인의 임피던스는, 2개의 전력공급 라인이 GND에 대하여 평형이 되도록, 동일한 것이 일반적이다. 예를 들면, 도 7에 나타난 필터 회로(100)에서는, 2개의 Y

콘텐서(104, 105)의 용량값을 같게 하여 평형을 유지하고 있다.

- [0005] 그렇지만, 스위칭전원은, 회로 소자의 고장을 막기 위해서, 입력 전원으로부터 연결된 2개의 전력공급 라인 중 한쪽의 전력공급 라인에 있어서의 Y콘텐서의 입력측에 과전류 보호 소자(예를 들면, 퓨즈)를 구비한다. 이 과전류 보호 소자는, 회로 배선보다 큰 인덕턴스를 가지고 있다. 이 때문에, 스위칭전원의 소형화 및 효율화에 따라 스위칭 주파수가 증가하면, 과전류 보호 소자의 인덕턴스에 의한 임피던스가 커져, 2개의 전력공급 라인의 불평형도가 커진다. 2개의 전력공급 라인간에 불평형이 있다면, 2개의 전력공급 라인에 흐르는 고주파 노이즈의 노멀 모드 성분이 공통 모드 성분으로 변환되어서, 공통 모드 노이즈가 증대한다.

선행기술문헌

특허문헌

- [0006] (특허문헌 0001) 특허문헌1: 일본국 공개특허공보 특개2008-78844호

발명의 내용

해결하려는 과제

- [0007] 따라서, 본 발명은, 과전류 보호 소자에 의한 회로의 불평형을 저감하고, 공통 모드 노이즈를 저감하는 전원회로를 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0008] 상기 목적을 달성하기 위해서, 본 발명에 따른 전원회로는, 한 쌍의 전력공급 라인; 접지라인; 상기 한 쌍의 전력공급 라인을 거쳐서 입력된 교류전압을 스위칭 동작에 의해 직류전압으로 변환하는 전력변환회로; 및 상기 한 쌍의 전력공급 라인 중 한쪽의 전력공급 라인에 설치된 과전류 보호 소자를 구비하고, 직렬로 접속된 제1의 라인 바이패스 콘덴서 및 저항소자를 갖는 직렬회로가 상기 접지 라인과 상기 한쪽의 전력공급 라인과의 사이에 배치되고, 제2의 라인 바이패스 콘덴서가 상기 접지 라인과 상기 한 쌍의 전력공급 라인 중 다른쪽의 전력공급 라인과의 사이에 배치되며, 상기 제1의 라인 바이패스 콘덴서의 용량 값과 상기 제2의 라인 바이패스 콘덴서의 용량 값이 같도록 설정되고, 상기 저항소자의 저항값 $r[\Omega]$ 이,

- [0009]
$$L/100C \leq r \leq 3L/100C$$

- [0010] 의 관계식을 충족시키고,

- [0011] 여기서, L[H]는 과전류 보호 소자의 인덕턴스 값이고, C[F]는 상기 제1 및 제2의 라인 바이패스 콘덴서 각각의 용량 값이다.

발명의 효과

- [0012] 본 발명에 의하면, 과전류 보호 소자에 의한 한 쌍의 전력공급 라인간의 불평형이 보정될 수 있고, 그 불평형에 의해 발생된 공통 모드 노이즈를 저감할 수 있다.

- [0013] 본 발명의 또 다른 특징들은, 첨부도면을 참조하여 이하의 예시적 실시예들의 설명으로부터 명백해질 것이다.

도면의 간단한 설명

- [0014] 도 1은 본 발명의 전원회로의 개략적인 구성을 나타내는 전기회로도다.

도 2는 본 발명의 상기 전원회로의 저항소자의 저항값과 노이즈의 전류량간의 관계를 나타내는 그래프다.

도 3은 본 발명의 상기 전원회로의 저항소자의 저항값과 노이즈의 각주파수간의 관계를 나타내는 그래프다.

도 4는 본 발명의 상기 전원회로의 저항소자의 저항값과 퓨즈의 인덕턴스 값간의 관계를 나타내는 그래프다.

도 5는 본 발명의 상기 전원회로의 저항소자의 저항값과 제1, 제2의 Y콘덴서의 용량 값간의 관계를 나타내는 그래프다.

도 6은 제1의 Y콘덴서의 용량 값과 제2의 Y콘덴서의 용량 값을 같게 했을 경우와, 제1의 Y콘덴서의 용량 값과 제2의 Y콘덴서의 용량 값을 다르게 했을 경우를 비교하여서, 저항소자의 저항값과 접지의 전류값간의 관계를 나타내는 그래프다.

도 7은 종래의 전원회로의 필터 회로를 나타내는 전기회로도다.

발명을 실시하기 위한 구체적인 내용

[0015]

이하, 본 발명을 실시하기 위한 실시예를, 도면을 참조하여 상세히 설명한다. 도 1은, 본 발명의 실시예에 따른 전원회로의 개략적인 구성을 나타내는 전기회로도다. 도 1에 있어서, 전원회로(1)는, 교류전원에 접속된 한 쌍의 전력공급 라인(2, 3)과, 그 한 쌍의 전력공급 라인(2, 3)을 거쳐서 입력된 교류전원으로부터의 교류전압을 직류전압으로 변환하는 전력변환회로로서의 스위칭 회로(4)를 구비하고 있다. 교류전원은, 예를 들면 상용전원이다. 스위칭 회로(4)는, 예를 들면 (도면에 나타내지 않은) 브리지 다이오드를 갖는 정류회로와, (도면에 나타내지 않은) 평활 콘덴서와, (도면에 나타내지 않은) 스위칭소자를 가지는 DC-DC컨버터 회로를 구비한다. 정류회로는 교류전압을 직류전압으로 변환하고, 평활 콘덴서는 그 정류회로에서 변환된 직류전압을 평활화한다. DC-DC컨버터 회로는, 평활화된 직류전압을 스위칭 동작에 의해 승압 또는 강압해서 소정의 직류전압을 출력할 수 있다.

[0016]

또한, 전원회로(1)는, 한 쌍의 전력공급 라인 2와 3 중, 한쪽의 포지티브의 전력공급 라인2에 설치된 과전류 보호 소자로서의 퓨즈(5)를 구비하고 있다. 이 퓨즈(5)는, 예를 들면 관 퓨즈다. 퓨즈(5)는, 전력공급 라인(2, 3)을 구성하는 배선보다도 인덕턴스값이 높다.

[0017]

전원회로(1)는, 포지티브의 전력공급 라인(2)과 접지(GND)(6)와의 사이에 접속된 직렬 회로(9)를 구비하고 있다. 그 직렬 회로(9)는, 제1의 라인 바이패스 콘덴서(이하, "제1의 Y콘덴서"라고 한다)(7) 및 직렬로 접속된 저항소자(8)로 구성되고, 이 직렬 회로(9)의 일단은, 전력공급 라인(2)에 있어서의 퓨즈(5)와 스위칭 회로(4)와의 사이의 부분에 접속되고, 직렬 회로(9)의 타단은, GND(6)에 접속되어 있다. 저항소자(8)는, 고정 저항소자다.

[0018]

전원회로(1)는, 네가티브의 전력공급 라인(3)과 GND(6)와의 사이에 접속된 제2의 라인 바이패스 콘덴서(이하, "제2의 Y콘덴서"라고 한다)(10)를 구비하고 있다.

[0019]

상기 퓨즈(5)의 인덕턴스 값은 $L[H]$ 다. 포지티브의 전력공급 라인(2)에 접속된 제1의 Y콘덴서(7)의 용량 값은 $C_1[F]$ 이고, 저항소자(8)의 저항값은 $r[\Omega]$ 이고, 네가티브의 전력공급 라인(3)에 접속된 제2의 Y콘덴서(10)의 용량 값은 $C_2[F]$ 이다. 전력변환회로인 스위칭 회로(4)에서 발생하는 노이즈의 전압은 $V[V]$ 이고, 노이즈의 각주파수는 $\omega[rad/s]$ 이고, 각 전력공급 라인(2, 3)측에서 본 교류전원의 출력 임피던스는 $50[\Omega]$ 이다. 이때, 단자노이즈이나 불필요 전자파의 원인이 되는 공통 모드 노이즈인 GND(6)를 흐르는 전류[A]는 이하의 (식 1)로 표현된다.

$$I = \frac{\omega^2(50rC_1C_2 - LC_1) + j\omega(50C_1 - 50C_2)}{100 + j\omega(100rC_1 + 2500C_1 + 2500C_2 + L) - \omega^2(2500rC_1C_2 + rLC_1 + 50LC_1 + 50LC_2) - j50\omega^3rLC_1C_2} V$$

[0020]

[0021]

(식1)

[0022]

이 (식1)로부터, GND(6)에 흐르는 전류를 저감시키기 위한 관계식은 이하의 (식2)로 표현된다.

[0023]

$$50rC_1C_2 - LC_1 = 0 \quad \text{및} \quad 50C_1 - 50C_2 = 0 \quad (\text{식2})$$

[0024] 따라서, 퓨즈(5)의 인덕턴스 값 L , 제1의 Y콘덴서(7)의 용량 값 C_1 , 및 제2의 Y콘덴서(10)의 용량 값 C_2 에 대하여, 저항소자(8)의 저항값 r 을 이하의 (식3)의 관계식을 충족시키도록 설정함으로써, 공통 모드 노이즈가 저감된다.

$$r = \frac{L}{50C_2} \quad \text{및} \quad C_1 = C_2 \quad (식3)$$

[0026] 제1의 Y콘덴서(7)의 용량 값 C_1 과 제2의 Y콘덴서(10)의 용량 값 C_2 가 동일하므로, 각 Y콘덴서 7과 10의 용량 값은 $C(=C_1=C_2)[F]$ 이고, 저항소자(8)의 저항값 r 이 이하의 (식4)의 관계식을 충족시키도록 설정함으로써, 공통 모드 노이즈가 저감된다.

$$r = \frac{L}{50C} \quad (C_1 = C_2 = C) \quad (식4)$$

[0028] 전원회로(1)가 접속되는 교류전원의 출력 임피던스의 실제의 정확한 값을 특정하는 것이 어렵고, 또한 교류전원의 출력 임피던스에 따라 가변하는 저항소자(8)의 저항값 r 을 설정하는 것은, 장치의 크기가 커지고, 비용이 상승하게 된다. 따라서, 본 실시예에서는, 일반적으로 교류전원의 출력임피던스를 50[Ω]부근으로 설정하고, 각 전력공급 라인(2, 3)측에서 본 교류전원의 출력 임피던스를 50[Ω]으로 해서 저항소자(8)의 저항값 r 을 설정하고 있다.

[0029] 이와 같이, 저항값 r 을 갖는 저항소자(8)를 배치함으로써 공통 모드 노이즈를 저감할 수 있고, 게다가 교류전원의 출력 임피던스가 50[Ω]일 경우에 공통 모드 노이즈를 가장 효과적으로 저감할 수 있다.

[0030] 제1의 Y콘덴서(7)의 용량 값과 제2의 Y콘덴서(10)의 용량 값을 같게 용량 값 C 에 설정하는 것은, 용량 값 C 의 공칭값을 갖는 콘덴서 소자를 사용하는 것을 포함한다. 구체적으로, 콘덴서 소자에 허용 가능 차이정도의 용량 값의 차이가 있지만, 그 콘덴서 소자의 공칭값이 같으면, 제1의 Y콘덴서(7)와 제2의 Y콘덴서(10)와의 용량 값은 같게 설정된다.

[0031] 다음에, 구체적인 전원회로(1)의 구성에서의 공통 모드 노이즈의 저감 효과에 관하여 설명한다. 우선, (식1)로부터, 삽입된 저항소자(8)의 저항값과 상기 GND(6)를 흐르는 전류값간의 관계를 도 2에 나타낸다. 포지티브 및 네가티브의 전력공급 라인(2, 3)에 접속된 Y콘덴서(7, 10)의 용량 값 C_1, C_2 는 1000[pF]이고, 퓨즈(5)의 인덕턴스 값 L 은 실제의 측정으로 20[nH]이다. 스위칭 회로(4)에서 발생하는 노이즈는 의사적으로 신호발생기로부터 입력되고, 전압 1[V], 주파수는 일례로서 10[MHz]로 해서 시뮬레이션을 행했다. (식1)로부터 계산된 저항소자(8)와 상기 GND(6)를 흐르는 전류값간의 관계를 실선으로 보이고 있다. (식4)로 계산된 저항소자(8)의 저항값이 $r=0.4[\Omega]$ 일 때, 전류값이 가장 작다는 것을 알 수 있다.

[0032] 다음에, 전원회로(1)를 실제로 준비하여, 실제의 측정에 의해 효과를 확인했다. 저항소자(8)의 저항값 r 이 0, 0.22, 0.47, 0.68, 1, 3.3, 6.8, 10[Ω]이라고 했을 때 GND(6)를 흐르는 전류와 상관된 자체강도를, 자체 프로브와 스펙트럼 아날라이저를 사용해서 측정했다. 실제의 측정결과는 도 2에 있어서 흰 원으로 도시되어 있다. 실측값은 계산 값과 같게 되는 경향이 있고, 그 결과에 의해 밝혀진 것은, 저항소자(8)의 삽입에 의해 GND(6)를 흐르는 전류값을 저감하는, 즉, 저항소자(8)를 삽입하지 않는 경우($r=0$)와 비교하여 공통 모드 노이즈를 저감하는 효과가 있다는 것이다.

[0033] 본 실시예에서는, 단자 노이즈, 불필요 복사의 저감에 대하여 충분 효과를 예상할 수 있는, 6dB이상의 효과가 있는 저항소자(8)의 저항값 r 의 범위를 계산한다. 도 2에 있어서, 파선으로 나타낸 값이 저항소자(8)를 삽입하지 않을 때에 GND(6)를 흐르는 전류값으로부터 6dB를 뺀 값이다. 그 계산되는 저항소자(8)의 저항값 r 의 범위는, 실선과 파선의 2개의 교점에서 저항값 $r_1[\Omega]$ 과 $r_2[\Omega]$ 의 사이이다. 저항값 r_1, r_2 는 (식1)을 이용하여, 이하의 (식5)를 풀어서 계산된다.

$$I(r) = \frac{1}{2} \times I \Big|_{r=0} \quad (식5)$$

[0035] 그렇지만, 이 (식5)는 대단히 복잡하고, 대수연산에 의해 식(5)을 푸는 것은 곤란하다. 그리고, (식5)

에 있어서, 각 파라미터에 수치를 할당하고, 저항값 r_1 , r_2 [Ω]과 노이즈의 각주파수 ω [rad/s], 퓨즈(5)의 인덕턴스 값 L [H], 및 제1, 제2의 Y콘덴서(7, 10)의 용량 값 C_1 , C_2 [F]와의 관계를 계산한다.

[0036]

우선, 저항값 r_1 , r_2 와 노이즈의 각주파수 ω 와의 관계를 설명한다. 도 3은 가로축에 노이즈의 각주파수 ω , 세로축에 저항값 r_1 , r_2 를 나타낸다. 퓨즈(5)의 인덕턴스 값 L 이 20[nH]이고, 제1, 제2의 Y콘덴서(7, 10)의 용량 값 C_1 , C_2 가 1000 [pF]이다. 이 그래프에 의해 밝혀진 것은, 저항값 r_1 , r_2 는 각주파수 ω 에 의존하지 않는다는 것이다.

[0037]

다음에, 저항값 r_1 , r_2 와 퓨즈(5)의 인덕턴스 값 L 간의 관계를 설명한다. 도 4는 가로축에 퓨즈(5)의 인덕턴스 값 L , 세로축에 저항값 r_1 , r_2 를 나타낸다. 노이즈의 주파수 $\omega/2\pi$ 가 10[MHz]이고, 제1, 제2의 Y콘덴서(7, 10)의 용량 값 C_1 , C_2 [F]가 1000[pF]이다. 이 그래프에 의해 밝혀진 것은, 저항값 r_1 , r_2 가 인덕턴스 값 L 에 비례한다는 것이다.

[0038]

최후에, 저항값 r_1 , r_2 와 제1, 제2의 Y콘덴서(7, 10)의 용량 값 C_1 , C_2 간의 관계를 설명한다. 도 5는, 용량 값 C_1 과 용량 값 C_2 가 동일한 경우에, 가로축에 Y콘덴서(7, 10)의 용량 값 $C(=C_1=C_2)$, 세로축에 저항값 r_1 , r_2 라고 하는 그래프를 나타낸다. 노이즈의 주파수 $\omega/2\pi$ 가 10[MHz]이고, 퓨즈(5)의 인덕턴스 값 L 이 20[nH]이다. 이 그래프에 의해 밝혀진 것은, 저항값 r_1 , r_2 는 용량 값 $C(=C_1=C_2)$ 에 반비례한다는 것이다.

[0039]

용량 값 C_1 과 용량 값 C_2 가 같지 않은 경우를 설명한다. 도 6은 (식1)로부터 용량 값 C_1 과 용량 값 C_2 를 여러 가지 방식으로 바꾸었을 때 GND(6)를 흐르는 전류값을 나타낸다. 용량 값 C_1 과 용량 값 C_2 간에 편차가 있으면, 저항소자(8)를 삽입하는 것은 GND(6)에 흐르는 전류값을 저감시키지 않는다는 것을 알 수 있다. 따라서, 용량 값 C_1 과 용량 값 C_2 가 같을 때에, 공통 모드 노이즈의 저감 효과를 얻을 수 있다.

[0040]

이상의 결과로부터, 저항값 r_1 , r_2 는, 이하의 (식6)에 나타난 관계식으로 표현되고, 여기에서, a_1 , a_2 는 정수다.

[0041]

$$r_1 = a_1 \times \frac{L}{C}, \quad r_2 = a_2 \times \frac{L}{C} \quad (C_1 = C_2 = C) \quad (\text{식6})$$

[0042]

도 4 및 도 5의 결과로부터, 정수 a_1 , a_2 는, 근사적으로 이하의 (식7)로 표현된다.

[0043]

$$a_1 = \frac{1}{100}, \quad a_2 = \frac{3}{100} \quad (\text{식7})$$

[0044]

따라서, 6dB이상의 효과가 있는, 즉 저항소자(8)를 삽입하지 않은 경우보다도 공통 모드 노이즈 전류가 절반 이하가 되는 저항소자(8)의 저항값 r 의 범위는, 이하의 (식8)로 표현된다.

[0045]

$$\frac{L}{100C} \leq r \leq \frac{3L}{100C} \quad (C_1 = C_2 = C) \quad (\text{식8})$$

[0046]

(식8)에, 실측의 조건인 Y콘덴서(7, 10)의 용량 값 C_1 , C_2 에 1000[pF]가 할당되고, 퓨즈(5)의 인덕턴스 값 L 에 20[nH]을 할당되면, $0.2[\Omega] < r < 0.6[\Omega]$ 이 얻어져, 도 2의 결과와 일치한다. 이상에서, (식8)로 얻어진 범위내의 저항값 r 을 갖는 저항소자(8)를 삽입하여서 퓨즈(5)에 의한 한 쌍의 전력공급 라인 2와 3간의 불평형을 보정하고, 그 불평형에 의해 발생된 공통 모드 노이즈를 저감할 수 있다. 그리고, (식4)로 계산된 저항값 r (공칭 값 r)을 갖는 저항소자(8)를 삽입하여서 더 효과적으로 공통 모드 노이즈를 저감할 수 있다.

[0047]

상기 실시예에 의거하여 본 발명을 설명했지만, 본 발명은 이것에 한정되는 것은 아니다. 상기 실시예에서는, 한쪽의 전력공급 라인이 포지티브이며, 다른쪽의 전력공급 라인이 네가티브일 경우에 관하여 설명했지만, 본 발명은 한쪽의 전력공급 라인이 네가티브이며, 다른쪽의 전력공급 라인이 포지티브일 경우에 적용되어도 된다.

[0048]

상기 실시예에서는, 전력변환회로로서의 스위칭 회로가 교류전압을 직류전압으로 변환하고, 더욱 직류

전압을 승압 또는 강압할 경우에 관하여 설명했지만, 입력된 교류전압은 다른 주파수의 교류전압으로 변환되어도 된다. 이 경우, 전력변환회로는, 정류회로 및 평활 콘덴서를 구비하고, 또한 필요에 따라서 DC-DC컨버터를 구비한다. 한층 더, 전력변환회로는, 스위칭소자를 가지는 인버터 회로를 구비하고, 스위칭 동작에 의해 직류전압을 교류전원의 교류전압과는 다른 주파수의 교류전압으로 변환하는 것이며, 노이즈의 발생원이 된다. 따라서, 이 경우에도 본 발명을 적용할 수 있다.

[0049]

상기 실시예에서는, 과전류 보호 소자로서 과 퓨즈의 경우에 관하여 설명했지만, 이것에 한정되는 것은 아니고, 본 발명은 칩 퓨즈 등의 모든 퓨즈에 적용되어도 된다. 또한, 본 발명은, 퓨즈이외의 PTC소자등의 모든 과전류 보호 소자에 적용되어도 된다.

[0050]

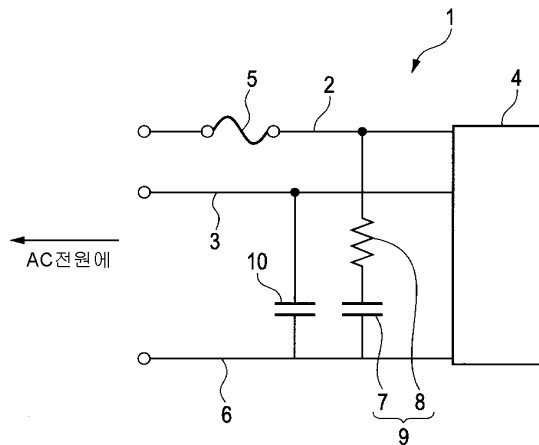
본 발명을 예시적 실시예들을 참조하여 기재하였지만, 본 발명은 상기 개시된 예시적 실시예들에 한정되지 않는다는 것을 알 것이다. 아래의 청구항의 범위는, 모든 변형예와 동등한 구조 및 기능을 포함하도록 폭 넓게 해석해야 한다.

[0051]

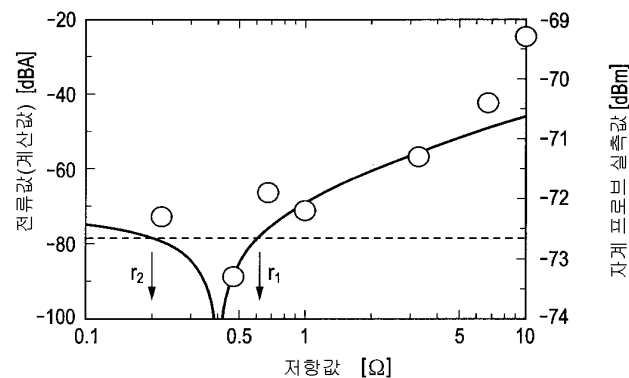
본 출원은, 여기서 전체적으로 참고로 포함된, 2011년 2월 2일에 제출된 일본국 특허출원번호 2011-020570의 이점을 청구한다.

도면

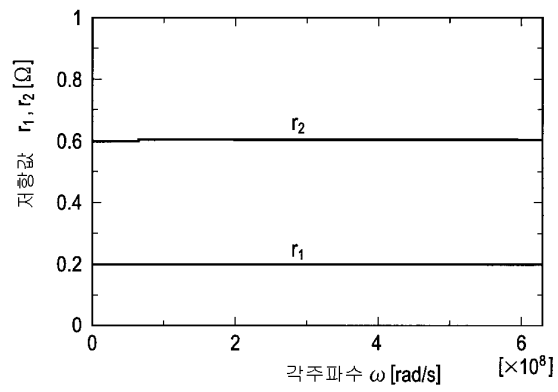
도면1



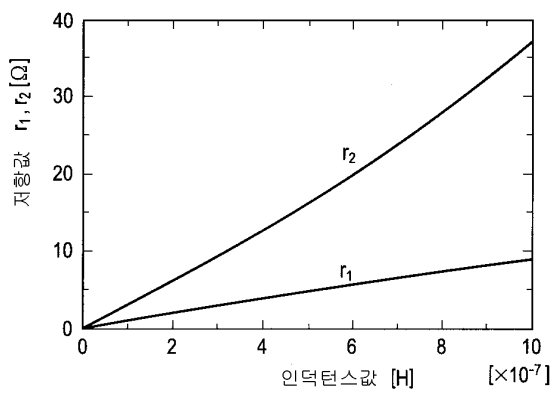
도면2



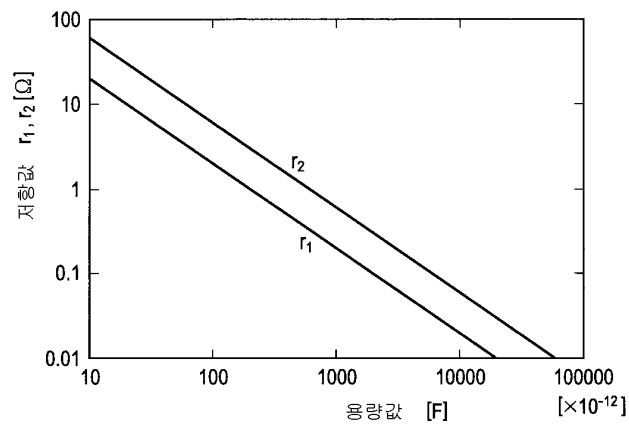
도면3



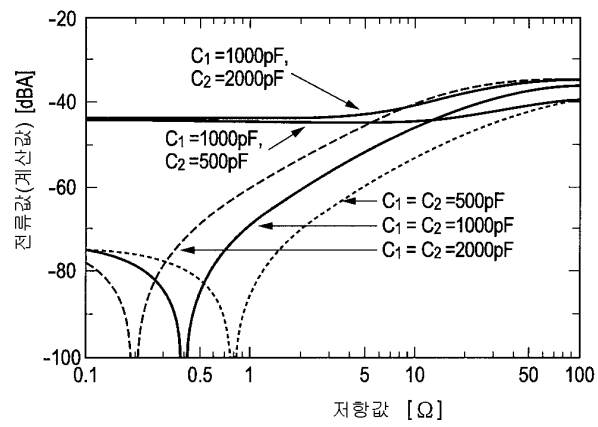
도면4



도면5



도면6



도면7

