(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [7]
B24B 1/00

(45) 공고일자 2003년01월24일
(11) 등록번호 10-0357806
(24) 등록일자 2002년10월09일

(21) 출원번호 10-1998-0043576
(22) 출원일자 1998년10월19일

(65) 공개번호 특1999-0037180
(43) 공개일자 1999년05월25일

(30) 우선권주장 08/954,190 1997년10월20일 미국(US)

(73) 특허권자
모토로라 인코포레이티드
미국, 일리노이 60196, 샤움버그, 이스트 앨공퀸 로드 1303

(72) 발명자
왓츠 데이비드
미국 캘리포니아주 94544 헤이워드 카멜리아 코트 625 #2209
바자 라지브
미국 캘리포니아주 94538 프레몬트 갈라우뎃 드라이브 39469 #114
다스 산지트
미국 텍사스주 78759 오스틴 졸리빌 10300 #523
파르카스 야노스
미국 텍사스주 78749 오스틴 페어데일 6315
댕 첼시
미국 텍사스주 78660 플러저빌 마리셀라 레인 14033
프리먼 멜리사
미국 텍사스주 78681 라운드 락 톰캣 드라이브 16711
사라비아 자임 에이.
미국 텍사스주 78664 라운드 락 파크사이드 써클 1109
고메스 제이슨
미국 텍사스주 78744 오스틴 콜튼 블러프 스프링스 로드 6406
쿡 랜스 비.
미국 텍사스주 78748 오스틴 롬니 로드 8404

(74) 대리인
이병호

심사관 : 권영호

(54) 화학기계적연마슬러리및연마방법

요약

구리 층(22)의 화학 기계적 연마(CMP) 방법은 구리 층(22)의 형성으로 개시된다. 이어서, 구리 층(22)을 슬러리(24)에 노출시킨다. 슬러리(24)는 산화제(예: H_2O_2), 카복실레이트 염(예: 암모늄 시트레이트), 연마제 슬러리(예: 알루미나 연마제), 임의의 트리아졸 또는 트리아졸 유도체 및 탈이온수와 같은 용매의 잔여액을 포함한다. 슬러리(24)를 사용하여 구리 층(22)을 고속으로 제거하면서 연마하면 구리 층(22)은 피팅(pitting)과 부식이 감소하고 우수한 구리 상호접속 평면화를 성취한다. 당해 슬러리(24)는 산화물에 대한 구리의 선택성이 우수하고, 그 결과, 구리 장치는 전기 성능이 우수해진다. 게다가, 슬러리(24)는 기타 선행 기술의 슬러리와 비교하는 경우 환경적으로 안전하기 때문에, 슬러리(24)의 처리는 환경적으로 어렵지 않다.

대표도

도 2

명세서

도면의 간단한 설명

도 1 내지 도 5는 본 발명에 따르는 화학 기계적 연마(chemical mechanical polishing; CMP) 슬러리를 사용하여 집적 회로(IC) 위에 구리 인터커넥트(interconnect)를 형성하는 방법을 나타내는 횡단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일반적으로 반도체 제조에 관한 것이며, 보다 특히 집적 회로(IC)에서 구리 인터커넥트를 연마하는 데 사용되는 과산화수소, 시트르산, 시트르산 암모늄 및 알루미나 연마제를 포함하는 슬러리 조성물에 관한 것이다.

집적 회로(IC) 산업 분야에서는 집적 회로(IC) 내에서 사용될 수 있는 신규한 금속 인터커넥트 재료 및 구조를 현재 연구 및 개발하고 있다. 집적 회로(IC) 인터커넥트용으로 장래 사용되어질 유망한 금속 물질은 구리(Cu)이다. 구리는 집적 회로 산업 분야에서 현재 사용되고 있는 알루미늄 및 기타의 금속 물질보다 향상된 전자이동 저항을 가지므로, 집적 회로 산업에서 요구된다. 게다가, 구리는 통상적으로 사용되는 기타 금속 물질보다 저항이 낮아서, 집적 회로 장치의 성능이 구리 인터커넥트의 사용을 통해 크게 향상될 수 있다.

그러나, 효과적으로 플라즈마를 에칭하거나 구리 물질을 습윤 에칭하여 관능성 구리 인터커넥트를 집적 회로의 표면 위에 적절하게 형성시키는 기술은 현재 공지되어 있지 않다. 이러한 한계를 극복하기 위해, 구리 화학 기계적 연마(CMP) 법이 집적 회로 위에 구리 인터커넥트를 적합하게 형성할 수 있게 하는 가장 유망한 대안으로서 제안되었다. 따라서, 당해 산업 분야에서는 구리 인터커넥트를 집적 회로(IC) 위에 형성하는 데 사용될 수 있는 최적의 화학 기계적 연마(CMP) 슬러리를 현재 연구하고 있다.

알누미늄 연마를 수행하기 위해, 슬러리에 산화제로서 H_2O_2 및 H_3PO_4 중의 하나를 사용하는 것은 당해 산업 분야에 공지되어 있다. 또한, 텅스텐 물질을 연마하기 위해 H_2O_2, KIO_3, $Ce(NO_3)_4$, $Fe(NO_3)_3$ 및 $K_3Fe(CN)_6$ 중의 하나를 사용하는 것도 당해 기술분야에 공지되어 있다. 또한, 구리 연마를 수행하기 위해 HNO_3, HN_4OH 또는 $KMnO_4$ 중의 하나를 사용하는 것도 공지되어 있다. 따라서, 이들 화합물은 최적의 구리 CMP 공정을 발견하기 위한 시도로 CMP 기술자들에 의해 광범위하게 연구되어 왔다. 그러나, 이들 공지된 화학 약품을 사용하여도 최적의 구리 연마 결과를 아직 수득하지는 못하였다.

발명이 이루고자 하는 기술적 과제

예를 들면, 위에서 기재한 공지된 화학 약품을 사용하여 다양하게 실험을 수행한 결과, (1) 불량한 제거 속도로 인한 불충분한 CMP 작업 처리량, (2) 구리 물질의 과도한 피팅(pitting) 및/또는 부식으로 인한 장치 성능과 장치 수율의 감소, (3) 층 평면성 문제, (4) 불량한 IC 전기 성능 및 (5) 인접한 산화물에 비해 구리에 대한 불량한 선택성(" 산화물" 은 " 이산화규소" 를 나타내고, 이들 두 가지 용어는 본 명세서에서 상호 교대로 사용될 수 있음) 중의 하나 이상이 발생되었다.

따라서, 상기 공통적인 구리 CMP 문제 중의 하나 이상을 감소시키거나 제거하면서 구리 인터커넥트를 제조하는 데 사용될 수 있는 개량된 CMP 슬러리에 대한 요구가 당해 산업분야에 존재한다. 이러한 개량된 슬러리는 제거 속도가 우수하여 CMP 작업 처리량이 개선되고, 구리 물질의 피팅 및 부식이 감소되거나 제거되어 장치 성능 및 수율이 개선되고, 구리 층의 평면성이 향상되고, 집적 회로의 전기 성능이 개선되고/되거나, 산화물에 대한 구리의 선택성이 개선된다.

발명의 구성 및 작용

일반적으로, 본 발명은 화학 기계적으로 연마된(CMP) 구리 인터커넥트를 형성하기 위한 집적 회로(IC) 산업용의 신규한 슬러리에 관한 것이다. 특히, 본원에서 기재된 당해 슬러리는 산화제(예: 과산화수소 H_2O_2), 시트레이트 염(예: 시트르 산암모늄 또는 시트르산칼륨), 연마제 슬러리(예: 알루미나 연마제 또는 실리카 연마제) 및 탈이온수 또는 알코올과 같은 평형 상태의 용매를 포함한다. 추가로, 1,2,4-트리아졸 화합물 또는 트리아졸 유도체(예: 벤조트리아졸)는 구리 연마 평면성을 향상시키기 위해 슬러리 내에 포함시킬 수 있다.

이러한 신규한 구리 슬러리를 사용한 결과, 구리의 제거 속도가 개선되어 CMP 가공 도구를 통한 처리량이 개선될 수 있다는 것이 실험적으로 밝혀졌다. 분당 5000Å 초과의 제거 속도가 관찰되었다. 추가로, 실험 결과는 구리 물질의 피팅 및 부식이 감소됨을 나타냈고, 집적 회로의 속도가 개선되고 집적 회로의 수율도 선행 기술분야의 구리 슬러리보다 개선되었다. 추가로, 본원에서 교시된 슬러리를 사용하는 경우, 우수한 평면성이 달성되는 것으로 밝혀졌다. 우수한 평면성으로 구리 인터커넥트의 단면적이 증가되어 인터커넥트 저항을 감소시킴으로써 전기 성능이 개선된다. 게다가, 당해 슬러리의 사용이 연마 정지의 허가성을 높이는 경우 구리 이중 상감(象嵌) 가공과 단일 상감 가공을 수행할 때의 이산화규소에 대한 구리의 선택성을 개선시킨다. 추가로, 본원에 교시된 CMP 슬러리는 집적 회로(IC) 산업에서 사용되는 다른 슬러리보다 환경적으로 훨씬 안전하다.

본 발명은 도 1 내지 5를 참고로 하여 추가로 이해될 수 있다.

간단하고 명백한 설명을 위해, 도면에 나타낸 구성요소는 반드시 치수대로 도시하지는 않았음을 인지할 것이다. 예를 들면, 명확히 나타내기 위해 구성요소의 일부 치수는 기타 구성요소보다 상대적으로 과장되었다. 또한, 적합하다고 고려되는 경우, 도면 부호는 상응하는 또는 유사한 구성요소를 나타내는 도면에서 반복되었다.

도 1 내지 5는 집적 회로(IC)용 구리 인터커넥트를 형성하는 방법을 나타낸다. 도 1은 기판(12)을 갖는 반도체 구조(10)를 나타낸다. 도 1에서, 기판(12)은 통상적으로 단결정성 규소 웨이퍼인 베이스/저부 영역을 갖는다. 그러나, 기타 반도체 기판, 예를 들면, 게르마늄, 비소화 갈륨, 게르마늄 규소, 규소-대-절연체(SOI) 기판, 탄화규소 기판 에피택셜층(epitaxial layer), 폴리실리콘(polysilicon) 기판 등이 사용될 수 있다.

도 1에 구체적으로 도시되어 있지는 않지만, 출발 기판 물질의 표면 위에 절연 장 및 능동 전기 장치[예: 커패시터, MOSFET, 2극성 장치(bipolar device), 다이오드, 로직 게이트(logic gate) 등]를 형성하기 위해 통상적인 집적 회로 공정이 사용된다. 이들 층은 도 1에서 저부/베이스 층(12)으로서 본질적으로 및 총괄적으로 나타낸다. 기판 위에 형성된 이들 능동 장치는 폴리실리콘, 무정형 규소와 같은 반도체 층 또는 살리시드 처리 영역(salicided region) 위에 상

호접속된다. 또다른 방법으로, 이들 능동 회로는 또한 금속성 인터커넥트, 또는 반도체성 인터커넥트와 금속성 인터커넥트와의 특정 조합에 의해 상호접속될 수 있다. 도 1은 이들 반도체성 또는 금속성 인터커넥트 구조 중의 하나 이상을 대표하는 층(14)을 나타낸다. 층(14)이 금속 인터커넥트로 선택되는 경우, 텅스텐, 알루미늄 및 알루미늄 합금, 구리, 금, 은, 내화성 금속, 전도성 산화물, 이들의 복합물 등과 같은 물질이 통상적으로 선택된다.

도 1은 제1 유전층(16)이 인터커넥트 구조(14)의 상부에 형성됨을 나타낸다. 하나의 형태에서, 도 1의 층(16)은 노(爐) 테트라에틸오르토실리케이트(TEOS) 층 및/또는 오존 TEOS 층이다. 다른 형태에서, 층(16)은 낮은 k 유전성이 보로포스포실리케이트 유리(BPSG), 불소화 TEOS(FTEOS), 중합체 물질, 플라즈마 강화된 TEOS(PETEOS), 이들의 복합물 등일 수 있다. 층(16)의 전형적인 두께는 약 2000 내지 8000Å의 범위이고, 유전층은 전형적으로 특정 유형의 화학증착(CVD)으로 형성된다.

이어서, 에칭 중지층(etch stop layer)(18)을 층(16) 위에 형성시킨다. 층(18)은, 산화물 에칭제에 노출되는 경우, 산화물과는 에칭 속도가 상이한 층과 같이, 전형적으로 플라즈마 강화 질화물(PEN), 옥시질화규소(SiON) 물질 및 이들의 복합물로부터 형성된다. 층(18)의 전형적인 두께는 약 100 내지 300Å이다. 시간 에칭(time etching)이 사용되면 임의의 에칭 중지층에 대한 요구가 존재한다는 것을 주목하는 것이 중요하다는 점에서 도 1의 구조는 필요치 않다. 따라서, 에칭 중지층(18)은 선택적이다.

에칭 중지층(18)이 형성된 후, 이어서 제2 유전층(20)이 에칭 중지층(18)의 상부에 형성된다. 층(20)의 물질 조성은 위에서 기재한 층(16)과 유사하다. 추가로, 층(20)의 두께는 위에서 기재한 바와 같은 층(16)의 두께에 필적하거나 층(20)보다 2배까지 두꺼운 층(16)과 함께 조화된다. 이어서, 공지된 사진평판 공정 및 통상적인 에칭 기술을 사용하여 층(16)을 통해 비어 개구(via opening)를 형성하고 층(20)을 통해 트렌치(trench) 인터커넥트 개구를 형성한다. 층(16) 및 (20)을 통한 이들 개구는 이중 상감 기술분야에 공지된 비어 제1 방법 또는 트렌치 제1 방법으로 형성될 수 있다. 또한, 이중 상감 공정을 도 1 내지 도 5에 나타내지만, 본원에 교시된 연마 슬러리 및 방법은 단일 상감 구조 또는 구리 플러그 영역을 형성하는 데 사용될 수 있다.

이어서, 전도성 층(22)을 층(20)의 상부 표면 위, 층(16)의 비어 개구 내부 및 층(20)의 인터커넥트 개구 내부에 부착시킨다. 도 1에서 전도성 층(22)은 얇은 차단층(barrier layer)을 형성함으로써 형성되기 시작한다. 전형적인 차단층은 질화탄탈륨, 질화티탄, 티탄텅스텐, 탄탈륨, 티탄, 질화규소탄탈륨, 질화텅스텐, 이들 물질의 합금, 이들의 복합물 등을 포함한다. 차단층의 전형적인 두께는 약 20 내지 수백 Å이다. 차단층은 후속의 금속화 영역 내부에 구리가 적합하게 함유되어 있다는 것을 보장하기 위해 필요하다. 구리 원자를 함유하는 후속의 구리 영역은 적절한 차단층이 형성되기만 하면 주변에 존재하는 규소 함유 영역(예: SiO_2)을 역으로 오염시키지 않을 것이다.

차단층이 형성된 후, 이어서 화학증착(CVD) 방법을 사용하여 차단층 위에 구리 층을 형성시킨다. 이러한 구리 층은 전형적으로 두께가 1000 내지 3000Å 정도이다. 이러한 구리 물질은 순수한 구리 층(즉, 또다른 원자 또는 일련의 원자를 의도적으로 도핑시키지 않은 구리 층)이거나 구리 합금(Cu 이외의 또다른 원자를 의도적으로 도핑시킴)이다. 또한, 이러한 CVD 구리 층은 이전에 부착된 차단층과 화학적으로 상호작용하여 적어도 계면/저부 합금 물질을 도 1에 나타낸 전도성 층(22) 내부에 형성한다. CVD 구리 층은 구리의 이온화된 금속 플라즈마(IMP) 층 또는 구리 합금의 IMP 층으로 대체시킬 수 있다. 또한, 씨드(seed) 층의 형성은 조준된 물리적 증착(PVD) 공정으로 수행될 수 있다. 전형적으로, 도 1에서 부착된 구리 물질은 구리 농도가 80% 초과이다.

IMP 및/또는 CVD 구리 층을 형성한 후, 전기도금 방법을 사용하여 CVD 구리 베이스 또는 IMP 구리 베이스 위에 구리 물질을 추가로 형성시킨다. 전형적으로, 구리 전기도금은 전도성 층(22)의 전체 두께가 약 7,000 내지 15,000Å로 달성될 때까지 수행한다. 전기도금된 구리는 순수한 구리 또는 구리 복합 물질중 하나일 수 있다.

도 2는 도 1의 구조(10)를 화학 기계적 처리(CMP) 도구 속에 위치시킴을 나타낸다. 도 1의 구리 층(22)을 도 2에 나타낸 화학 기계적 연마(CMP) 슬러리(24)와 접촉하도록 위치시킨다. 화학 기계적 연마 패드(26)를 슬러리(24)와 접촉하도록 위치시키고 기계적으로 회전시킨 다음, 압력을 가하여 층(22)의 상층 부분을 화학적/기계적으로 효과적으로 제거한다.

도 2는 구리 층(22)으로부터 형성된 산화 층(22a)을 나타낸다. 층(22a)은 도 2에서 슬러리(24)에 구리 층(22)이 노출됨으로써 형성된 산화된 구리 층이다. 본질적으로, 층(24)은 구리 층(22)의 얇은 상층 부분이 산화되어 도 2에 나타낸 바와 같은 산화 층(22a)을 형성하는 산화 종을 포함한다. 슬러리(24) 내부의 기타 화학 종은 층(22a)을 화학적으로 침식하여 층(22a)을 슬러리(24) 속으로 용해시킨다. 또한, 연마 패드(26)의 기계적 운동에 따른 슬러리(24) 내부의 다양한 입자 또는 연마 슬러리 물질은 층(22a)을 기계적으로 연마시켜 층(22)으로부터 층(22a)이 제거되도록 한다. 층(22a)과 후속의 산화된 Cu 층의 점진적인 산화 및 제거를 통해, 층(22a)의 상부 표면이 제거되어 유효한 구리 화학 기계적 연마(CMP)를 가능하게 한다.

도 2에 나타낸 슬러리(24)는 산화제, 카복실레이트 염(예: 시트레이트 염), 연마제 슬러리, 용매 및 임의의 트리아졸 또는 트리아졸 유도체를 포함한다. 특히, 슬러리 내부에 사용할 수 있는 산화제는 과산화수소(H_2O_2)이다. 구리를 제거하는 데 효과적인 것으로 밝혀진 카복실레이트 염은 시트르산암모늄 및 시트르산칼륨 중의 하나 이상과 같은 다수의 시트레이트 염 중의 하나를 포함한다. 우수한 구리 제거성과 평면성을 생성하는 것으로 실험적으로 입증된 통상적인 연마제는 알루미나 연마제이지만, 알루미나 연마제 대신 또는 알루미나 연마제 외에 실리카 연마제를 사용할 수 있다. 또한, 임의의 트리아졸 유도체 또는 트리아졸 용액을 슬러리에 첨가할 수 있다. 예를 들면, 1,2,4-트리아졸을 구리 CMP 슬러리에 첨가하면 산화물 트렌치 개구 속으로 구리를 함몰시키는 양이 감소되어 구리 평면화가 개선되는 것으로 실험적으로 밝혀졌다. 도 2의 슬러리(24)에 사용된 통상적인 용매는 탈이온수(H_2O) 및 알코올 중의 하나 이상이다.

일반적으로, 슬러리(24)의 산화제(H_2O_2)는 약 0.2 내지 5.0중량%(wt%)의 범위이다. 카복실레이트 염 또는 시트레이트 염은 약 0.2 내지 약 20중량%의 범위이다. 연마제 슬러리(알루미나 연마제)는 슬러리(24)의 약 1.0 내지 12.0중량%의 범위이다. 또한, 임의의 트리아졸 또는 트리아졸 유도체는 슬러리(24)의 약 0.05 내지 2.0중량%의 범위로 슬러리(24) 내에 제공될 수 있다. 슬러리(24)의 나머지 평형유지는 전형적으로 탈이온수 및/또는 알코올 용액이다.

바람직한 형태에 있어서, 적절한 구리(Cu) 연마는 과산화수소 범위 1.0 내지 1.5중량%, 시트레이트 염 농도 범위 0.8 내지 1.3중량%, 알루미나 연마제 농도 범위 2.0 내지 4.0중량%, 트리아졸 농도 약 0.1 내지 0.2중량% 및 나머지 평형유지 용매를 사용하여 달성되는 것으로 실험적으로 밝혀졌다. 이러한 범위 내에서 사용되는 바람직한 용액은 과산화수소 1.2중량%, 시트르산암모늄 1.1중량%, 알루미나 슬러리 3.0중량%, 1,2,4-트리아졸 0.12중량% 및 탈이온수(H_2O) 나머지 평형유지량이다.

도 3은 위에서 설명한 층(22a)이 연마 패드(26)의 기계적 운동과 함께 슬러리(24)에 의해 제거됨을 나타낸다. 산화층(22b)은 연마가 진행되고 산화된 물질이 제거됨에 따라 연속적으로 형성된다. 시간 경과에 따라 연속적으로 형성되고 새로운 Cu 원자가 슬러리에 노출되는 이들 산화 층(22b)은 연마 패드(26)의 기계적 상호작용과 함께 슬러리(24)의 화학적 상호작용으로 연속적으로 제거된다. 따라서, 도 3에 나타낸 바와 같이, 유전체(20) 위에 위치한 층(22)의 전체 두께는 감소하지만 층(22)의 전체 평면성은 시간이 경과하면서 점차적으로 개선된다.

도 4는, 슬러리(24)를 사용한 화학 기계적 연마(CMP)가, 구리 인터커넥트(28)가 도 4에 나타낸 바와 같이 형성될 때까지 계속됨을 나타낸다. 바람직한 형태에서, 인터커넥트(28)는 유전층(20)의 상부 표면과 동일 평면상에 형성될 것

이다. 그러나, 구리 층(22)의 일부 함몰/디싱(dishing)은 대부분의 CMP 시스템에서 발생하여 도 4에 나타낸 함몰된 인터커넥트(28)를 생성시킬 수 있다. CMP 슬러리 내에 트리아졸 또는 트리아졸 유도체가 존재하면 구리 인터커넥트(28)의 이런 불리한 함몰을 감소시키는 것이 실험적으로 나타났다는 것을 주지하는 것이 중요하다. 그러나, 층(28) 함몰 전체를 제거하는 것은 모든 적용에서 가능한 것은 아닐 수 있다. 도 4는 또한 얇은 구리 산화물 층(22)이 인터커넥트 층(28)의 상부 표면에 잔존할 수 있음을 나타낸다.

도 5는 도 4에 설명된 구리 함몰 문제가 도 2 내지 도 4에 설명된 구리 연마 외에 후속적인 산화물 연마를 수행함으로써 개선될 수 있음을 나타낸다. 산화물 연마를 수행하기 위해, 제2 슬러리(30)와 제2 연마 패드(32)를 반도체 구조(10)의 상부에 적용하여 제2 CMP 공정을 수행한다. 도 5의 연마 패드(32)와 도 3의 패드(26)는 동일한 CMP 도구 상의 동일한 패드일 수 있지만, 패드(26)와 패드(32)는 매우 상이한 CMP 도구 상의 상이한 연마 패드일 수 있다. 제2 슬러리(30)와 슬러리(24)는 바람직하게는 상이하기 때문에, 제2 슬러리(30)는 구리에 대해 선택적으로 산화물을 제거하도록 최적화되는 한편 슬러리(24)는 산화물에 대해 선택적으로 구리를 제거하도록 최적화된다. 도 5에서, 제2 슬러리(30)는 전형적으로 KOH와 탈이온수를 포함하는 실리카 연마제이다. 연마 패드(32)와 인접한 당해 제2 슬러리(30)는 층(20)의 얇은 상층 부분을 유효하게 제거할 수 있도록 하기 때문에, 층(20)이 구리 인터커넥트(28)의 상부 표면과 동일 평면상에서 다시 제조된다.

도 5에서, 구리 이중 상감 인터커넥트는 본원에 교시된 구리 CMP 슬러리를 사용으로써 완료된다.

본 발명은 구체적인 양태를 참조하여 기재되고 설명되었지만, 본 발명을 이들 예시적인 양태로 제한하려는 것은 아니다. 당해 기술분야의 숙련가들은 본 발명의 정신 및 범주로부터 벗어나지 않고 변형과 변경이 가능함을 인지할 것이다. 예를 들면, 본원에 기재된 두께는 평판술 면에서의 특징적인 크기가 작아지고 기술적 진보가 진행됨에 따라 시간의 경과로 대부분 작아지게 된다. 저압 CVD(LPCVD), 플라즈마 강화 CVD(PECVD), 물리적 증착(PVD), 무전해 도금, 스퍼터링(sputtering) 등과 같은 기타 부착 방법이 본원에서 다양한 층을 형성하는 데 사용될 수 있다. 본원에서 교시된 산화제가 구리를 산화시키는 임의의 화학약품일 수 있다는 점에서 H_2O_2 이외의 기타 산화제가 사용될 수 있다. 따라서, 본 발명은 첨부한 청구의 범위의 영역내의 모든 변경과 변형을 포함하는 것으로 의도된다.

발명의 효과

본 발명의 슬러리는 산화물에 대한 구리의 선택성이 우수하고, 그 결과, 구리 장치에서 전기 성능이 우수하며, 이의 배열을 기타 선행 기술의 슬러리와 비교하는 경우 환경적으로 안전하기 때문에, 슬러리의 처리는 환경적으로 어렵지 않다.

(57) 청구의 범위

청구항 1.

산화제 0.2 내지 5중량%, 카복실레이트 염 0.2 내지 20중량% 및 연마제 슬러리 1.0 내지 12중량% 및 용매를 포함하는 화학 기계적 연마 슬러리(24).

청구항 2.

상부 표면을 갖는 유전층(20)을 형성하는 단계,

유전층(20)에서 개구를 형성하는 단계,

개구 내부와 유전층(20)의 상부 표면 위에 구리 층(22)을 형성하는 단계 및

구리 층(22)을 산화제, 시트레이트 염, 연마제 슬러리 및 용매를 포함하는 연마 슬러리(24)로 연마하여, 유전층(20)의 상부 표면 위에 위치하는 구리 층(22)의 일부를 제거하고, 구리 층(22)의 일부를 개구에 잔존시키는 단계를 포함하여, 집적 회로(10) 위의 구리 층(22)을 연마하는 방법.

청구항 3.

제1 유전층(16)을 형성하는 단계,

제1 유전층(16) 위에 에칭 중지층(18)을 형성하는 단계,

에칭 중지층(18) 위에, 상부 표면을 갖는 제2 유전층(20)을 형성하는 단계,

제1 유전층(16)을 통해 비어(via)를 형성하는 단계,

비어가 인터커넥트 트렌치의 아래에 놓이도록 제2 유전층(20)을 통해 인터커넥트 트렌치를 형성하는 단계,

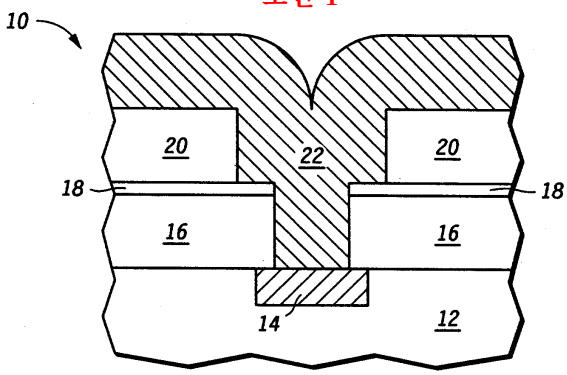
인터커넥트 트렌치와 비어내에 차단층을 형성하는 단계,

구리 층(22)을 인터커넥트 트렌치 내부, 비어 내부, 제2 유전층(20)의 상부 표면 위 및 차단층 위에 형성하는 단계 및

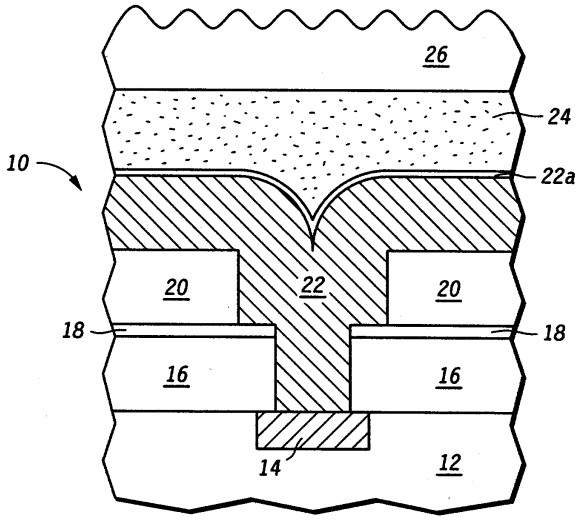
구리 층(22)을 산화제, 시트레이트 염, 연마제 슬러리, 트리아졸 유도체 및 용매를 포함하는 슬러리(24)로 연마하여, 구리 층(22)의 일부는 비어와 상호접속 트렌치에 잔존하는 한편, 제2 유전층(20)의 상부 표면 위에 위치한 구리 층(22)의 일부는 제거되도록 하는 단계를 포함하여, 집적 회로(IC)(10) 위의 구리 층(22)을 연마하는 방법.

도면

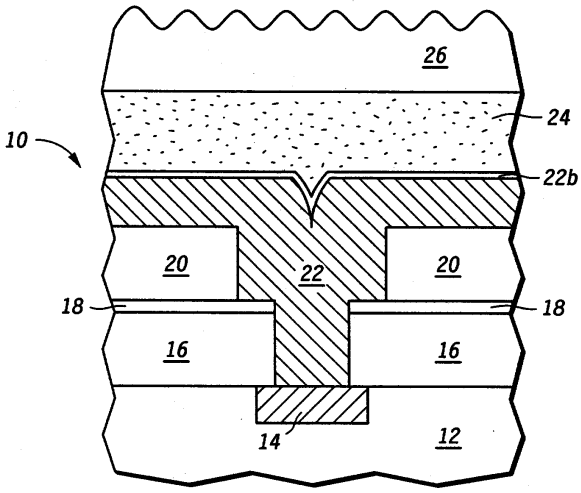
도면 1



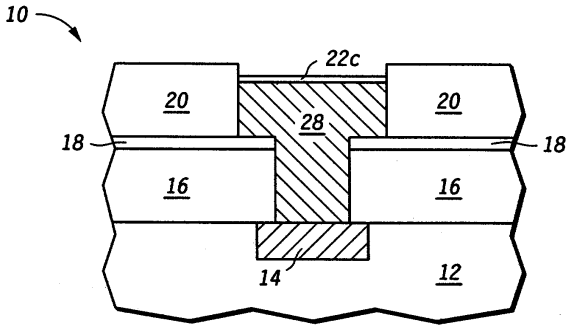
도면 2


26
24
10
22a
20
22
20
18
18
16
16
14
12

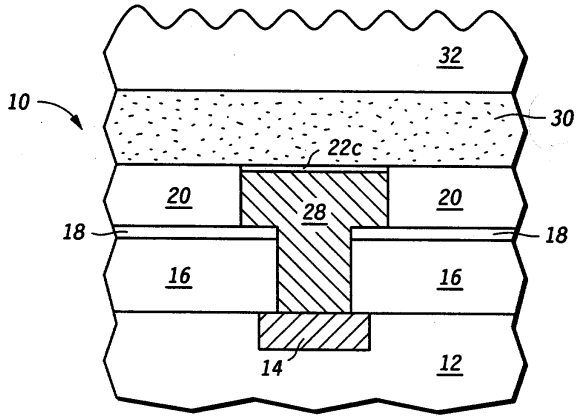
도면 3


26
24
10
22b
20
22
20
18
18
16
16
14
12

도면 4


10
22c
20
20
28
18
18
16
16
14
12

도면 5


32
10
30
22c
20
20
28
18
18
16
16
14
12