



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201706830 A

(43) 公開日：中華民國 106 (2017) 年 02 月 16 日

(21) 申請案號：105117814

(22) 申請日：中華民國 105 (2016) 年 06 月 06 日

(51) Int. Cl. :

*G06F9/30 (2006.01)**G06F9/44 (2006.01)**G06F9/45 (2006.01)*

(30) 優先權：2015/06/26

美國

14/752,727

(71) 申請人：微軟技術授權有限責任公司 (美國) MICROSOFT TECHNOLOGY LICENSING, LLC
(US)

美國

(72) 發明人：伯格 道格 BURGER, DOUG (US)；史密斯 亞倫 SMITH, AARON (US)

(74) 代理人：李世章；彭國洋

申請實體審查：無 申請專利範圍項數：20 項 圖式數：7 共 46 頁

(54) 名稱

處理編碼格式以直譯關於群組指令的資訊

PROCESSING ENCODING FORMAT TO INTERPRET INFORMATION REGARDING A GROUP OF INSTRUCTIONS

(57) 摘要

本發明提供一種包含擷取關於群組指令之資訊之步驟的方法，其中群組指令經配置以由處理器原子執行，該關於群組指令之該資訊包含用於該關於群組指令之該資訊的編碼格式。方法進一步包含處理編碼格式以直譯該關於群組指令之該資訊的步驟。

A method including fetching information regarding a group of instructions, where the group of instructions is configured to execute atomically by a processor, including an encoding format for the information regarding the group of instructions, is provided. The method further includes processing the encoding format to interpret the information regarding the group of instructions.

指定代表圖：

符號簡單說明：

100 . . . 處理器

102 . . . 前端控制單元

104 . . . 指令快取

106 . . . 分支預測器

108 . . . 指令解碼器

110 . . . 指令視窗

112 . . . 左運算元緩衝器

114 . . . 右運算元緩衝器

116 . . . 算術邏輯單元(ALU)

118 . . . 算術邏輯單元(ALU)

120 . . . 暫存器

122 . . . 載入/儲存佇列

130 . . . 指令排程器

132 . . . 群組標頭控制單元

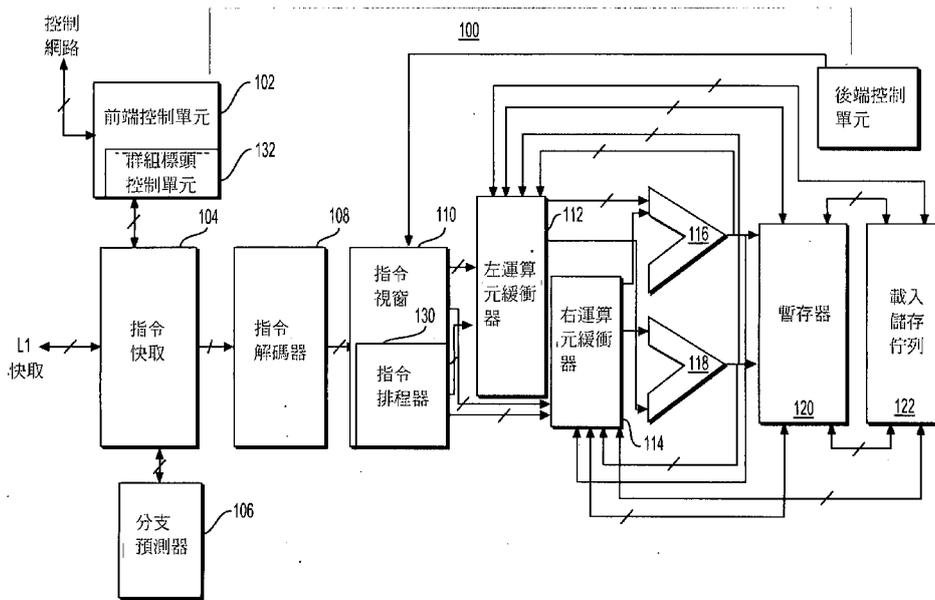


圖 1



201706830

【發明摘要】

【中文發明名稱】處理編碼格式以直譯關於群組指令的資訊

【英文發明名稱】PROCESSING ENCODING FORMAT TO INTERPRET

INFORMATION REGARDING A GROUP OF INSTRUCTIONS

【中文】

本發明提供一種包含擷取關於群組指令之資訊之步驟的方法，其中群組指令經配置以由處理器原子執行，該關於群組指令之該資訊包含用於該關於群組指令之該資訊的編碼格式。方法進一步包含處理編碼格式以直譯該關於群組指令之該資訊的步驟。

【英文】

A method including fetching information regarding a group of instructions, where the group of instructions is configured to execute atomically by a processor, including an encoding format for the information regarding the group of instructions, is provided. The method further includes processing the encoding format to interpret the information regarding the group of instructions.

【指定代表圖】第(1)圖。

【代表圖之符號簡單說明】

- 100 處理器
- 102 前端控制單元
- 104 指令快取
- 106 分支預測器

申請案號：105117814

申請日：2016年06月06日

IPC分類：

- 108 指令解碼器
- 110 指令視窗
- 112 左運算元緩衝器
- 114 右運算元緩衝器
- 116 算術邏輯單元(ALU)
- 118 算術邏輯單元(ALU)
- 120 暫存器
- 122 載入/儲存佇列
- 130 指令排程器
- 132 群組標頭控制單元

【特徵化學式】

無

【發明說明書】

【中文發明名稱】處理編碼格式以直譯關於群組指令的資訊

【英文發明名稱】PROCESSING ENCODING FORMAT TO INTERPRET
INFORMATION REGARDING A GROUP OF INSTRUCTIONS

【技術領域】

【0001】本發明係與處理編碼格式以直譯關於群組指令的資訊相關。

【先前技術】

【0002】指令集架構(ISA)及處理器的設計者在功率及效能間取捨。舉例而言，若設計者選擇帶有提供較高效能之指令的ISA，則處理器所消耗掉的功率亦可能會較高。作為替代地，若設計者選擇帶有消耗較低功率之指令的ISA，則效能可能會較差。功率消耗可與處理器的硬體資源數量相關，該等硬體資源如在執行期間由指令所使用的算術邏輯單元(ALU)、快取列或暫存器。此類硬體資源的大量使用可用較高功率消耗之成本來提供較好的效能。作為替代地，使用小數量之此類硬體資源可導致使用較差效能之成本的較低功率消耗。

【0003】使用編譯器來編譯高階程式碼為與ISA及處理器架構兼容的指令。

【發明內容】

【0004】 在一態樣中，提供一種方法，該方法包含以下步驟：擷取關於群組指令的資訊，其中群組指令經配置以由處理器原子執行，用於該群組指令的該資訊包含用於關於群組指令的該資訊的編碼格式。方法可更包含以下步驟：處理編碼格式以直譯關於該群組指令的該資訊。

【0005】 在另一態樣中，提供一種方法，該方法包含以下步驟：擷取用於群組指令的群組標頭，其中群組指令經配置以由處理器原子執行，其中群組標頭包含第一欄位及第二欄位，該第一欄位係用於決定群組標頭的編碼格式及該第二欄位包含決定群組標頭之正確性的正確性資訊。方法可更包含以下步驟：處理該編碼格式以直譯關於該組指令之該資訊。方法可更包含以下步驟：處理正確性資訊以決定群組標頭的正確性。

【0006】 在另一態樣中，提供一種方法，該方法包含以下步驟：處理群組指令，其中群組指令經配置以由處理器原子執行，以產生關於群組指令的資訊，該資訊包含關於群組指令的中介資訊及用於中介資訊的編碼格式，其中使用編碼格式以直譯中介資訊。方法可更包含以下步驟：儲存中介資訊及編碼格式以用於由處理器所執行的後續處理。

【0007】 在另一態樣中，提供處理器，該處理器包含前端控制單元，該前端控制單元係用於擷取關於群組指

令的資訊，其中群組指令經配置以由處理器原子執行，關於該群組指令的該資訊包含用於關於該群組指令的該資訊的編碼格式。處理器可更包含格式直譯單元，該格式直譯單元係用於處理編碼格式以直譯關於群組指令的資訊，包含基於至少編碼格式來決定(1)用於群組指令之分支預測資訊、(2)用於群組指令之載入/儲存佇列資訊、(3)群組指令之離開類型資訊、(4)至處理器的指令集架構之至少一部分的索引、(5)關於群組指令中的載入操作及儲存操作之複雜度的資訊或(6)群組指令之執行要求之至少一者。

【0008】 提供本[發明內容]以用簡化形式介紹精選概念，及於以下[實施方式]中進一步地描述該等精選概念。本[發明內容]不意欲辨識所主張之標的之關鍵特徵或必要特徵，亦不意欲用來限制所主張之標的之範疇。

【圖式簡單說明】

【0009】 示例性地圖示本發明，且本發明不由附加圖式所限制，其中相同的符號係指示相同元素。圖式中之元素僅為簡明圖示，該等元素並不需以比例繪製。

【0010】 圖1為根據一範例之代表性處理器的方塊圖；

【0011】 圖2為根據一範例之群組標頭控制單元的方塊圖；

【0012】 圖3為根據一範例之格式直譯單元的方塊圖；

【0013】 圖4為根據一範例之可配置的組合邏輯單元的方塊圖；

【0014】 圖5為根據一範例之方法的流程圖；

【0015】 圖6為根據一範例之方法的流程圖；及

【0016】 圖7為根據一範例之方法的流程圖。

【實施方式】

【0017】 本文所描述之範例係與可具有經組織化在群組中之指令(例如，原子擷取、執行及提交的指令塊)的指令集架構(ISA)及處理器相關。因此，處理器可用原子方式擷取全體屬於單一群組的指令、將該等指令映射至處理器內部的執行資源、執行指令及提交該等指令的結果。處理器亦可提交所有指令的結果或空值化整體群組的執行。可用資料流順序執行群組內部的指令。此外，處理器可允許群組內部的指令直接彼此溝通。產生結果的指令可傳送該結果至消耗結果的另一指令(取代寫入結果至暫存器檔案之方式)。舉例而言，可如表1所展示地表示新增儲存於暫存器R1及R2中的值之指令。

I[0] READ R1 T[2,R];
I[1] READ R2 T[2,L];
I[2] ADD T[3,L].

【0018】 以此方式，不用指令來具體指定來源運算元；取而代之的是，藉由針對加法指令的指令來具體指定該等來源運算元。編譯器可在指令編譯期間明確地編碼控制及資料從屬，從而使處理器免於在執行時間重新發現該等從屬。此事可在該等指令執行期間有利地導致處理器載入及能量節省。舉例而言，編譯器可使用預測以轉換所有的控制從屬為資料流從屬。使用該等技術，可減少對耗電暫存器檔案之存取的數量。下文的表2展示用於此類指令的通用指令格式的範例。

OPCODE	PR	BID	XOP	TARGET1	TARGET2
--------	----	-----	-----	---------	---------

【0019】 每個指令可為合適大小，如32位元、64位元或另一大小。在如表2中所展示的範例中，每個指令可包含OPCODE欄位、PR(預測)欄位、BID(廣播辨識符)欄位、XOP(擴展OPCODE)欄位、TARGET1欄位及TARGET2欄位。OPCODE欄位可具體指定用於一指令或群組指令(如加法、讀取、寫入或乘法)的唯一操作代碼。PR(預測)欄位可具體指定任何相關於指令的預測。舉例而言，可如下列使用兩位元PR：00—不預測；01—保留；10—預測假；11—預測真。因此，舉例而言，若指令執行且僅若比較結果為真，則可在執行比較之另一指令的結果上預測指令。BID(廣播辨識符)欄位可支援運算元至群組中之任何數量的消費者指令之發送。可使用2位元BID欄位以編碼指令在其上接

收該指令之運算元之一者的廣播通道。XOP (擴展 OPCODE) 欄位可支援擴展操作碼類型。TARGET 1 及 TARGET 2 欄位可允許最多兩個要被編碼的目標指令。目標欄位可具體指定生產者指令之結果的消費者指令，因此許可指令間的直接通訊。

【0020】指令的每個群組可具有與群組指令相關的某些資訊，如與群組指令相關的控制資訊。可藉由編譯器在將高階程式碼(如C或C++)編譯為指令的期間來產生此資訊，以用於與本發明一致之處理器上的執行。可藉由編譯器在編譯群組指令時及藉由在執行期間檢驗指令的本質來擷取一些此類資訊。額外地或作為替代地，與群組指令相關的資訊可為與群組指令相關的中介資訊。在一範例中，可將此類資訊封裝至與群組指令相關的標頭中。因此，群組標頭可包含關於群組指令的控制資訊及/或中介資訊。在一範例中，此資訊可有利地幫助處理器更有效地執行群組指令。帶有示例性欄位及每個欄位之示例性描述的群組標頭之一範例為下文所示之表3：

欄位	描述
ID	可設定此欄位為 1 以指示有效的群組指令的開始。此亦包含關於機器版本及架構版本的資訊。
大小	此欄位可包含 4 條指令塊之數量，該等 4 條指令塊係包含於群組指令中。因此，舉

欄位	描述
	<p>例而言，00 值可指示群組中最小的群組指令 (例如，群組標頭後面接著 4 條指令)。</p> <p>01 值可指示群組標頭後面接著 8 條指令。10 值可指示群組標頭後面接著 16 條指令。11 值可指示群組標頭後面接著 32 條指令。此欄位可用其他方式編碼群組指令之大小。舉例而言，此欄位可具體指定群組中之指令的精確數量 (例如，群組標頭後面接著 7 條指令)。作為另一範例，此欄位可導致由處理器所處理之功能的處理，該功能之該處理係導致關於大小的資訊。</p>
XFLAGS	<p>此欄位可包含旗標，該等旗標係指示用於群組指令之特定的執行要求，如：</p> <p>XFLAGS[0] 向量模式：</p> <p>此旗標可指示指令將被複製至獨立的向量流水線，該等向量流水線之每者可包含指令視窗、運算元緩衝器、ALU 及暫存器。</p> <p>XFLAGS[1] 禁止分支預測器：</p> <p>當設定此旗標時可導致分支預測器被禁止。此事可制止分支預測器在確定知道前預測分支將要到哪。</p> <p>XFLAGS[2] 禁止記憶體從屬預測器：</p> <p>當設定此旗標時可導致記憶體從屬被禁止。此事可制止記憶體從屬預測器預測記憶體操作 (如載入/儲存操作) 間之從屬。</p>

欄位	描述
	<p>XFLAGS[3] 區塊同步要求： 當設定此旗標時可強加可不與目前群組指令平行地在另一核心上執行另一群組指令之要求。此外，當設定此旗標時亦可強加群組指令可不預測地執行之要求。</p> <p>XFLAGS[4] 區塊後中斷： 當設定此旗標時可指示在群組指令後有中斷。</p> <p>XFLAGS[5] 區塊前中斷： 當設定此旗標時可指示在群組指令前有中斷。</p> <p>XFLAGS[6] 保留： 可保留此旗標以用於未來使用。</p>
離開類型	<p>此欄位可編碼最多六個 3 位元群組離開類型，以由分支預測器所使用。</p> <p>000 - 空值： 此分支離開類型可指示分支預測器在此欄位中沒有用於分支預測器的資訊。</p> <p>001 - 循序： 此分支離開類型可指示分支預測器下一個分支是至程式碼中之下一個群組指令。可藉由因素化群組指令之目前位址及群組指令之大小(例如，目前區塊位址及區塊大小)來計算循序分支離開類型。</p> <p>010 - 偏移：</p>

欄位	描述
	<p>此分支離開類型可指示分支預測器下一個分支相對偏移位址所到的區塊，其中偏移被視為群組偏移。</p> <p>011 - 間接：</p> <p>此分支離開類型可指示分支預測器下一個分支是間接類型。因此，舉例而言，此分支離開類型可取決於包含後續群組指令之開始的位址及其相關的群組標頭之暫存器或記憶體位置。</p> <p>100 - 呼叫：</p> <p>此分支離開類型可指示分支預測器若後續群組指令包含子程序呼叫，則所預測的分支至該後續群組指令。</p> <p>101 - 回傳：</p> <p>此分支離開類型可指示分支預測器若後續群組指令包含來自子程序呼叫的回傳，則所預測的分支至該後續群組指令。</p> <p>可保留其他位元模式以作為未來使用。</p>
儲存遮罩	<p>此欄位可辨識被指派至存儲的載入—儲存辨識符(LSID)。舉例而言，LSQ 區塊可能必須在群組指令被允許完成前接收被指派至用於群組指令之存儲的LSID之每者。</p>
寫入遮罩	<p>此欄位可辨識群組指令可寫入的全域暫存器。舉例而言，暫存器檔案可能必須在群</p>

欄位	描述
	組指令被允許完成前接收寫入的每個條目。
至規格 的索引	此欄位可具體指定至指令集架構 (ISA) 規格的索引。舉例而言，ISA 規格可包含被支援的裝置種類。裝置種類可指裝置是否為高效能裝置或物聯網、行動裝置、可穿戴式裝置或其他嵌入式類型裝置。
群組正 確性	此欄位可具體指定固定程式碼模式或可變模式 (如校驗和值)，以決定目前的群組指令是否為正確的群組。以此方式，此欄位可提供完整性檢查以確保跳躍是至有效的群組指令。此外，因相關於群組指令的惡意軟體將不會通過群組正確性確認，故此欄位可提供經強化的安全性。
編碼 格式	此欄位可提供處理器關於如何決定標頭之編碼格式的資訊。此欄位可提供處理器關於如何基於編碼格式來直譯群組標頭之剩餘欄位的資訊。因此，舉例而言，以此欄位中之三個位元可編碼用於標頭結構之八個不同格式。當處理此欄位時，此欄位可決定用於此表之其他欄位的編碼格式。用於群組標頭結構之格式之每一者可包含關於在群組標頭結構之該格式中之欄位的資訊及與欄位相關之功能。舉例而言，編碼格式可具體指定用於群組指令之操作碼的

欄位	描述
	大小。
載入 / 儲存規格	此欄位可具體指定與群組指令相關之載入 / 儲存操作是簡單的或複雜的。舉例而言，簡單儲存可相關於儲存經提交的運算元值於不同的記憶體位置；對之，複雜儲存可相關於儲存經提交的運算元值於共享的記憶體位置。

【0021】雖然表3中所展示的示例性群組標頭包含眾多欄位，但此僅為示例性的。在一實施例中，編譯器可基於指令之本質及/或基於處理要求之本質(如高效能或低功率)來選擇某些群組標頭結構。此事可有利地允許在效能及功率消耗間取捨的較佳平衡。對於某些類型的處理應用程式(如以大量核心進行的高效能計算)來說，大群組的標頭可為所欲的選擇。作為替代地，對於其他類型的處理應用程式(如在物聯網中所使用的嵌入式處理器、行動裝置、可穿戴式裝置或其他嵌入式計算類型的應用程式)來說，較小群組的標頭可為所欲的選擇。因此，在本發明之一態樣中，可為特定的處理環境來裁剪群組標題結構。在另一態樣中，可取決於群組指令中指令之本質來裁剪群組標題結構。舉例而言，若群組指令包含多次執行的迴圈，則可需更擴展的群組標頭以封裝對應至群組指令的控制資訊。額外的控制資訊可允許處

理器更有效地執行迴圈及因而改善效能。作為替代地，若有一組將來很少執行的指令，則用於此組之群組標頭可為較小的。在另一範例中，若群組指令包含經預測的控制迴圈，則群組標頭結構可為更擴展的。相似地，若群組指令具有大量的指令層級平行，則群組標頭結構可為更擴展的。可使用群組標頭中之額外的控制資訊以有效地利用指令層級平行於群組指令中。在另一範例中，若群組指令包含多個分支指令，則群組標頭可為更擴展的。因關於分支指令之額外的控制資訊將導致更少的管線排放，故該額外的控制資訊將使程式碼執行更具效率。

【0022】 此外，可結合或進一步分離對應至欄位的功能。舉例而言，雖然表3的示例性群組標頭包含分離的ID欄位及大小欄位，但可將該等兩欄位結合為單一欄位。可在沒有背離本發明之範疇的情況下，對群組標頭結構及格式做出其他變化。舉例而言，可包含額外欄位，該等額外欄位包含相關於群組指令之特徵的資訊。可基於群組指令之執行頻率來包含某些欄位。

【0023】 包含於群組標頭結構的欄位或相似的資訊集可為特定處理器或處理器家族之公開可用的標準指令集架構(ISA)之部分。欄位之子集合可為對ISA的專有擴展。某些欄位可具有對處理器中之可配置邏輯陣列的存取，使得可調用可取決於可配置邏輯陣列來不同地直譯欄位中之某些位元值的狀態機器。因此，經編譯的程式可具有該經編譯的程式自身的專有群組標頭架構，該專

有群組標頭架構將包含某些位元值或欄位藉由可配置邏輯陣列的處理。可動態 (on-the-fly) 變化可配置邏輯陣列的配置，以允許僅可由具有可處理此類功能之可配置的邏輯陣列的處理器所直譯之群組標頭結構。作為替代地，某欄位或欄位中的位元值可指示記憶體 (如快閃記憶體) 中之位置，該記憶體可經配置以允許欄位或欄位中之位元值的不同直譯。因此，欄位中之某些位元值可為處理器之標準 ISA 之部分，但欄位中之某些其他位元值可提供專有功能。示例性欄位可允許 ISA 設計者新增專有擴展至群組標頭結構，而無須整體揭露與專有擴展相關之本質及功能。因此，在此範例中，由 ISA 設計者所發布的編譯器將支援欄位中的專有位元值或整體分離的專有欄位。此類欄位的使用可特定地相關於硬體加速器，該等硬體加速器係專有於某些處理器設計。因此，程式可包含無法識別的群組標頭欄位，但程式可進一步包含配方以解碼欄位。

【0024】圖1為根據本發明之一範例的代表性處理器100之部分的方塊圖。處理器100可包含前端控制單元102、指令快取104、分支預測器106、指令解碼器108、指令視窗110、左運算元緩衝器112、右運算元緩衝器114、算術邏輯單元 (ALU) 116、算術邏輯單元 (ALU) 118、暫存器120及載入/儲存佇列122。在一些實例中，匯流排可僅傳送資料及指令；在一些實例中，匯流排可僅傳送資料 (例如，運算元)；在其他實例中，

匯流排可僅傳送控制信號，例如前端控制單元102可經由僅傳送控制信號的匯流排來與其他控制網路進行通訊。在一範例中，前端控制單元102可包含組合邏輯及狀態機器以操作處理的前端，該處理的前端包含指令擷取及解碼。舉例而言，前端控制單元102可從用於儲存至指令快取104及稍後由指令解碼器108處理的L1快取或另一快取擷取指令。前端控制單元102可經由控制網路而與處理器100的其他部分來交換控制資訊。處理器100可包含單核心或多核心。在此情況中，可有眾多的如圖1所展示之至少一些元素的實例。前端控制單元102可協作及管理處理器之不同核心及其他部分的控制。因此，在此範例中，可同步執行群組指令於多核心上，且前端控制單元102可經由控制網路來與其他核心交換控制資訊以確保同步(如需要的話)，以用於各種群組指令的執行。前端控制單元102可在每個時脈週期擷取及解碼單一指令或多個指令。經解碼的指令可儲存於指令視窗110中。指令視窗110可包含指令排程器130。指令排程器130可維持每個經解碼的指令之輸入(例如每個經解碼的指令之預測或運算元)之準備好的狀態。當所有每個經解碼的指令之輸入(如有的話)係準備好的時候，可由指令排程器130喚醒指令且該指令準備好被發布。雖然圖1展示了以某方式所布置之處理器100之某些數量的元件，但仍可有以不同方式布置之較多數量或較少數量的元件。

【0025】 在指令被發布前，可儲存由指令所要求的任何運算元於左運算元緩衝器112中及/或右運算元緩衝器114中(如需要的話)。取決於指令的操作碼，可使用ALU 116及/或ALU 118或其他功能單元來執行操作於運算元上。可儲存ALU之輸出於運算元緩衝器中或儲存ALU之該等輸出於一或多個暫存器120中。直到群組指令提交前，在資料流順序中所發布的儲存操作可在載入/儲存佇列122中皆為佇列的。當群組指令提交時，載入/儲存佇列122可將經提交群組之存儲寫入至記憶體。分支預測器106可處理與分支離開類型及與做出分支預測資訊之因素相關的群組標頭資訊。

【0026】 繼續參考圖1，前端控制單元102可更包含群組標頭控制單元132。群組標頭控制單元132可處理關於可原子執行的群組指令之控制資訊及中介資訊。在一範例中，群組標頭控制單元132可處理用於此類群組指令的群組標頭。如先前相關於表3所討論地，群組標頭可包含關於群組指令的控制資訊及/或中介資訊。群組標頭控制單元132可包含組合邏輯、狀態機器及暫時儲存單元(如觸發器)，以處理群組標頭中之各個欄位。

【0027】 圖2為根據一範例之群組標頭控制單元132及該群組標頭控制單元132之帶有處理器100之剩餘部分之介面的方塊圖。群組標頭控制單元132可包含群組正確性單元202、格式直譯單元204、指令狀態機器(ISM) 206及解多工器208。前端控制單元102可自指

令快取 104 來擷取快取列 (例如, 128 位元的快取列)。可藉由一次擷取一位元組、一次擷取八位元組、或一次擷取一半的快取列或以其他數量來執行擷取。指令解碼器 108 可解碼快取列及轉發解碼資訊給解多工器 208。在 ISM 206 的控制之下, 可將解多工器 208 的輸出提供給指令視窗 110 或格式直譯單元 204。因此, 舉例而言, 若快取列包含群組標頭, 則可將解多工器 208 之輸出提供給格式直譯單元 204。雖然圖 2 展示了輸出群組標頭的解多工器 208, 但圖 2 可沒有解多工器。取而代之的是, 舉例而言, 圖 2 可有兩個不同的埠; 因此可在不同於用於擷取指令之埠的埠上來擷取群組標頭。在與固定大小之群組指令 (例如, 32 條指令) 相關的一範例中, 群組標頭將在群組指令的開始處; 因此程式計數器 (PC) 之初始值將指向群組標頭。在與可變大小之群組指令 (例如, 32、64、96 或 128 條指令) 相關的另一範例中, 前端控制單元 102 將提供關於目前在指令視窗中之群組指令之大小的資訊給群組標頭控制單元 132。一旦群組標頭控制單元 132 具有此資訊, 則該群組標頭控制單元 132 立即可使用該資訊及 PC 值以決定群組標頭之位置。雖然圖 2 展示了以某方式所布置之群組標頭控制單元 132 之某些數量的元件, 但仍可有以不同方式布置之較多數量或較少數量的元件。

【0028】 繼續參考圖 2, 格式直譯單元 204 可接收群組標頭及轉發整體的群組標頭至群組正確性單元 202。作

為替代地，可將解多工器 208 之一輸出直接耦合至群組正確性單元 202。群組正確性單元 202 亦可自記憶體位置(例如，快閃記憶體位置)取回為群組正確性欄位而在先前儲存的值。先前儲存的值可具體指定固定程式碼模式或可變模式(如在群組標頭之剩餘內容上於先前計算的校驗和值(例如，如表 3 中所展示地))。在先前儲存的值為固定程式碼模式的情況中，群組正確性單元 202 稍後可將自記憶體取回的固定程式碼模式與自群組標頭之群組正確性欄位取回的固定程式碼模式做比較。若匹配，則群組正確性單元 202 可產生用於正確信號之高值。若不匹配，則群組正確性單元 202 可產生用於正確信號之低值。在一範例中，此事將導致處理器 100 瞭解此為至潛在異常的群組指令之非法跳躍。在一範例中，當正確信號至低值時，處理器 100 將產生例外。在先前儲存的值為可變模式(如在群組標頭之剩餘部分上於先前計算的校驗和)的情況中，則群組正確性單元可計算在作為擷取程序之部分所接收的群組標頭之剩餘部分上的校驗和。群組正確性單元 202 可將自記憶體取回的可變模式與基於群組標頭之剩餘部分所產生的可變模式做比較。若兩個可變模式(例如，校驗和)匹配，則群組正確性單元 202 可產生用於正確信號的高值。若不匹配，則群組正確性單元 202 可產生用於正確信號的低值。在一範例中，此事將導致處理器 100 瞭解此為至潛在異常的群組指令之非法跳躍。在一範例中，當正確信號至低

值時，處理器 100 將產生例外。以此方式的處理器 100 可藉由知道何時有可能已被駭客放置在指令快取或另一記憶體中之至異常的群組指令之非法跳躍，而有利地提供程式碼的安全執行。非法跳躍亦可有利地在程式碼開發期間幫助除錯程式碼。

【0029】 繼續參考圖 2，格式直譯單元 204 可處理群組標頭之各個欄位中的位元值及產生由處理器 100 之各種硬體元素所使用的控制信號。該等硬體元素包含(但不限於)圖 1 所展示的那些硬體元素，圖 1 所展示的那些硬體元素包含分支預測器 106、指令解碼器 108、指令排程器 130、暫存器 120 及載入/儲存佇列 122。在一範例中，格式直譯單元 204 可處理表 3 中所展示的群組標頭之各個欄位中的位元值，以產生關於群組指令之資訊。在一範例中，格式直譯單元 204 可藉由處理欄位編碼格式及決定用於群組標頭中之資訊的編碼格式來產生用於群組指令之控制資訊。在另一範例中，格式直譯單元可藉由處理經決定的編碼格式及群組標頭中之資訊來產生用於群組指令的中介資訊。舉例而言，格式直譯單元 204 可產生可被提供至分支預測器 106 的分支預測信號。此信號可提供分支預測器 106 控制資訊(如相關於表 3 中之標記為離開類型之欄位所描述地)。格式直譯單元 204 亦可產生可被供應至載入/儲存佇列 122 的載入/儲存佇列 (LSQ) 信號。此信號可提供載入/儲存佇列 122 控制資訊(如相關於表 3 中之標記為儲存遮罩及寫入遮罩之欄位所

描述地)。格式直譯單元204亦可產生可被供應至其他硬體元素的執行要求，該等其他的硬體元素包含(例如)指令解碼器108及指令排程器130。這些信號可提供控制資訊(如相關於表3中之標記為XFLAGS之欄位所描述地)。格式直譯單元204亦可產生至指令集架構(ISA)規格的索引。舉例而言，ISA規格可包含被支援的裝置種類。裝置種類可指裝置是否為高效能裝置或物聯網、行動裝置、可穿戴式裝置或其他嵌入式類型裝置。由格式直譯單元所產生的輸出僅為示例性的，該格式直譯單元可產生額外的或較少的輸出(如需要的話)。此外，取決於表3中所展示的編碼格式欄位中的位元值，格式直譯單元204可產生經提供給硬體元素之資訊的不同值。舉例而言，若編碼格式欄位具有k個位元，則可產生 2^k 個用於格式直譯單元204之輸出的不同值。

【0030】圖3為根據一範例之格式直譯單元204的方塊圖。格式直譯單元204可包含儲存單元302、第一組合邏輯單元304、第二組合邏輯單元306、第三組合邏輯單元308、及第N組合邏輯單元310、及可取決於群組標頭中之位元值來提供由處理器100之各種硬體元素所使用的輸出之多工器320、多工器322及多工器324。可使用儲存單元302以儲存用於群組標頭的各個欄位(例如，N個欄位，其中N為大於1但小於某數字的整數)GH0、GH1、GH2及GHN。在一範例中，群組標頭可具有128個位元；因此GH0、GH1、GH2及GHN可

包含新增最多至128位元的一些欄位。在一範例中，該等欄位可為相關於表3所描述的欄位。可將包含於儲存單元302的位元值耦合至N個組合邏輯方塊，該N個組合邏輯方塊包含第一組合邏輯方塊304、第二組合邏輯方塊306、第三組合邏輯方塊308及第N組合邏輯方塊310。這些單元之每者可為硬編碼組合邏輯方塊。作為替代地，至少一些或全部的該等單元可為可配置的組合邏輯方塊。每個組合邏輯方塊之輸出可經耦合至N個多工器，該N個多工器包含可取決於群組標頭中的位元值而提供由處理器100之各種硬體元素所使用之輸出的多工器320、多工器322及多工器324。可使用K個控制位元來控制多工器320、多工器322及多工器324。可藉由經編譯的程式來提供K個控制位元，及該K個控制位元可反映特定的群組標頭格式及結構之選擇。在一範例中，K個控制位元可相關於表3之編碼格式欄位。雖然圖3展示了以某方式所布置之格式直譯單元204之某些數量的元件，但仍可有以不同方式布置之較多數量或較少數量的元件。

【0031】 多工器的輸出可對應至相關於圖2所討論的控制信號。舉例而言，多工器的輸出可包含分支預測器信號、載入/儲存佇列(LSQ)信號、執行要求及至ISA的索引，可將該等信號、要求及索引之每者供應至處理器100的各種硬體元素。在一範例中，可自一或多個儲存於儲存單元302中及如由第一組合邏輯單元304所處

理之群組標頭位元(例如, 128位元)之結合來產生分支預測器信號。作為替代地, 如圖3中所展示地, 在另一範例中, 可自一或多個儲存於儲存單元302中及如由第二組合邏輯單元306所處理之群組標頭位元(例如, 128位元)之結合來產生分支預測器信號。在另一範例中, 可自一或多個儲存於儲存單元302中及如由第三組合邏輯單元308所處理之群組標頭位元(例如, 128位元)之結合來產生載入/儲存(LSQ)信號。在另一範例中, 可自一或多個儲存於儲存單元302中及如由第N組合邏輯單元308所處理之群組標頭位元(例如, 128位元)之結合來產生執行要求信號。在另一範例中, 可自一或多個儲存於儲存單元302中及如由第N組合邏輯單元308所處理之群組標頭位元(例如, 128位元)之結合來產生至ISA信號之索引。可基於被用來控制多工器之K個位元之值來進一步選擇信號值之每者。在該等範例之每個範例中, 可不處理儲存於儲存單元302中之群組標頭中之全部位元(例如, 128位元)。取而代之的是, 可處理位元之子集。此外, 儲存單元302可儲存較大的群組標頭或較小的群組標頭。

【0032】 圖4為根據一範例之可配置的組合邏輯單元400的方塊圖。舉例而言, 可如圖4相關於可配置的組合邏輯單元400所展示地實施組合邏輯單元304、組合邏輯單元306、組合邏輯單元308及組合邏輯單元310之任何一者。此事可有利地允許使用者改變編碼格式如何

被動態 (on-the-fly) 處理。作為替代地，組合邏輯單元可為硬編碼，使得可固定配置且不能動態變化該配置。可配置的組合邏輯單元 400 可包含輸入鎖存器 402、組合邏輯方塊 404、輸出鎖存器 406 及狀態鎖存器 408。可使用相同時脈計時三種鎖存器之每者。輸入鎖存器 402 可鎖存於群組標頭之各個欄位中之位元值。輸出鎖存器 406 可鎖存自組合邏輯方塊 404 所接收的輸出。狀態鎖存器 408 可鎖存狀態資訊。組合邏輯方塊 404 可處理輸入鎖存器 402 之輸出及狀態鎖存器 408 之輸出及基於這些輸入來決定輸出。可將輸出鎖存器 406 之輸出耦合至多工器 (例如，圖 3 中所展示的多工器)。可使用可程式邏輯 (如可程式邏輯裝置 (PLD) 或現場可程式陣列 (FPGA)) 來實施組合邏輯方塊 404。作為替代地，可用儲存於可程式快閃記憶體中之查找表來實施組合邏輯方塊 404。在該等實施中之任一者中，因可動態 (on-the-fly) 改變組合邏輯方塊 404 之行為，故此可有利地允許使用者裁剪編碼格式及群組標頭之處理。雖然圖 4 展示了以某方式所布置之可配置的組合邏輯單元 400 之某些數量的元件，但仍可有以不同方式布置之較多數量或較少數量的元件。亦可使用其他技術以完成相同目標。

【0033】 圖 5 為根據一範例之方法之流程圖。舉例而言，在步驟 502 中，前端控制單元 102 可擷取關於群組指令的資訊，該等群組指令係經配置以由處理器原子執

行。由前端控制單元 102 所擷取的資訊可包含用於關於群組指令之資訊的編碼格式。舉例而言，關於群組指令之資訊可包含關於群組指令的控制資訊及 / 或中介資訊。

【0034】舉例而言，在步驟 504 中，群組標頭控制單元 132 可處理在步驟 502 中所擷取之關於群組指令之資訊。舉例而言，關於群組指令之資訊可為帶有多個欄位 (如相關於表 3 所描述的欄位) 之群組標頭之形式。因此，舉例而言，可將編碼格式封裝於群組標頭之欄位中。可使用編碼格式而以格式直譯單元 204 之幫助 (如 (舉例而言) 相關於圖 2 及圖 3 所描述地) 來直譯群組標頭中之其他欄位。可作為此步驟之部分來處理表 3 中所描述之任何一者欄位。舉例而言，步驟 504 中之處理可包含基於經決定的編碼格式來決定用於群組指令之分支預測資訊。步驟 504 可更包含基於經決定的編碼格式來決定用於群組指令之載入 / 儲存佇列資訊。步驟 504 可更包含基於經決定的編碼格式來決定至指令集架構 (ISA) 之至少部分的索引。步驟 504 可更包含基於經決定的編碼格式來決定關於群組指令中之載入操作及儲存操作之複雜度的資訊。

【0035】圖 6 為根據一範例之方法的流程圖。舉例而言，在步驟 602 中，前端控制單元 102 可擷取用於群組指令的群組標頭，該群組指令係經配置而由處理器原子執行。由前端控制單元 102 所擷取的群組標頭可包含用於決定群組標頭之編碼格式的欄位及具有正確性資訊以

決定群組標頭之正確性的另一欄位。舉例而言，用於群組指令之群組標頭可包含關於群組指令的控制資訊及/或中介資訊。群組標頭可包含多個欄位(例如，相關於表3所描述的那些欄位)。

【0036】 在步驟604中，舉例而言，群組標頭控制單元132可處理步驟602中所擷取之用於群組指令的編碼格式。可使用編碼格式而以格式直譯單元204之幫助(如(舉例而言)相關於圖2及圖3所描述地)來直譯群組標頭中之其他欄位。可作為此步驟之部分來處理表3中所描述之任何一者欄位。舉例而言，步驟604中之處理可包含基於經決定的編碼格式，而藉由處理包含此類資訊的欄位來決定用於群組指令之分支預測資訊。步驟604可進一步包含基於經決定的編碼格式，而藉由處理包含此類資訊的欄位來決定用於群組指令之載入/儲存佇列資訊。步驟604可更包含基於經決定的編碼格式，來決定至處理包含此類資訊的欄位之指令集架構(ISA)之至少部分的索引。步驟604可更包含基於經決定的編碼格式，來決定關於處理包含此類資訊的欄位之群組指令中之載入操作及儲存操作之複雜度的資訊。

【0037】 繼續參考圖6，在步驟606中，群組正確性單元202可處理正確性資訊，以決定群組標頭的正確性。在一範例中，可將正確性資訊儲存為群組標頭之欄位的部分。作為此步驟之部分，群組正確性單元202亦可從記憶體位置(例如，快閃記憶體位置)取回為群組正確性

欄位而在先前儲存的值。先前儲存的值可具體指定固定程式碼模式或可變模式(如先前在群組標頭之剩餘內容上所計算的校驗和值(例如,如表3中所展示地))。在先前儲存的值為固定程式碼模式的情況中,群組正確性單元202稍後可將自記憶體取回的固定程式碼模式與自群組標頭之群組正確性欄位取回的固定程式碼模式做比較。作為此步驟的部分,群組正確性單元202亦可將自記憶體取回的可變模式(例如,先前基於用於群組指令之良好已知的群組標頭之剩餘欄位之內容所計算的校驗和)與基於群組標頭之剩餘部分所產生的可變模式(例如,基於群組標頭之剩餘欄位之內容所計算的校驗和)做比較。

【0038】圖7為根據一範例之方法的流程圖。舉例而言,此方法與分析群組指令及產生或選擇用於群組指令之群組標頭的編譯器相關。在步驟702中,合適的編譯器可處理經配置以由處理器所原子執行的群組指令,以產生關於群組指令的資訊,該資訊包含關於群組指令的中介資訊及用於群組指令的編碼格式。可僅為一組ISA(例如,以用於物聯網、行動裝置、可穿戴式裝置或其他嵌入式計算環境之處理器所使用的ISA)編譯一些程式。編譯器可使用如靜態程式碼分析或程式碼剖析之技術,以產生關於群組指令的資訊。編譯器可考慮如群組指令之特徵及群組指令之執行頻率之因素。群組指令之相關特徵包含(但不限於)(1)指令層級平行、(2)迴圈

數量、(3) 經預測的控制指令之數量及(4)分支預測之數量。經簡化的128位元群組標頭之一範例展示於如下所示的表4中：

127	115 114	112 111	64 63	32 31	14 13	65	10
群組 正確 性	編碼 格式	寫入 遮罩	儲存 遮罩	離開 類型	X F L A G S	大 小	I D

【0039】 下文展示高階語言中的示例性程式的一範例及該示例性程式至包含(帶有表4中所展示的示例性結構之)群組標頭之群組指令的編譯：

【0040】 程式：

```
int main() {
    int a = 1;
    int b = 1;
    int c;
    for (;;) {
        c = a + b;
        if (c >= 100)
            break;
        a = b;
        b = c;
    }
    return c;
}
```

帶有群組指令及群組標頭之經編譯的程式：

```
blk0
    header    0, 1, 0, 1, 0, 0, 01, 001
    movi     g3, 1           ; [0] W[3]
    movi     g4, 2           ; [1] W[4]
    bro      blk1           ; [2]

blk1
    header    1, 0, 0, 10, 0, 24, 01, 001
    read     t3, g3          ; [0] N[2,L]
    read     t4, g4          ; [1] N[4,R] N[3,L]
    mov      t5, t3          ; [2] N[4,L]
    mov      g3, t4          ; [3] W[3]
    add     g4, t5, t4       ; [4] N[5,L] W[4]
```

```

                tlei          p0, t4, 99          ; [5] B[1,P]
bro_t<p0>      blk1          ; [6] B1
bro_f<p0>      blk2          ; [7] B1

```

blk2

【0041】 在上述範例中，群組指令包含如讀取、移動及新增之指令。使用讀取指令以讀取來自暫存器之運算元之值。使用移動指令以移動或複製運算元至一或多個目標。使用新增指令以新增經提供為此指令之部分的兩個運算元。此外，有說明控制迴圈轉換至經預測的資料流指令之轉換的其他指令。tlei p0,t4,99指令為「測試小於或等於立即」指令。作為此指令之部分，將指令之運算元值與立即值(例如，99)做比較；若運算元值小於或等於立即值，則產生真值，否則產生假值。可在通道上廣播此預測(真或假)及可藉由bro_t<p0> blk1指令及bro_f<p0>blk2指令來接收此預測以作為其之第一運算元。bro_t<p0> blk1指令為在tlei指令為真值之結果上所預測的「帶有偏移之分支」指令。相似地，bro_f<p0>blk2指令為在tlei指令為假值之結果上所預測的「帶有偏移之分支」指令。因此，若tlei指令之結果為真值，則將執行指令bro_t<p0> blk1。作為替代地，若tlei指令之結果為假值，則將執行指令bro_f<p0>blk2。在此範例中，設定編碼格式欄位為01。在一範例中，當由圖2之格式直譯單元204所處理時，這些位元值可決定用於各種控制輸入(如離開類型)之值。此外，在此範例中，將群組正確性欄位設定為

001，(如稍早所討論地)該群組正確性欄位係可被使用以決定群組標頭是否正確。

【0042】 繼續參考圖7，在步驟704中，編譯器可儲存中介資訊、控制資訊(例如，如上文示例性群組標頭所展示地)及編碼格式以用於由處理器(如處理器100)所執行的後續處理。該處理可個別包含相關於圖5及圖6所描述的步驟。

【0043】 綜上所述，提供了一方法，該方法包含以下步驟：擷取用於群組指令的群組標頭，其中群組指令經配置以由處理器原子執行，其中群組標頭包含用於決定群組標頭之編碼格式的第一欄位及包含正確性資訊以決定群組標頭之正確性的第二欄位。方法可更包含以下步驟：處理編碼格式以直譯關於群組指令之資訊。關於群組指令之資訊可包含以下各者之至少一者：(1)關於群組指令的控制資訊或(2)關於群組指令的中介資訊。方法可更包含以下步驟：至少基於編碼格式來決定以下各者之至少一者：(1)用於群組指令之分支預測資訊、(2)用於群組指令之載入/儲存佇列資訊、(3)用於群組指令之離開類型資訊、(4)至用於處理器之指令集架構之至少一部分的索引及(5)關於群組指令中之載入操作及儲存操作之複雜度的資訊。

【0044】 此外，提供一處理器，該處理器包含用於擷取關於群組指令之資訊之手段，其中群組指令經配置以由處理器原子執行，關於該群組指令之該資訊包含用於

關於群組指令之資訊的編碼格式。處理器可更包含用於處理編碼格式以直譯關於群組指令之資訊之手段，包含至少基於編碼格式來決定以下各者之至少一者：(1)用於群組指令之分支預測資訊、(2)用於群組指令之載入/儲存佇列資訊、(3)用於群組指令之離開類型資訊、(4)至用於處理器之指令集架構之至少一部分的索引、(5)關於群組指令中之載入操作及儲存操作之複雜度的資訊或(6)群組指令之執行要求。在一範例中，用於擷取之手段可為圖1之前端控制單元102。此外，在一範例中，用於處理編碼格式之手段可為圖2之格式直譯單元204。在此示例性處理器中，關於群組指令之資訊可更包含正確性資訊，及處理器可更包含基於正確性資訊來決定群組指令之正確性的手段。在一範例中，用於決定正確性的手段可為圖2之群組正確性單元202。

【0045】 要瞭解的是，本文所描繪的方法、模組及元件僅為示例性的。作為替代地(或額外地)，可至少部分藉由一或多個硬體邏輯元件來執行本文所描述的功能。舉例而言(並無限制)，可被使用之硬體邏輯元件之說明性類型包含現場可程式閘陣列(FPGA)、特殊應用程式積體電路(ASIC)、特殊應用程式標準產品(ASSP)、系統單晶片系統(SOC)及複雜可程式邏輯裝置(CPLD)等。在摘要中(但仍定義了意思)，完成相似功能之元件之任何安排係有效「相關」，使得可完成所欲功能。因此，本文所結合以完成特定功能之任何兩元件

可被視為「與」彼此「相關」，使得不論架構或中間元件而可完成所欲功能。類似地，任何如此相關的兩元件亦可被視為與彼此「操作地連接」或「耦合」，以完成所欲功能。

【0046】本發明所描述之與範例相關之功能亦可包含儲存於非暫態媒體(例如，指令快取104或其他類型的非暫態媒體)中的指令。本文所使用的術語「非暫態媒體」意指任何儲存使機器(如處理器100)以特定方式運轉之資料及/或指令的媒體。示例性的非暫態媒體包含非揮發性媒體及/或揮發性媒體。非揮發性媒體包含(舉例而言)硬碟、固態驅動、磁碟或磁帶、光碟或光帶、快閃記憶體、EPROM、NVRAM、PRAM、或其他此類媒體或此類媒體的網路版本。揮發性媒體包含(舉例而言)動態記憶體(如DRAM、SRAM、快取或其他此類媒體)。非暫態媒體為不同形式，但可將該非暫態媒體與傳輸媒體結合以一起使用。使用傳輸媒體以用於傳輸資料及/或指令至機器(如處理器100)或自該機器傳輸資料及/或指令。示例性傳輸媒體包含同軸電纜、光纖電纜、銅線及無線媒體(如無線電波)。

【0047】此外，所屬技術領域中具有通常知識者將瞭解上文所述操作之功能間的邊界僅為說明性的。可將多個操作之功能結合至單一操作，及/或單一操作之功能可分散在額外操作中。此外，替代性實施例可包含特定操

作的多個實例，及可在多個其他實施例中改變操作之順序。

【0048】 雖然本文提供了特定範例，但可在沒有背離如下文之申請專利範圍所闡述之本發明之範疇的情況下作出各種修改及變化。因此，說明書及圖式係被視為說明性的（而非限制性），及所有此類修改係意欲包含於本發明之範疇中。本文所描述之關於特定範例的任何益處、優勢或對於問題的解決方案並不意欲被視為任何或所有申請專利範圍之關鍵的、需要的或必要的特徵或元素。

【0049】 此外，本文所使用之術語「一（a 或 a n）」係經定義為一個或多於一個的一或多個。又，請求項中如「至少一個」或「一或多個」之引導語之使用不應被視為暗示另一請求項元素之藉由不定冠詞「一（a 或 a n）」之引導限制了包含此類經引導的請求項元素之任何特定請求項至僅包含一種此類元素之發明中；即使是當相同的請求項包含了「一或多個」或「至少一個」之引導語及不定冠詞（如「一（a 或 a n）」）時也是如此。對於定冠詞的使用也是如此。

【0050】 除非以其他方式敘明，不然使用如「第一」及「第二」之術語以任意區分此種術語所描述的元素。因此，這些術語並不必要地意欲指示此類元素的時間或其他優先順序。

【符號說明】

【 0 0 5 1 】

- 1 0 0 處 理 器
- 1 0 2 前 端 控 制 單 元
- 1 0 4 指 令 快 取
- 1 0 6 分 支 預 測 器
- 1 0 8 指 令 解 碼 器
- 1 1 0 指 令 視 窗
- 1 1 2 左 運 算 元 緩 衝 器
- 1 1 4 右 運 算 元 緩 衝 器
- 1 1 6 算 術 邏 輯 單 元 (A L U)
- 1 1 8 算 術 邏 輯 單 元 (A L U)
- 1 2 0 暫 存 器
- 1 2 2 載 入 / 儲 存 佇 列
- 1 3 0 指 令 排 程 器
- 1 3 2 群 組 標 頭 控 制 單 元
- 2 0 2 群 組 正 確 性 單 元
- 2 0 4 格 式 直 譯 單 元
- 2 0 6 指 令 狀 態 機 器 (I S M)
- 2 0 8 解 多 工 器
- 3 0 2 儲 存 單 元
- 3 0 4 第 一 組 合 邏 輯 單 元
- 3 0 6 第 二 組 合 邏 輯 單 元
- 3 0 8 第 三 組 合 邏 輯 單 元

- 3 1 0 第 N 組 合 邏 輯 單 元
- 3 2 0 多 工 器
- 3 2 2 多 工 器
- 3 2 4 多 工 器
- 4 0 0 組 合 邏 輯 單 元
- 4 0 2 輸 入 鎖 存 器
- 4 0 4 組 合 邏 輯 方 塊
- 4 0 6 輸 出 鎖 存 器
- 4 0 8 狀 態 鎖 存 器
- 5 0 2 步 驟
- 5 0 4 步 驟
- 6 0 2 步 驟
- 6 0 4 步 驟
- 6 0 6 步 驟
- 7 0 2 步 驟
- 7 0 4 步 驟

【生物材料寄存】

國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)

無

【序列表】(請換頁單獨記載)

無

【發明申請專利範圍】

【第1項】 一種方法，包含以下步驟：

擷取關於一群組指令的資訊，其中該群組指令經配置以由一處理器原子執行，關於該群組指令的該資訊包含用於關於該群組指令的該資訊的一編碼格式；

及

處理該編碼格式以直譯關於該群組指令的該資訊。

【第2項】 如請求項1所述之方法，其中關於該群組指令的該資訊包含關於該群組指令的控制資訊。

【第3項】 如請求項1所述之方法，其中關於該群組指令的該資訊包含關於該群組指令的中介資訊。

【第4項】 如請求項1所述之方法，更包含以下步驟：
基於至少該編碼格式來決定用於該群組指令的分支預測資訊。

【第5項】 如請求項1所述之方法，更包含以下步驟：
基於至少該編碼格式來決定用於該群組指令的載入/儲存佇列資訊。

【第6項】 如請求項1所述之方法，更包含以下步驟：
基於至少該編碼格式來決定用於該群組指令的離開類型資訊。

【第7項】 如請求項1所述之方法，更包含以下步驟：
基於至少該編碼格式來決定至該處理器的一指令集

架構之至少一部分的一索引。

【第8項】 如請求項 1 所述之方法，更包含以下步驟：

基於至少該編碼格式來決定關於該群組指令中的載入操作及儲存操作之一複雜度的資訊。

【第9項】 如請求項 1 所述之方法，其中關於該群組指令的該資訊包含決定該群組指令之正確性的正確性

資訊。

【第10項】 如請求項 9 所述之方法，其中該正確性資

訊包含一校驗和，該校驗和是基於關於該群組指令的資訊所計算出的。

【第11項】 一種方法，包含以下步驟：

擷取用於一群組指令的一群組標頭，其中該群組指令經配置以由一處理器原子執行，及其中該群組標頭包含一第一欄位及一第二欄位，該第一欄位係用於決定該群組標頭的一編碼格式及該第二欄位包含決定該群組標頭之正確性的正確性資訊；

處理該編碼格式以直譯關於該群組指令之該資訊；及

處理該正確性資訊以決定該群組標頭之該正確性。

【第12項】 如請求項 11 所述之方法，更包含以下步

驟：基於至少該編碼格式來處理該群組標頭的一第三

欄位，以決定該群組指令的分支預測資訊。

【第13項】 如請求項11所述之方法，更包含以下步驟：基於至少該編碼格式來處理該群組標頭的一第四欄位，以決定用於該群組指令的載入/儲存佇列資訊。

【第14項】 如請求項11所述之方法，更包含以下步驟：基於至少該編碼格式來處理該群組標頭的一第五欄位，以決定用於該群組指令的離開類型資訊。

【第15項】 如請求項11所述之方法，更包含以下步驟：基於至少該編碼格式來處理該群組標頭的一第六欄位，以決定至該處理器的一指令集架構之至少一部分的一索引。

【第16項】 如請求項11所述之方法，更包含以下步驟：基於至少該編碼格式來處理該群組標頭的一第七欄位，以決定關於該群組指令中的載入操作及儲存操作之一複雜度的資訊。

【第17項】 如請求項11所述之方法，其中該正確性資訊包含一經計算的校驗和，其中該經計算的校驗和是基於該群組標頭中之一剩餘欄位之一內容。

【第18項】 如請求項17所述之方法，更包含以下步驟：將該經計算的校驗和與一先前儲存的校驗和做比較，以決定該群組指令的正確性。

【第19項】 一處理器，包含：

一前端控制單元，該前端控制單元係用於擷取關於一群組指令的資訊，其中該群組指令經配置以由一處理器原子執行，關於該群組指令的該資訊包含用於關於該組指令的該資訊的一編碼格式；及

一格式直譯單元，該格式直譯單元係用於處理該編碼格式以直譯關於該群組指令的該資訊，包含基於至少該編碼格式來決定用於該群組指令之分支預測資訊、用於該群組指令之載入/儲存佇列資訊、用於該群組指令之離開類型資訊、至該處理器的一指令集架構之至少一部分的一索引、關於該群組指令中的載入操作及儲存操作之一複雜度的資訊或該群組指令之執行要求之至少一者。

【第20項】 如請求項19所述之處理器，其中關於該群組指令的該資訊更包含正確性資訊，該處理器更包含一群組正確性單元，以基於該正確性資訊來決定該群組指令的正確性。

【發明圖式】

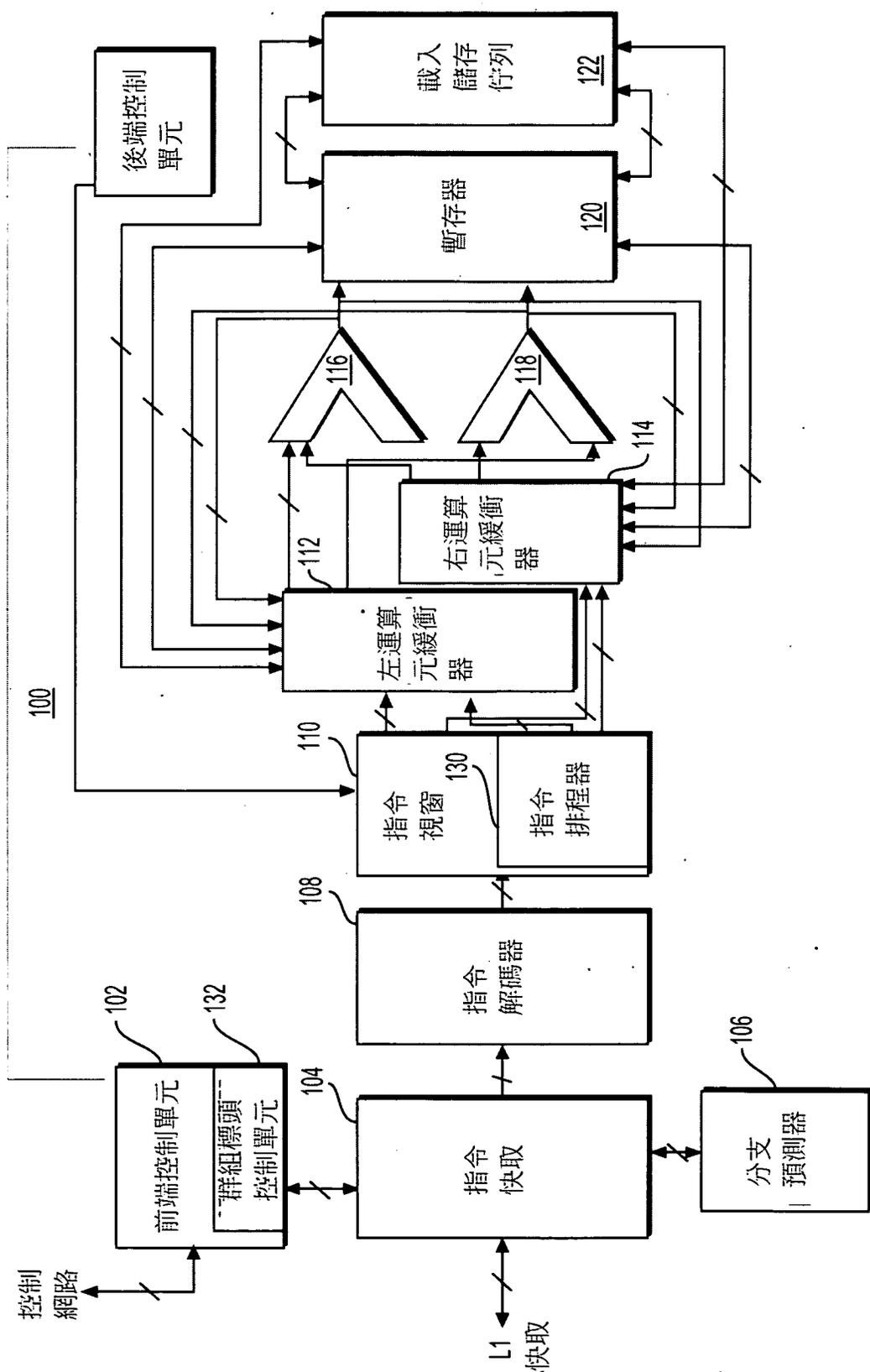


圖 1

第一頁，共 6 頁(發明圖式)

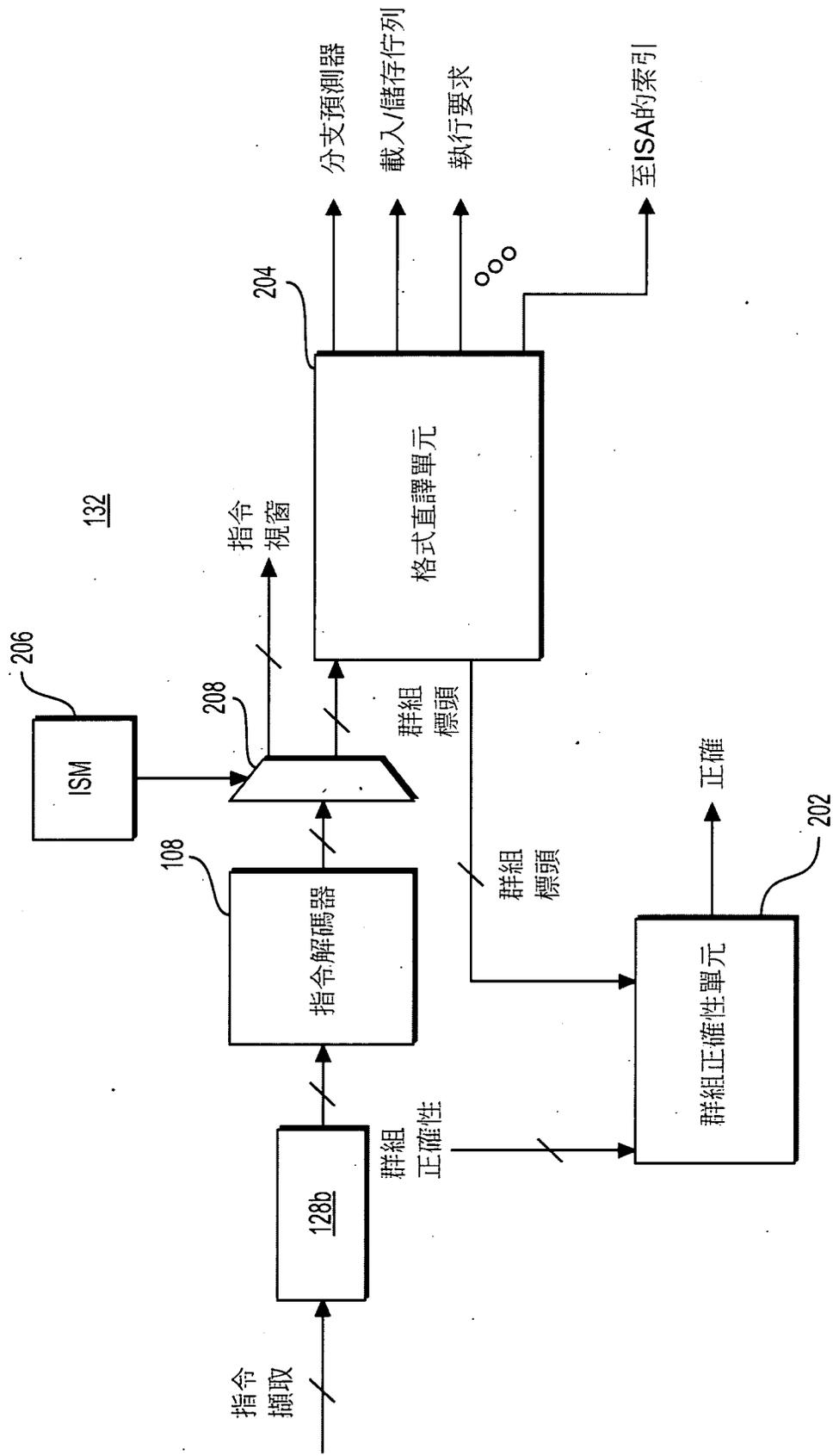


圖 2

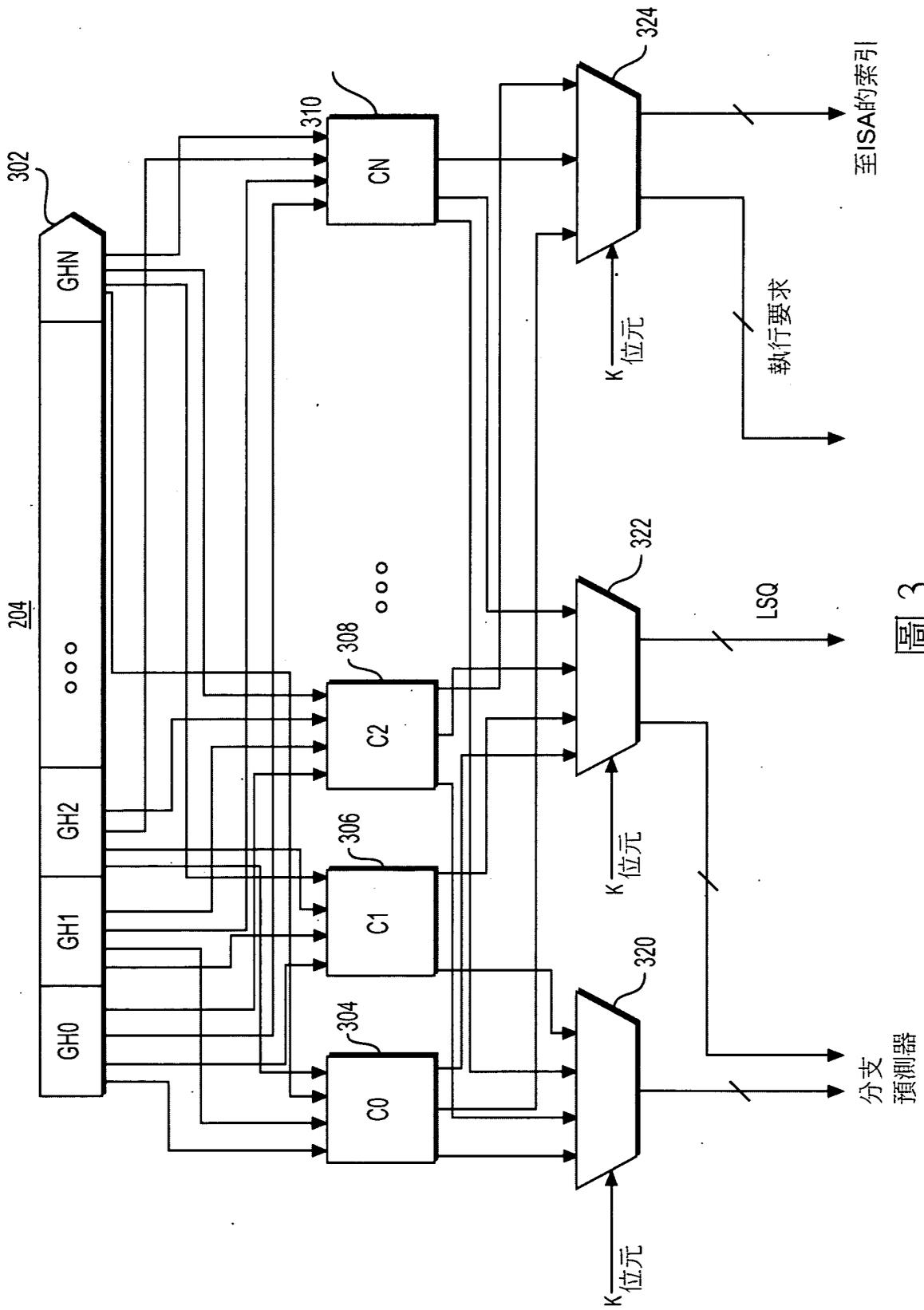
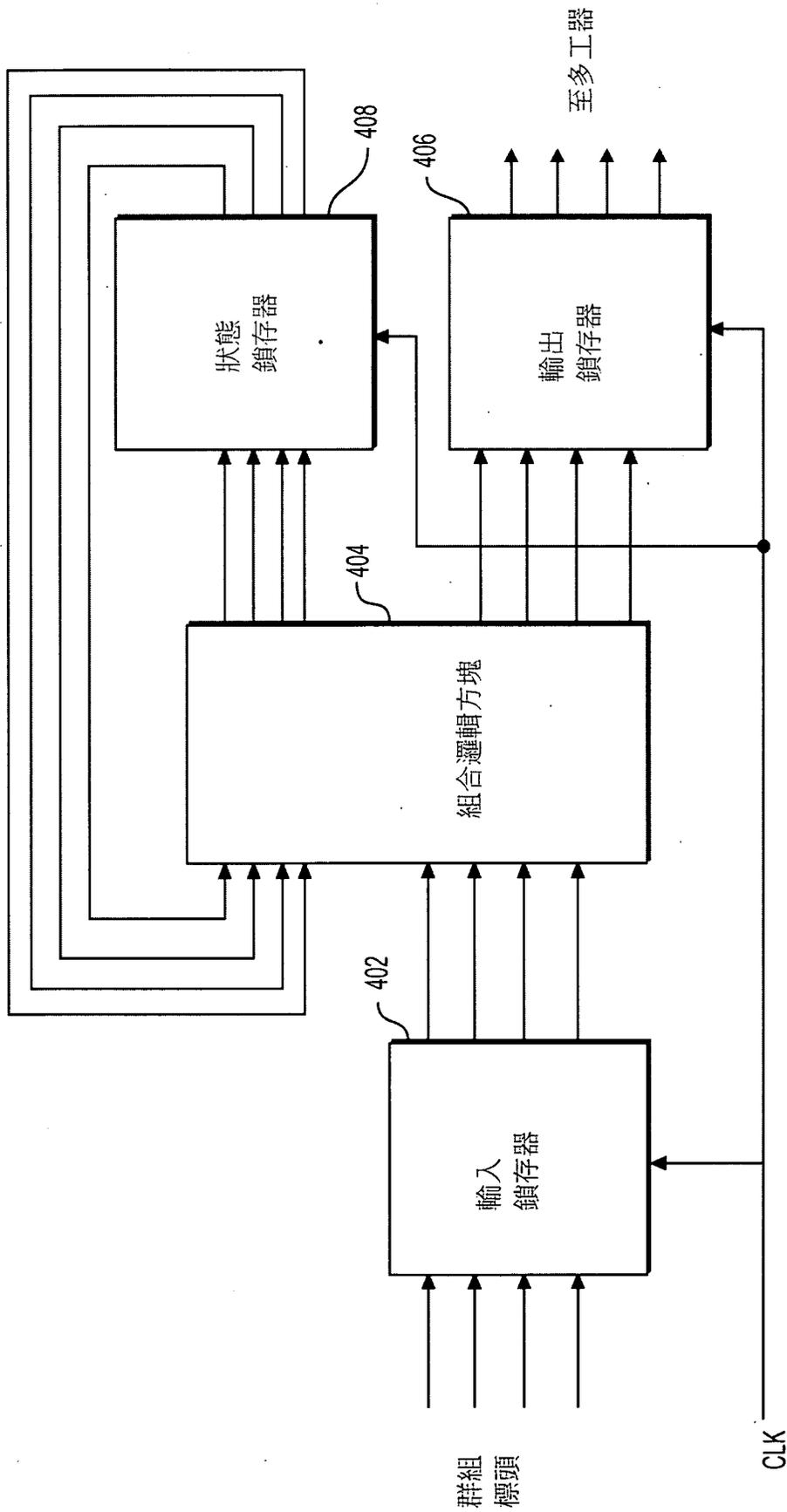


圖 3



400 圖 4

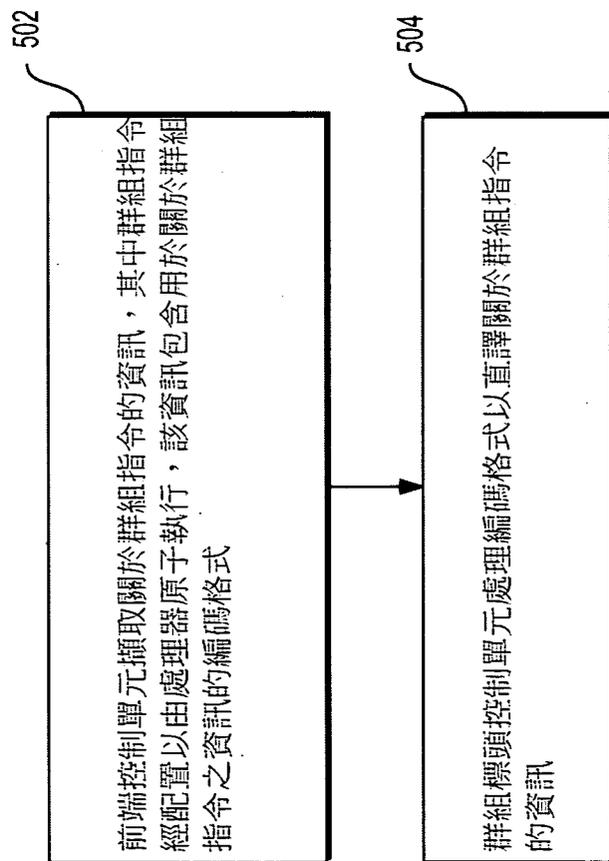


圖 5

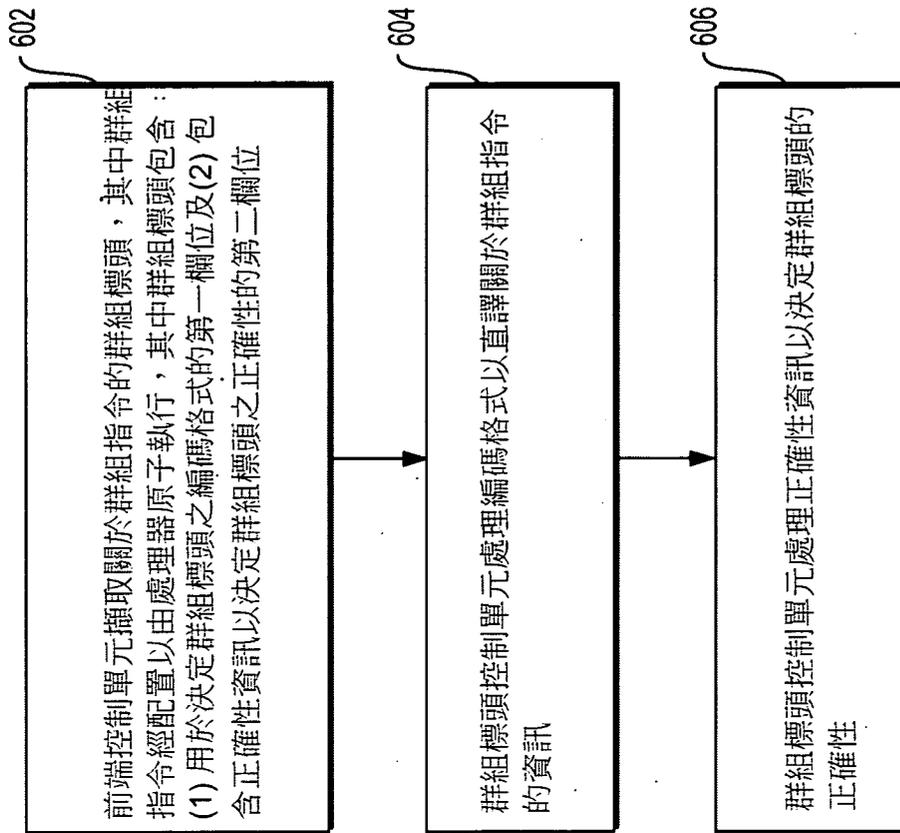


圖 6

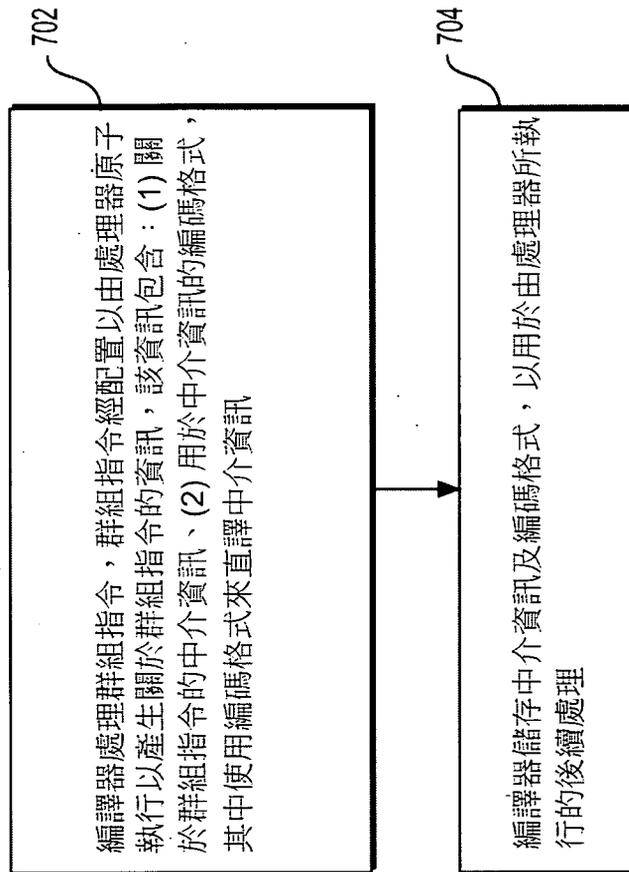


圖 7