

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号  
特許第5775747号  
(P5775747)

(45) 発行日 平成27年9月9日(2015.9.9)

(24) 登録日 平成27年7月10日(2015.7.10)

(51) Int.Cl.			F I		
H05K	1/02	(2006.01)	H05K	1/02	N
H05K	3/46	(2006.01)	H05K	3/46	N
H05K	1/11	(2006.01)	H05K	3/46	B
H05K	3/40	(2006.01)	H05K	1/02	A
H01L	23/12	(2006.01)	H05K	1/11	N
請求項の数 7 (全 17 頁) 最終頁に続く					

(21) 出願番号	特願2011-125329 (P2011-125329)	(73) 特許権者	000190688
(22) 出願日	平成23年6月3日 (2011.6.3)		新光電気工業株式会社
(65) 公開番号	特開2012-253227 (P2012-253227A)		長野県長野市小島田町80番地
(43) 公開日	平成24年12月20日 (2012.12.20)	(74) 代理人	100070150
審査請求日	平成26年4月16日 (2014.4.16)		弁理士 伊東 忠彦
		(72) 発明者	新井 理絵
			長野県長野市小島田町80番地 新光電気工業株式会社内
		審査官	井出 和水
最終頁に続く			

(54) 【発明の名称】 配線基板及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

シリコンからなる基板本体と、  
前記基板本体の一方の面側に開口する第1の溝と、  
前記基板本体の他方の面側に開口する第2の溝と、  
前記基板本体を前記一方の面側から前記他方の面側に貫通する貫通孔と、  
前記基板本体の一方の面、他方の面、前記第1の溝の内底面及び内側面、前記第2の溝の内底面及び内側面、前記貫通孔の内側面、に形成された絶縁膜と、  
前記絶縁膜に被覆された前記第1の溝を充填する第1のプレーン層と、  
前記絶縁膜に被覆された前記第2の溝を充填する第2のプレーン層と、  
前記絶縁膜に被覆された前記貫通孔を充填する貫通配線と、を有し、  
前記第1のプレーン層の上面は、前記基板本体の一方の面を被覆する前記絶縁膜の上面と面一であり、  
前記第2のプレーン層の上面は、前記基板本体の他方の面を被覆する前記絶縁膜の上面と面一であり、  
前記貫通配線の前記基板本体の一方の面側に露出する面は、前記基板本体の一方の面を被覆する前記絶縁膜の上面と面一であり、  
前記貫通配線の前記基板本体の他方の面側に露出する面は、前記基板本体の他方の面を被覆する前記絶縁膜の上面と面一であり、  
前記第1の溝及び前記第2の溝は、前記貫通孔及び前記貫通孔の周辺部を除く領域に形

成され、

前記第 1 のプレーン層は基準電位層であり、前記第 2 のプレーン層は電源層であり、  
前記貫通孔の前記基板本体の一方の面側の端部の周辺部は、前記第 1 の溝の内底面より  
も突出し、平面視で前記貫通孔を囲む環状の突出部を形成し、

前記貫通孔の前記基板本体の他方の面側の端部の周辺部は、前記第 2 の溝の内底面より  
も突出し、平面視で前記貫通孔を囲む環状の突出部を形成している配線基板。

【請求項 2】

前記第 1 のプレーン層が形成されている側が、半導体チップを搭載可能な半導体チップ  
搭載側である請求項 1 記載の配線基板。

【請求項 3】

前記貫通配線は、前記他方の面側から前記絶縁膜に被覆された前記貫通孔の少なくとも  
一部を充填する第 1 層と、前記第 1 層の前記絶縁膜に被覆された前記一方の面側の端面及  
び前記絶縁膜に被覆された前記貫通孔の内側面が形成する凹部の表面を被覆する第 2 層と  
、前記第 2 層を被覆し前記凹部を充填する第 3 層と、を有する請求項 1 又は 2 記載の配線  
基板。

【請求項 4】

前記一方の面側及び前記他方の面側の少なくとも一方に、絶縁層及び配線層が積層され  
、

前記配線層は、前記貫通配線と電気的に接続されている請求項 1 乃至 3 の何れか一項記  
載の配線基板。

【請求項 5】

前記第 1 のプレーン層及び前記第 2 のプレーン層の層厚は、それぞれ前記配線層の層厚  
よりも厚い請求項 4 記載の配線基板。

【請求項 6】

前記絶縁層は、感光性の絶縁性樹脂である請求項 4 又は 5 記載の配線基板。

【請求項 7】

シリコンからなる基板本体の一方の面側に開口する第 1 の溝と、前記基板本体を前記一  
方の面側から他方の面側に貫通する貫通孔と、を形成する工程と、

前記基板本体の一方の面、他方の面、前記第 1 の溝の内底面及び内側面、前記貫通孔の  
内側面、に第 1 の絶縁膜を形成する工程と、

前記他方の面側から前記貫通孔の一部を充填する第 1 給電層を形成する工程と、

前記第 1 の絶縁膜に被覆された前記一方の面、前記第 1 の絶縁膜に被覆された前記第 1  
の溝の内底面及び内側面、並びに前記第 1 給電層の前記一方の面側の端面及び前記第 1  
の絶縁膜に被覆された前記貫通孔の内側面が形成する凹部の表面を被覆する第 2 給電層を形  
成する工程と、

前記基板本体の他方の面側に開口する第 2 の溝を形成する工程と、

前記第 2 の溝の内底面及び内側面に第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜に被覆された前記他方の面、前記第 2 の絶縁膜に被覆された前記第 2  
の溝の内底面及び内側面、並びに前記第 1 給電層の前記他方の面側の端面を被覆する第 3  
給電層を形成する工程と、

前記第 1 給電層、前記第 2 給電層、及び前記第 3 給電層を給電層とする電解めっき法に  
より、前記第 1 の絶縁膜に被覆された前記第 1 の溝にめっき膜を充填して第 1 のプレーン  
層を形成し、前記凹部にめっき膜を充填して前記第 1 の絶縁膜に被覆された前記貫通孔を  
充填する貫通配線を形成し、前記第 2 の絶縁膜に被覆された前記第 2 の溝にめっき膜を充  
填して第 2 のプレーン層を形成する工程と、を有し、

前記第 1 のプレーン層の上面は、前記基板本体の一方の面を被覆する前記第 1 の絶縁膜  
の上面と面一であり、

前記第 2 のプレーン層の上面は、前記基板本体の他方の面を被覆する前記第 1 の絶縁膜  
の上面と面一であり、

前記貫通配線の前記基板本体の一方の面側に露出する面は、前記基板本体の一方の面を

10

20

30

40

50

被覆する前記第 1 の絶縁膜の上面と面一であり、

前記貫通配線の前記基板本体の他方の面側に露出する面は、前記基板本体の他方の面を被覆する前記第 1 の絶縁膜の上面と面一であり、

前記第 1 の溝及び前記第 2 の溝は、前記貫通孔及び前記貫通孔の周辺部を除く領域に形成され、

前記第 1 のプレーン層は基準電位層であり、前記第 2 のプレーン層は電源層であり、

前記貫通孔の前記基板本体の一方の面側の端部の周辺部は、前記第 1 の溝の内底面よりも突出し、前記基板本体の他方の面側の端部の周辺部は、前記第 2 の溝の内底面よりも突出している配線基板の製造方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、無機材料からなる基板本体を有する配線基板、及びその製造方法に関する。

【背景技術】

【0002】

従来より、シリコンやガラス、セラミック等の無機材料からなる基板本体に複数の配線層と複数の絶縁層とが交互に積層され、絶縁層を介して隣接する配線層同士が、隣接する配線層に挟持された絶縁層を貫通するビアホールで接続された配線基板が知られている。

【0003】

図 1 は、従来の配線基板を例示する断面図である。図 1 を参照するに、従来の配線基板 100 は、基板本体 110 の一方の面には GND プレーン層 130 が形成され、更に GND プレーン層 130 を覆う第 1 絶縁層 160 が形成されている。又、基板本体 110 の他方の面には電源プレーン層 140 が形成され、更に電源プレーン層 140 を覆う第 2 絶縁層 170 が形成されている。又、基板本体 110 を貫通する貫通配線 150 は、基板本体 110 の一方の面と他方の面の配線層同士（図示せず）を電氣的に接続している。なお、基板本体 110 は絶縁膜で被覆されている場合がある。

20

【0004】

GND プレーン層 130 や電源プレーン層 140 は、GND（グランド）や電源の電位を安定化する目的で形成される層であるため、比較的厚く形成されている。なお、プレーン層とは、所定の面のほぼ全面にべた状に形成された層である。配線基板 100 において、GND プレーン層 130 及び電源プレーン層 140 は、それぞれ基板本体 110 の一方の面及び他方の面の貫通配線 150 の端面周辺部を除くほぼ全面に形成されている。

30

【0005】

第 1 絶縁層 160 や第 2 絶縁層 170 としては、例えば、感光性ポリイミド系樹脂を用いることができる。第 1 絶縁層 160 や第 2 絶縁層 170 の上に配線層（図示せず）を形成し、第 1 絶縁層 160 や第 2 絶縁層 170 を貫通するビアホールにより、配線層（図示せず）を貫通配線 150 と電氣的に接続することが可能である。

【先行技術文献】

【特許文献】

【0006】

40

【特許文献 1】特開 2005 - 294383 号公報

【特許文献 2】特開 2002 - 171048 号公報

【特許文献 3】特開 2004 - 158537 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

ところで、第 1 絶縁層 160 や第 2 絶縁層 170 を形成するためには、GND プレーン層 130 や電源プレーン層 140 を覆うように、例えば液状の感光性ポリイミド系樹脂を塗布し、その後硬化させる。GND プレーン層 130 や電源プレーン層 140 は、第 1 絶縁層 160 や第 2 絶縁層 170 の上に形成される配線層（図示せず）と比較して厚く形成

50

される場合が多いため、その上に形成される第1絶縁層160や第2絶縁層170の表面は平坦になり難く、凹凸が生じやすい。第1絶縁層160や第2絶縁層170の表面に凹凸が生じると、その上に配線層を形成することが困難となる。

【0008】

本発明は、上記の点に鑑みてなされたものであり、絶縁層表面の平坦性を向上可能な配線基板、及びその製造方法を提供することを課題とする。

【課題を解決するための手段】

【0009】

本配線基板は、シリコンからなる基板本体と、前記基板本体の一方の面側に開口する第1の溝と、前記基板本体の他方の面側に開口する第2の溝と、前記基板本体を前記一方の面側から前記他方の面側に貫通する貫通孔と、前記基板本体の一方の面、他方の面、前記第1の溝の内底面及び内側面、前記第2の溝の内底面及び内側面、前記貫通孔の内側面、に形成された絶縁膜と、前記絶縁膜に被覆された前記第1の溝を充填する第1のプレーン層と、前記絶縁膜に被覆された前記第2の溝を充填する第2のプレーン層と、前記絶縁膜に被覆された前記貫通孔を充填する貫通配線と、を有し、前記第1のプレーン層の上面は、前記基板本体の一方の面を被覆する前記絶縁膜の上面と面一であり、前記第2のプレーン層の上面は、前記基板本体の他方の面を被覆する前記絶縁膜の上面と面一であり、前記貫通配線の前記基板本体の一方の面側に露出する面は、前記基板本体の一方の面を被覆する前記絶縁膜の上面と面一であり、前記貫通配線の前記基板本体の他方の面側に露出する面は、前記基板本体の他方の面を被覆する前記絶縁膜の上面と面一であり、前記第1の溝及び前記第2の溝は、前記貫通孔及び前記貫通孔の周辺部を除く領域に形成され、前記第1のプレーン層は基準電位層であり、前記第2のプレーン層は電源層であり、前記貫通孔の前記基板本体の一方の面側の端部の周辺部は、前記第1の溝の内底面よりも突出し、平面視で前記貫通孔を囲む環状の突出部を形成し、前記貫通孔の前記基板本体の他方の面側の端部の周辺部は、前記第2の溝の内底面よりも突出し、平面視で前記貫通孔を囲む環状の突出部を形成していることを要件とする。

【発明の効果】

【0011】

開示の技術によれば、絶縁層表面の平坦性を向上可能な配線基板、及びその製造方法を提供できる。

【図面の簡単な説明】

【0012】

【図1】従来の配線基板を例示する断面図である。

【図2】本実施の形態に係る配線基板を例示する断面図である。

【図3】溝と貫通孔との位置関係を例示する平面図である。

【図4】本実施の形態に係る配線基板の製造工程を例示する図(その1)である。

【図5】本実施の形態に係る配線基板の製造工程を例示する図(その2)である。

【図6】本実施の形態に係る配線基板の製造工程を例示する図(その3)である。

【図7】本実施の形態に係る配線基板の製造工程を例示する図(その4)である。

【図8】本実施の形態に係る配線基板の製造工程を例示する図(その5)である。

【図9】本実施の形態に係る配線基板の製造工程を例示する図(その6)である。

【図10】本実施の形態に係る配線基板の製造工程を例示する図(その7)である。

【図11】本実施の形態に係る配線基板の製造工程を例示する図(その8)である。

【図12】本実施の形態に係る配線基板の製造工程を例示する図(その9)である。

【発明を実施するための形態】

【0013】

以下、図面を参照して発明を実施するための形態について説明する。なお、各図面において、同一構成部分には同一符号を付し、重複した説明を省略する場合がある。

【0014】

[ 本実施の形態に係る配線基板の構造 ]

始めに、本実施の形態に係る配線基板の構造について説明する。図2は、本実施の形態に係る配線基板を例示する断面図である。

【0015】

図2を参照するに、配線基板10は、基板本体11と、絶縁膜12と、GNDプレーン層13と、電源プレーン層14と、貫通配線15と、第1絶縁層16と、第1配線層17と、第2絶縁層18と、第2配線層19と、第3絶縁層20と、第4絶縁層21と、第3配線層22と、第5絶縁層23と、第4配線層24と、第6絶縁層25とを有する。

【0016】

配線基板10において、基板本体11は、GNDプレーン層13等を形成する基体となる部分であり、溝11x及び11y（所謂トレンチ）、並びに貫通孔11zが形成されている。基板本体11の厚さは、例えば、200～400μm程度とすることができる。基板本体11の材料としては、シリコン、ガラス、セラミック等の無機材料を用いることができる。

10

【0017】

なお、配線基板10は、半導体チップを搭載することにより半導体パッケージとなり得る。その際、半導体チップはシリコン基板を有するものが多いため、熱膨張係数を整合させる観点からすると、基板本体11の材料としてシリコンやシリコンに熱膨張係数が近い硼珪酸ガラスを用いると好適である。硼珪酸ガラスは、硼酸（ $B_2O_3$ ）と珪酸（ $SiO_2$ ）を主成分として含むガラスであり、熱膨張係数は3ppm/°C程度である。又、加工性の観点からすると、基板本体11の材料としてシリコンを用いると好適である。

20

【0018】

基板本体11の熱膨張係数を半導体チップの熱膨張係数と整合させる理由は、高温環境下や低温環境下で動作する場合も含め、配線基板10と半導体チップとの接合部に生じる熱応力を低減するためである。以下、基板本体11がシリコンである場合を例にして説明する。

【0019】

溝11xは、基板本体11の一方の面11a側に開口する溝である。図3に例示するように、平面視において、溝11xは、貫通孔11z及びその周辺部を除く領域に形成することができる。但し、溝11xは、一部の貫通孔11zと連通していてもよい。溝11xは、GNDプレーン層13が形成される部分である。溝11xの平面形状は、例えば、矩形状や円形状等とすることができる。溝11xの深さは、例えば20～50μm程度とすることができる。

30

【0020】

溝11yは、基板本体11の他方の面11b側に開口する溝である。図3に例示するように、平面視において、溝11yは、貫通孔11z及びその周辺部を除く領域に形成することができる。但し、溝11yは、一部の貫通孔11zと連通していてもよい。溝11yは、電源プレーン層14が形成される部分である。溝11yの平面形状は、例えば、矩形状や円形状等とすることができる。溝11yの深さは、例えば20～50μm程度とすることができる。溝11xと溝11yとは、平面視において重複する位置に形成することができる。なお、溝11xと溝11yとが同一の貫通孔11zと連通することはない。

40

【0021】

このように、溝11x及び11yは、貫通孔11z及びその周辺部を除く領域に形成することができるが、少なくとも半導体チップを搭載するエリアの下に設けられていればよい。

【0022】

貫通孔11zは、基板本体11の一方の面11a側から他方の面11b側に貫通する平面形状が略円形の孔である。貫通孔11zの径は、例えば40～60μm程度とすることができる。貫通孔11zの深さ（基板本体11の厚さ）は、例えば、200～400μm程度とすることができる。

【0023】

50

絶縁膜 12 は、基板本体 11 の一方の面 11 a 及び他方の面 11 b、溝 11 x 及び溝 11 y の内底面及び内側面、並びに貫通孔 11 z の内側面に形成されている。絶縁膜 12 は、基板本体 11 と GND プレーン層 13、電源プレーン層 14、及び貫通配線 15 との間を絶縁するための膜である。絶縁膜 12 の材料としては、例えば、二酸化珪素 ( $\text{SiO}_2$ ) や窒化珪素 ( $\text{SiN}$ )、ポリイミド (PI) 等を用いることができる。絶縁膜 12 の厚さは、例えば 1 ~ 2  $\mu\text{m}$  程度とすることができる。なお、本実施の形態では、基板本体 11 がシリコン (半導体材料) であるから絶縁膜 12 を設けているが、基板本体 11 がガラス等の絶縁性材料である場合には、絶縁膜 12 を設けなくても構わない。

#### 【0024】

GND プレーン層 13 は、GND (グラウンド) の電位を安定化する目的で形成される層であり、内側面が絶縁膜 12 に被覆された溝 11 x を充填するように形成されている。つまり、GND プレーン層 13 は、平面視において、基板本体 11 の一方の面 11 a の貫通配線 15 の端面周辺部を除くほぼ全面に形成されている。但し、GND プレーン層 13 は、同電位である一部の貫通配線 15 と導通していてもよい。又、GND プレーン層 13 は、少なくとも半導体チップを搭載するエリアの下に設けられていればよい。

#### 【0025】

GND プレーン層 13 の上面 (基板本体 11 の一方の面 11 a 側に露出している面) は、基板本体 11 の一方の面 11 a を被覆する絶縁膜 12 の上面と略面一とされている。GND プレーン層 13 は、GND (グラウンド) の電位を安定化する目的を達成するため、第 1 配線層 17 を構成する配線パターン等と同等以上の厚さに形成することが好ましく、その厚さは例えば 20 ~ 50  $\mu\text{m}$  程度とすることができる。なお、プレーン層とは、所定の面のほぼ全面にべた状に形成された層である。

#### 【0026】

GND プレーン層 13 は、第 1 層 13 a と、第 2 層 13 b とを有する。第 1 層 13 a は、溝 11 x の内側面及び内底面を被覆する絶縁膜 12 を被覆している。第 1 層 13 a としては、例えばチタン (Ti) 膜と銅 (Cu) 膜が絶縁膜 12 上に、この順番で順次積層した導電層等を用いることができる。第 1 層 13 a の厚さは、例えば 1  $\mu\text{m}$  程度とすることができる。第 2 層 13 b は、第 1 層 13 a を被覆し、溝 11 x を充填するように形成されている。第 2 層 13 b の材料としては、例えば銅 (Cu) 等を用いることができる。

#### 【0027】

第 1 層 13 a の最下層にチタン (Ti) 膜を用いると、絶縁膜 12 の材料が二酸化珪素 ( $\text{SiO}_2$ ) や窒化珪素 ( $\text{SiN}$ ) である場合に密着性が良好となる。従って、第 2 層 13 b が絶縁膜 12 に直接接している場合のように、密着性が悪くて両者の間に隙間が形成されるようなことはなく、第 2 層 13 b は第 1 層 13 a を介して絶縁膜 12 と密着している。なお、GND プレーン層 13 は、本発明に係る基準電位層の代表的な一例である。

#### 【0028】

電源プレーン層 14 は、電源の電位を安定化する目的で形成される層であり、内側面が絶縁膜 12 に被覆された溝 11 y を充填するように形成されている。つまり、電源プレーン層 14 は、平面視において、基板本体 11 の他方の面 11 b の貫通配線 15 の端面周辺部を除くほぼ全面に形成されている。但し、電源プレーン層 14 は、同電位である一部の貫通配線 15 と導通していてもよい。又、電源プレーン層 14 は、少なくとも半導体チップを搭載するエリアの下に設けられていればよい。

#### 【0029】

電源プレーン層 14 の上面 (基板本体 11 の他方の面 11 b 側に露出している面) は、基板本体 11 の他方の面 11 b を被覆する絶縁膜 12 の上面と略面一とされている。電源プレーン層 14 は、電源の電位を安定化する目的を達成するため、第 1 配線層 17 を構成する配線パターン等と同等以上の厚さに形成することが好ましく、その厚さは例えば 20 ~ 50  $\mu\text{m}$  程度とすることができる。

#### 【0030】

電源プレーン層 14 は、第 1 層 14 a と、第 2 層 14 b とを有する。第 1 層 14 a は、

10

20

30

40

50

溝 1 1 y の内側面及び内底面を被覆する絶縁膜 1 2 を被覆している。第 1 層 1 4 a としては、例えばチタン ( T i ) 膜と銅 ( C u ) 膜が絶縁膜 1 2 上に、この順番で順次積層した導電層等を用いることができる。第 1 層 1 4 a の厚さは、例えば 1  $\mu$  m 程度とすることができる。第 2 層 1 4 b は、第 1 層 1 4 a を被覆し、溝 1 1 y を充填するように形成されている。第 2 層 1 4 b の材料としては、例えば銅 ( C u ) 等を用いることができる。

【 0 0 3 1 】

第 1 層 1 4 a の最下層にチタン ( T i ) 膜を用いると、絶縁膜 1 2 の材料が二酸化珪素 ( S i O <sub>2</sub> ) や窒化珪素 ( S i N ) である場合に密着性が良好となる。従って、第 2 層 1 4 b が絶縁膜 1 2 に直接接している場合のように、密着性が悪くて両者の間に隙間が形成されるようなことはなく、第 2 層 1 4 b は第 1 層 1 4 a を介して絶縁膜 1 2 と密着している。なお、電源プレーン層 1 4 は、本発明に係る電源層の代表的な一例である。

10

【 0 0 3 2 】

なお、GND プレーン層 1 3 と電源プレーン層 1 4 とは、必ずしも対象形状としなくてもよい。

【 0 0 3 3 】

貫通配線 1 5 は、内側面が絶縁膜 1 2 に被覆された貫通孔 1 1 z を充填するように形成されている。貫通配線 1 5 は、第 1 層 1 5 a と、第 2 層 1 5 b と、第 3 層 1 5 c とを有する。第 1 層 1 5 a は、内側面が絶縁膜 1 2 に被覆された貫通孔 1 1 z の一部を充填するように形成されている。本実施の形態では、第 1 層 1 5 a は、貫通孔 1 1 z の上部 ( 基板本体 1 1 の一方の面 1 1 a 側 ) を除く部分に充填されており、第 1 層 1 5 a の上面 ( 基板本体 1 1 の一方の面 1 1 a 側の端面 ) は、基板本体 1 1 の一方の面 1 1 a に対して他方の面 1 1 b 側に窪んだ位置にある。つまり、第 1 層 1 5 a の上面と、貫通孔 1 1 z の内側面を被覆する絶縁膜 1 2 とは凹部 1 5 x を形成している。凹部 1 5 x の深さは、例えば、50  $\mu$  m 程度とすることができる。第 1 層 1 5 a の材料としては、例えば銅 ( C u ) 等を用いることができる。第 1 層 1 5 a の基板本体 1 1 の他方の面 1 1 b に露出している面は、基板本体 1 1 の他方の面 1 1 b を被覆する絶縁膜 1 2 の上面と略面一とされている。

20

【 0 0 3 4 】

第 2 層 1 5 b は、凹部 1 5 x 内に形成されている。より詳しくは、第 2 層 1 5 b は、第 1 層 1 5 a の上面及び貫通孔 1 1 z の内側面を被覆する絶縁膜 1 2 を被覆している。第 2 層 1 5 b としては、例えばチタン ( T i ) 膜と銅 ( C u ) 膜が絶縁膜 1 2 上又は第 1 層 1 5 a 上に、この順番で順次積層した導電層等を用いることができる。第 2 層 1 5 b の厚さは、例えば 1  $\mu$  m 程度とすることができる。第 3 層 1 5 c は、第 2 層 1 5 b を被覆し、凹部 1 5 x を充填するように形成されている。第 3 層 1 5 c の上面 ( 貫通配線 1 5 の基板本体 1 1 の一方の面 1 1 a 側に露出している面 ) は、基板本体 1 1 の一方の面 1 1 a を被覆する絶縁膜 1 2 の上面と略面一とされている。第 3 層 1 5 c の材料としては、例えば銅 ( C u ) 等を用いることができる。

30

【 0 0 3 5 】

第 2 層 1 5 b の最下層にチタン ( T i ) 膜を用いると、絶縁膜 1 2 の材料が二酸化珪素 ( S i O <sub>2</sub> ) や窒化珪素 ( S i N ) である場合に密着性が良好となる。従って、第 3 層 1 5 c が絶縁膜 1 2 に直接接している場合のように、密着性が悪くて両者の間に隙間が形成されるようなことはなく、第 3 層 1 5 c は第 2 層 1 5 b を介して絶縁膜 1 2 と密着している。

40

【 0 0 3 6 】

なお、第 1 層 1 5 a は、貫通孔 1 1 z の上部 ( 溝 1 1 x 側 ) も含めて、内側面が絶縁膜 1 2 に被覆された貫通孔 1 1 z を完全に充填するように形成しても良い。その場合には、第 1 層 1 5 a の上面 ( 溝 1 1 x 側の面 ) と基板本体 1 1 の一方の面 1 1 a を被覆する絶縁膜 1 2 の上面とが略面一となり、凹部 1 5 x は形成されない。凹部 1 5 x の深さは、例えば 0 ~ 10  $\mu$  m 程度とすることができる。

【 0 0 3 7 】

但し、第 1 層 1 5 a を、基板本体 1 1 の一方の面 1 1 a を被覆する絶縁膜 1 2 の上面か

50

ら突出するように形成することは好ましくない。第1層15aが基板本体11の一方の面11aを被覆する絶縁膜12の上面から突出すると、突出部を被覆する第2層15bの被膜状態が悪化し、第2層15bの剥離や断線等を引き起こす虞があるからである。本実施の形態では、このような問題の発生を回避するために、第1層15aの上面(溝11x側の面)が基板本体11の一方の面11aに対して他方の面11b側に窪んだ位置に来る程度に貫通孔11zを充填し、凹部15xを形成した場合を例にして説明する。

【0038】

なお、本実施の形態では、第1層15aと第3層15cとの間には、必ず第2層15bが介在する構造となっている。これは、後述する配線基板10の製造工程から生じるものである。後述する配線基板10の製造工程により、第1層15a及び第3層15cにシームやボイド等の欠陥が発生することを防止することが可能となる。

10

【0039】

第1絶縁層16は、GNDプレーン層13及び貫通配線15の一方の端面を被覆するように、基板本体11の一方の面11aに形成されている。第1絶縁層16の材料としては、例えば感光性ポリイミド系樹脂等の絶縁性樹脂を用いることができる。第1絶縁層16の厚さは、例えば15~25μm程度とすることができる。

【0040】

第1配線層17は、第1絶縁層16上に形成されている。第1配線層17は、第1絶縁層16を貫通し貫通配線15の一方の端面を露出する第1ビアホール16x内に充填されたビア配線、及び第1絶縁層16上に形成された配線パターンを含んで構成されている。配線パターンは、所定の平面形状にパターンニングされている。第1ビアホール16xは、第2絶縁層18側に開口されていると共に、貫通配線15の一方の端面によって底面が形成された、開口部の面積が底面の面積よりも大となる円錐台状の凹部となっている。又、この凹部内にビア配線が形成されている。

20

【0041】

第1配線層17は、第1ビアホール16x内に露出した貫通配線15と電氣的に接続されている。第1配線層17の材料としては、例えば銅(Cu)等を用いることができる。第1配線層17を構成する配線パターンの厚さは、例えば10~20μm程度とすることができる。

【0042】

第2絶縁層18は、第1絶縁層16上に、第1配線層17を覆うように形成されている。第2絶縁層18の材料としては、第1絶縁層16と同様の絶縁性樹脂を用いることができる。第2絶縁層18の厚さは、例えば15~25μm程度とすることができる。

30

【0043】

第2配線層19は、第2絶縁層18上に形成されている。第2配線層19は、第2絶縁層18を貫通し第1配線層17の上面を露出する第2ビアホール18x内に充填されたビア配線、及び第2絶縁層18上に形成された配線パターンを含んで構成されている。配線パターンは、所定の平面形状にパターンニングされている。第2ビアホール18xは、第3絶縁層20側に開口されていると共に、第1配線層17の上面によって底面が形成された、開口部の面積が底面の面積よりも大となる円錐台状の凹部となっている。又、この凹部内にビア配線が形成されている。

40

【0044】

第2配線層19は、第2ビアホール18x内に露出した第1配線層17と電氣的に接続されている。第2配線層19の材料としては、例えば銅(Cu)等を用いることができる。第2配線層19を構成する配線パターンの厚さは、例えば10~20μm程度とすることができる。

【0045】

第3絶縁層20は、第2絶縁層18上に、第2配線層19を覆うように形成されている。第3絶縁層20は開口部20xを有し、開口部20x内には第2配線層19の一部が露出している。第3絶縁層20の材料としては、第1絶縁層16と同様の絶縁性樹脂を用い

50



ることができる。第3絶縁層20の厚さは、例えば15～25 $\mu$ m程度とすることができる。

【0046】

開口部20x内に露出する第2配線層19は、半導体チップ（図示せず）と電氣的に接続される電極パッドとして機能する。以降、開口部20x内に露出する第2配線層19を第1電極パッド19と称する場合がある。必要に応じ、第1電極パッド19上に、金属層を形成してもよい。金属層の例としては、Au層や、Ni/Au層（Ni層とAu層をこの順番で積層した金属層）、Ni/Pd/Au層（Ni層とPd層とAu層をこの順番で積層した金属層）等を挙げることができる。

【0047】

更に、第1電極パッド19上に（第1電極パッド19上に金属層が形成されている場合には、金属層の上に）はんだボールやリードピン等の外部接続端子を形成しても構わない。外部接続端子は、半導体チップ（図示せず）と電氣的に接続するための端子となる。但し、第1電極パッド19（第1電極パッド19上に金属層が形成されている場合には、金属層）自体を、外部接続端子としても良い。

【0048】

第1電極パッド19の平面形状は例えば円形であり、その直径は例えば40～120 $\mu$ m程度とすることができる。第1電極パッド19のピッチは、例えば100～200 $\mu$ m程度とすることができる。

【0049】

同様に、基板本体11の他方の面11bには、第4絶縁層21、第3配線層22、第5絶縁層23、第4配線層24、及び第6絶縁層25が順次積層形成されている。第3配線層22は、第3ビアホール21xを介して貫通配線15と電氣的に接続されている。第4配線層24は、第4ビアホール23xを介して第3配線層22と電氣的に接続されている。なお、第4絶縁層21、第3配線層22、第5絶縁層23、及び第4配線層24については、第1絶縁層16、第1配線層17、第2絶縁層18、及び第2配線層19の構造と同様であるため、詳細な説明は省略する。

【0050】

第6絶縁層25は、第5絶縁層23上に、第4配線層24を覆うように形成されている。第6絶縁層25は開口部25xを有し、開口部25x内には第4配線層24の一部が露出している。第6絶縁層25の材料としては、第1絶縁層16と同様の絶縁性樹脂を用いることができる。第6絶縁層25の厚さは、例えば15～25 $\mu$ m程度とすることができる。

【0051】

開口部25x内に露出する第4配線層24は、マザーボード等の実装基板（図示せず）と電氣的に接続される電極パッドとして機能する。以降、開口部25x内に露出する第4配線層24を第2電極パッド24と称する場合がある。必要に応じ、第2電極パッド24上に、金属層を形成してもよい。金属層の例としては、Au層や、Ni/Au層（Ni層とAu層をこの順番で積層した金属層）、Ni/Pd/Au層（Ni層とPd層とAu層をこの順番で積層した金属層）等を挙げることができる。

【0052】

更に、第2電極パッド24上に（第2電極パッド24上に金属層が形成されている場合には、金属層の上に）はんだボールやリードピン等の外部接続端子を形成しても構わない。外部接続端子は、マザーボード等の実装基板（図示せず）と電氣的に接続するための端子となる。但し、第2電極パッド24（第2電極パッド24上に金属層が形成されている場合には、金属層）自体を、外部接続端子としても良い。

【0053】

第2電極パッド24の平面形状は例えば円形であり、その直径は例えば200～1000 $\mu$ m程度とすることができる。つまり、マザーボード等の実装基板（図示せず）と電氣的に接続される第2電極パッド24の径は、半導体チップ（図示せず）と電氣的に接続さ

10

20

30

40

50

れる第1電極パッド19の径よりも大きい。第2電極パッド24のピッチは、例えば500～1200 $\mu$ m程度とすることができる。つまり、マザーボード等の実装基板（図示せず）と電氣的に接続される第2電極パッド24のピッチは、半導体チップ（図示せず）と電氣的に接続される第1電極パッド19のピッチよりも広い。

#### 【0054】

このように、配線基板10では、GNDプレーン層13が形成されている側が、半導体チップ搭載側とされている。このような構造にすることにより、GNDプレーン層13を半導体チップ（図示せず）のGNDと容易に接続できる。又、このような構造にすることにより、GNDプレーン層13を、信号層である第1配線層17及び第2配線層19の信号伝播損失を低減するのに寄与するマイクロストリップラインのグランド層として用いることができる。なお、GNDプレーン層13をマザーボード等の実装基板（図示せず）と接続される側（基板本体11の他方の面11b側）に形成すると、信号層である第1配線層17及び第2配線層19とGNDプレーン層13との距離が遠くなるため、マイクロストリップラインとして機能させることが困難となり、信号伝播の損失が大きくなる。

#### 【0055】

〔本実施の形態に係る配線基板の製造方法〕

次に、本実施の形態に係る配線基板の製造方法について説明する。図4～図12は、本実施の形態に係る配線基板の製造工程を例示する図である。

#### 【0056】

まず、図4に示す工程では、基板本体11を準備し、基板本体11の一方の面11a側に開口する溝11x、及び基板本体11の一方の面11a側から他方の面11b側に貫通する貫通孔11zを形成する。溝11xは、GNDプレーン層13が形成される部分となる。基板本体11は、例えば6インチ（約150mm）、8インチ（約200mm）、12インチ（約300mm）等のシリコンウェハ等である。シリコンウェハの厚さは、例えば0.625mm（6インチの場合）、0.725mm（8インチの場合）、0.775mm（12インチの場合）等であるが、バックサイドグラインダー等で適宜薄型化することができる。

#### 【0057】

溝11x及び貫通孔11zは、例えば、基板本体11の一方の面11aに溝11x及び貫通孔11zを形成する位置を開口するレジスト層を形成し、レジスト層をマスクとして基板本体11をエッチングすることにより形成できる。エッチングとしては、例えばSF<sub>6</sub>（六フッ化硫黄）を用いた反応性イオンエッチング（DRIE：Deep Reactive Ion Etching）等の異方性エッチング法を用いると好適である。溝11xは、所定の深さでエッチングを停止し、貫通孔11zは、基板本体11を貫通するまでエッチングする。溝11xの深さは、例えば40～60 $\mu$ m程度とすることができる。貫通孔11zの径は、例えば40～60 $\mu$ m程度とすることができる。貫通孔11zの深さ（基板本体11の厚さ）は、例えば、200～400 $\mu$ m程度とすることができる。

#### 【0058】

次に、図5に示す工程では、基板本体11の一方の面11a及び他方の面11b、溝11xの内底面及び内側面、並びに貫通孔11zの内側面に絶縁膜12を形成する。絶縁膜12としては、例えば熱酸化膜（SiO<sub>2</sub>）を用いることができる。絶縁膜12は、基板本体11の表面近傍の温度を例えば1000℃以上とするウェット熱酸化法により熱酸化することで形成できる。絶縁膜12の厚さは、例えば1～2 $\mu$ m程度とすることができる。なお、絶縁膜12として、CVD（Chemical Vapor Deposition）法等により、例えば二酸化珪素（SiO<sub>2</sub>）や窒化珪素（SiN）、ポリイミド（PI）等の膜を形成しても構わない。

#### 【0059】

次に、図6に示す工程では、基板本体11の他方の面11bを被覆する絶縁膜12上に、接着層31を介して金属層32を配設する。そして、内側面が絶縁膜12に被覆された貫通孔11zに対応する部分の接着層31をアッシング法等により除去し、開口部31x

を形成する。これにより、内側面が絶縁膜 12 に被覆された貫通孔 11z 内に金属層 32 の上面が露出する。金属層 32 は、電解めっき法により、貫通配線 15 等を形成する際の給電層となる部材である。金属層 32 としては、例えば銅 (Cu) 板や銅 (Cu) 箔等を用いることができる。以下、金属層 32 が銅 (Cu) 板である場合を例にして説明する。

#### 【0060】

次に、図 7 に示す工程では、金属層 32 を給電層とする電解めっき法により、金属層 32 側から貫通孔 11z 内にめっき膜を析出成長させることで、貫通孔 11z の少なくとも一部を充填する導電層 41 を形成する。なお、導電層 41 は、不要部分が除去されて、最終的には貫通配線 15 の第 1 層 15a となる層である。導電層 41 の材料としては、例えば銅 (Cu) 等を用いることができる。導電層 41 は、貫通孔 11z の上部 (溝 11x 側) を除く部分を充填すれば十分である。この場合、導電層 41 の上面 (溝 11x 側の面) と、貫通孔 11z の内側面を被覆する絶縁膜 12 とにより凹部 15x が形成される。

10

#### 【0061】

なお、前述のように、導電層 41 は、貫通孔 11z の上部 (溝 11x 側) も含めて、内側面が絶縁膜 12 に被覆された貫通孔 11z を完全に充填するよう (導電層 41 の上面 (溝 11x 側の面) と基板本体 11 の一方の面 11a を被覆する絶縁膜 12 の上面とが略面一となるよう) に形成しても良いが、導電層 41 を基板本体 11 の一方の面 11a を被覆する絶縁膜 12 の上面から突出するように形成することは好ましくない。凹部 15x の深さは、例えば 0 ~ 10 μm 程度とすることができる。

#### 【0062】

20

貫通孔 11z の内側面は絶縁膜 12 に被覆されているため、金属層 32 側からのみ (一方向からのみ) めっき膜が成長して導電層 41 が形成される。これにより、導電層 41 に、従来の配線基板 100 のように二方向からめっき膜が成長することに起因してシームやボイド等の欠陥が発生することを防止できる。その結果、貫通配線 15 の第 1 層 15a (導電層 41 の最終形態) がシームやボイド等の欠陥の発生に起因して熱応力により断線したり、第 1 配線層 17 や第 3 配線層 22 との接続信頼性が低下したりする問題を回避できる。

#### 【0063】

次に、図 8 に示す工程では、基板本体 11 の一方の面 11a を被覆する絶縁膜 12、溝 11x の内底面及び内側面を被覆する絶縁膜 12、並びに凹部 15x の表面を被覆する導電層 42 を形成する。そして、導電層 42 を形成後、図 7 に示す接着層 31 及び金属層 32 を除去し、更に、基板本体 11 の他方の面 11b 側から突出する導電層 41 (図 7 参照) を研磨し、貫通配線 15 の第 1 層 15a を形成する。

30

#### 【0064】

導電層 42 は、例えばスパッタ法等により形成できる。導電層 42 は、不要部分が除去されて、最終的には GND プレーン層 13 の第 1 層 13a 及び貫通配線 15 の第 2 層 15b となる層である。導電層 42 としては、例えばチタン (Ti) 膜と銅 (Cu) 膜が絶縁膜 12 上又は導電層 41 (図 7 参照) 上に、この順番で順次積層した導電層等を用いることができる。導電層 42 の厚さは、例えば 1 μm 程度とすることができる。なお、導電層 42 は、本発明に係る第 2 給電層の代表的な一例である。

40

#### 【0065】

銅 (Cu) 板である金属層 32 は、例えば塩化第二鉄水溶液や塩化第二銅水溶液、過硫酸アンモニウム水溶液等を用いたウェットエッチングにより除去できる。接着層 31 は、アッシング法等により除去できる。導電層 41 は、CMP (Chemical Mechanical Polishing) 法等により研磨できる。貫通配線 15 の第 1 層 15a の下面 (溝 11x 側の面と反対の面) は、基板本体 11 の他方の面 11b を被覆する絶縁膜 12 の下面と略面一となる。なお、第 1 層 15a は、本発明に係る第 1 給電層の代表的な一例である。

#### 【0066】

次に、図 9 に示す工程では、基板本体 11 の他方の面 11b 側に開口する溝 11y を形成し、更に溝 11y の内底面及び内側面に絶縁膜 12 を形成する。溝 11y は、電源プレ

50

ー層 14 が形成される部分となる。溝 11y は、溝 11x と同様な方法により形成できる。絶縁膜 12 の材料や厚さ、形成方法等は、前述の通りである。

【0067】

次に、図 10 に示す工程では、基板本体 11 の他方の面 11b を被覆する絶縁膜 12、溝 11y の内底面及び内側面を被覆する絶縁膜 12、並びに第 1 層 15a の基板本体 11 の他方の面 11b 側の端面を被覆する導電層 43 を形成する。導電層 43 は、例えばスパッタ法等により形成できる。なお、導電層 43 は、不要部分が除去されて、最終的には電源プレーン層 14 の第 1 層 14a となる層である。導電層 43 としては、例えばチタン (Ti) 膜と銅 (Cu) 膜が絶縁膜 12 上及び第 1 層 15a の基板本体 11 の他方の面 11b 側の端面に、この順番で順次積層した導電層等を用いることができる。導電層 43 の厚さは、例えば 1 μm 程度とすることができる。なお、導電層 43 は、本発明に係る第 3 給電層の代表的な一例である。

10

【0068】

次いで、図 11 に示す工程では、第 1 層 15a、導電層 42、及び導電層 43 を給電層とする電解めっき法により、溝 11x 内及び凹部 15x 内に導電層 42 側からめっき膜を析出成長させることで導電層 44 を形成し、溝 11y 内に導電層 43 側からめっき膜を析出成長させることで導電層 45 を形成する。導電層 44 と導電層 45 とは、同時に形成することができる。なお、導電層 44 は、不要部分が除去されて、最終的には GND プレーン層 13 の第 2 層 13b 及び貫通配線 15 の第 3 層 15c となる層である。又、導電層 45 は、不要部分が除去されて、最終的には電源プレーン層 14 の第 2 層 14b となる層である。

20

【0069】

導電層 44 及び 45 の材料としては、例えば銅 (Cu) 等を用いることができる。導電層 44 及び 45 は、それぞれ基板本体 11 の一方の面 11a を被覆する絶縁膜 12 の上面及び基板本体 11 の他方の面 11b を被覆する絶縁膜 12 の上面から突出するように形成する。導電層 44 及び 45 の絶縁膜 12 の上面からの突出量は、それぞれ例えば 30 ~ 40 μm 程度とすることができる。

【0070】

次いで、図 12 に示す工程では、CMP (Chemical Mechanical Polishing) 法等により、基板本体 11 の一方の面 11a 側から突出する導電層 44 (図 11 参照) を研磨し、GND プレーン層 13 の第 2 層 13b 及び貫通配線 15 の第 3 層 15c を形成する。GND プレーン層 13 の第 2 層 13b 及び貫通配線 15 の第 3 層 15c の上面は、基板本体 11 の一方の面 11a を被覆する絶縁膜 12 の上面と略面一となる。又、基板本体 11 の他方の面 11b 側から突出する導電層 45 (図 11 参照) を研磨し、電源プレーン層 14 の第 2 層 14b を形成する。電源プレーン層 14 の第 2 層 14b の上面は、基板本体 11 の他方の面 11b を被覆する絶縁膜 12 の上面と略面一となる。

30

【0071】

次に、図 12 に示す工程の後 (図示せず)、基板本体 11 の一方の面 11a に、第 1 絶縁層 16、第 1 配線層 17、第 2 絶縁層 18、第 2 配線層 19、及び第 3 絶縁層 20 を順次積層形成する。又、基板本体 11 の他方の面 11b に、第 4 絶縁層 21、第 3 配線層 22、第 5 絶縁層 23、第 4 配線層 24、及び第 6 絶縁層 25 を順次積層形成する。

40

【0072】

具体的には、まず、基板本体 11 の一方の面 11a に例えば液状の感光性ポリイミド系樹脂を例えばスピンコート法等により塗布する。そして、液状の感光性ポリイミド系樹脂を硬化させ、第 1 絶縁層 16 を形成する。次に、第 1 絶縁層 16 を貫通し貫通配線 15 の一方の端面を露出する第 1 ピアホール 16x を、例えばフォトリソグラフィ法等により形成する。

【0073】

このように、第 1 絶縁層 16 の材料として感光性の絶縁性樹脂を用いることにより、第 1 絶縁層 16 にフォトリソグラフィ法により第 1 ピアホール 16x を形成できるため、第

50

1ビアホール16xを狭ピッチで形成できる(他の絶縁層についても同様)。なお、第1ビアホール16xの狭ピッチ化が不要な場合には、第1絶縁層16の材料として非感光性のエポキシ系樹脂等を用い、レーザ加工法等で第1ビアホール16xを形成しても構わない。

#### 【0074】

次に、第1絶縁層16上に第1配線層17を形成する。第1配線層17は、第1ビアホール16x内に充填されたビア配線、及び第1絶縁層16上に形成された配線パターンを含んで構成される。第1配線層17は、第1ビアホール16x内に露出した貫通配線15と電氣的に接続される。第1配線層17の材料としては、例えば銅(Cu)等を用いることができる。第1配線層17は、セミアディティブ法やサブトラクティブ法等の各種の配線形成方法を用いて形成できる。

10

#### 【0075】

以降、同様にして、第2絶縁層18、第2配線層19、及び第3絶縁層20を順次積層形成する。又、同様にして、基板本体11の他方の面11bに、第4絶縁層21、第3配線層22、第5絶縁層23、第4配線層24、及び第6絶縁層25を順次積層形成する。最後に、第3絶縁層20に開口部20xを形成し、第6絶縁層25に開口部25xを形成することにより、配線基板10が完成する。

#### 【0076】

このように、本実施の形態では、GNDプレーン層13及び電源プレーン層14を基板本体11上に設けるのではなく、基板本体11内に設けることにより、GNDプレーン層13及び電源プレーン層14の厚さにかかわらず、その上に形成される第1絶縁層16や第4絶縁層21の平坦性を向上できる。これにより、第1絶縁層16上や第4絶縁層21上に、容易に他の配線層や絶縁層を積層可能となる。又、GNDプレーン層13及び電源プレーン層14の厚さや面積を十分に確保(べた状に形成)することができるため、GNDや電源の電位を従来以上に安定化できる。

20

#### 【0077】

又、べた状のGNDプレーン層13及び電源プレーン層14を基板本体11上(例えばSiO<sub>2</sub>膜上)や第1絶縁層16上に設けると、GNDプレーン層13及び電源プレーン層14を構成する導電層(例えば銅)との熱膨張の違いにより、膜剥がれやクラックが生じる虞がある(接触面積が大きいほどクラックが入る虞が高い)。しかし、配線基板10では、GNDプレーン層13及び電源プレーン層14を基板本体11内(溝11x、11y内)に設けることにより、GNDプレーン層13及び電源プレーン層14の熱膨張を溝11xや11yの側壁にて抑制できるため、膜剥がれやクラックが生じる虞を低減できる。

30

#### 【0078】

又、べた状のGNDプレーン層13及び電源プレーン層14を基板本体11上(例えばSiO<sub>2</sub>膜上)や第1絶縁層16上に設ける場合は、基板本体11上(例えばSiO<sub>2</sub>膜上)や第1絶縁層16上に形成されている他の配線パターンを避けるように設ける必要があった。又、その際、GNDプレーン層13及び電源プレーン層14が形成される層においては、他の配線パターンの引き回しが制限されていた。しかし、配線基板10では、GNDプレーン層13及び電源プレーン層14を基板本体11内(溝11x、11y内)に設けているため、他の配線パターンの引き回しを自由に行うことができる。

40

#### 【0079】

又、例えば銅を用いためっき法により各配線層を形成する場合、銅占有率が高いほど各配線層のめっき厚がばらつくが、配線基板10では、銅占有率の高いGNDプレーン層13及び電源プレーン層14を基板本体11内に設けることにより、基板本体11上の各配線層の銅占有率を下げている。これにより、各配線層のめっき厚のばらつきを低減できる。

#### 【0080】

又、GNDプレーン層13及び電源プレーン層14を基板本体11内に設けることによ

50

り、配線基板 10 の薄型化が可能となる。

【0081】

又、GND プレーン層 13 及び貫通配線 15 の平坦化を同一工程（図 12 に示す工程）で実施できるため、配線基板 10 の製造工程を簡略化できる。

【0082】

以上、好ましい実施の形態について詳説したが、上述した実施の形態に制限されることなく、特許請求の範囲に記載された範囲を逸脱することなく、上述した実施の形態に種々の変形及び置換を加えることができる。

【符号の説明】

【0083】

- 10 配線基板
- 11 基板本体
- 11a 基板本体の一方の面
- 11b 基板本体の他方の面
- 11x、11y 溝
- 11z 貫通孔
- 12 絶縁膜
- 13 GND プレーン層
- 13a、14a、15a 第 1 層
- 13b、14b、15b 第 2 層
- 14 電源プレーン層
- 15 貫通配線
- 15c 第 3 層
- 15x 凹部
- 16 第 1 絶縁層
- 16x 第 1 ビアホール
- 17 第 1 配線層
- 18 第 2 絶縁層
- 18x 第 2 ビアホール
- 19 第 2 配線層
- 20 第 3 絶縁層
- 20x、25x、31x 開口部
- 21 第 4 絶縁層
- 21x 第 3 ビアホール
- 22 第 3 配線層
- 23 第 5 絶縁層
- 23x 第 4 ビアホール
- 24 第 4 配線層
- 25 第 6 絶縁層
- 31 接着層
- 32 金属層
- 41、42、43、44、45 導電層

10

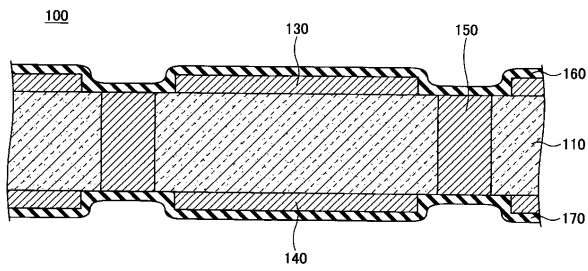
20

30

40

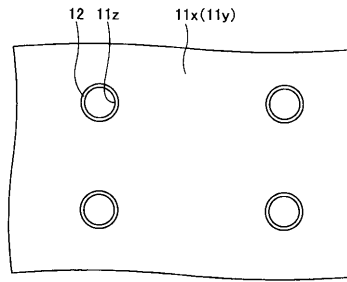
【図 1】

従来の配線基板を例示する断面図



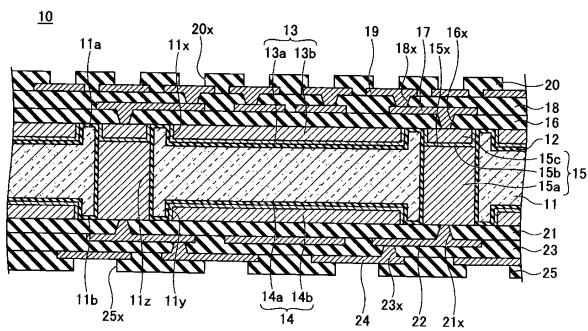
【図 3】

溝と貫通孔との位置関係を例示する平面図



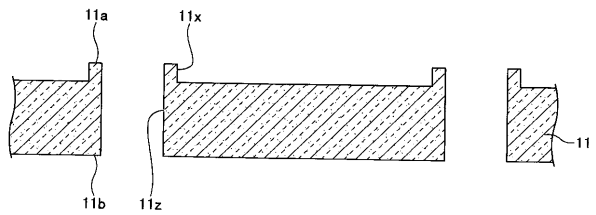
【図 2】

本実施の形態に係る配線基板を例示する断面図



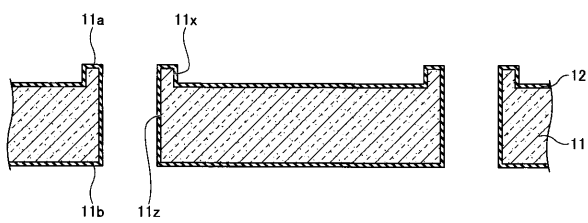
【図 4】

本実施の形態に係る配線基板の製造工程を例示する図(その1)



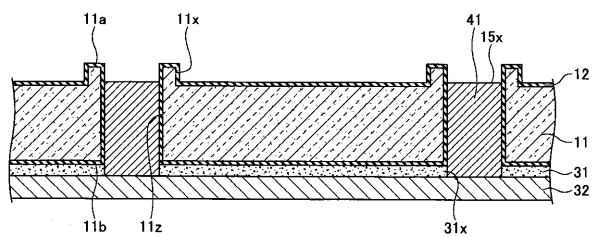
【図 5】

本実施の形態に係る配線基板の製造工程を例示する図(その2)



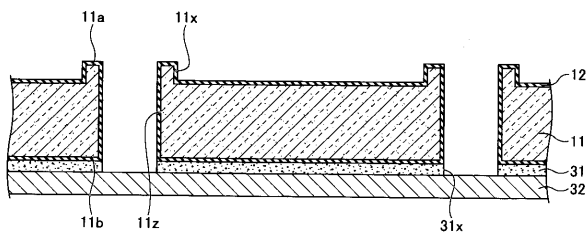
【図 7】

本実施の形態に係る配線基板の製造工程を例示する図(その4)



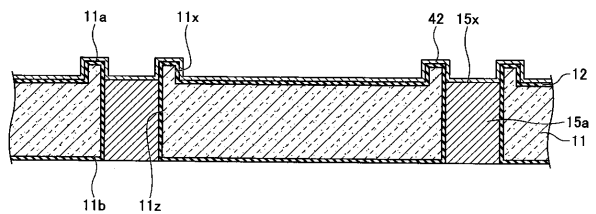
【図 6】

本実施の形態に係る配線基板の製造工程を例示する図(その3)



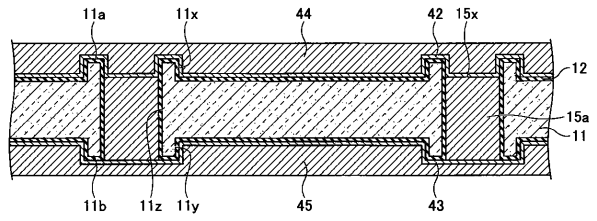
【図 8】

本実施の形態に係る配線基板の製造工程を例示する図(その5)



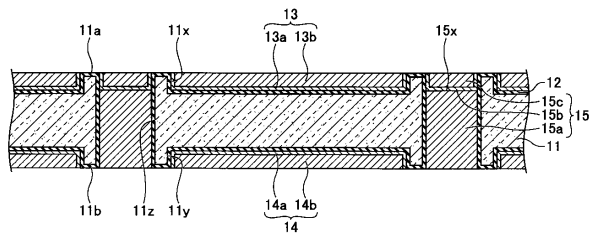
【 図 1 1 】

本実施の形態に係る配線基板の製造工程を例示する図(その8)



【圖 12】

本実施の形態に係る配線基板の製造工程を例示する図(その9)





## フロントページの続き

(51)Int.Cl.	F I		
	H 0 5 K	3/40	K
	H 0 1 L	23/12	E

(56)参考文献 特開 2 0 0 7 - 0 5 9 4 5 2 ( J P , A )  
特開 2 0 1 0 - 2 8 3 3 9 6 ( J P , A )  
特開 2 0 0 1 - 1 6 8 5 2 9 ( J P , A )  
特開 2 0 0 2 - 1 7 1 0 4 8 ( J P , A )  
特開 2 0 0 2 - 2 1 7 5 5 3 ( J P , A )  
特開 2 0 0 5 - 1 8 3 4 6 6 ( J P , A )  
再公表特許第 2 0 1 0 / 1 3 4 5 1 1 ( J P , A 1 )  
国際公開第 2 0 0 7 / 0 7 4 9 4 1 ( W O , A 1 )

(58)調査した分野(Int.Cl. , D B 名)

H 0 5 K	1 / 0 2
H 0 1 L	2 3 / 1 2
H 0 5 K	1 / 1 1
H 0 5 K	3 / 4 0
H 0 5 K	3 / 4 6