



(12)发明专利申请

(10)申请公布号 CN 109033002 A

(43)申请公布日 2018. 12. 18

(21)申请号 201810788308.5

(22)申请日 2018.07.18

(71)申请人 郑州云海信息技术有限公司

地址 450018 河南省郑州市郑东新区心怡
路278号16层1601室

(72)发明人 李倩倩

(74)专利代理机构 北京连和连知识产权代理有
限公司 11278

代理人 张涛

(51) Int. Cl.

G06F 15/163(2006.01)

G06F 13/16(2006.01)

G06F 13/42(2006.01)

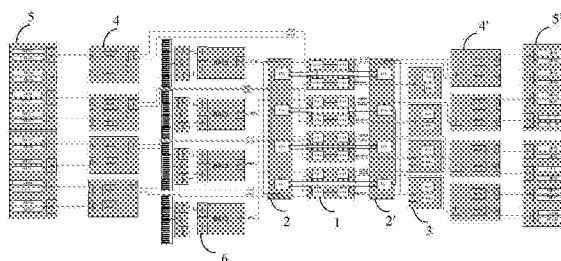
权利要求书1页 说明书4页 附图1页

(54)发明名称

一种多路服务器系统

(57)摘要

本发明提出了一种多路服务器系统,包括:8个主板,每个主板包括相互连接的CPU1和CPU0,每两个主板组成一个主板对,每个主板对内的两个CPU1相互连接,两个CPU0相互连接;以及第一QPI互联板和第二QPI互联板,每个QPI互联板均包括4个互联芯片,每个QPI互联板的互联芯片通过NI总线两两互联;其中,每个主板对中的两个CPU1连接到第一QPI互联板中的4个互联芯片中的其中一个,以及每个主板对中的两个CPU0连接到第二QPI互联板中的4个互联芯片中的其中一个。用户可以根据自身需要选择使用四路、八路系统甚至现在非常罕见的十六路系统,同时本系统兼具强大的存储扩展和PCIE扩展,可满足各个客户的需求。



1. 一种多路服务器系统,包括:

8个主板,每个所述主板包括相互连接的CPU1和CPU0,每两个所述主板组成一个主板对,每个主板对内的两个CPU1相互连接,两个CPU0相互连接;以及

第一QPI互联板和第二QPI互联板,每个所述QPI互联板均包括4个互联芯片,每个所述QPI互联板的所述互联芯片通过NI总线两两互联;

其中,每个所述主板对中的两个CPU1连接到所述第一QPI互联板中的所述4个互联芯片中的其中一个,以及每个所述主板对中的两个CPU0连接到所述第二QPI互联板中的所述4个互联芯片中的其中一个。

2. 根据权利要求1所述的系统,其特征在于,每个所述主板包括8个Jordan Creek芯片,每个所述Jordan Creek芯片有6个DDR4 DIMM,每个所述主板最多支持48根所述DDR4 DIMM。

3. 根据权利要求1所述的系统,其特征在于,每个所述互联芯片具有8个NI总线接口和2个QPI总线接口。

4. 根据权利要求1所述的系统,其特征在于,所述多路服务器系统还包括:4个IO Riser板卡,其中每个所述主板对中的一个所述CPU0连接到所述4个IO Riser板卡中的其中一个。

5. 根据权利要求1所述的系统,其特征在于,所述多路服务器系统还包括:8个PCIE转接卡,其中每个所述主板对中的两个所述CPU1连接到所述8个PCIE转接卡中的其中一个,每个所述主板对中的两个所述CPU0连接到其余所述PCIE转接卡中的其中一个。

6. 根据权利要求5所述的系统,其特征在于,走线中间添加redriver来改善信号质量。

7. 根据权利要求5所述的系统,其特征在于,所述多路服务器系统还包括:4个PCIE板卡,其中所述PCIE转接卡通过电缆连接到所述PCIE板卡。

8. 根据权利要求1所述的系统,其特征在于,所述多路服务器系统还包括:4个RAID卡,其中每个所述主板对中的一个所述CPU1连接到所述4个RAID卡中的其中一个。

9. 根据权利要求8所述的系统,其特征在于,所述多路服务器系统还包括:SAS Expander和mini SAS,所述RAID卡通过所述mini SAS连接器连接到所述SAS Expander。

10. 根据权利要求9所述的系统,其特征在于,所述SAS Expander有40个SAS Lane,其中8个所述SAS Lane与所述RAID卡相连,8个所述SAS Lane用作级联,剩下的24个所述SAS Lane接24块硬盘。

一种多路服务器系统

技术领域

[0001] 本发明总体上涉及服务器领域,并且更具体地,涉及一种多路服务器系统。

背景技术

[0002] 随着云计算、数据中心整合等应用的推进,各行业业务拓展、计算处理数据激增,对计算机的处理能力提出了越来越高的要求。多路服务器是带有多个CPU (Central Processing Unit,中央处理器)的服务器,多路服务器因为CPU数量的增多而具有更强的处理能力、更高的可靠性和更大的扩展空间。多路服务器也成为了服务器行业的发展趋势,面向关键业务应用的多路服务器一直保持着高速稳健增长。但在以往服务器架构中,参与运算处理的CPU个数固定,且个数较少、灵活性差,易浪费资源,而且存储空间不足。

[0003] 针对此问题,亟需提出一种用户可以根据自身需要进行多路切换的服务器系统。

发明内容

[0004] 鉴于上述目的,本发明实施例的目的在于提出一种多路服务器系统,用户可以根据自身需求,选择四路系统或者八路系统甚至十六路系统,灵活性强。

[0005] 基于上述目的,本发明实施例的一方面提供了一种多路服务器系统,包括:

[0006] 8个主板,每个所述主板包括相互连接的CPU1和CPU0,每两个所述主板组成一个主板对,每个主板对内的两个CPU1相互连接,两个CPU0相互连接;以及

[0007] 第一QPI (Quick Path Interconnect,快速通道互联) 互联板和第二QPI互联板,每个所述QPI互联板均包括4个互联芯片,每个所述QPI互联板的所述互联芯片通过NI总线两两互联;

[0008] 其中,每个所述主板对中的两个CPU1连接到所述第一QPI互联板中的所述4个互联芯片中的其中一个,以及每个所述主板对中的两个CPU0连接到所述第二QPI互联板中的所述4个互联芯片中的其中一个。

[0009] 在一些实施方式中,每个所述主板包括8个Jordan Creek芯片,每个所述Jordan Creek芯片有6个DDR4 (Dual Data Rate) DIMM (Dual-Inline-Memory-Modules,双列直插式存储模块),每个所述主板最多支持48根所述DDR4DIMM。

[0010] 在一些实施方式中,每个所述互联芯片具有8个NI总线接口和2个QPI总线接口。

[0011] 在一些实施方式中,所述多路服务器系统还包括:4个IO Riser板卡,其中每个所述主板对中的一个所述CPU0连接到所述4个IO Riser板卡中的其中一个。

[0012] 在一些实施方式中,所述多路服务器系统还包括:8个PCIE (Peripheral Component Interconnect Express,高速串行器件互联总线) 转接卡,其中每个所述主板对中的两个所述CPU1连接到所述8个PCIE转接卡中的其中一个,每个所述主板对中的两个所述CPU0连接到其余所述PCIE转接卡中的其中一个。

[0013] 在一些实施方式中,走线中间添加redriver来改善信号质量。

[0014] 在一些实施方式中,所述多路服务器系统还包括:4个PCIE板卡,其中所述PCIE转

接卡通过电缆连接到所述PCIE板卡。

[0015] 在一些实施方式中,所述多路服务器系统还包括:4个RAID (Redundant Arrays of Independent Disks,独立磁盘构成的具有冗余能力的阵列) 卡,其中每个所述主板对中的一个所述CPU1连接到所述4个RAID卡中的其中一个。

[0016] 在一些实施方式中,所述多路服务器系统还包括:SAS (Serial Attached SCSI/串行SCSI技术,是一种磁盘连接技术) Expander和mini SAS,所述RAID卡通过所述mini SAS连接器连接到所述SAS Expander。

[0017] 在一些实施方式中,所述SAS Expander有40个SAS Lane,其中8个所述SAS Lane与所述RAID卡相连,8个所述SAS Lane用作级联,剩下的24个所述SAS Lane接24块硬盘。

[0018] 本发明具有以下有益技术效果:本发明提出的多路服务器系统,用户可以根据自身需要,选择选择四路系统或者八路系统甚至十六路系统,具有较高的灵活性。同时根据本发明的系统兼具强大的存储扩展和PCIE扩展,可满足各个客户的需求。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0020] 图1是根据本发明的实施例的多路服务器系统的示意图。

具体实施方式

[0021] 以下描述了本公开的实施例。然而,应该理解,所公开的实施例仅仅是示例,并且其他实施例可以采取各种替代形式。附图不一定按比例绘制;某些功能可能被夸大或最小化以显示特定部件的细节。因此,本文公开的具体结构和功能细节不应被解释为限制性的,而仅仅是作为用于教导本领域技术人员以各种方式使用本发明的代表性基础。如本领域普通技术人员将理解的,参考任何一个附图所示出和描述的各种特征可以与一个或多个其他附图中所示的特征组合以产生没有明确示出或描述的实施例。所示特征的组合为典型应用提供了代表性实施例。然而,与本公开的教导相一致的特征的各种组合和修改对于某些特定应用或实施方式可能是期望的。

[0022] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本发明实施例进一步详细说明。

[0023] 参考图1,示出了根据本发明的实施例的多路服务器系统的示意图。在本实施例中,该系统包括主板1、QPI互联板(2、2')、IO Riser板卡3、PCIE转接板(4、4')、PCIE板卡(5、5')以及SAS扩展系统6。从图上可以看出,该系统包括8个主板,每个主板有相互连接的2个CPU(即CPU1和CPU0),每两个主板组成一个主板对,每个主板对内的两个CPU1相互连接,两个CPU0相互连接。每个QPI互联板(2、2')包括4个互联芯片,互联芯片是多路处理器共享主存系统的核心芯片。每个互联芯片具有8个NI (SERDES (SERializer,串行器/DESerializer,解串器)) 总线接口和2个QPI总线接口,并且每个互联芯片通过NI总线两两互联。

[0024] 如图1所示,每个由上下2块主板组成的主板对中的两个CPU1均连接到QPI互联板2

中的4个互联芯片中的其中一个,以及每个主板对中的两个CPU0均连接到QPI互联板2'中的4个互联芯片中的其中一个。通过QPI互联板(2、2')的应用,用户根据自身需要,不仅可以将系统配置为四个四路或双八路系统,甚至可以配置为十六路系统,具有较大的灵活性。其中四路系统是两个主板构成一个最小系统,类似地,双八路系统是每4个主板构成一个最小系统、十六路系统是8个主板构成一个最小系统。

[0025] 在一些实施方式中,每个主板1含有8个Jordan Creek芯片,每个Jordan Creek芯片有6个DDR4DIMM,每个主板最多支持48根DDR4DIMM。

[0026] 在一些实施方式中,如图所示,该系统包括4个IO Riser板卡3,在每个由上下2块主板1组成的主板对中,从其中一个CPU0接出的DMI/PCIE X16连接到其中一个IO Riser板卡3。在每个IO Riser板卡3上,主要有PCH(Platform Controller Hub,平台管理中心南桥)和BMC(Baseboard Management Controller,基板管理控制器)两个芯片,PCH主要负责IO接口等外设接口的控制,BMC主要完成对各个节点的监测,以及检测电压、温度和风扇转速等。

[0027] 在一些实施方式中,每个CPU支持3个PCIE X16,从图中可以看出,在每个由上下2块主板1组成的主板对中,从两个CPU1接出的PCIE X16连接到其中一个PCIE转接板4上,从两个CPU0接出的PCIE X16连接到其中一个PCIE转接板4'上。在该实施例中,为了防止系统走线太长影响信号质量,走线中间添加了Redriver芯片来改善信号质量。在高速串行通信的信号传输中,为了使信号在长距离走线到达终端时,信号质量仍能够得到保障,通常采用在发送端和终端的走线中间增加Redriver芯片,使信号经过一段距离的损耗后能够再一次加强。应当理解,符合本发明的能够改善和增强信号传输质量的其他中继芯片也是可能的,包括但不限于Retimer芯片等。

[0028] 在一些实施方式中,如图所示,PCIE转接板(4、4')通过电缆连接到PCIE板卡(5、5')。本系统包含4块PCIE板卡(5、5'),每块PCIE板卡(5、5')具有8个PCIE X8的插槽,设计者也可以根据项目需求配置成PCIE X16或者PCIE X8和PCIE X16混合模式。PCIE转接板(4、4')和PCIE板卡(5、5')构成了PCIE扩展部分,该系统可以为用户提供更多的PCIE槽。

[0029] 在一些实施方式中,如图所示,在每个由上下2块主板组成的主板对中,从其中一个CPU1接出的PCIE X8连接到其中一个RAID卡上。RAID卡通过mini SAS连接器连接到SAS Expander上,完成主机系统和硬盘的信息传送。SAS Expander有40个SAS Lane,其中8个与RAID卡相连,8个Lane用作级联,剩下的24个Lane连接24块硬盘。用户也可以根据自身存储需求进行进一步的级联扩展。RAID卡、mini SAS以及SAS Expander构成了SAS扩展系统6。整个系统包括四个相同的SAS扩展系统6,SAS扩展系统6可以通过连接多块硬盘为用户提供更多的硬盘存储空间。

[0030] 在技术上可行的情况下,以上针对不同实施例所列举的技术特征可以相互组合,或者改变、添加以及省略等等,从而形成本发明范围内的另外实施例。

[0031] 从上述实施例可以看出,根据本发明的多路服务器系统,用户可以根据自身需要选择使用四路、八路系统甚至现在非常罕见的十六路系统,具有较大的灵活性;同时本系统能够保障信号传输质量,并且可以为用户提供更多的PCIE槽和硬盘存储空间,可以满足各个客户的需求。

[0032] 所属领域的普通技术人员应当理解:虽然以上已经描述了本公开的各种实施例,但应该理解的是,它们仅作为示例呈现,而不是限制。对于相关领域的技术人员来说显而易

见的是,在不脱离本公开的精神和范围的情况下,可以在其中进行形式和细节上的各种改变。因此,本公开的宽度和范围不应被任何上述示例性实施例限制,而应仅根据权利要求及其等同范围来限定。为了说明和描述的目的已经给出了前面的描述。这并不是穷尽性的或将本公开限制为所公开的确切形式。鉴于上述教导,许多修改和变化是可能的。此外,应该注意的是,上述替代实施方式中的任何或全部可以以期望的任何组合来使用,以形成本公开的另外的混合实施方式。

[0033] 应当理解的是,在本文中使用的,除非上下文清楚地支持例外情况,单数形式“一个”旨在也包括复数形式。还应当理解的是,在本文中使用的“和/或”是指包括一个或者一个以上相关联地列出的项目的任意和所有可能组合。上述本发明实施例公开实施例序号仅仅为了描述,不代表实施例的优劣。

[0034] 此外,尽管已经描述和图示了本公开的具体实施方式,但是本公开不限于如此描述和图示的部分的具体形式或布置。本公开的范围由所附的权利要求、本文以及在不同的申请中提交的任何未来权利要求及其等同范围限定。

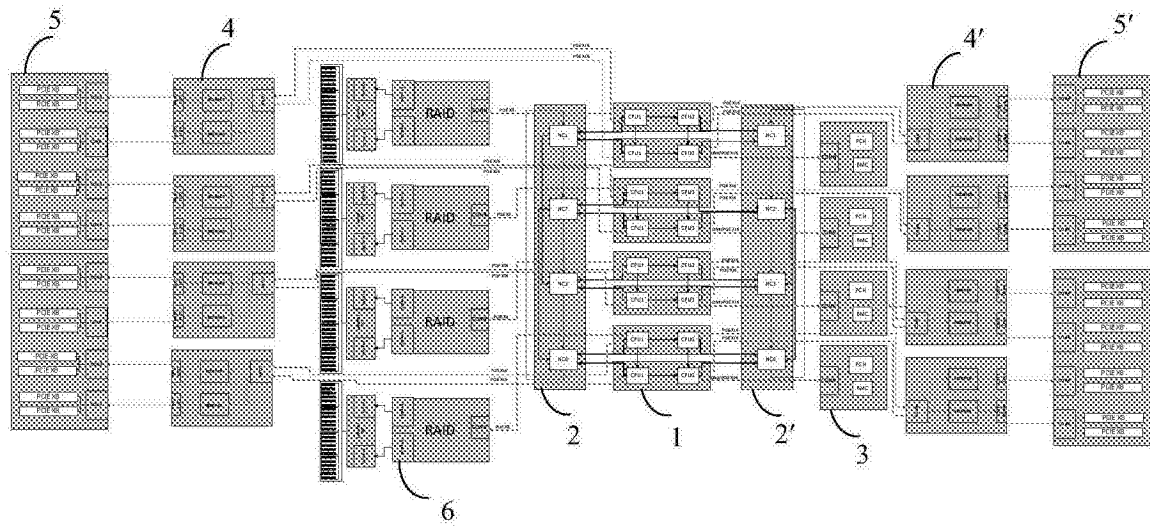


图1