



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0088149
(43) 공개일자 2023년06월19일

(51) 국제특허분류(Int. Cl.)
H01L 29/06 (2006.01) H01L 29/423 (2006.01)
H01L 29/739 (2006.01)
(52) CPC특허분류
H01L 29/0634 (2013.01)
H01L 29/4236 (2013.01)
(21) 출원번호 10-2021-0177046
(22) 출원일자 2021년12월10일
심사청구일자 2021년12월10일

(71) 출원인
부경대학교 산학협력단
부산광역시 남구 용소로 45, 부경대학교내 (대연동)
(72) 발명자
김장현
부산광역시 남구 용소로46번길 15, 307호(대연동, 웰가)
김기영
부산광역시 남구 용소로 45 부경대학교대연캠퍼스 학생생활관 B동 1008호
(뒷면에 계속)
(74) 대리인
오위환, 나성곤, 정기택

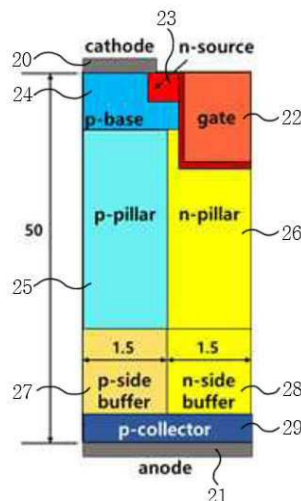
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 분리 버퍼 구조를 갖는 초접합 IGBT

(57) 요약

본 발명은 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 분리 버퍼 구조를 갖는 초접합 IGBT에 관한 것으로, 애노드 전극에 전압이 인가되면, 정공이 주입되어 전도도 변조가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터;상기 제 1 도전형 콜렉터 상에 형성되는 버퍼층;버퍼층 상에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고,슈퍼정선을 이루는 제 1 도전형 필러 및 제 2 도전형 필러;를 포함하고, 버퍼층은, 상기 제 1 도전형 필러 및 제 2 도전형 필러의 하부 영역에 각각 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 제 1 도전형측 버퍼 영역 및 제 2 도전형측 버퍼 영역으로 분리되는 구조를 갖는 것이다.

대표도 - 도2



(52) CPC특허분류

H01L 29/7393 (2013.01)

(72) 발명자

윤태영

부산광역시 사하구 다대로 473, 109동 1806호(다대동, 다대포현대아파트)

김성윤

경상북도 구미시 산호대로25길 15, 203동 404호(옥계동, 신나리아파트2차)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711139623
과제번호	2020R1G1A1101263
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	Charge Trap 기술을 이용한 Dopingless Tunnel Field Transistor 개발
기 여 율	1/1
과제수행기관명	부경대학교
연구기간	2021.09.01 ~ 2022.02.28

명세서

청구범위

청구항 1

애노드 전극에 전압이 인가되면, 정공이 주입되어 전도도 변조가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터;

상기 제 1 도전형 콜렉터 상에 형성되는 버퍼층;

버퍼층 상에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고, 슈퍼정선을 이루는 제 1 도전형 필러 및 제 2 도전형 필러;를 포함하고,

버퍼층은, 상기 제 1 도전형 필러 및 제 2 도전형 필러의 하부 영역에 각각 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 제 1 도전형측 버퍼 영역 및 제 2 도전형측 버퍼 영역으로 분리되는 구조를 갖는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 2

제 1 항에 있어서, 상기 제 1 도전형 필러 및 제 2 도전형 필러 상부에는,

캐소드 전극이 콘택되고 게이트에 인가되는 전압에 따라 채널을 형성하여 제 2 도전형 소스 영역의 전자가 애노드를 향해 흐르도록 하는 제 1 도전형 베이스 영역이 형성되는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 3

제 1 항에 있어서, 제 1 도전형측 버퍼 영역의 도핑농도를 제 2 도전형측 버퍼 영역의 농도보다 높게 하여 상대적으로 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 4

제 1 항에 있어서, 제 1 도전형 필러 하부의 제 1 도전형측 버퍼 영역의 도핑 농도를 높게 하여 제 1 도전형 필러의 hole density가 줄어들게 되고, 소자 turn-off시 재결합(recombination) 특성을 높여 턴오프 손실(turn-off loss)(E_{off})을 줄이는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 5

제 1 항에 있어서, 제 2 도전형 필러 하부의 제 2 도전형측 버퍼 영역의 도핑 농도를 제 1 도전형측 버퍼 영역의 도핑 농도보다 상대적으로 낮출 수 있어,

carrier 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시키는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 6

제 4 항 또는 제 5 항에 있어서, 턴오프 손실(turn-off loss)(E_{off})은,

제 1 도전형 콜렉터 전류(collector current)와 전압(collector voltage)의 곱을 일정한 시간영역에서 적분한 값으로 정의되는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

청구항 7

캐소드 전극이 콘택되고 게이트에 인가되는 전압에 따라 채널을 형성하여 제 2 도전형 소스 영역의 전자가 애노드를 향해 흐르도록 하는 제 1 도전형 베이스 영역;

제 1 도전형 베이스 영역과 게이트 하부 영역에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고, 소자를 슬립화하여도 항복전압을 유지할 수 있는 슈퍼정션을 이루는 제 1 도전형 필러 및 제 2 도전형 필러;

제 1 도전형 필러 및 제 2 도전형 필러의 하부 영역에 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 제 1 도전형 버퍼 영역 및 제 2 도전형 버퍼 영역;

애노드 전극이 콘택되어 애노드 전극에 전압이 인가되면, 정공이 주입되어 전도도 변화가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터;를 포함하는 것을 특징으로 하는 분리 버퍼 구조를 갖는 초접합 IGBT.

발명의 설명

기술 분야

[0001] 본 발명은 전력반도체(Power Semiconductor)에 관한 것으로, 구체적으로 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 분리 버퍼 구조를 갖는 초접합 IGBT에 관한 것이다.

배경 기술

[0002] 전력반도체(Power Semiconductor)는 전기 에너지를 활용하기 위해 직류·교류 변환, 전압, 주파수 변화 등의 제어처리를 수행하는 반도체로, 전력을 생산하는 단계부터 사용하는 단계까지 다양한 기능을 수행한다.

[0003] 전력 반도체(power semiconductor)의 일종인 IGBT(insulated gate bipolar transistor)는 자동차, 전동차, 항공, 가전 및 다양한 산업분야에 응용이 되고 있는 전력 소자로서 전기전력의 변환, 제어 및 전송을 위한 중요한 소자이다.

[0004] 특히 최근에 전기자동차(electric vehicles) 및 하이브리드 전기차(hybrid electric vehicles, HEV)의 핵심부품으로서 큰 주목을 받고 있다.

[0005] IGBT(insulated gate bipolar transistor) 소자는 전류전도 능력이 뛰어난 소자이며, 큰 전력을 처리하기 위해 설계된 스위칭 디바이스로서 전원공급 장치, 변환기, 태양광 인버터, 가전제품 등에 널리 사용되고 있다.

[0006] 이러한 IGBT는 파워 반도체 소자인 만큼 항복전압과 온-상태 전압 강하, 스위칭 속도, 신뢰성의 이상적인 파워 반도체 소자의 요구사항을 목표로 하고 있다.

[0007] 일반적으로 드리프트 영역의 농도를 낮추게 되면 항복 전압은 증가하지만 온 저항과 같은 기타 특성들이 감소하게 되므로 설계의 최적화 및 구조 변경을 통해 항복전압 특성과 온 상태 전압강하 특성을 개선 시켜야 한다.

[0008] 이렇듯 IGBT 소자의 효율을 높이기 위해 트레이드 오프관계를 최적화 시키고자 여러 가지 구조들이 나오고 있다.

[0009] 수직 방향으로 연장되고 번갈아 배치되는 N 영역들(N 필러) 및 P 영역들(P 필러)이 포함된 드리프트 영역을 포함하는 초접합(super junction) 반도체 소자가 제안되었다. 초접합 반도체 소자는 교번적으로 배치되는 N 필러와 P 필러 간의 전하 균형(charge balance)에 의해 반도체 소자에 역방향 전압이 인가되면 완전한(fully) 공핍영역을 형성하여 동일한 항복 전압을 얻기 위해 필요한 PN 접합의 농도를 더욱 높게 할 수 있게 되어 결과적으로 온 저항을 감소시킬 수 있다.

[0010] 도 1은 일반적인 초접합 IGBT의 구조 단면도이다.

[0011] 이와 같이, 전력반도체 IGBT에서 초접합(Super-Junction) 기술을 도입해 만든 Super-Junction IGBT(SJBT)는 n 드리프트 영역(n-drift layer)을 완전히 공핍(full depleted)시켜 온 특성(on characteristic)을 크게 개선시켰다.

[0012] 하지만, SJBT의 문제점은 turn-off시 p-pillar에 있는 carrier의 추출이 느려 턴오프 손실(turn-off loss)(E_{off})이 크다는 것이다.

[0013] 만약에 버퍼 영역의 농도를 전체적으로 높이는 방식으로 컨트롤하게 되면, 캐리어의 수가 줄어들어 온 특성(on

characteristic)이 낮아진다.

[0014] 따라서 온 특성(on characteristic)을 유지하면서 턴오프 손실(turn-off loss)(E_{off})을 줄이는 개선이 필요하다.

선행기술문헌

특허문헌

- [0015] (특허문헌 0001) 대한민국 등록특허 제10-1574319호
(특허문헌 0002) 대한민국 공개특허 제10-2011-0128419호
(특허문헌 0003) 대한민국 등록특허 제10-1154205호

발명의 내용

해결하려는 과제

- [0016] 본 발명은 종래 기술의 초접합 IGBT의 문제점을 해결하기 위한 것으로, 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 분리 버퍼 구조를 갖는 초접합 IGBT를 제공하는데 그 목적이 있다.
- [0017] 본 발명은 P-pillar 아래의 buffer 농도를 선택적으로 높이게 되면 p-pillar의 hole density가 줄어들게 되고, 소자 turn-off시 재결합(recombination)이 더 원활하게 되도록 하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 분리 버퍼 구조를 갖는 초접합 IGBT를 제공하는데 그 목적이 있다.
- [0018] 본 발명은 추가로 n-pillar 아래의 buffer 농도는 상대적으로 낮출 수 있기 때문에, 캐리어(carrier) 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시킬 수 있도록 한 분리 버퍼 구조를 갖는 초접합 IGBT를 제공하는데 그 목적이 있다.
- [0019] 본 발명의 다른 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0020] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 애노드 전극에 전압이 인가되면, 정공이 주입되어 전도도 변조가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터;상기 제 1 도전형 콜렉터 상에 형성되는 버퍼층;버퍼층 상에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고,슈퍼정션을 이루는 제 1 도전형 필러 및 제 2 도전형 필러;를 포함하고, 버퍼층은, 상기 제 1 도전형 필러 및 제 2 도전형 필러의 하부 영역에 각각 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 제 1 도전형측 버퍼 영역 및 제 2 도전형측 버퍼 영역으로 분리되는 구조를 갖는 것을 특징으로 한다.
- [0021] 여기서, 상기 제 1 도전형 필러 및 제 2 도전형 필러 상부에는, 캐소드 전극이 콘택되고 게이트에 인가되는 전압에 따라 채널을 형성하여 제 2 도전형 소스 영역의 전자가 애노드를 향해 흐르도록 하는 제 1 도전형 베이스 영역이 형성되는 것을 특징으로 한다.
- [0022] 그리고 제 1 도전형측 버퍼 영역의 도핑농도를 제 2 도전형측 버퍼 영역의 농도보다 높게 하여 상대적으로 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 것을 특징으로 한다.
- [0023] 그리고 제 1 도전형 필러 하부의 제 1 도전형측 버퍼 영역의 도핑 농도를 높게 하여 제 1 도전형 필러의 hole density가 줄어들게 되고, 소자 turn-off시 재결합(recombination) 특성을 높여 턴오프 손실(turn-off loss)(E_{off})을 줄이는 것을 특징으로 한다.
- [0024] 그리고 제 2 도전형 필러 하부의 제 2 도전형측 버퍼 영역의 도핑 농도를 제 1 도전형측 버퍼 영역의 도핑 농도보다 상대적으로 낮출 수 있어, carrier 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})을 줄이는 것을 특징으로 한다.

r_i)과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시키는 것을 특징으로 한다.

[0025] 그리고 턴오프 손실(turn-off loss)(E_{off})은, 제 1 도전형 콜렉터 전류(collector current)와 전압(collector voltage)의 곱을 일정한 시간영역에서 적분한 값으로 정의되는 것을 특징으로 한다.

[0026] 다른 목적을 달성하기 위한 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 캐소드 전극이 콘택되고 게이트에 인가되는 전압에 따라 채널을 형성하여 제 2 도전형 소스 영역의 전자가 애노드를 향해 흐르도록 하는 제 1 도전형 베이스 영역; 제 1 도전형 베이스 영역과 게이트 하부 영역에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고, 소자를 슬립화하여도 항복전압을 유지할 수 있는 슈퍼정션을 이루는 제 1 도전형 필러 및 제 2 도전형 필러; 제 1 도전형 필러 및 제 2 도전형 필러의 하부 영역에 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터에서의 정공 주입이 억제되도록 하는 제 1 도전형 버퍼 영역 및 제 2 도전형 버퍼 영역; 애노드 전극이 콘택되어 애노드 전극에 전압이 인가되면, 정공이 주입되어 전도도 변화가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터;를 포함하는 것을 특징으로 한다.

발명의 효과

[0027] 이상에서 설명한 바와 같은 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 다음과 같은 효과가 있다.

[0028] 첫째, 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한다.

[0029] 둘째, P-pillar 아래의 buffer 농도를 선택적으로 높이면 p-pillar의 hole density가 줄어들게 되고, 소자 turn-off시 재결합(recombination)이 더 원활하게 되도록 하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한다.

[0030] 셋째, 추가로 n-pillar 아래의 buffer 농도는 상대적으로 낮출 수 있기 때문에, carrier 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시킬 수 있도록 한다.

도면의 간단한 설명

[0031] 도 1은 일반적인 초접합 IGBT의 구조 단면도

도 2는 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT의 구조 단면도

도 3a와 도 3b는 일반 버퍼 구조 및 분리 버퍼 구조의 p-pillar내의 carrier 수 차이를 나타낸 구성도

도 4는 turn-on부터 turn-off까지 시간의 변화에 따른 (a)전류변화, (b)전압변화, (c)전력변화, (d)C-SJBT에서 시간에 따라 정공이 빠지는 과정, (e)P-SB_SJBT에서 시간에 따라 정공이 빠지는 과정의 특성 그래프

도 5는 p-collector 농도에 따른 (a) V_{on} , (b) E_{off} , (c)Breakdown Voltage 특성과 (d) E_{off} 와 V_{on} 의 trade-off 특성 그래프

발명을 실시하기 위한 구체적인 내용

[0032] 이하, 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT의 바람직한 실시 예에 관하여 상세히 설명하면 다음과 같다.

[0033] 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT의 특징 및 이점들은 이하에서의 각 실시 예에 대한 상세한 설명을 통해 명백해질 것이다.

[0034] 도 2는 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT의 구조 단면도이다.

[0035] 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 것이다.

[0036] 이를 위하여, 본 발명은 P-pillar 아래의 buffer 농도를 선택적으로 높이면 p-pillar의 hole density가 줄어들게 되고, 소자 turn-off시 재결합(recombination)이 더 원활하게 되도록 하여 턴오프 손실(turn-off

loss)(E_{off})을 최소화하는 구성을 포함할 수 있다.

- [0037] 본 발명은 n-pillar 아래의 buffer 농도는 상대적으로 낮출 수 있기 때문에, carrier 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시킬 수 있도록 하는 구성을 포함할 수 있다.
- [0038] 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 버퍼 영역상에 서로 다른 반대되는 도전형의 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)을 수퍼 정선(SJ) 구조로 도입한다.
- [0039] 상호 간에 병렬되는 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)는 상호 간에 측방향으로 교번적으로 위치하게 구비될 수 있다. 이에 따라, 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)사이에서 측면 계면이 p-n 접합 구조로 형성되어 수퍼 정선 구조로 이해될 수 있다.
- [0040] 구체적으로, 캐소드(20) 전극이 콘택되고 게이트(22)에 인가되는 전압에 따라 채널을 형성하여 제 2 도전형 소스 영역(23)의 전자가 애노드(21)를 향해 흐르도록 하는 제 1 도전형 베이스 영역(24)과, 제 1 도전형 베이스 영역(24)과 게이트(22) 하부 영역에 측방향으로 교번적으로 위치하여 반대되는 도핑으로 인해 전체가 공핍되게 하고, 항복전압을 유지하면서도 소자를 얇게 할 수 있는 슈퍼정선을 이루는 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)와, 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)의 하부 영역에 서로 다른 도핑 농도를 갖고 각각 형성되어 제 1 도전형 콜렉터(29)에서의 정공 주입이 더욱 억제되도록 하는 제 1 도전형 버퍼 영역(27) 및 제 2 도전형 버퍼 영역(28)과, 애노드(21) 전극이 콘택되어 애노드(21) 전극에 전압이 인가되면, 정공이 주입되어 전도도 변조가 일어나고, 저항을 낮추는 역할을 하는 제 1 도전형 콜렉터(29)를 포함한다.
- [0041] 이와 같은 구조는 갖는 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)의 하부 영역에 버퍼층(buffer layer)을 각각 나누어 분리 구조로 반대되는 도핑으로 인해 전체가 공핍되게 하고, 항복전압을 유지하면서도 소자를 얇게 할 수 있는 슈퍼정선을 이루는 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)를 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한다.
- [0042] 이와 같은 구조는 갖는 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT의 동작은 다음과 같다.
- [0043] 캐소드(20) 전극은 음극으로, 소자 사용 시 그라운드로 향하고, 애노드(21) 전극은 제 1 도전형 콜렉터(29)와 연결되어, 양의 전압을 인가하여 전도도 변조를 일으킬 수 있게 한다.
- [0044] 게이트(22)는 캐소드(20) 전극과 게이트(22) 사이의 전압 V_g 가 문턱전압 V_{th} 보다 클 경우, 게이트(22) 방향의 제 1 도전형 베이스 영역(24)에서 충분한 양의 전자가 유기 되어 채널을 형성한다.
- [0045] 제 2 도전형 소스 영역(23)은 게이트(22)를 통해 생성된 채널과 제 2 도전형 소스 영역(23)을 통해 전자가 애노드(21) 전극을 향해 흐르게 하는 역할을 한다.
- [0046] 소자 동작시에 제 1 도전형 베이스 영역(24)가 반전되어 전류 경로(채널)가 형성되고, 제 1 도전형 필러(25)와 제 2 도전형 필러(26)는 반대되는 도핑으로 인해 필러 전체가 공핍되게 하고, 이는 항복전압을 유지하면서도 소자를 얇게 할 수 있는, 슈퍼정선을 이루게 된다.
- [0047] 제 1 도전형 버퍼 영역(27)의 도핑농도가 제 2 도전형 버퍼 영역(28)의 농도보다 높음으로써 상대적으로 제 1 도전형 콜렉터(29)에서의 정공 주입이 더욱 억제되게 한다.
- [0048] 그리고 애노드(21) 전극에 전압이 인가되면, 제 1 도전형 콜렉터(29)에서 정공이 주입되어 전도도 변조가 일어나고, 저항을 낮추는 역할을 한다.
- [0049] 도 3a와 도 3b는 일반 버퍼 구조 및 분리 버퍼 구조의 p-pillar내의 carrier 수 차이를 나타낸 구성도이다.
- [0050] 이와 같은 제 1 도전형 필러(25) 및 제 2 도전형 필러(26)의 하부 영역에 버퍼층(buffer layer)을 각각 나누어 분리 구조로 반대되는 도핑이 되는 제 1 도전형 버퍼 영역(27) 및 제 2 도전형 버퍼 영역(28)에 의해 도핑 농도를 선택적으로 높이게 되면, 제 1 도전형 버퍼 영역(27)의 hole density가 줄어들게 되고, 소자 turn-off 시 재결합(recombination)이 더 원활하게 되도록 하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있다.
- [0051] 특히, 제 2 도전형 필러(26) 하부의 제 2 도전형 버퍼 영역(28)의 농도를 상대적으로 낮출 수 있기 때문에, carrier 수가 적어져서 오는 단점을 상쇄하여 턴오프 손실(turn-off loss)(E_{off})과 온 상태 전압(on state voltage)(V_{on})의 trade-off를 개선시킬 수 있다.

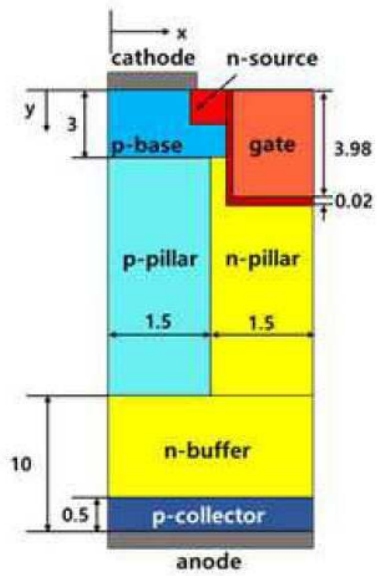
- [0052] 도 4는 turn-on부터 turn-off까지 시간의 변화에 따른 (a)전류변화, (b)전압변화, (c)전력변화, (d)C-SJBT에서 시간에 따라 정공이 빠지는 과정, (e)P-SB_SJBT에서 시간에 따라 정공이 빠지는 과정의 특성 그래프이다.
- [0053] TCAD 시뮬레이션을 통해 Separated Buffer의 효과를 확인했다. 비교를 위한 기준으로, 동일한 V_{on} 을 가지는 conventional SJBT와 제안된 구조를 비교했다. 일반적인 SJBT를 C-SJBT, p-pillar 밑 buffer 농도를 높인 구조를 P-SB-SJBT, n-pillar 쪽을 높인 구조를 N-SB-SJBT라고 정의한다.
- [0054] 턴오프 손실(turn-off loss)(E_{off})는 collector current와 collector voltage의 곱을 일정한 시간영역에서 적분한 값으로 정의한다.
- [0055] 도 4의 (a), (b), (c)를 보면 P-SB-SJBT의 손실이 가장 작음을 알 수 있다.
- [0056] 또한, 도 4의 (d)와 (e)를 비교해 보면, P-SB-SJBT에서의 hole이 더 빠른 시간안에 빠지는 것으로 턴오프 손실(turn-off loss)(E_{off})이 낮음을 볼 수 있다.
- [0057] 도 5는 p-collector 농도에 따른 (a) V_{on} , (b) E_{off} , (c)Breakdown Voltage 특성과 (d) E_{off} 와 V_{on} 의 trade-off 특성 그래프이다.
- [0058] p-collector의 농도를 변수로 소자특성을 분석하면 전반적으로 다른 특성에서 오차는 거의 보이지 않고, 턴오프 손실(turn-off loss)(E_{off})만 8% 정도의 이득을 보였다. 따라서 trade-off도 개선되었음을 확인할 수 있다.
- [0059] 이상에서 설명한 본 발명에 따른 분리 버퍼 구조를 갖는 초접합 IGBT는 각 필러(pillar) 아랫부분의 버퍼층(buffer layer)을 각각 나누어 분리 구조로 형성하여 턴오프 손실(turn-off loss)(E_{off})을 최소화할 수 있도록 한 것이다.
- [0060] 이상에서의 설명에서와 같이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 본 발명이 구현되어 있음을 이해할 수 있을 것이다.
- [0061] 그러므로 명시된 실시 예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 하고, 본 발명의 범위는 전술한 설명이 아니라 특허청구 범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

부호의 설명

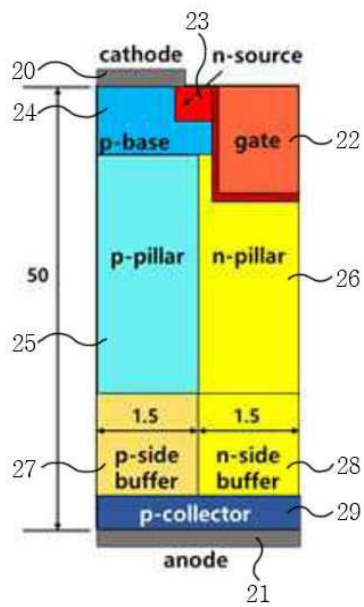
- [0062]
- | | |
|--------------------|--------------------|
| 20. 캐소드 | 21. 애노드 |
| 22. 게이트 | 23. 제 2 도전형 소스 영역 |
| 24. 제 1 도전형 베이스 영역 | 25. 제 1 도전형 필러 |
| 26. 제 2 도전형 필러 | 27. 제 1 도전형측 버퍼 영역 |
| 28. 제 2 도전형측 버퍼 영역 | 29. 제 1 도전형 컬렉터 |

도면

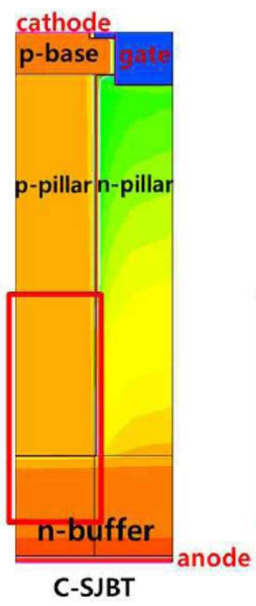
도면1



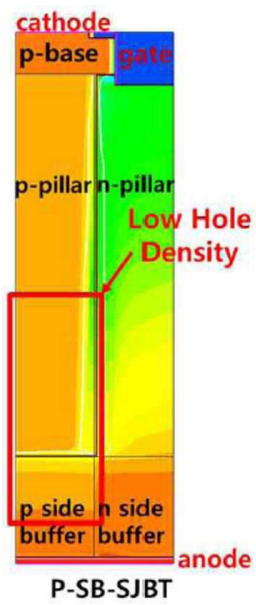
도면2



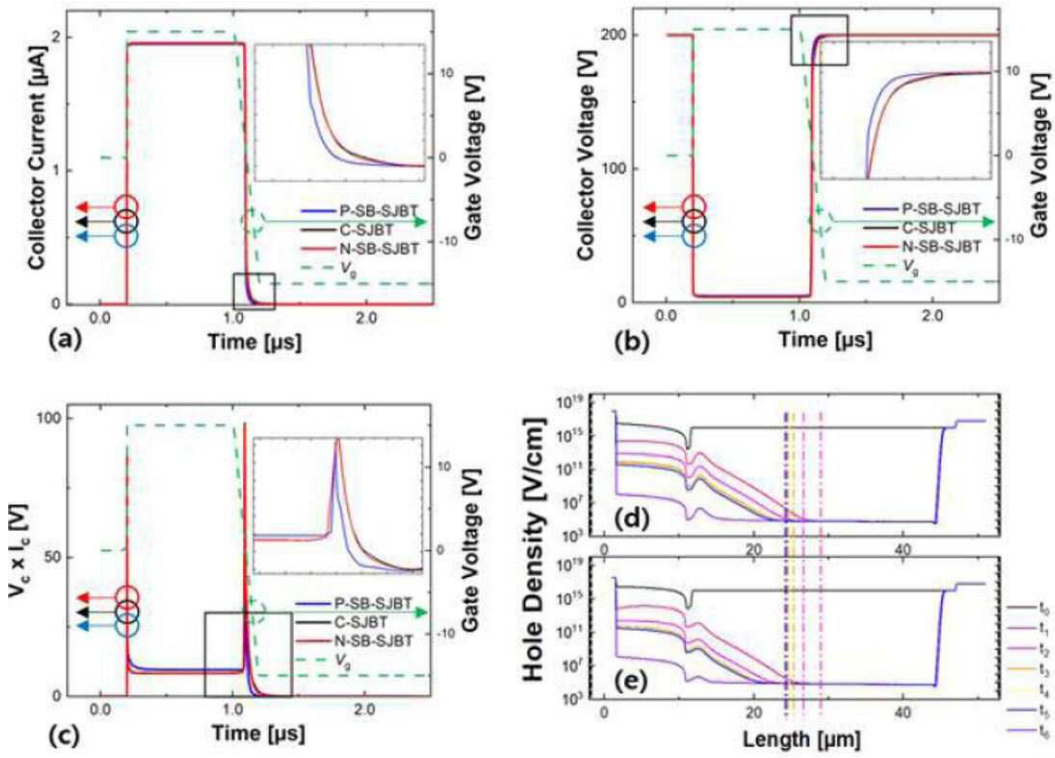
도면3a



도면3b



도면4



도면5

