【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成23年2月24日(2011.2.24)

【公開番号】特開2008-211186(P2008-211186A)
【公開日】平成20年9月11日(2008.9.11)
【年通号数】公開・登録公報2008-036
【出願番号】特願2008-7505(P2008-7505)
【国際特許分類】
　Ｈ０１Ｌ　27/10　(2006.01)
　Ｈ０１Ｌ　51/05　(2006.01)
　Ｈ０１Ｌ　27/28　(2006.01)
　Ｈ０１Ｌ　29/786　(2006.01)
　Ｇ１１Ｃ　13/00　(2006.01)
【ＦＩ】
　Ｈ０１Ｌ　27/10　４３１
　Ｈ０１Ｌ　27/10　４４９
　Ｈ０１Ｌ　27/10　４６１
　Ｈ０１Ｌ　29/78　６１３Ｂ
　Ｈ０１Ｌ　29/28　１００Ａ
　Ｇ１１Ｃ　13/00　　Ａ

【手続補正書】
【提出日】平成23年1月6日(2011.1.6)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】発明の名称
【補正方法】変更
【補正の内容】
【発明の名称】記憶素子、及び記憶素子を有する装置
【手続補正２】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
　第１の導電層と、第２の導電層と、前記第１の導電層と前記第２の導電層に挟持されたメモリ層とを有し、
　前記メモリ層は、有機薄膜で被覆された導電性材料よりなるナノ粒子から構成された部分と、前記ナノ粒子が融着して形成された導電部と、前記導電部の側面と前記ナノ粒子から構成された部分との間に形成された空間とを有し、
　前記第１の導電層と前記第２の導電層は前記導電部を介して電気的に接続されていることを特徴とする記憶素子。
【請求項２】
　第１の導電層と、第２の導電層と、前記第１の導電層と前記第２の導電層に挟持されたメモリ層とを有し、
　前記メモリ層は、有機薄膜で被覆された導電性材料よりなるナノ粒子から構成された部分と、前記部分の内側に形成された空間と、前記空間内に前記ナノ粒子が融着して形成された導電部とを有し、

前記第１の導電層と前記第２の導電層は前記導電部を介して電気的に接続されていることを特徴とする記憶素子。

【請求項３】

第１の導電層と、第２の導電層と、前記第１の導電層と前記第２の導電層に挟持されたメモリ層とを有し、

前記メモリ層は、有機薄膜で被覆された導電性材料よりなるナノ粒子から構成された部分と、前記ナノ粒子が融着して形成された導電部と、空間とを有し、

前記第１の導電層と前記第２の導電層は前記導電部を介して電気的に接続され、

前記導電部の側面は、前記空間を介して前記ナノ粒子から構成された部分に囲われていることを特徴とする記憶素子。

【請求項４】

請求項１乃至請求項３のいずれか一項において、前記ナノ粒子から構成された部分は、液滴吐出法を用いて形成されていることを特徴する記憶素子。

【請求項５】

請求項１乃至請求項４のいずれか一項において、前記ナノ粒子の粒径は１ｎｍ以上２００ｎｍ以下であることを特徴とする記憶素子。

【請求項６】

請求項１乃至請求項５のいずれか一項において、前記有機薄膜は、少なくとも前記導電性材料と配位結合を形成することが可能な物質もしくは界面活性剤より構成されていることを特徴とする記憶素子。

【請求項７】

請求項６において、前記有機薄膜には、さらに還元剤、樹脂、可塑剤が含まれていることを特徴とする記憶素子。

【請求項８】

請求項１乃至請求項７のいずれか一項において、前記導電部は、前記第１の導電層と前記第２の導電層間に電圧を印加することにより形成されることを特徴とする記憶素子。

【請求項９】

請求項１乃至請求項８のいずれか一項において、前記第１の導電層と前記メモリ層との間に第１の絶縁層または第１の半導体層を有することを特徴とする記憶素子。

【請求項１０】

請求項１乃至請求項９のいずれか一項において、前記第２の導電層と前記メモリ層との間に第２の絶縁層または第２の半導体層を有することを特徴とする記憶素子。

【請求項１１】

マトリクス状に配置された複数の記憶素子を有し、

前記複数の記憶素子の各々は、第１の導電層と、第２の導電層と、前記第１の導電層と前記第２の導電層に挟持されたメモリ層とを有し、

前記メモリ層は、有機薄膜で被覆された導電性材料よりなるナノ粒子から構成され、

前記複数の記憶素子のうち少なくとも一の前記メモリ層は、前記第１の導電層と前記第２の導電層を電気的に接続する導電部と、前記導電部の側面と前記ナノ粒子から構成された部分との間に空間とを有することを特徴とする記憶素子を有する装置。

【請求項１２】

請求項１１において、前記導電部は、前記メモリ層が有する前記ナノ粒子が互いに融着して形成されたことを特徴とする記憶素子を有する装置。