

# 公告本

89年6月27日修正/更正/補充

申請日期	86.4.25
案號	86105390
類別	H→K 7/4

A4  
C4

418565

(以上各欄由本局填註)

## 發明專利說明書

一、發明名稱	中文	用於脈波寬度調制信號之解調器
	英文	DEMODULATOR FOR A PULSE WIDTH MODULATED SIGNAL
二、發明人	姓名	1.大衛.馬克.沙頓 2.安德魯.馬提.勞伯茲
	國籍	英國
三、申請人	住、居所	1. 英國 LS29 8QG 伊克利市南方路 16 號 2. 英國 LS14 1D2 李茲市,紅廳卡 15 號
	姓名 (名稱)	開關控制運作有限公司
三、申請人	國籍	英國
	住、居所 (事務所)	英國北約克夏郡 HG3 1PR 哈羅傑市歐利路東園屋
三、申請人	代表姓名	杰洛.李茲斯特

裝訂線

經濟部智慧財產局員工消費合作社印製

418565

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權  
 英 1996.4.30 GB 9608819.0

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明( / )

### 發明領域

本發明係有關一種用於脈波寬度調制信號之解調器，並尤其是有關一種用於量測可變脈波頻率信號之脈波寬度的解調器。

### 相關前技說明

利用固定脈波頻率下的脈波寬度調制來作資訊之傳輸是廣為所知的。在這樣的系統中，一信號係包含一系列在固定頻率下的脈波，脈波的“高準位”(high)或“開”(on)時期以及因而寬度乃提供了資訊，例如一類比信號的取樣振幅。所述資訊可由脈波之“開”時期對“開”時期和“關”(off)時期之和的比之“工作週期”(duty ratio)來代表。“開”和“關”時期之和是為該信號的固定時期。

進而已知的是，資訊可以一可變頻率脈波寬度調制的信號來傳送，亦即信號的時期不是固定不變。已有嘗試利用類比技術，例如利用一低通濾波器，來實施此種信號之量測，其中平均DC電壓係被量測。此種系統需求昂貴的類比元件以及特殊的校準。

### 本發明之概要

本發明之一目的，在於提供一種可利用數位元件來解調一脈波寬度調制的信號。

依據本發明，提供有一種用於一在第一和第二狀態之間交替的脈波寬度調制(PWM)信號之解調器，此解調器包括有：一上數/下數計數器，具有一PWM信號輸入

(請先閱讀背面之注意事項再填寫本頁)

訂 線

## 五、發明說明(2)

和一代表 P W M 信號時期中一事件的設定輸入，其中該上數／下數計數器為響應於此事件來在其內設定一預定的第一值；計數率設定機構，供設定該上數／下數計數器之一計數率，來在整個 P W M 信號時期從該預定的第一值計數到一預定的第二值，該上數／下數計數器在該事件下為響應於 P W M 信號之第一和第二狀態之一者，來於一個方向自該預定的第一值計數，並在此後為響應於 P W M 信號之第一和第二狀態之另一者，來於另一個方向計數，以使得該上數／下數計數器之一輸出係為一代表該 P W M 信號之工作週期的值。

本發明提供一種解調器，其對於 P W M 信號的高準位部和低準位部，於相反的方向計數。在 P W M 信號時期結束時，上數和下數計數的最終值，係等同於 P W M 信號之工作週期。

本發明可予配置以解調周期以及因而頻率為可變的 P W M 信號。此乃藉由將計數的速率連結到優勢的 P W M 信號時期而獲致。藉由此關聯，計數率將予調整到 P W M 信號時期，以使得計數率在當 P W M 信號時期為短時係較高，而對於一較長的 P W M 信號時期係較低。

較佳地，該解調器含有一倍頻器，具有一系統時鐘輸入、一上數計數器、一閉鎖器被配置以在每一 P W M 信號上升緣時作閉鎖、一可規劃除法器、以及一定比除法器被配置以除以計數範圍值，其中該上數計數器係被配置以在被該定比除法器所除的系統時鐘率下上數並輸出一最大的

(請先閱讀背面之注意事項再填寫本頁)

訂 線

## 五、發明說明 ( 3 )

上數值到該閉鎖器，和該可規劃除法器係被配置以從該閉鎖器接收該上數值並將該系統時鐘頻率除以所閉鎖的上數值。所述計數範圍值可藉由於一最小指定 P W M 時期內，導出該倍頻器中上數計數器之最小的上數數目而予決定出，以獲致所欲求的誤差值。此系統因而可被規劃以在所欲求的容差內操作。

該解調器可被配置以在當 P W M 頻率下降到低於一指定值時輸出一“無 P W M” (no-PWM) 信號。該倍頻器的上數計數器可含有一預定的最大上數值，以及該解調器可予配置以在當最大上數值被超過時輸出一“無 P W M”信號。

### 附圖之簡略說明

本發明可以多種方式據以實施，其中一些方式現將參照附圖，藉由實例予以描述，其中：

圖 1 示出一基本的上數/下數計數器之操作；

圖 2 為依據本發明一實施例之解調器的方塊圖；

圖 3 顯示出導入誤差因素之上數/下數計數器的操作；以及

圖 4 顯示出一倍頻器的量化結果。

### 元件符號說明

- 1 PWM 輸入
- 2 上數/下數計數器
- 3 倍頻器
- 4 上升緣檢知器

## 五、發明說明(4)

- 5 上數計數器
- 6 閉鎖器
- 7 可規劃除法器
- 8 定比除法器
- 9 系統時鐘

## 較佳實施例之詳細說明

一欲加以量度的脈波寬度調制波形係由一外部源所產生，例如為由對一類比波形取樣而產生。本發明的分析用系統最好是被採納於一應用特定積體電路(A S I C)中並且波形係被輸入到此A S I C。所述分析用系統亦適合於採納在一外場可規劃閘陣列(Field Programmable Gate Array)。

信號之解調首先參照圖1予以描述。一樣本P W M信號係顯示在圖式的底部，具有一邏輯高準位值"1"和一邏輯低準位值"0"。一量測電路含有一上數/下數計數器，此上數/下數計數器可計數整個介於零和所選定上界數之間的範圍。在P W M信號之週期的開始，該上數/下數計數器係在其範圍的中間點被載以一值。當P W M輸入為高準位時，該上數/下數計數器係被上數，而當P W M輸入為低準位時上數/下數計數器係被下數。上數/下數計數器係被設定以在一速率下計數，其中所述速率係致使得若是P W M信號為高達到一整個周期的話計數器便將正好在信號周期結束時達到其上限(亦即高達100%)。

一N位元計數器係被利用，其具有上限 $2^N$ 和 $-2^N$ ／

## 五、發明說明 ( 5 )

$2 = 2^{N-1}$  的 5 0 % ( 開始 ) 值。因此，爲了要讓計數器填到其最大計數值，計數器必須在所述周期內可作  $2^{N-1}$  次計數。因此，計數器計數下的實際頻率，將爲一 P W M 周期 ( 其則依計數器中所利用位元的數目而定 ) 中所需計數數目的函數。事實上，計數頻率係藉由將 P W M 頻率乘上  $2^{N-1}$  而獲致，即

$$f_{\text{COUNT}} = f_{\text{PWM}} \times 2^{N-1} \quad (1)$$

例如，以一 1 0 位元上數 / 下數計數器，該 P W M 的輸入頻率係乘上 5 1 2，並且此頻率係被利用爲致能計數器的時鐘。此方法對於 P W M 波形的輸入頻率事先已知爲固定或是爲在一固定值附近具有非常小的變異的情況下是令人滿意的。

作爲此一系統於操作中的一個例子，圖 1 顯示出計數器的計數率 ( 由梯度 G 所給定 )，此計數率致使得若是計數器上數達整個 P W M 周期的話其便將達到 1 0 0 %。計數器從 5 0 % 的開始位準，沿著線 G，只要 P W M 信號爲高準位便一直增量。一旦 P W M 信號變爲低準位，計數器便在一等同的速率下減量，亦即沿著梯度 - G。結束計數然後乃提供出 P W M 工作週期之量度。例如，對於一包含短時間在值 1 下，緊接著爲長時間在值 0 下的脈波，計數器將僅增量一小數目的計數，並然後朝向零計數減量一較大數目的計數。對於一包含 5 0 % 在值 1 下的脈波，計數器將增量和減量相同的數目，並回復到其 5 0 % 位準。對

## 五、發明說明(6)

於一帶有長時間在值 1 下的脈波，計數器將更朝向上限增量，並然後朝向其下限減量。

在數學上，此系統可予描述於下並參考圖 1。所欲求的梯度係在圖 1 中顯示為 G，並且計數的數目係僅以百分比表示（亦即其被正規化為計數器的最大計數）。

令：G = 斜線的梯度

$t_1$  = P W M 信號高準位時間

$t_2$  = P W M 信號周期

$\hat{s}$  =  $t_1$  時間已過之後上數 / 下數計數器的值

s =  $t_2$  時間已過之後上數 / 下數計數器的值

$$\hat{s} = 50 + Gt_1$$

$$s = \hat{s} - G(t_2 - t_1)$$

$$= 50 + Gt_1 - G(t_2 - t_1)$$

$$= 50 + G(2t_1 - t_2)$$

但是  $G = \frac{50}{t_2}$

$$s = 50 + \frac{50}{t_2}(2t_1 - t_2)$$

$$= 50 + 100 \frac{t_1}{t_2} - 50$$

$$= 100 \frac{t_1}{t_2} \quad (2)$$

因此可看出，以上數 / 下數計數器在所欲求的速率（亦即梯度 G 斜率或斜度）下計數，由計數器所獲得的結束值，將給出一代表 P W M 工作週期的值。可理解到，計數器同樣亦可針對 P W M 信號為高準位而向下計數，以及可針對 P W M 信號為低準位而向上計數。

## 五、發明說明(7)

若是 P W M 信號的頻率改變得很大的話，上述系統將不會得出正確的結果，因為計數器所操作的速率不再與輸入波形的周期相匹配。此困難點係藉由將計數頻率鎖定到 P W M 波形的頻率而克服。此乃藉由令上數／下數計數器的時鐘致能輸入為由一響應於 P W M 波形之頻率的電路來驅動而為之。

圖 2 為一方塊圖，顯示出此一 P W M 信號解調器之組成元件。主要元件為一 P W M 輸入 1、一上數／下數計數器 2、以及一倍頻器 3。該 P W M 輸入 1 係被饋送到該上數／下數計數器 2 和該倍頻器 3 二者。

首先看到倍頻器 3，此子系統包含一上升緣檢知器 4、一 M 位元上數計數器 5、一 M 位元閉鎖器 6、一 M 位元可規劃除法器 7、以及一定比除法器 8。系統時鐘係在位置 9 輸入到該倍頻器 3。

由該上升緣檢知器 4 所產生的一系列脈波，以及對應的上升緣檢知器 4，係被施加到該 M 位元上數計數器 5 的重置輸入。M 位元上數計數器 5 的時鐘輸入係經由該定比除法器 8（其除算比定義出頻率乘法器的乘算比）而被提供到系統時鐘 9。在操作中，M 位元上數計數器 5 係在每次 P W M 信號之上升緣出現時被重置，並然後響應於被除算的系統時鐘來上數，以提供一與 P W M 頻率成反比的計數輸出。例如，若是 P W M 頻率為低的話，M 位元上數計數器 5 便將相對頻繁地被重置，並因而最大計數將相對為高。若是 P W M 輸入為一高頻的話，該 M 位元上數計數器

## 五、發明說明(8)

5 將在一更加頻繁的基礎下被重置，並因而該 M 位元上數計數器 5 的最大輸出將相對為低準位。

來自該 M 位元上數計數器 5 的數位輸出係經由該 M 位元閉鎖器 6 而被施加到該 M 位元可規劃除法器 7 之一控制輸入。該 M 位元可規劃除法器 7 在其時鐘輸入接收到該系統時鐘 9。該 M 位元可規劃除法器 7 係為熟習此項技藝者所熟知的標準架構。該 M 位元可規劃除法器 7 提供一輸出時鐘信號，其所具的頻率大致上為 PWM 輸入頻率乘上該定比除法器 8 的除算比。此乃具現了式子 1。此式子可以如下導出。

$f_{\text{sys}}$  = 系統時鐘 9 的頻率

$2^{N-1}$  = 定比除法器 8 的除算比

$f_{\text{PWM}}$  = PWM 輸入頻率

$m$  = PWM 週期結束時上數計數器 5 的計數

$f_{\text{COUNT}}$  = 可規劃除法器輸出頻率

$$m = \frac{f_{\text{sys}}}{2^{N-1} \cdot f_{\text{PWM}}}$$

$$f_{\text{COUNT}} = \frac{f_{\text{sys}}}{m}$$

$$f_{\text{COUNT}} = 2^{N-1} \times f_{\text{PWM}}$$

看到該上數 / 下數計數器 2，PWM 信號係被連到上數 / 下數計數器的上數 / 下數控制輸入，以及另一上升緣檢知器 10 亦被連到上數 / 下數計數器 2 的平行負載控制

(請先閱讀背面之注意事項再填寫本頁)

紙 · 訂 · 線

## 五、發明說明(9)

輸入，以便來自一N位元儲存器(未顯示)的每一脈波開始時，在50%將所述平行負載控制輸入載入。上數/下數計數器2然後在由來自於該倍頻器3、被施加到該時鐘致能輸入11之信號的頻率所決定的速率下計數。一N位元閉鎖器12係被上升緣檢知器所閉鎖，以提供一代表該PWM信號之工作週期的N位元字組。

雖然圖2中所顯示的實施例係顯示出兩個上升緣檢知器，但熟習此項技藝人士將清楚，單一個上升緣檢知器可予利用於該上數/下數計數器2和該倍頻器3二者。

本發明此實施例係提供一種系統，其中上數/下數計數器2的計數率係被鎖定於進入PWM波形的頻率，致使得在穩態時，上數/下數計數器2總是於PWM信號周期，從其範圍的50%計數到100%，若是PWM信號為高準位的話。因此，電路係自動地補償進入PWM波形之頻率的變異。

系統變數M和N以及系統時鐘頻率係定義出解調器的頻率範圍和精確度。

可理解的是，此電路的精確度主要有賴於上數/下數計數器2在正確的速率下計數。由於時鐘致能輸入係受到該倍頻器3之輸出所驅動，故電路的精確度係有賴於該M位元上數計數器5的正確計數。此M位元上數計數器5給出計數的數目m，代表PWM信號的周期，但是通常在m的值中將具有1的不確定性。在PWM信號有一低頻率的情況下，m係為高準位，並且對於上數/下數計數器2之

## 五、發明說明 ( 10 )

時鐘致能信號的精確度係因而為高的。然而，在輸入信號頻率範圍的上端，系統的效能將受到倍頻器之造成斜率 G 有一誤差（見圖 3）之量化效應所限制。此誤差之變異係說明於圖 4 中。例如，若是  $N = 16$  之值係被利用於該上數 / 下數計數器 2 中，則半範圍  $2^{N-1}$  將為 32768。該定比除法器 8 亦將除以該係數。對於此例子，系統時鐘將予選取以在 10 MHz 下執行。

這些系統參數係定義出該 M 位元計數器將改變計數的時間點。這些時間點可如圖 4 中所示擺置在一頻率軸上。可看出在從 305 Hz（由 10 MHz / 32768 給定）往下到 152 Hz 的整個頻率範圍  $m = 1$ 。在此點其變化到值 2，並保持此值直到頻率達到接近 101 Hz，此後其改變到值 3。在 m 的值改變的情況下之頻率，無量化誤差並且  $k = 1$ 。當頻率從例如  $m = 2$  的 152 Hz 減小時，誤差上升到計數器即將改變其值的最大值。此在圖 4 中係繪成實線、鋸齒形曲線。此曲線的峰值位在由下式給出的點線上：

$$k = (m + 1) / m \quad (3)$$

其中 m 為整數。因此，可看出對於此例最大誤差係出現在大約 152 Hz 處。

誤差 k 造成上數 / 下數計數器 2 在錯誤的速率下計數。例如，在 PWM 信號為高準位的時候，上數 / 下數計數器 2 係在一較高的速率下增量，而當 PWM 信號變為低準位時，其亦在較高的速率下減量，導致最終計數有誤差。

## 五、發明說明 ( 11 )

可看出，依輸入信號的實際誤差和工作週期而定，若  $k$  為大於 1 並且工作週期為大於 50% 的話則上數 / 下數計數器 2 會在 100% 飽和，而若  $k$  為大於 1 並且工作週期為低於 50% 的話則上數 / 下數計數器 2 會在 0% 飽和。

藉由利用標準的設計技術， $N$  和  $M$  值可就一給定的系統時鐘頻率予選用於計數器 2 和 5。適當的選取將確保在輸入信號的最高預期頻率下，計數器 5 的值  $m$  將為高準位（例如大於 10），並且因此誤差  $k$  將不會在最終計數中導入具意義的誤差。

更需要的是，系統能夠在頻率規格下界端指示出 PWM 信號未出現。因此，一“無 PWM”信號係被安排成變為高準位，以便在一預定的下頻率臨界點選取一類比指令系統。當計數器 5 之上數計數的數目為與 PWM 周期成比例時，所述“無 PWM”信號可予設定為高準位，若是上數計數器達到一熟知為“終結計數”（terminal count）的最大值的話。此係顯示在圖 2 中，其中輸出 TC 在當終結計數達到時係轉為高準位時，並且提供一信號在線 13 上。此對 ASIC（未示）的其他元件發出信號，告知輸入信號在本質上為類比而非數位信號。

熟知此項技藝人士將可理解到，顯示為數位元件的各項電路元件是可以全部或部分地以類比元件來取代的。例如，上數 / 下數計數器可以一類比積分器來取代，若是在一特定的實施方式中是較有利的話。同樣的，雖然本發明的實施例係特別就解調器被在 PWM 信號之上升緣所觸發

（請先閱讀背面之注意事項再填寫本頁）

裝 · 訂 · 線

## 五、發明說明(12)

，但是觸發亦可出現在任何其他 P W M 周期中的重覆穩定事件。例如，依 P W M 信號之配置而定，所述事件可為每一 P W M 週期之開始（其可為上升緣或下降緣）後一預定持續時間的時刻。

儘管本發明可有各項修改或替代形式，上述仍藉由圖式中的例子顯示出特定實施例並作詳細描述。然而，可理解的是，這些特定實施例並非限制本發明於所揭示的特定形式。相反的，本發明係涵蓋所有落在所隨附申請專利範圍項所界定本發明範圍的變化、等同和替代。

(請先閱讀背面之注意事項再填寫本頁)

訂線

四、中文發明摘要(發明之名稱: )

用於脈波寬度調制信號之解調器

一用於脈波寬度調制信號之解調器包括有一計數器被配置以在當 P W M 信號為“高準位”時於一個方向計數，以及在當 P W M 信號為“低準位”時於相反的方向計數，以達到一代表工作週期的計數。結果，一代表 P W M 信號之工作週期的值可由該上數／下數計數器而獲致。在另一實施例中該上數／下數計數器係被一倍頻器之輸出所計數，此倍頻器的輸出具有一由脈波寬度調制信號乘上一預定係數所決定的頻率。P W M 信號之工作週期的值然後可被找出，而不論 P W M 信號之頻率為何。

英文發明摘要(發明之名稱: DEMODULATOR FOR A PULSE WIDTH MODULATED) SIGNAL

A demodulator for a pulse width modulated signal comprises a counter arranged to count in one direction when the PWM signal is "high" and in the opposite direction when the PWM signal is "low" to arrive at a count representative of a duty cycle. As a result, a value representative of the duty ratio of the PWM signal can be obtained from the up/down counter. In a further embodiment, the up/down counter is clocked by the output of a frequency multiplier, the output of the frequency multiplier having a frequency determined by the pulse width modulated signal frequency multiplied by a predetermined factor. The value of the duty ratio of the PWM signal can then be found regardless of the frequency of the PWM signal.

## 六、申請專利範圍

1、一種用於脈波寬度調制信號之解調器，所述脈波寬度調制信號係在第一和第二狀態之間交替，此解調器包括有：

一上數/下數計數器，具有一 P W M 信號輸入和一代表 P W M 信號時期中一事件的設定輸入，其中該上數/下數計數器為響應於此事件來在其內設定一預定的第一值；

計數率設定機構，供設定該上數/下數計數器之一計數率，來在整個 P W M 信號時期從該預定的第一值計數到一預定的第二值，該上數/下數計數器在該事件下為響應於 P W M 信號之第一和第二狀態之一者，來於一個方向自該預定的第一值計數，並在此後為響應於 P W M 信號之第一和第二狀態之另一者，來於另一個方向計數，以使得該上數/下數計數器之一輸出係為一代表該 P W M 信號之工作週期的值。

2、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，其中該第二值係該計數器的最大可記錄值。

3、如申請專利範圍第 2 項所述用於脈波寬度調制信號之解調器，其中該計數器係可響應於該輸入而被載以一為該計數器之最大可記錄值之半的值作為是該第一值。

4、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，其中該計數器含有一 N 位元數位暫存器。

5、如申請專利範圍第 4 項所述用於脈波寬度調制信號之解調器，進而包括有一 N 位元閉鎖器，其係與該計數器的輸出相連，以及一 P W M 信號事件檢知器，其係配置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

以致能該閉鎖器，以輸出代表 P W M 信號之工作週期的值。

6、如申請專利範圍第 5 項所述用於脈波寬度調制信號之解調器，其中該事件檢知器係一上升緣檢知器。

7、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，進而包括有計數率設定機構被配置以接收一代表 P W M 信號頻率之信號，和來鎖定計數率到 P W M 信號頻率。

8、如申請專利範圍第 7 項所述用於脈波寬度調制信號之解調器，其中該計數率設定機構包括有：

一第二計數器被配置以在固定率下計數並輸出一最大第二計數值；

一閉鎖器被配置以接收該最大第二計數值，和來閉鎖在 P W M 信號之每一上升緣；以及

一可規劃除法器被配置以從該閉鎖器接收該第二計數值，和將一固定頻率除以該閉鎖的第二計數值以導出計數率。

9、如申請專利範圍第 8 項所述用於脈波寬度調制信號之解調器，進而包括有一定比除法器被配置以將一系統時鐘頻率除以一預定的係數，以導出該固定的頻率。

10、如申請專利範圍第 9 項所述用於脈波寬度調制信號之解調器，其中該預定的係數為該上數 / 下數計數器最大計數值之一半。

11、如申請專利範圍第 1 到 10 項中任一項所述用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

於脈波寬度調制信號之解調器，進而包括有機構供當 P W M 信號頻率為低於一預定值時產生一“無 P W M”信號。

1 2、如申請專利範圍第 1 1 項所述用於脈波寬度調制信號之解調器，其中該用以產生“無 P W M”信號之機構係可操作來在當最大第二計數值超過時產生一輸出。

1 3、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，進而包括有一倍頻器具有一第一變頻輸入和一第二系統時鐘輸入以及一輸出頻率為等於第一輸入頻率和一預定乘算係數的乘積，該倍頻器進而含有一上數計數器、一閉鎖器被配置以閉鎖在每一 P W M 信號上升緣、一可規劃除法器、以及一定比除法器被設定以除以該預定的乘算係數，其中該上數計數器係被配置以在系統時鐘頻率除以預定乘算係數下向上計數，和輸出計數值到閉鎖器，以及其中該可規劃除法器係被配置以將系統時鐘頻率除以閉鎖的上數計數值。

1 4、一種解調一脈波寬度調制信號之方法，所述脈波寬度調制信號係在第一和第二狀態之間交替，此方法包括有：

提供一代表 P W M 信號周期中一事件的信號到一上數／下數計數器，以使得一預定的第一值係被設定在該計數器中；

設定該計數器之一計數率，來在整個 P W M 信號周期從該第一值計數到一預定的第二值，該上數／下數計數器在該事件下為響應於 P W M 信號之第一和第二狀態之一者

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

，來於一個方向自該第一值計數，並在此後為響應於 P W M 信號之第一和第二狀態之另一者，來於另一個方向計數，該上數／下數計數器之一輸出係為一代表該 P W M 信號之工作週期的輸出值。

1 5、如申請專利範圍第 1 4 項所述解調一脈波寬度調制信號之方法，其中該第二值係為計數器的最大可記錄值。

1 6、如申請專利範圍第 1 5 項所述解調一脈波寬度調制信號之方法，其中該計數器係響應於該輸入而被載以一為該計數器之最大可記錄值之半的值作為是該第一值。

1 7、如申請專利範圍第 1 4 項所述解調一脈波寬度調制信號之方法，其中該計數器有一 N 位元數位暫存器。

1 8、如申請專利範圍第 1 7 項所述解調一脈波寬度調制信號之方法，進而包括閉鎖該計數器之輸出並在該事件下致能該閉鎖器以輸出該輸出值。

1 9、如申請專利範圍第 1 8 項所述解調一脈波寬度調制信號之方法，其中該事件係該 P W M 信號上之一上升緣。

2 0、如申請專利範圍第 1 4 項所述解調一脈波寬度調制信號之方法，進而包括在接收到一代表 P W M 信號頻率之信號時設定一計數率並鎖定此計數率到 P W M 信號頻率。

2 1、如申請專利範圍第 2 0 項所述解調一脈波寬度調制信號之方法，進而包括有：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

在一固定率下計數並輸出一第二計數值；

在該 P W M 信號之每一上升緣時閉鎖該第二計數值；

以及

施加被閉鎖的第二計數值到一可規劃除法器並將一固定頻率除以被閉鎖的第二計數值以導出計數率。

2 2、如申請專利範圍第 2 1 項所述解調一脈波寬度調制信號之方法，進而包括將一系統時鐘頻率除以一預定的係數，以導出該固定的頻率。

2 3、如申請專利範圍第 2 2 項所述解調一脈波寬度調制信號之方法，其中該預定的係數為該上數／下數計數器之最大計數值的一半。

2 4、如申請專利範圍第 1 4 項所述解調一脈波寬度調制信號之方法，進而包括在當 P W M 信號頻率為低於一預定值時產生一“無 P W M”信號。

2 5、如申請專利範圍第 2 4 項所述解調一脈波寬度調制信號之方法，其中該“無 P W M”信號係在當最大第二計數值被超過時產生。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

年月日 修正  
86.8.12 補充

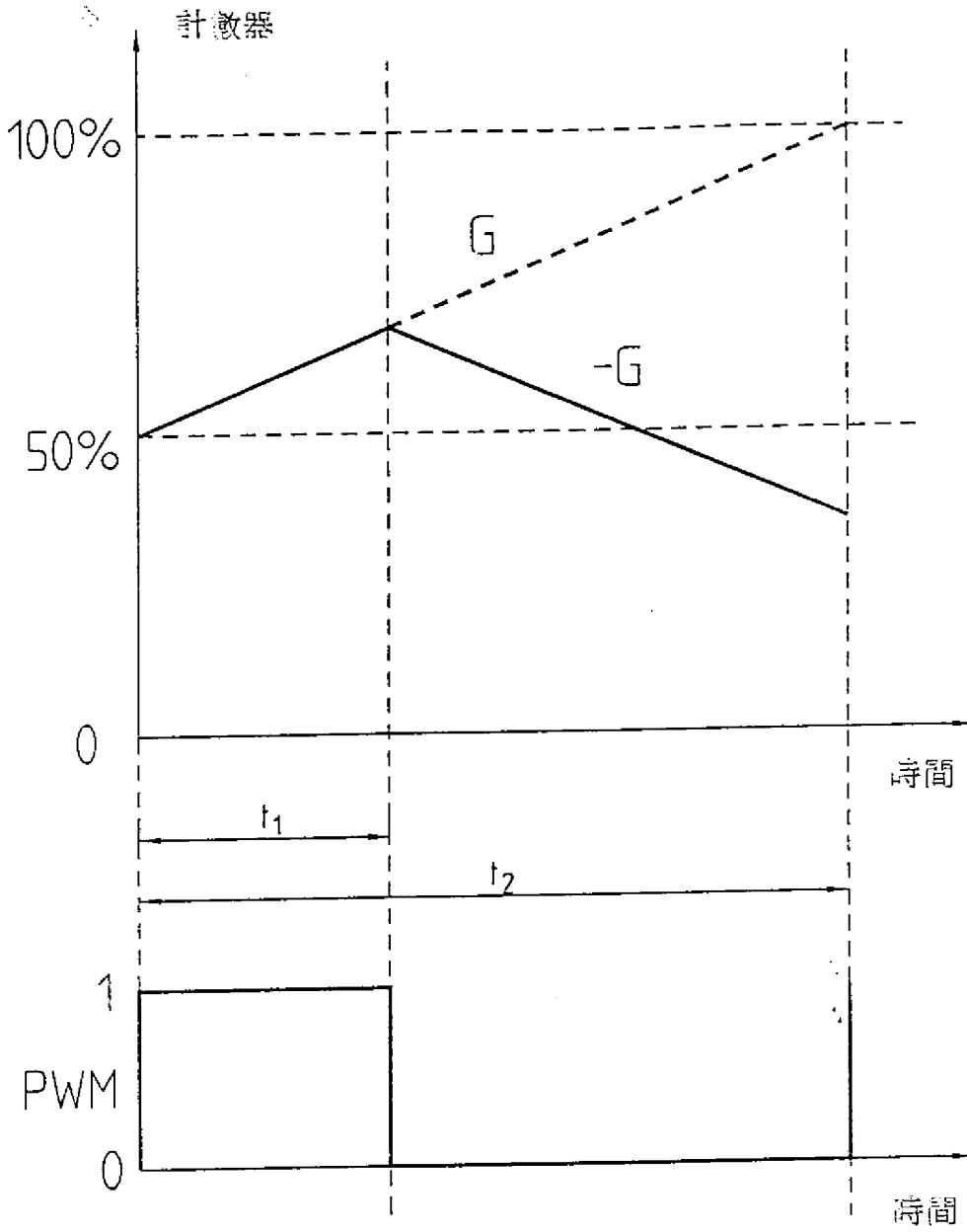


圖 1

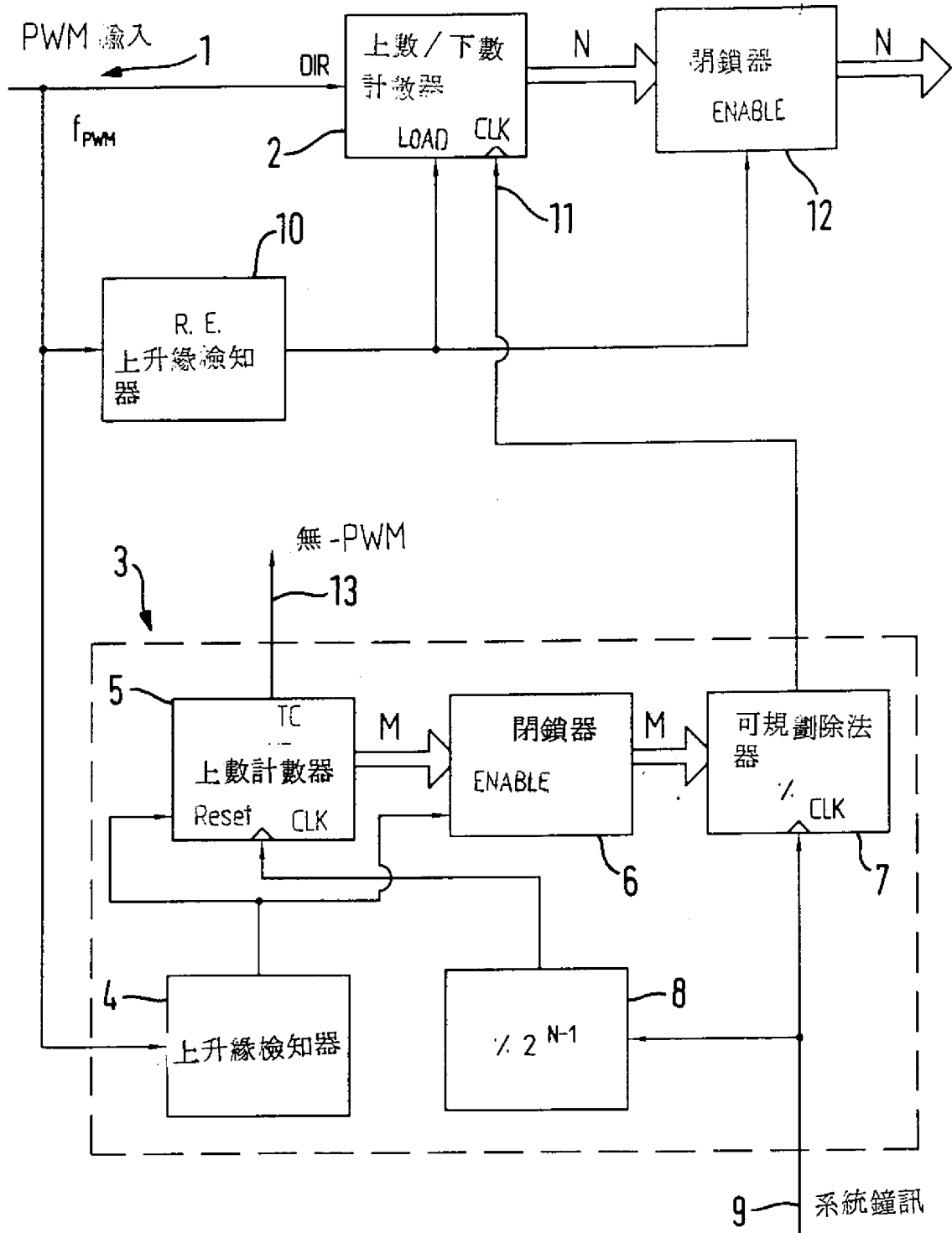


圖 2

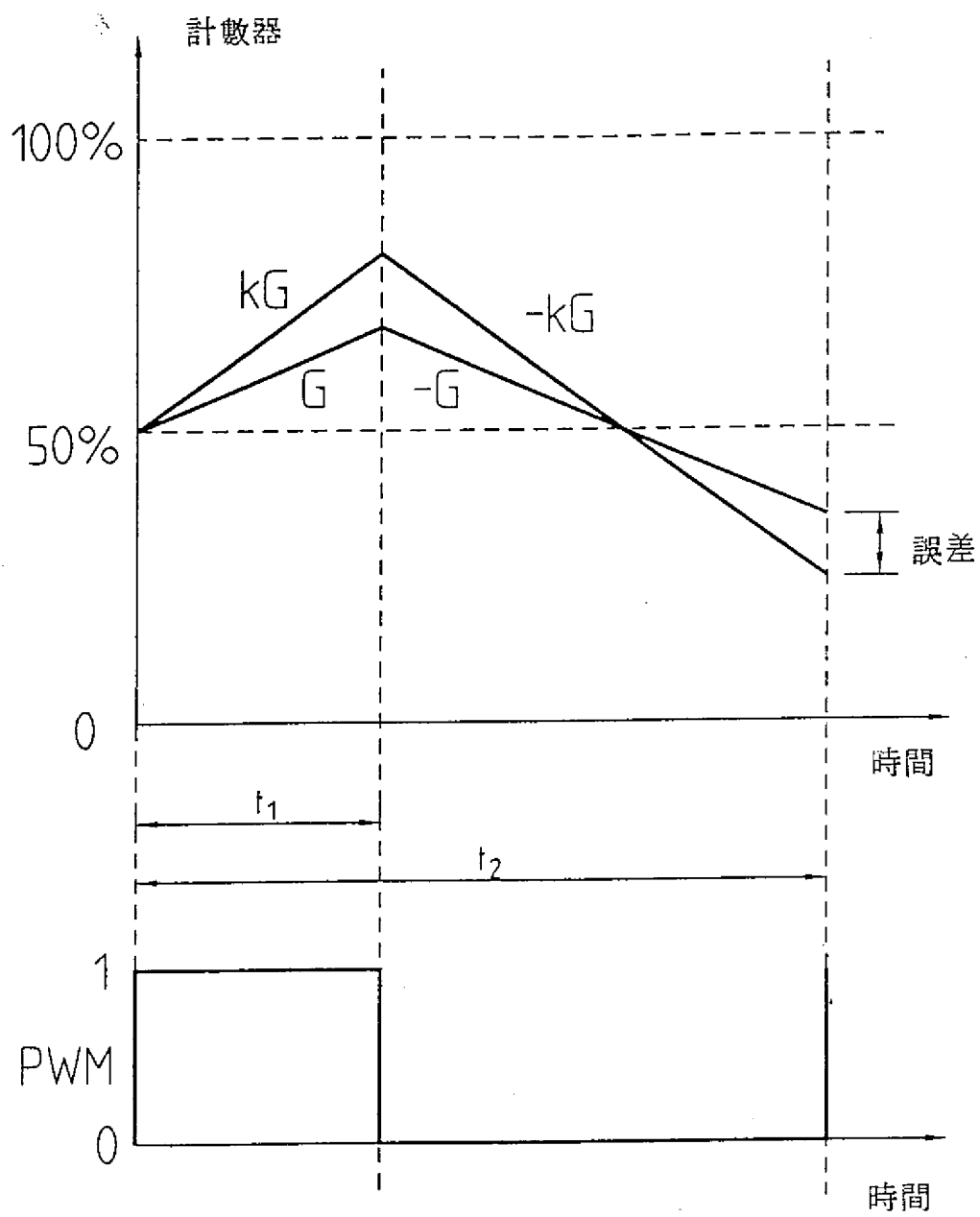


圖 3

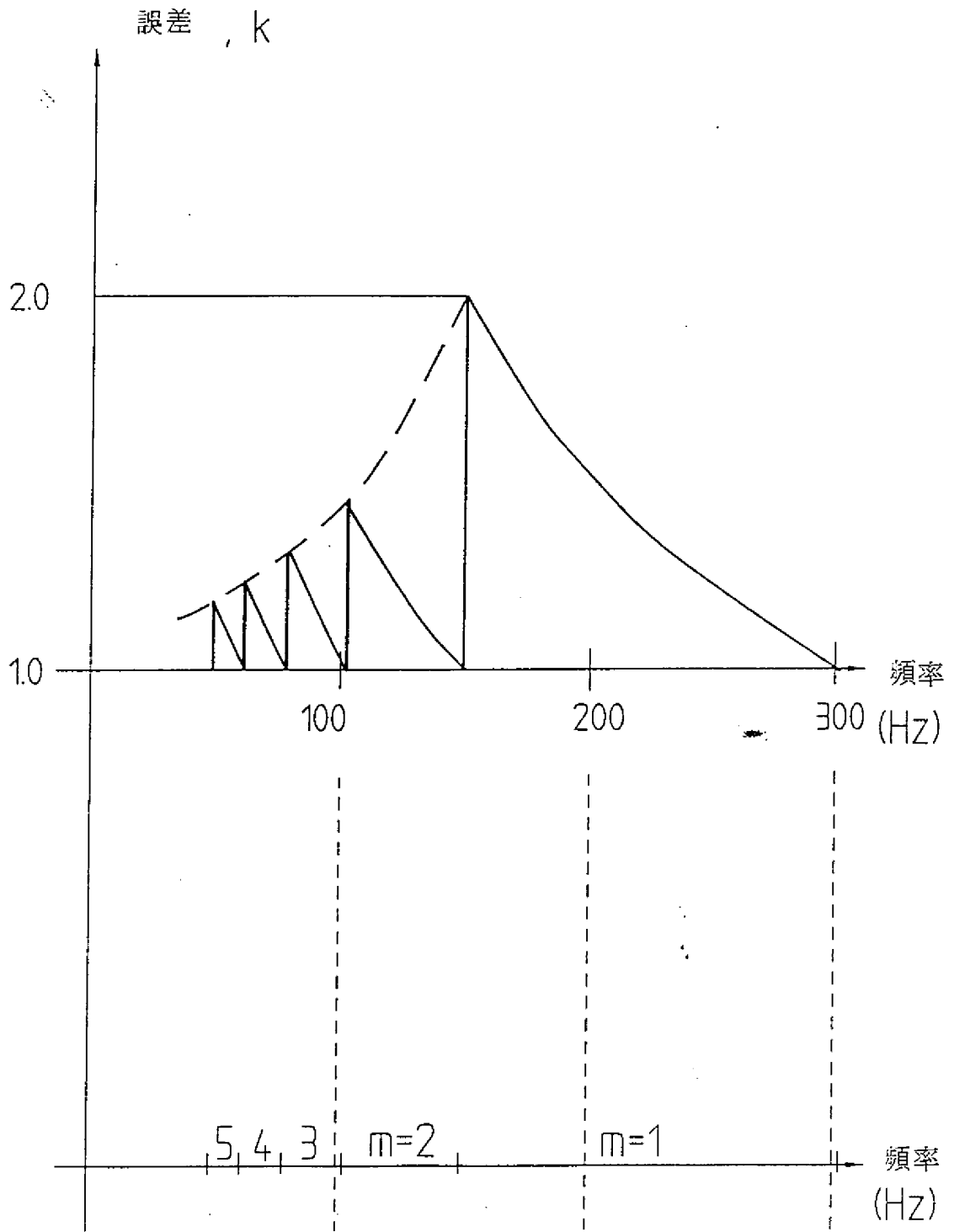


圖 4

# 公告本

89年6月27日修正/更正/補充

申請日期	86.4.25
案號	86105390
類別	H→K 7/4

A4  
C4

418565

(以上各欄由本局填註)

## 發明專利說明書

一、發明 名稱	中文	用於脈波寬度調制信號之解調器
	英文	DEMODULATOR FOR A PULSE WIDTH MODULATED SIGNAL
二、發明 創作人	姓名	1.大衛.馬克.沙頓 2.安德魯.馬提.勞伯茲
	國籍	英國
三、申請人	住、居所	1. 英國 LS29 8QG 伊克利市南方路 16 號 2. 英國 LS14 1D2 李茲市,紅廳卡 15 號
	姓名 (名稱)	開關控制運作有限公司
三、申請人	國籍	英國
	住、居所 (事務所)	英國北約克夏郡 HG3 1PR 哈羅傑市歐利路東園屋
三、申請人	代表 姓名	杰洛.李茲斯特

裝  
訂  
線

經濟部智慧財產局員工消費合作社印製

## 六、申請專利範圍

1、一種用於脈波寬度調制信號之解調器，所述脈波寬度調制信號係在第一和第二狀態之間交替，此解調器包括有：

一上數／下數計數器，具有一 P W M 信號輸入和一代表 P W M 信號時期中一事件的設定輸入，其中該上數／下數計數器為響應於此事件來在其內設定一預定的第一值；

計數率設定機構，供設定該上數／下數計數器之一計數率，來在整個 P W M 信號時期從該預定的第一值計數到一預定的第二值，該上數／下數計數器在該事件下為響應於 P W M 信號之第一和第二狀態之一者，來於一個方向自該預定的第一值計數，並在此後為響應於 P W M 信號之第一和第二狀態之另一者，來於另一個方向計數，以使得該上數／下數計數器之一輸出係為一代表該 P W M 信號之工作週期的值。

2、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，其中該第二值係該計數器的最大可記錄值。

3、如申請專利範圍第 2 項所述用於脈波寬度調制信號之解調器，其中該計數器係可響應於該輸入而被載以一為該計數器之最大可記錄值之半的值作為是該第一值。

4、如申請專利範圍第 1 項所述用於脈波寬度調制信號之解調器，其中該計數器含有一 N 位元數位暫存器。

5、如申請專利範圍第 4 項所述用於脈波寬度調制信號之解調器，進而包括有一 N 位元閉鎖器，其係與該計數器的輸出相連，以及一 P W M 信號事件檢知器，其係配置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

年月日 修正  
86.8.12 補充

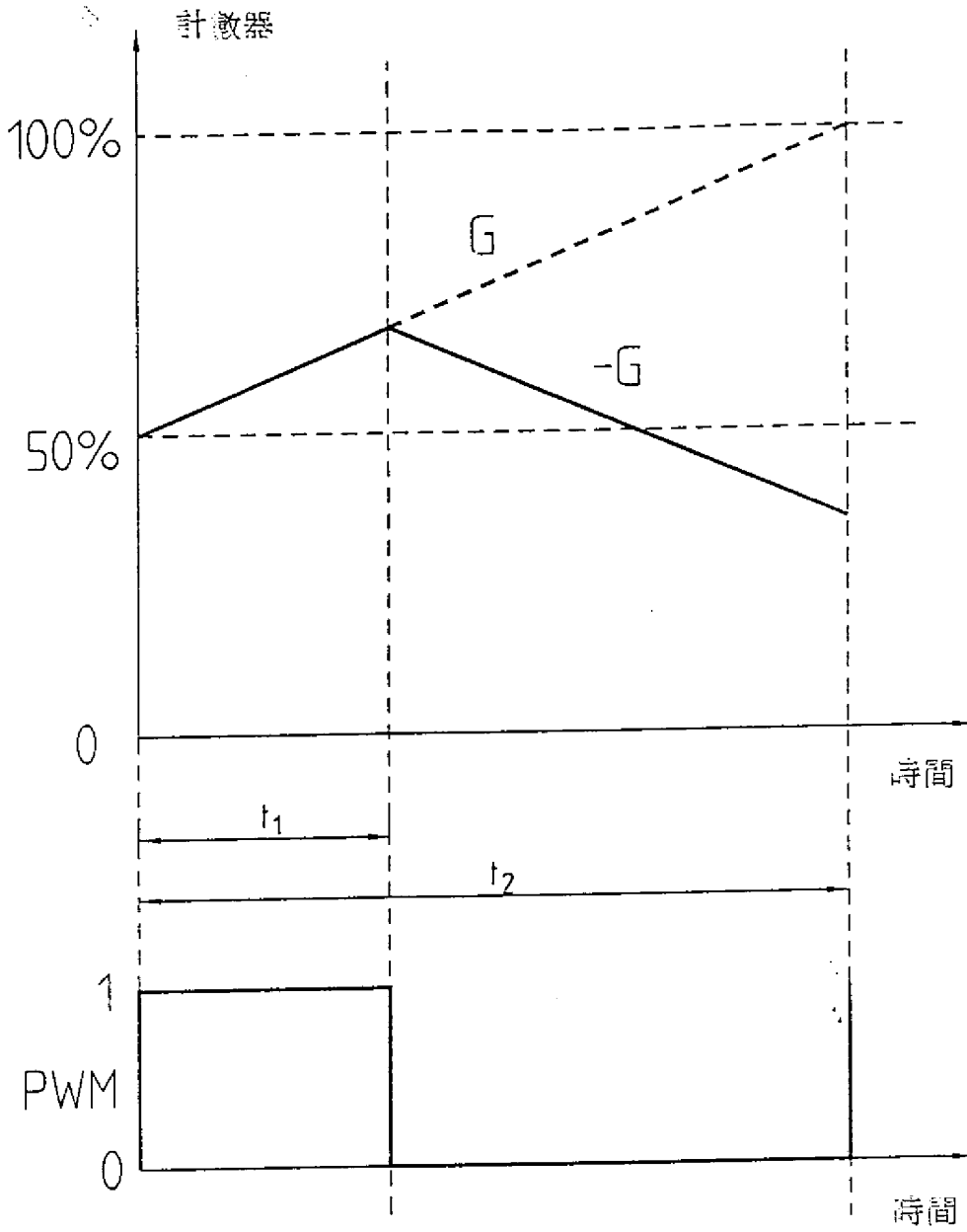


圖 1