

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年8月25日(25.08.2022)



(10) 国際公開番号

WO 2022/176188 A1

(51) 国際特許分類:

H01L 21/822 (2006.01) H01G 4/33 (2006.01)
H01L 27/04 (2006.01)

(21) 国際出願番号: PCT/JP2021/006570

(22) 国際出願日: 2021年2月22日(22.02.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 徐 照男(JO, Teruo); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 長谷 宗彦(NAGATANI, Munchiko); 〒1808585 東京都武蔵野市緑町

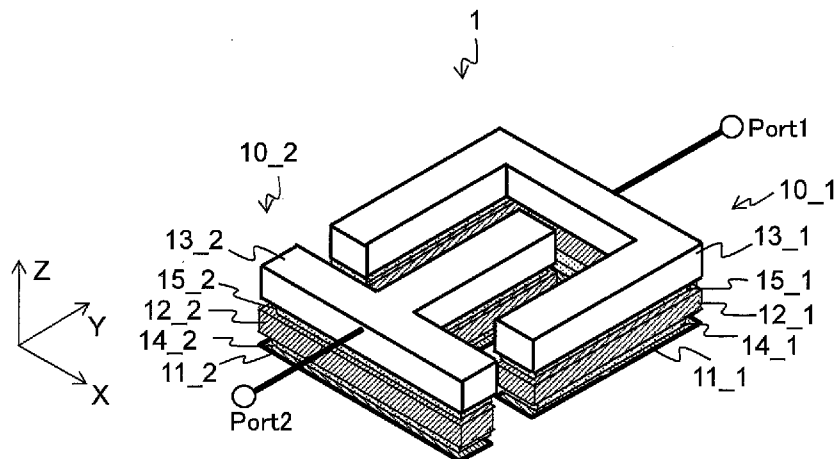
3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 野坂 秀之(NOSAKA, Hideyuki); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).

(74) 代理人: 山川 茂樹, 外(YAMAKAWA, Shigeki et al.); 〒1006104 東京都千代田区永田町2丁目11番1号 山王パークタワー4階 山川国際特許事務所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: CAPACITOR

(54) 発明の名称: キャパシタ



(57) Abstract: This capacitor (1) connects to external electrical-wiring and consists of a pair of opposing layered electrodes (10_1, 10_2). The layered electrodes (10_1, 10_2) each comprise: a plurality of wiring layers (11_1, 11_2, 12_1, 12_2, 13_1, 13_2, 14_1, 14_2, 15_1, 15_2); and through-via layers (16_1, 16_2) which are disposed between the wiring layers. The layered electrodes each (10_1, 10_2) comprise: a comb section (16_1, 16_2); and a comb-section connector (17_1, 17_2) that connects to the base end of the comb section. Dielectric bodies (18_1, 18_2, 18_3) are provided between the one layered electrode (10_1) and the other layered electrode (10_2). The comb section (16_2) of the other layered electrode is disposed in a space of the comb section (16_1) of the one layered electrode. Due to this configuration, this capacitor can expand the useable frequency range, and can be used in a high-frequency circuit in a higher frequency band.

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

(57) 要約: 本発明のキャパシタ (1) は、外部からの電気配線と接続する、1対の対向する積層電極 (10__1、10__2) からなるキャパシタであって、積層電極 (10__1、10__2) が、複数の配線層 (11__1、11__2、12__1、12__2、13__1、13__2) と、配線層の間のビア層 (14__1、14__2、15__1、15__2) とを備え、積層電極 (10__1、10__2) が、櫛部 (16__1、16__2) と、櫛部の基端と接続する (櫛部接続部 17__1、17__2) とを備え、一方の積層電極 (10__1) と他方の積層電極 (10__2) との間に誘電体 (18__1、18__2、18__3) を備え、一方の積層電極の櫛部 (16__1) の間に、他方の積層電極の櫛部 (16__2) が配置される。これにより、本発明のキャパシタは、使用可能な周波数範囲を拡大でき、より高い周波数帯域で高周波回路に対応できる。

明 細 書

発明の名称：キャパシタ

技術分野

[0001] 本発明は、高周波デバイスに用いるキャパシタに関する。

背景技術

[0002] 電子回路において、回路の時定数やインピーダンス等を設計するために、キャパシタは必要不可欠なコンポーネントである。通常、集積回路では、2つの平行平板で誘電体を挟んだMIM (Metal-Insulator-Metal) キャパシタが用いられる。

[0003] 近年、光通信や無線通信等の高速化に伴い、100GHzを超える周波数に対応できる回路が必要とされている。この回路においては、数fF～10fF程度の小さい容量値を有するキャパシタが必要になる場合がある。しかしながら、MIMキャパシタは、プロセス精度等による制約上、実現できる容量値は数10fF以上に制限されてしまうことがある。

[0004] 通常の製造プロセスにより10fF以下の容量値を精度良く実現できるキャパシタとして、図8に示す楕形キャパシタが提案されている（非特許文献1）。この楕形キャパシタでは、製造プロセスで形成される配線層を用いる。2つの配線の間隔や幅、形状等をフレキシブルに設計することが可能であり、10fF以下の容量値のキャパシタを設計することも可能である。

先行技術文献

非特許文献

[0005] 非特許文献1：D. Roy, J. H. Klootwijk, N. A. M. Verhaegh, H. H. A. J. Roosen and R. A. M. Wolters, "Comb capacitor structures for measurement of post-processed layers," 2008 IEEE International Conference on Microelectronic Test Structures, Edinburgh, 2008, pp. 205-209, doi: 10.1109/ICMTS.2008.4509339.

発明の概要

発明が解決しようとする課題

- [0006] しかしながら、実際に製造されるキャパシタには、容量成分のみならず、配線等に寄生インダクタンス成分が存在する。このインダクタンス成分は、容量成分と共鳴し自己共振を引き起こす。キャパシタの実効容量値は、自己共振周波数に向かって増加し、低周波側の容量値から徐々に外れる特性となる。高精度に回路を設計するためには、通常、キャパシタの容量の範囲を、低周波側の容量値から 10% の範囲に制限することが望ましい。
- [0007] 一方で、従来の楕形キャパシタは、1 種類の配線層のみを使用して設計・製造されるため、寄生インダクタンスが大きく、共振周波数が低い。その結果、キャパシタとして使用可能な周波数範囲が制限されるという課題がある。図 9 に、10 f F の楕形キャパシタ（図 8）を設計した場合の実効容量値のシミュレーション結果を示す。キャパシタの容量が、低周波側の容量値から 10% の範囲にある周波数は、150 GHz 程度に留まる。

課題を解決するための手段

- [0008] 上述したような課題を解決するために、本発明に係るキャパシタは、外部からの電気配線と接続する、1 対の対向する積層電極からなるキャパシタであって、前記積層電極が、複数の配線層と、前記配線層の間のビア層とを備え、前記積層電極が、櫛部と、櫛部の基端と接続する櫛部接続部とを備え、一方の前記積層電極と他方の前記積層電極との間に誘電体を備え、前記一方の前記積層電極の前記櫛部の間に、前記他方の前記積層電極の前記櫛部が配置されることを特徴とする。

発明の効果

- [0009] 本発明によれば、使用可能な周波数範囲を拡大でき、より高い周波数帯域で高周波回路に対応できるキャパシタを提供できる。

図面の簡単な説明

- [0010] [図1A]図 1 A は、本発明の第 1 の実施の形態に係るキャパシタの構成を示す鳥瞰図である。

[図1B]図1 Bは、本発明の第1の実施の形態に係るキャパシタの構成を示す上面図である。

[図1C]図1 Cは、本発明の第1の実施の形態に係るキャパシタの構成を示すI C - I C' 側面断面図である。

[図2]図2は、本発明の第1の実施の形態に係るキャパシタの製造方法を説明するための図である。

[図3]図3は、本発明の第1の実施の形態に係るキャパシタの効果を説明するための図である。

[図4]図4は、本発明の第1の実施の形態に係るキャパシタの構成の一例を示す上面図である。

[図5A]図5 Aは、本発明の第2の実施の形態に係るキャパシタの構成を示す鳥瞰図である。

[図5B]図5 Bは、本発明の第2の実施の形態に係るキャパシタの構成を示すV B - V B' 正面断面図である。

[図6A]図6 Aは、本発明の第3の実施の形態に係るキャパシタの構成を示す鳥瞰図である。

[図6B]図6 Bは、本発明の第3の実施の形態に係るキャパシタの構成を示す鳥瞰図である。

[図6C]図6 Cは、本発明の第3の実施の形態に係るキャパシタにおける櫛部の配置を説明するための図である。

[図7]図7は、本発明の第4の実施の形態に係るキャパシタの構成を示す鳥瞰図である。

[図8]図8は、従来のキャパシタの構成を示す鳥瞰図である。

[図9]図9は、従来のキャパシタの特性を説明するための図である。

発明を実施するための形態

[0011] <第1の実施の形態>

本発明の第1の実施の形態に係るキャパシタを、図1 A～図4を参照して説明する。

[0012] <キャパシタの構成>

本実施の形態に係るキャパシタ 1 は、図 1 A～C に示すように、一对の積層電極 10__1、10__2 から構成される。積層電極 10__1、10__2 は、3 層の配線層と、2 層のビア層を有し、各配線層の間にビア層を備える。

[0013] 3 層の配線層は、下部配線層 11__1、11__2 と、中間配線層 12__1、12__2 と、上部配線層 13__1、13__2 であり、金属からなり、下部配線層 11__1、11__2、中間配線層 12__1、12__2、上部配線層 13__1、13__2 の順で厚い。層数、層厚はこれに限らない。

[0014] 2 層のビア層は下部ビア層 14__1、14__2 と上部ビア層 15__1、15__2 であり、金属からなる。下部ビア層 14__1、14__2 がそれぞれ下部配線層 11__1、11__2 と中間配線層 12__1、12__2 の間に配置され、上部ビア層 15__1、15__2 がそれぞれ中間配線層 12__1、12__2 と上部配線層 13__1、13__2 の間に配置され、各配線層を電氣的に接続する。

[0015] 図 1 B に示すように、一方の積層電極 10__1 は偶数の櫛部 16__1 を有し、櫛部 16__1 の基端が櫛部接続部 17__1 に接続される。他方の積層電極 10__2 は奇数の櫛部 16__2 を有し、櫛部 16__2 の基端が櫛部接続部 17__2 に接続される。

[0016] 本実施の形態では、図中 X 方向を「櫛部接続部方向」、図中 Y 方向を「櫛部方向」、図中 Z 方向を「垂直方向」という。したがって、Y 方向に櫛部と櫛部接続部とが接続され、Z 方向に各配線層と各ビア層が積層される。このように、配線層とビア層とが積層される方向と、櫛部と櫛部接続部とが接続される方向とが垂直である。

[0017] キャパシタ 1 は、一对の積層電極 10__1、10__2 が対向して、一方の積層電極 10__1 の櫛部 16__1 の間に、他方の積層電極 10__2 の櫛部 16__2 が配置されるように構成される。図 1 A、B では図示しないが、積層電極 10__1、10__2 間および積層電極 10__1、10__2 の周囲には誘電体 18__1、18__2、18__3 が配置される。

[0018] ここで、他方の積層電極 10__2 の櫛部 16__2 は、一方の積層電極 10__1 の櫛部 16__1 の間の中央に配置されることが望ましい。

[0019] また、一对の積層電極 10__1、10__2 が、他方の積層電極 10__2 における中央の櫛部 16__2 の櫛部方向の中心線（図 1 B 中、一点鎖線 I C - I C'）に対して線対称になるように構成される。

[0020] また、外部（ポート 1、ポート 2）からの電気配線はそれぞれ、上部配線層 13__1、13__2 の櫛部接続部 17__1、17__2 の中央部に接続される。電気配線は、下部配線層 11__1、11__2 又は中間配線層 12__1、12__2 に接続されてもよい。

[0021] <キャパシタの製造方法>

本実施の形態に係るキャパシタ 1 の製造方法の一例を、図 2 を参照に説明する。製造方法には、通常の半導体デバイス製造プロセスを用いる。

[0022] 初めに、誘電体 18__1 上に下部配線層 11__1、11__2 を形成する（ステップ S 1）。

[0023] 次に、下部配線層 11__1、11__2 を覆うように、誘電体 18__2 を形成する（ステップ S 2）。

[0024] 次に、誘電体 18__2 に、下部配線層 11__1、11__2 に電氣的に接続するように下部ビア層 14__1、14__2 を形成する（ステップ S 3）。

[0025] 次に、下部ビア層 14__1、14__2 に電氣的に接続するように、中間配線層 12__1、12__2 を形成する（ステップ S 4）。

[0026] 次に、中間配線層 12__1、12__2 を覆うように、誘電体 18__3 を形成する（ステップ S 5）。

[0027] 次に、誘電体 18__3 に、中間配線層 12__1、12__2 に電氣的に接続するように上部ビア層 15__1、15__2 を形成する（ステップ S 6）。

[0028] 最後に、次に、上部ビア層 15__1、15__2 に電氣的に接続するように、上部配線層 13__1、13__2 を形成する（ステップ S 7）。

[0029] 上述の製造方法により、例えば、多層プリント基板の複数の各層に櫛形状の配線層を形成して、各層の櫛形状の配線層を垂直方向にビアで接続する構

成のキャパシタを製造することができる。

[0030] また、本実施の形態に係るキャパシタ 1 は、シリコン基板などの半導体基板上に形成することができる。

[0031] <キャパシタの効果>

[0032] 本実施の形態に係るキャパシタ 1 は、垂直方向に配線層を増加させる構成により、従来の構成よりも単位面積当たりの容量が増加するため、より小さいサイズのキャパシタで同等の容量値を実現できる。

[0033] その結果、配線長を低減でき、寄生インダクタンスを低減できる。さらに、1 層の配線層のみによる構成と比べて、等価的に配線の厚さが増加するため、寄生インダクタンスを低減できる。このように、寄生インダクタンスの減少により、自己共振周波数が高くなるため、本実施の形態に係るキャパシタの使用可能な周波数範囲を拡大できる。

[0034] 図 3 に、本実施の形態に係るキャパシタ 1 の構成を用いて 10 fF のキャパシタを設計した場合の実効容量値をシミュレーションした結果（図中実線）を示す。比較のために、従来の構成を用いて 10 fF のキャパシタを設計した場合の結果（図中点線、図 9 と同様）も示す。

[0035] 本実施の形態に係るキャパシタ 1 の構成を用いた場合、従来の構成を用いた場合より共振周波数が高く、低周波側の容量値から 10 % の範囲にある周波数は 220 GHz である。従来の構成を用いた場合と比較して、40 % 以上使用可能な周波数範囲を拡大することができる。

[0036] このように、本実施の形態に係るキャパシタによれば、使用可能な周波数範囲を拡大でき、より高い周波数帯域で高周波回路に対応できる。

[0037] また、本実施の形態に係るキャパシタと他のコンポーネント（抵抗やトランジスタ等）との接続において、キャパシタの櫛部接続部の中央（中点）で接続することで、共振周波数を高くでき、使用可能な周波数範囲を拡大できる。

[0038] 本実施の形態では、2 本の櫛部 16__1 と 1 本の櫛部 16__2（合計で 3 本の櫛部）が対向する構成を示したが、より大きな容量値を実現するために

、櫛部の数を増やしてもよい。このとき、例えば、図4に示すように、奇数本の櫛部を有する積層電極101__2における中央の櫛部16__2の櫛部方向の中心線に対して線対称になるように、それぞれの積層電極の櫛部を偶数本ずつ増やす（合計の櫛部の数が奇数本となるように増やす）ことで、広い周波数範囲を維持して、容量値を増加させることができる。

[0039] 本実施の形態に係るキャパシタにおいて、それぞれの積層電極（櫛部と櫛部接続部を含む）の上面形状の縦と横のアスペクト比を1：1～1：1.5又は1：1～1.5：1以内の範囲とすることが望ましい。換言すれば、本実施の形態に係るキャパシタの櫛部方向の長さ（L）と櫛部接続部方向の長さ（W）との比が $L/W \geq 1$ 、 $L/W \leq 1.5$ であることが望ましい。

[0040] この構成により、寄生インダクタンス成分の極端な増大を防止し、キャパシタとして使用可能な周波数範囲を広げることが可能である。ここで、このアスペクト比の範囲を外れる場合、寄生インダクタンス成分が増大し、自己共振周波数の低下が著しくなる。

[0041] 本実施の形態に係るキャパシタによれば、例えば、多層プリント基板で特定の層の配線とのみ接続できる素子（抵抗やトランジスタ）に対する製造プロセスにおいて、キャパシタの櫛部と櫛部接続部を全ての層に形成することにより、キャパシタと全ての素子（抵抗やトランジスタ）と容易に接続できる。この構成により、単位面積当たりの容量値も増加するため、櫛形キャパシタの小型化が可能である。

[0042] また、本実施の形態では、各配線層および各ビア層の形状を同一とする例を示したが、完全同一に限らず略同一でもよく、異なる形状でもよい。また、各配線層および各ビア層は、上面から見て完全に重なる構成でなくてもよい。また、ビア層は複数の円柱構造により構成されてもよい。垂直方向に配線層を増加させ単位面積当たりの容量が増加させる形状、構成であればよい。

[0043] <第2の実施の形態>

本発明の第2の実施の形態に係るキャパシタを、図5A、Bを参照して説

明する。本実施の形態に係るキャパシタ 2 は、第 1 の実施の形態に係るキャパシタと略同様に製造できる。

[0044] <キャパシタの構成>

本実施の形態に係るキャパシタ 2 は、図 5 A、B に示すように、下部配線層 2 1 と、中間配線層 2 2 と、上部配線層 2 3 と、下部ビア層 2 4 と、上部ビア層 2 5 とを有する。

[0045] 3 層の配線層は金属からなり、下部配線層 2 1、中間配線層 2 2、上部配線層 2 3 の順で厚い。層数、層厚はこれに限らない。下部ビア層 2 4 と上部ビア層 2 5 は金属からなる。ここで、図 5 A、B では図示しないが、配線層とビア層の間および周囲には誘電体が配置される。

[0046] 下部配線層 2 1 と上部配線層 2 3 とは平面形状を有する。本実施の形態では方形であるが形状はこれに限らない。

[0047] 中間配線層 2 2 は 3 本の配線部により構成され、各配線部は直方体（上面から見て長方形）である。各配線部は略平行に配置される。2 本の配線部 2 2__1 が上部配線層 2 3 と上部ビア層 2 5 を介して接続される。一方、1 本の配線部 2 2__2 は下部配線層 2 1 と下部ビア層 2 4 を介して接続され、2 本の配線部 2 2__1 の間に配置される。

[0048] ここで、中間配線層の配線部 2 2__1、2 2__2 は、同じ水平面上に、1 本の配線部 2 2__2 の配線部方向の中心線（図中点線 A - A'）に対して線対称になるように配置される。

[0049] また、一方の外部（ポート 1）からの電気配線は、上部配線層 2 3 の中央部に接続され、他方の外部（ポート 2）からの電気配線は、下部配線層 2 1 の中央部に接続される。

[0050] 上述の構成は、図 5 B に示すように、2 本の配線部 2 2__1 と上部ビア層 2 5 がそれぞれ櫛部 2 6__1 を形成し、櫛部接続部 2 7__1 としての上部配線層 2 3 に接続して、一方の積層電極 2 0__1 を構成する。

[0051] また、1 本の配線部 2 2__2 と上部ビア層 2 4 が櫛部 2 6__2 を形成し、櫛部接続部 2 7__2 としての下部配線層 2 1 に接続して、他方の積層電極 2

0__2を構成する。

[0052] この構成において、上面から見て、櫛部26__1、26__2は、他方の積層電極20__2の櫛部26__2のうち中央の櫛部の中心線（図中点線A-A'）に対して線対称に配置される。

[0053] 本実施の形態では、図中Z方向を「垂直方向」といい、垂直方向に櫛部と櫛部接続部とが接続され、垂直方向に各配線層と各ビア層が積層される。このように、配線層とビア層とが積層される方向と、櫛部と櫛部接続部とが接続される方向とが同じ方向（平行）である。

[0054] このように、本実施の形態に係るキャパシタ2は、一对の積層電極10__1、10__2、すなわち一方の積層電極20__1と他方の積層電極10__2とが、垂直方向に対向して構成される。

[0055] <キャパシタの効果>

本実施の形態に係るキャパシタ2によれば、第1の実施の形態と同様の効果を奏することができる。また、奇数本の櫛部を有する積層電極における中央の櫛部の櫛部方向の中心線に対して線対称になるように、それぞれの積層電極の櫛部を偶数本ずつ増やす（合計の櫛部の数が奇数本となるように増やす）ことで、広い周波数範囲を維持して、容量値を増加させることができる。

[0056] さらに、本実施の形態に係るキャパシタ2によれば、配線層の幅が広いので、インダクタンスを低減することができる。

[0057] 本実施の形態では、櫛部における配線層およびビア層の形状を同一とする例を示したが、完全同一に限らず略同一でもよく、異なる形状でもよい。また、櫛部における配線層およびビア層は、上面から見て完全に重なる構成でなくてもよい。また、ビア層は複数の円柱構造により構成されてもよい。

[0058] 本実施の形態では、上面形状が長方形である櫛部（中間配線層の配線部）を用いる例を示したが、これに限らず、櫛部の上面形状は湾曲部を有する形状でもよく、他の形状でもよい。また、櫛部が線対称に配置される例を示したが、これに限らない。上部配線層（櫛部接続部）に接続する櫛部が、下部

配線層（櫛部接続部）に接続する櫛部の間に配置され、垂直方向に 1 対の積層電極が対向するように配置され、単位面積当たりの容量が増加させる形状、構成であればよい。

[0059] <第 3 の実施の形態>

本発明の第 3 の実施の形態に係るキャパシタを、図 6 A～C を参照して説明する。本実施の形態に係るキャパシタ 3 は、第 1 の実施の形態に係るキャパシタと略同様に製造できる。

[0060] <キャパシタの構成>

本実施の形態に係るキャパシタ 3 は、図 6 A～C に示すように、下部配線層 3 1 と、中間配線層 3 2 と、上部配線層 3 3 と、下部ビア層 3 4 と、上部ビア層 3 5 とを有する。

[0061] 3 層の配線層は金属からなり、下部配線層 3 1、中間配線層 3 2、上部配線層 3 3 の順で厚い。層数、層厚はこれに限らない。下部ビア層 3 4 と上部ビア層 3 5 は金属からなる。ここで、図 6 A～C では図示しないが、配線層とビア層の間および周囲には誘電体が配置される。

[0062] 下部配線層 3 1 と上部配線層 3 3 とは平面形状を有する。本実施の形態では方形であるが形状はこれに限らない。

[0063] 中間配線層 3 2 は、複数の配線部 3 2 __ 1、3 2 __ 2 により構成される。各配線部 3 2 __ 1、3 2 __ 2 は上面形状が正方形の直方体であり周期的に配置される。上面形状が正方形の配線部により、寄生インダクタンス成分の極端な増大を防止し、キャパシタとして使用可能な周波数範囲を広げることができる。

[0064] 中間配線層 3 2 における 5 個の配線部 3 2 __ 1 が上部配線層 3 3 と上部ビア層 3 5 を介して接続される。一方、4 個の配線部 3 2 __ 2 は下部配線層 3 1 と下部ビア層 3 4 を介して接続され、上部配線層 3 3 に接続される配線部 3 2 __ 1 の間に配置される。

[0065] ここで、図 6 C に示すように、中間配線層の各配線部 3 2 __ 1、3 2 __ 2 は、同じ水平面上に、1 個の配線部 3 2 __ 1 の中心に対して点対称になるよ

うに配置される。

[0066] また、一方の外部（ポート１）からの電気配線は、上部配線層３３の中央部に接続され、他方の外部（ポート２）からの電気配線は、下部配線層３１の中央部に接続される。

[0067] 上述の構成は、図６Ｂに示すように、５個の配線部３２__１と上部ビア層３５がそれぞれ櫛部３６__１を形成し、櫛部接続部３７__１としての上部配線層３３に接続して、一方の積層電極３０__１を構成する。

[0068] また、４個の配線部３２__２と下部ビア層３４が櫛部３６__２を形成し、櫛部接続部３７__２としての下部配線層３１に接続して、他方の積層電極３０__２を構成する。

[0069] この構成において、上面から見て、櫛部３６__１、３６__２が、一方の積層電極３０__１の櫛部３６__１のうち中央の櫛部の中心点に対して点対称に配置される。

[0070] 本実施の形態では、図中Ｚ方向を「垂直方向」といい、垂直方向に櫛部と櫛部接続部とが接続され、垂直方向に各配線層と各ビア層が積層される。このように、配線層とビア層とが積層される方向と、櫛部と櫛部接続部とが接続される方向とが同じ方向（平行）である。

[0071] このように、本実施の形態に係るキャパシタ３は、一对の積層電極３０__１、３０__２、すなわち一方の積層電極３０__１と他方の積層電極３０__２とが、垂直方向に対向して構成される。

[0072] ＜キャパシタの効果＞

本実施の形態に係るキャパシタ３によれば、ビアのサイズに制限がある場合でも、第１、２の実施の形態と同様の効果を奏することができる。また、奇数本の櫛部を有する積層電極における中央の櫛部の中心に対して点対称になるように、それぞれの積層電極の櫛部を偶数本ずつ増やす（合計の櫛部の数が奇数本となるように増やす）ことで、広い周波数範囲を維持して、容量値を増加させることができる。

[0073] さらに、本実施の形態に係るキャパシタ３によれば、配線層の幅が広いの

で、インダクタンスを低減することができる。

[0074] 本実施の形態では、櫛部における配線層およびビア層の形状を同一とする例を示したが、完全同一に限らず略同一でもよく、異なる形状でもよい。また、櫛部における配線層およびビア層は、上面から見て完全に重なる構成でなくてもよい。

[0075] 本実施の形態では、上面形状が正方形である櫛部（中間配線層の配線部）を用いる例を示したが、これに限らず、櫛部の上面形状は円形でもよく、他の形状でもよい。また、櫛部が点対称に配置される例を示したが、これに限らない。上部配線層（櫛部接続部）に接続する櫛部が、下部配線層（櫛部接続部）に接続する櫛部の間に配置され、垂直方向に１対の積層電極が対向するように配置され、単位面積当たりの容量が増加させる形状、構成であればよい。

[0076] <第４の実施の形態>

本発明の第４の実施の形態に係るキャパシタを、図７を参照して説明する。本実施の形態に係るキャパシタ４は、第１の実施の形態に係るキャパシタと略同様に製造できる。

[0077] <キャパシタの構成>

本実施の形態に係るキャパシタ４は、図７に示すように、第１の実施の形態と略同様の構成を有するが、下部配線層の構成が異なる。

[0078] キャパシタ４において、下部配線層４１に、ＭＩＭ（metal-insulator-metal）キャパシタが配置される。

[0079] ＭＩＭキャパシタは、ＭＩＭ上層メタル４１__２とＭＩＭ下層メタル４１__１とその間の誘電体で構成される。

[0080] 一方の積層電極（Port 1側）４０__１では、上部配線層４３__１がと上部ビア層４５__１を介して中間配線層４２__１と接続され、中間配線層４２__１が下部ビア層４４__１を介して、ＭＩＭ上層メタル４１__２と接続される。

[0081] 他方の積層電極（Port 1側）４０__２では、上部配線層４３__２がと

上部ビア層 4 5 __ 2 を介して中間配線層 4 2 __ 2 と接続され、中間配線層 4 2 __ 2 が下部ビア層 4 4 __ 2 を介して、MIM 下層メタル 4 1 __ 1 と接続される。

[0082] この構成により、第 1 の実施の形態に係るキャパシタと同じ面積で MIM キャパシタよりも大きな容量値を実現可能である。

[0083] 本発明の実施の形態に係るキャパシタによれば、多層回路基板に適用する場合、各配線層を多層回路基板の層の間に形成し、各ビア層を前記多層回路基板の層内に形成することができる。この構成は、通常の半導体デバイス製造プロセスにより製造できるので容易に製造できる。

[0084] 本発明の実施の形態に係るキャパシタでは、3 層の配線層を備える例を示したが、これに限らず、複数の配線層を備えてもよい。この場合、上部配線層が、最も上方に位置する配線層であり、下部配線層が、最も下方に位置する配線層である。

[0085] 本発明の実施の形態では、キャパシタの構成、製造方法などにおいて、各構成部の構造、寸法、材料等の一例を示したが、これに限らない。キャパシタの機能を発揮し効果を奏するものであればよい。

産業上の利用可能性

[0086] 本発明は、光通信、無線通信、レーダー・センシング等に用いる機器、デバイスの電子回路に適用することができる。

符号の説明

[0087] 1 キャパシタ

1 0 __ 1、1 0 __ 2 積層電極

1 1 __ 1、1 1 __ 2 下部配線層

1 2 __ 1、1 2 __ 2 中間配線層

1 3 __ 1、1 3 __ 2 上部配線層

1 4 __ 1、1 4 __ 2 下部ビア層

1 5 __ 1、1 5 __ 2 上部ビア層

1 6 __ 1、1 6 __ 2 櫛部

17__1、17__2 櫛部接続部

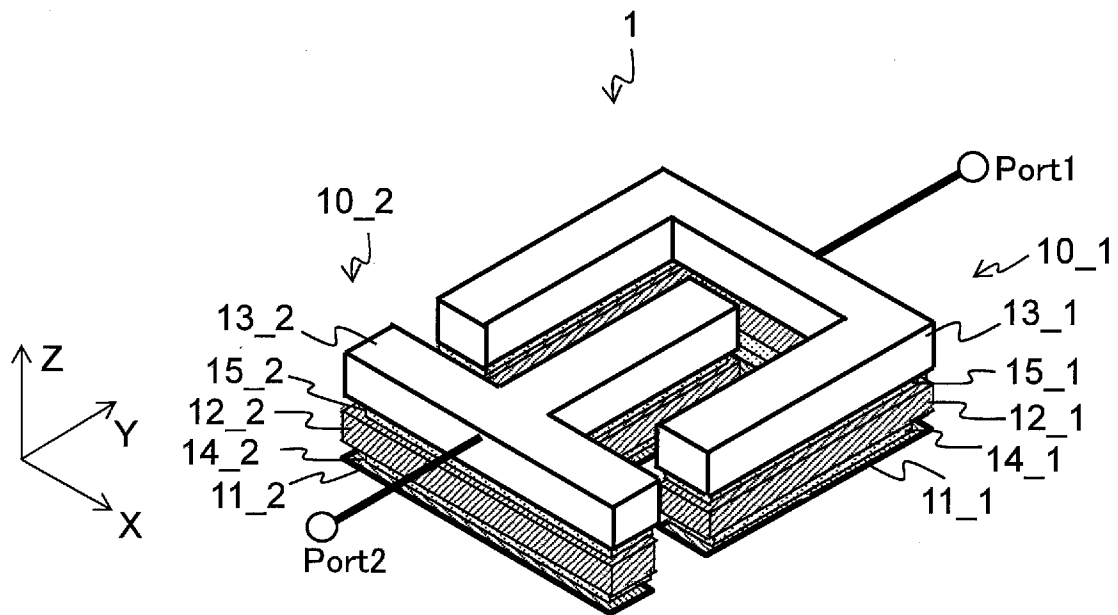
18__1、18__2、18__3 誘電体

請求の範囲

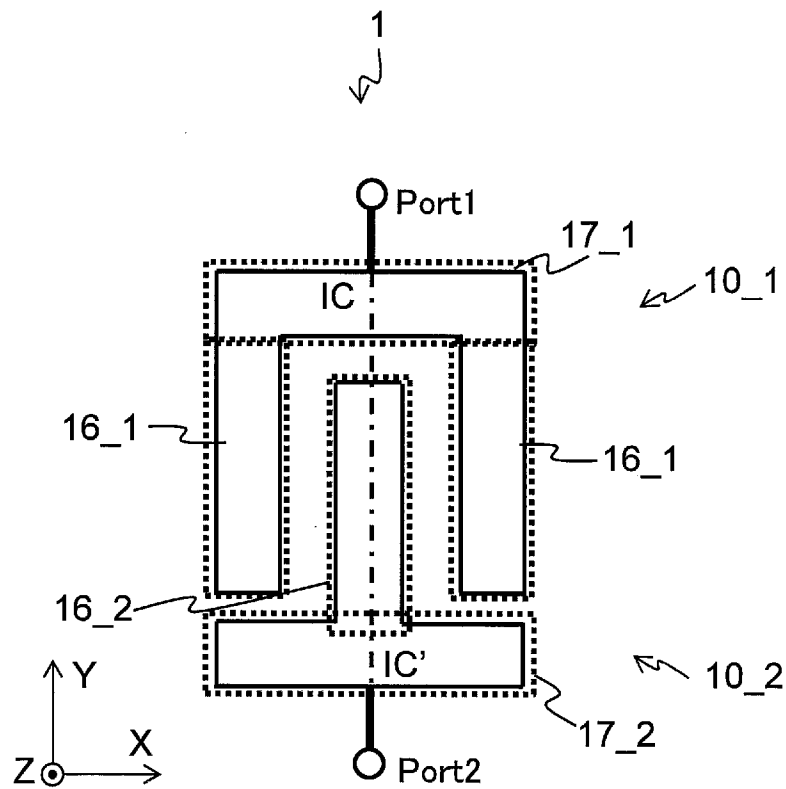
- [請求項1] 外部からの電気配線と接続する、1対の対向する積層電極からなるキャパシタであって、
- 前記積層電極が、複数の配線層と、前記配線層の間のビア層とを備え、
- 前記積層電極が、櫛部と、櫛部の基端と接続する櫛部接続部とを備え、
- 一方の前記積層電極と他方の前記積層電極との間に誘電体を備え、
- 前記一方の前記積層電極の前記櫛部の間に、前記他方の前記積層電極の前記櫛部が配置されることを特徴とするキャパシタ。
- [請求項2] 前記電気配線が、前記櫛部接続部の中央部に接続されることを特徴とする請求項1に記載のキャパシタ。
- [請求項3] 前記配線層が、多層回路基板の層の間に形成され、
- 前記ビア層が、前記多層回路基板の層内に形成されることを特徴とする請求項1から請求項2のいずれか一項に記載のキャパシタ。
- [請求項4] 前記配線層と前記ビア層とが積層される方向と、前記櫛部と前記櫛部接続部とが接続される方向とが垂直であることを特徴とする請求項1から請求項3のいずれか一項に記載のキャパシタ。
- [請求項5] 櫛部方向の長さで櫛部接続部方向の長さとの比が $1/1.5$ 以上 1.5 以下であることを特徴とする請求項1から請求項4のいずれか一項に記載のキャパシタ。
- [請求項6] 前記櫛部と前記櫛部接続部とが、多層回路基板の全ての層に形成されることを特徴とする請求項1から請求項5のいずれか一項に記載のキャパシタ。

- [請求項7] 前記複数の配線層のうち最も下方に位置する配線層がM I Mキャパシタである
- ことを特徴とする請求項1から請求項6のいずれか一項に記載のキャパシタ。
- [請求項8] 前記配線層と前記ビア層とが積層される方向と、前記櫛部と前記櫛部接続部とが接続される方向とが平行であり、
- 一方の前記電気配線が、前記複数の配線層のうち最も上方に位置する配線層に接続され、
- 他方の前記電気配線が、前記複数の配線層のうち最も下方に位置する配線層に接続される
- ことを特徴とする請求項1から請求項3のいずれか一項に記載のキャパシタ。

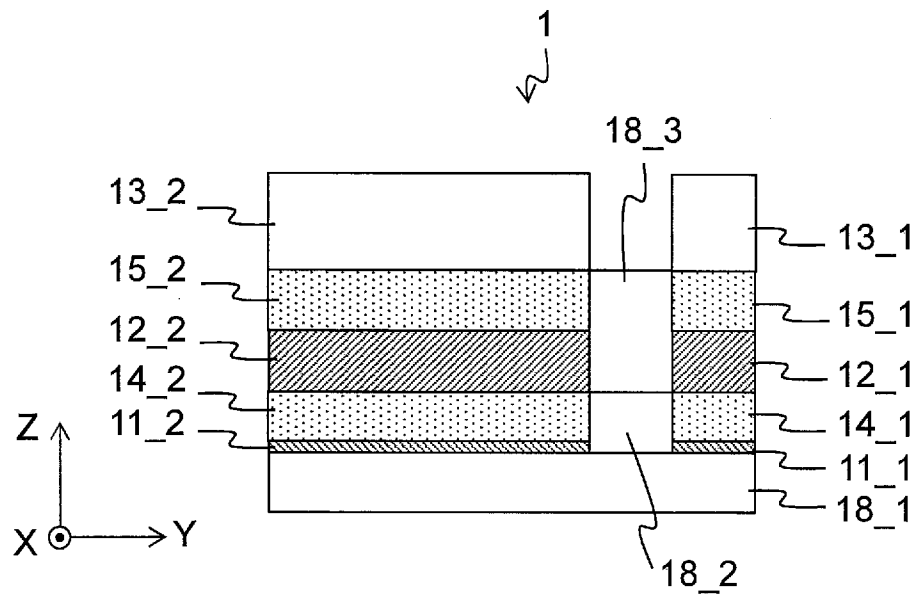
[図1A]



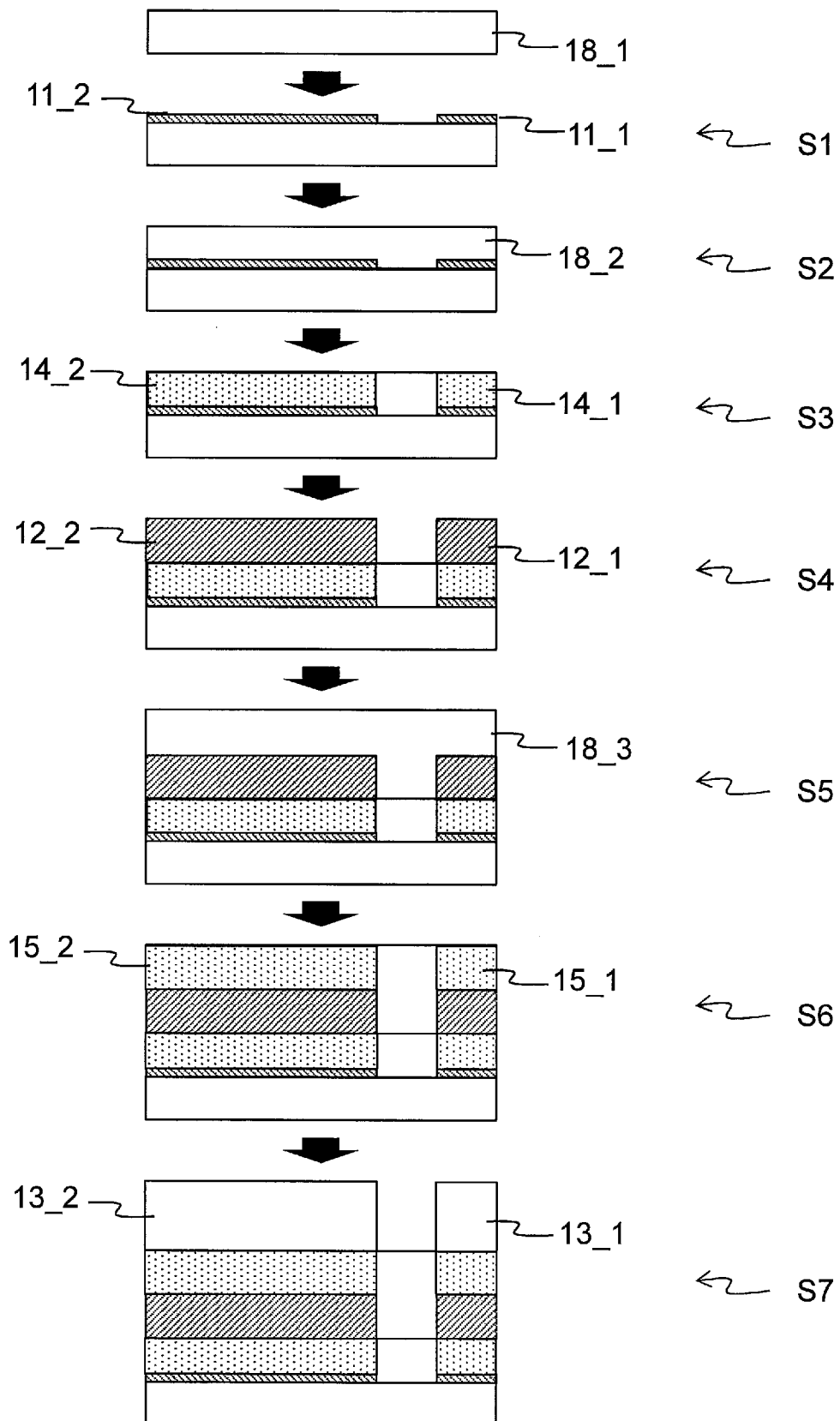
[図1B]



[図1C]

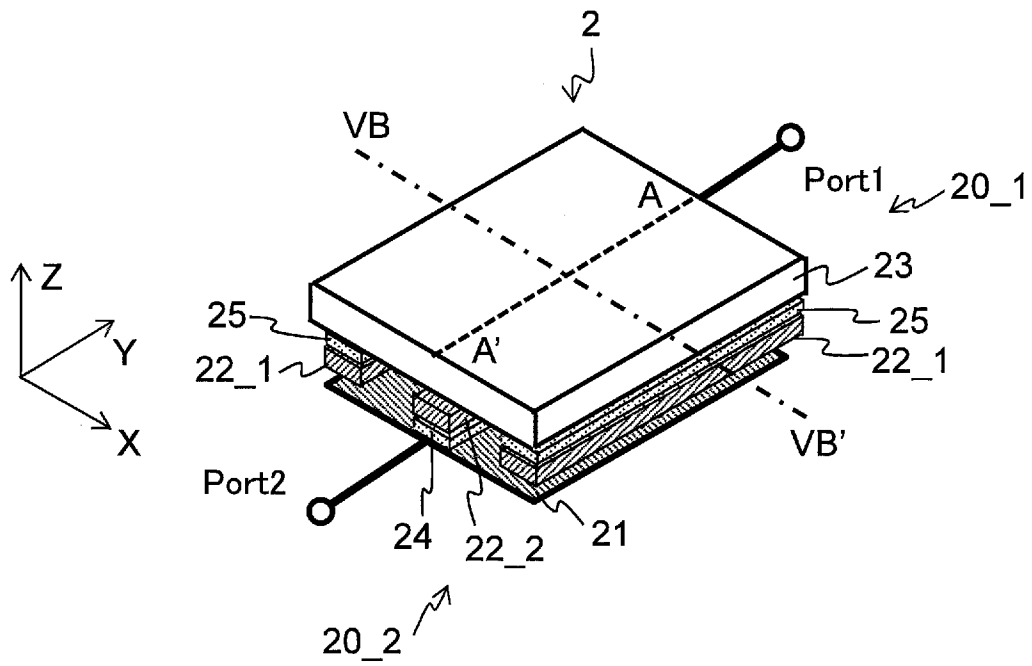


[図2]

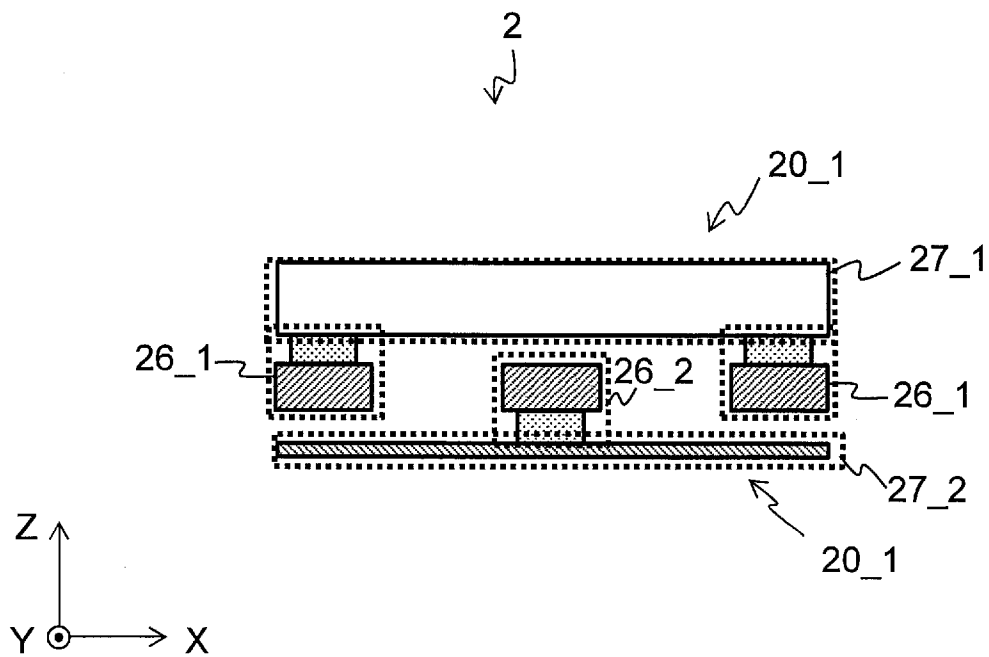


Top view of the antenna structure 101. The structure consists of a central meandered section (16_2) flanked by horizontal bars (16_1 and 17_1). A coordinate system (X, Y, Z) is shown at the bottom left, with Z pointing out of the page. Port 1 is at the top center, and Port 2 is at the bottom center. The structure is labeled 101_1 and 101_2.

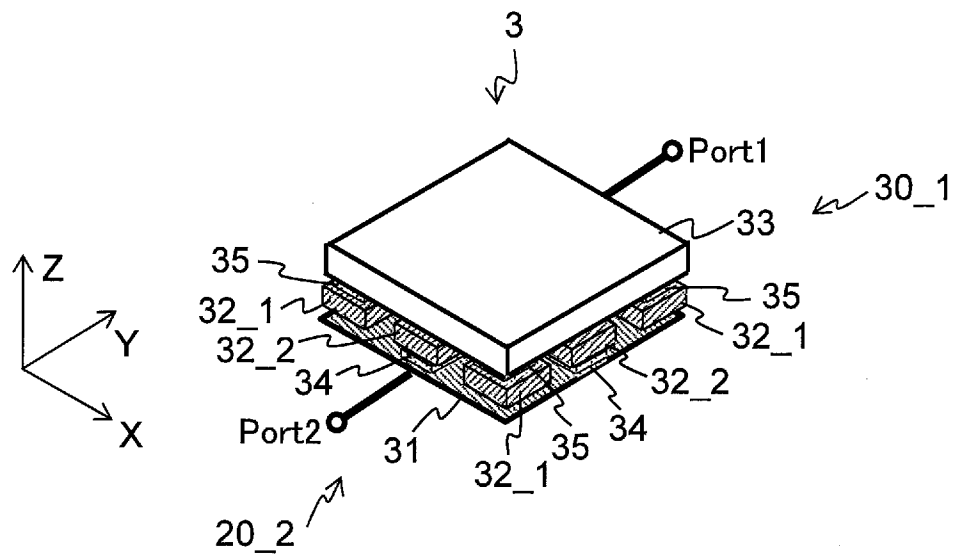
[図5A]



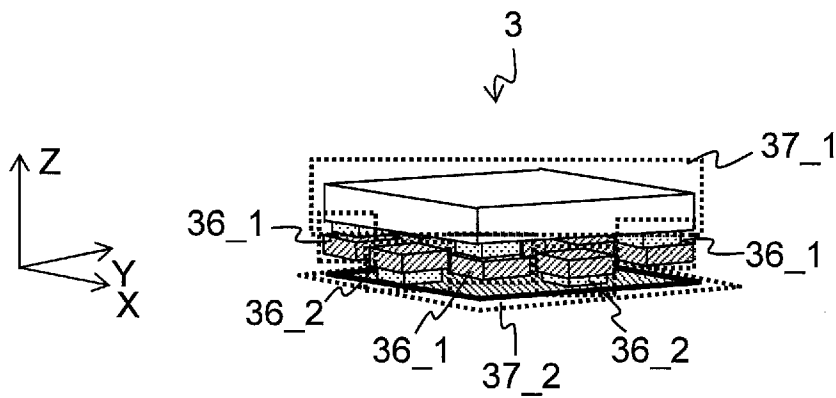
[図5B]



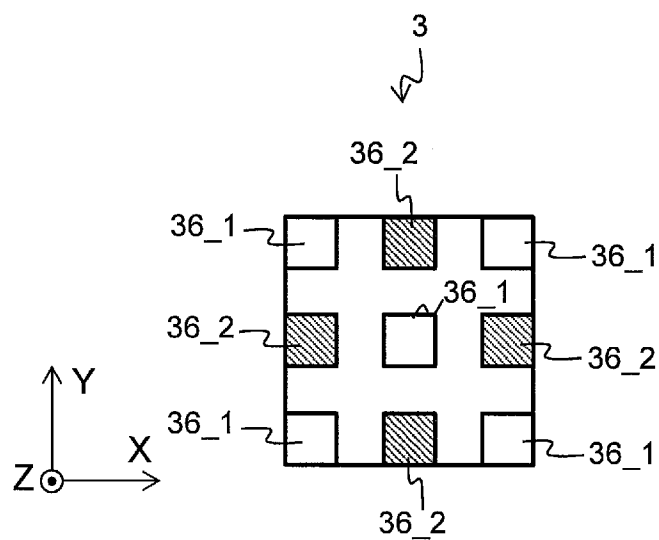
[図6A]



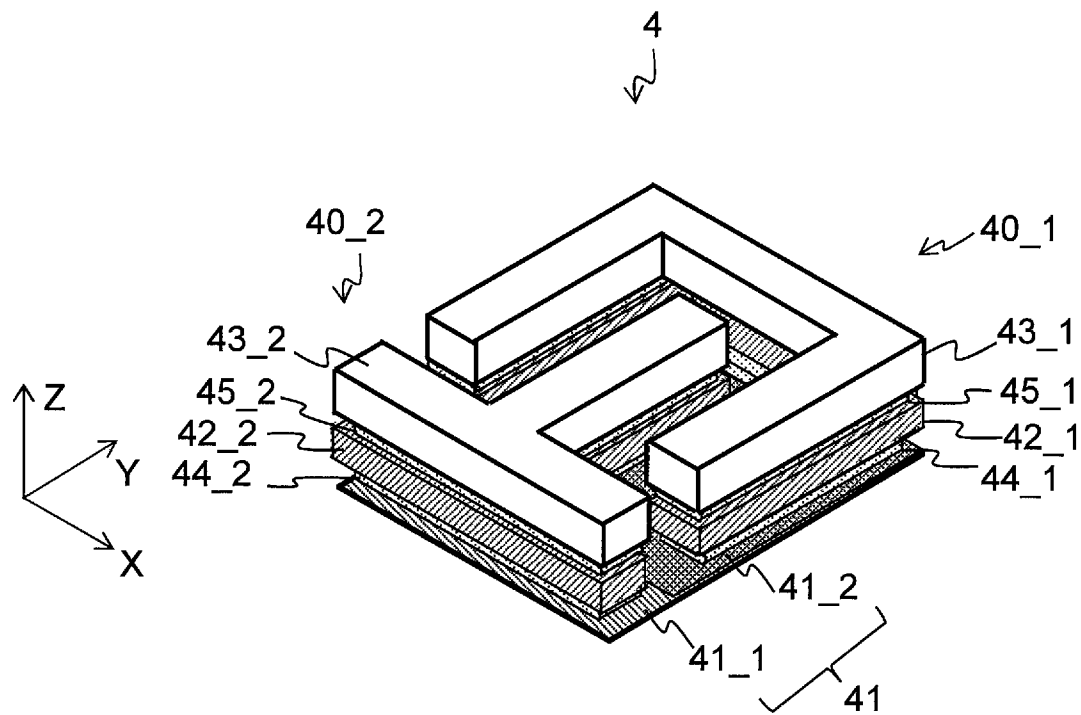
[図6B]



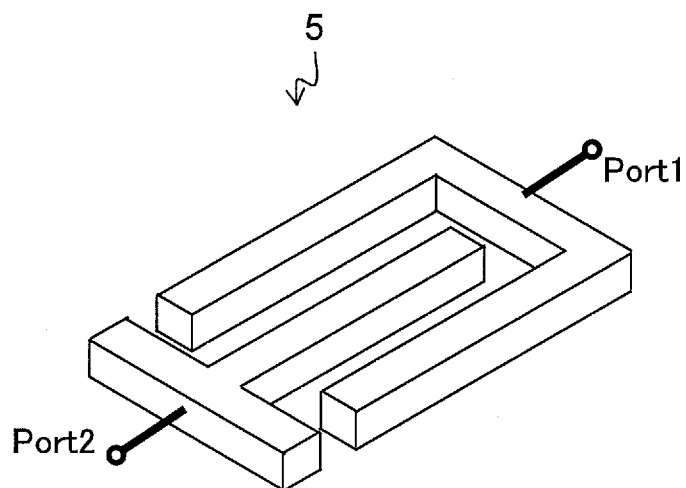
[図6C]



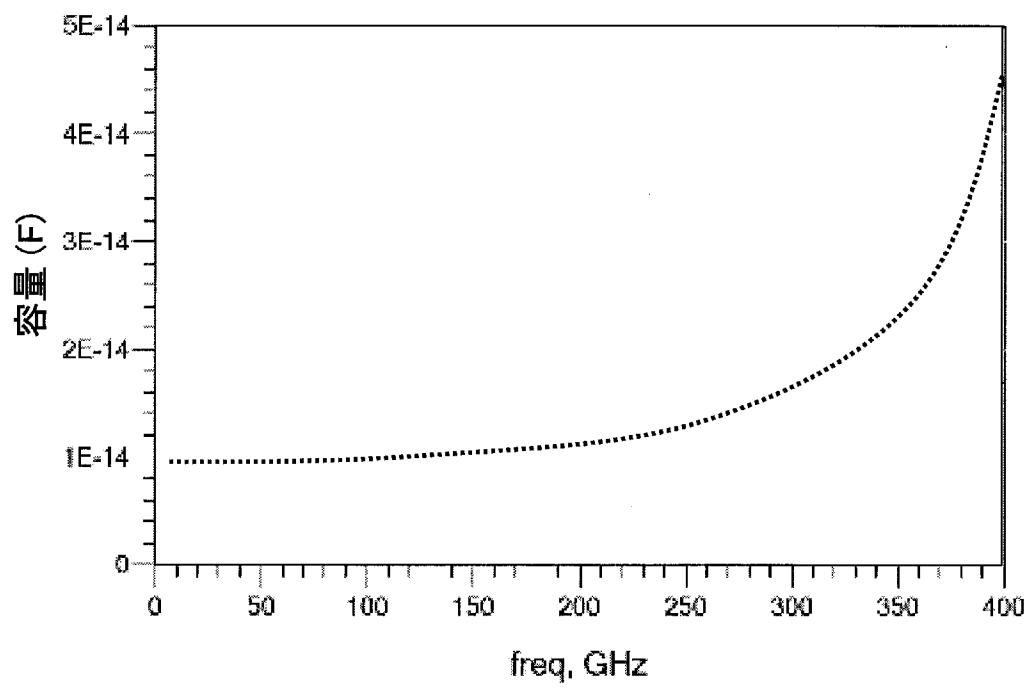
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/006570

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L21/822(2006.01)i, H01L27/04(2006.01)i, H01G4/33(2006.01)i
FI: H01G4/33102, H01L27/04C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L21/822, H01L27/04, H01G4/33

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-46549 A (MITSUBISHI ELECTRIC CORP.) 12	1-6
Y	March 2015 (2015-03-12), paragraphs [0011]-[0018], fig. 1-4	2, 7
X		1-7
Y	JP 2005-183739 A (RICOH CO., LTD.) 07 July 2005 (2005-07-07), paragraphs [0003], [0004], [0014]-[0020], [0027]-[0037], fig. 1, 3	2, 7
X		1, 3-7
Y	JP 11-501159 A (NORTHERN TELECOM LIMITED) 26 January 1999 (1999-01-26), page 18, line 18 to page 21, line 2, page 25, lines 21-27, fig. 8, 9, 12, 13	2, 7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

27 April 2021

Date of mailing of the international search report

18 May 2021

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/006570

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-536271 A (KONINKLIJKE PHILIPS ELECTRONICS N. V.) 02 December 2003 (2003-12-02), paragraphs [0019]-[0024], fig. 6-9	1, 3, 5-8 2, 7
X Y	JP 2006-108455 A (SONY CORP.) 20 April 2006 (2006-04-20), paragraphs [0006], [0020]-[0032], fig. 1, 2, 4	1, 3-7 2, 7
X Y	JP 2015-154058 A (SOCIONEXT INC.) 24 August 2015 (2015-08-24), paragraphs [0016]-[0047], [0082], fig. 3-9	1-6 2, 7
X Y	JP 2006-261455 A (FUJITSU LTD.) 28 September 2006 (2006-09-28), paragraphs [0015]-[0021], fig. 4, 5	1, 3-6 2, 7
X Y	US 2011/0108950 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 12 May 2011 (2011-05-12), paragraphs [0006]-[0014], fig. 1	1, 3, 5-6, 8 2, 7
X Y	JP 2001-127247 A (MITSUBISHI ELECTRIC CORP.) 11 May 2001 (2001-05-11), paragraphs [0046], [0057], fig. 11, 21	1, 3, 5-6, 8 2, 7
A	WO 2019/087699 A1 (ROHM CO., LTD.) 09 May 2019 (2019-05-09), paragraphs [0126]-[0134], fig. 12	7

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/006570

JP 2015-46549 A	12 March 2015	US 2015/0061070 A1 paragraphs [0040]-[0048], fig. 1-4 DE 102014212521 A1 CN 104425454 A
JP 2005-183739 A	07 July 2005	(Family: none)
JP 11-501159 A	26 January 1999	US 5583359 A column 9, line 52 to column 11, line 24, fig. 8, 9, 12, 13
JP 2003-536271 A	02 December 2003	US 6570210 B1 column 4, line 43 to column 6, line 4, fig. 6-9 KR 10-2002-0025975 A
JP 2006-108455 A	20 April 2006	(Family: none)
JP 2015-154058 A	24 August 2015	US 2015/0236711 A1 paragraphs [0047]-[0077], [0112], fig. 3-9
JP 2006-261455 A	28 September 2006	US 2006/0208339 A1 paragraphs [0045]-[0051], fig. 4, 5 CN 1835235 A
US 2011/0108950 A1	12 May 2011	CN 102097495 A
JP 2001-127247 A	11 May 2001	US 6465832 B1 column 7, lines 63-67, column 9, lines 10-19, fig. 11, 21 KR 10-2001-0039886 A
WO 2019/087699 A1	09 May 2019	CN 111295746 A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/822(2006.01)i; H01L 27/04(2006.01)i; H01G 4/33(2006.01)i FI: H01G4/33 102; H01L27/04 C										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H01L21/822; H01L27/04; H01G4/33										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2021年									
日本国実用新案登録公報	1996-2021年									
日本国登録実用新案公報	1994-2021年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2015-46549 A（三菱電機株式会社）12.03.2015（2015-03-12） 段落[0011]-[0018], 図1-4	1-6								
Y	段落[0011]-[0018], 図1-4	2, 7								
X	JP 2005-183739 A（株式会社リコー）07.07.2005（2005-07-07） 段落 [0003] -[0004], [0014]-[0020], [0027]-[0037], 図1, 3	1-7								
Y	段落 [0003] -[0004], [0014]-[0020], [0027]-[0037], 図1, 3	2, 7								
X	JP 11-501159 A（ノーザン・テレコム・リミテッド）26.01.1999（1999-01-26） 第18頁第18行-第21頁第2行, 第25頁第21-27行, 図8-9, 12-13	1, 3-7								
Y	第18頁第18行-第21頁第2行, 第25頁第21-27行, 図8-9, 12-13	2, 7								
X	JP 2003-536271 A（コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ） 02.12.2003（2003-12-02） 段落[0019]-[0024], 図6-9	1, 3, 5-8								
Y	段落[0019]-[0024], 図6-9	2, 7								
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの										
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの										
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）										
“O” 口頭による開示、使用、展示等に言及する文献										
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献										
国際調査を完了した日 27.04.2021	国際調査報告の発送日 18.05.2021									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 多田 幸司 5D 5292 電話番号 03-3581-1101 内線 3551									

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-108455 A (ソニー株式会社) 20.04.2006 (2006 - 04 - 20) 段落[0006], [0020]-[0032], 図1-2, 4	1, 3-7
Y	段落[0006], [0020]-[0032], 図1-2, 4	2, 7
X	JP 2015-154058 A (株式会社ソシオネクスト) 24.08.2015 (2015 - 08 - 24) 段落[0016]-[0047], [0082], 図3-9	1-6
Y	段落[0016]-[0047], [0082], 図3-9	2, 7
X	JP 2006-261455 A (富士通株式会社) 28.09.2006 (2006 - 09 - 28) 段落[0015]-[0021], 図4-5	1, 3-6
Y	段落[0015]-[0021], 図4-5	2, 7
X	US 2011/0108950 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 12.05.2011 (2011 - 05 - 12) 段落[0006]-[0014], 図1	1, 3, 5-6, 8
Y	段落[0006]-[0014], 図1	2, 7
X	JP 2001-127247 A (三菱電機株式会社) 11.05.2001 (2001 - 05 - 11) 段落[0046], [0057], 図11, 21	1, 3, 5-6, 8
Y	段落[0046], [0057], 図11, 21	2, 7
A	WO 2019/087699 A1 (ローム株式会社) 09.05.2019 (2019 - 05 - 09) 段落[0126]-[0134], 図12	7

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/006570

引用文献			公表日	パテントファミリー文献	公表日
JP	2015-46549	A	12.03.2015	US 2015/0061070 A1 段落[0040]-[0048], 図1-4 DE 102014212521 A1 CN 104425454 A	
JP	2005-183739	A	07.07.2005	(ファミリーなし)	
JP	11-501159	A	26.01.1999	US 5583359 A 第9欄第52行-第11欄第24行, 図8-9, 12-13	
JP	2003-536271	A	02.12.2003	US 6570210 B1 第4欄第43行-第6欄第4行, 図 6-9 KR 10-2002-0025975 A	
JP	2006-108455	A	20.04.2006	(ファミリーなし)	
JP	2015-154058	A	24.08.2015	US 2015/0236711 A1 段落[0047]-[0077], [0112], 図3-9	
JP	2006-261455	A	28.09.2006	US 2006/0208339 A1 段落[0045]-[0051], 図4-5 CN 1835235 A	
US	2011/0108950	A1	12.05.2011	CN 102097495 A	
JP	2001-127247	A	11.05.2001	US 6465832 B1 第7欄第63-67行, 第9欄第10- 19行, 図11, 21 KR 10-2001-0039886 A	
WO	2019/087699	A1	09.05.2019	CN 111295746 A	