СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1531221 A1

(51)4 H 03 M 1/64, 1/48

ГОСУДАРСТВЕННЫЙ КОМИТЕТ ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ ПРИ ГКНТ СССР

ВСЕСОЮЗНАЯ ПАТЕНТНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(21) 4397409/24-24
(22) 28.01.88
(46) 23.12.89. Бюл. № 47
(72) Н.Я.Костина, А.Л.Ландау и Л.Н.Сафонов
(53) 681.325(088.8)
(56) Счетчик программный реверсивный Ф 5007 (ТО и инструкция по эксплуатации).

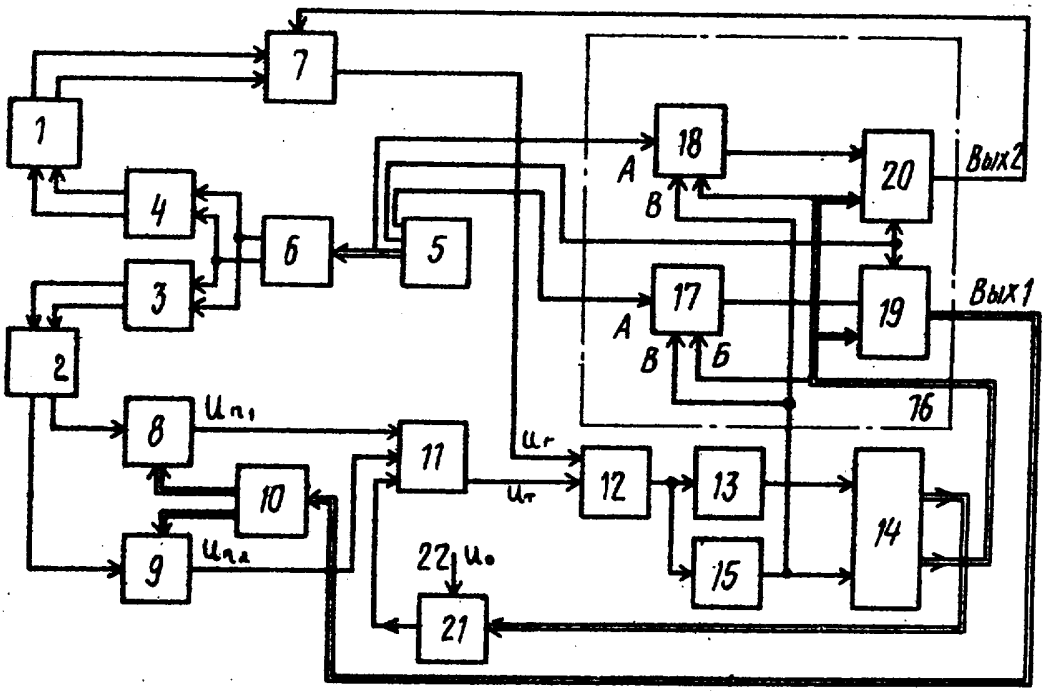
Вульвет Дж. Датчики в цифровых системах. М.: Энергоиздат, 1981, с. 158, рис. 6.15.

Авторское свидетельство СССР № 1088045, кл. H 03 M 1/64, 1983.

2

(54) ПРЕОБРАЗОВАТЕЛЬ ПЕРЕМЕЩЕНИЯ В КОД

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано в цифровых измерительных системах автоматического управления и регулирования, а также как первичный преобразователь информации для систем вычислительной техники. Цель изобретения - повышение точности и разрешающей способности преобразователя. Последний содержит датчики грубого 1 и точного 2 отсчетов, блоки 3 и 4 преобразования ко-



(19) SU (11) 1531221 A1

да в ток, блоки 6 и 10 функционального преобразования кодов, источник 5 опорных сигналов, демодуляторы 7-9, аналоговый сумматор 11, блок 12 выбора каналов, преобразователь 13 напряжения в частоту, реверсивный счетчик 14, блок 16 сдвига кодов. В преобразователь введены блок 15 определения знака рассогласования, цифроаналоговый преобразователь (ЦАП) 21, шина 22 опорного напряжения. Аналоговый сумматор 11 выполнен трехвходовым, а блок 16 сдвига кодов содержит формирователи 17 и 18 счетных импульсов и делители 19 и 20 частоты. Предложенное построение блока 16 сдвига кодов позволяет получить на его выходе строго линейно изменяющийся во времени код, что повышает точность преобразователя. Введение m дополнительных младших разрядов реверсивного счетчика 14 и ЦАП 21, а также наличие трехвходового сумматора 11 позволяет повысить разрешающую способность преобразователя. 1 ил.

Изобретение относится к автоматике и вычислительной технике и может быть использовано в цифровых измерительных системах автоматического управления и регулирования, а также как первичный преобразователь информации для систем вычислительной техники, например аналого-цифровой преобразователь перемещение - код.

Целью изобретения является повышение точности и разрешающей способности преобразователя.

На черетеже приведена функциональная схема преобразователя.

Преобразователь содержит датчик 1 и 2 грубого (ГО) и точного (ТО) отсчетов, блоки 3 и 4 преобразования кода в ток, источник 5 опорных сигналов, блок 6 функционального преобразования кодов, демодуляторы 7-9, блок 10 функционального преобразования кодов, аналоговый сумматор 11, блок 12 выбора каналов, преобразователь 13 напряжения в частоту, реверсивный счетчик 14, блок 15 определения знака рассогласования, блок 16 сдвига кодов, содержащий формирователи 17 и 18 счетных импульсов и делители 19 и 20 частоты, цифроаналоговый преобразователь 21, шину 22 опорного напряжения. Источник 5 опорных сигналов выполнен в виде последовательно соединенных генератора импульсов и делителя частоты (не показаны).

Формирователи 17 и 18 счетных импульсов могут быть выполнены на основе блоков синхронизации и ввода программного реверсивного счетчика Ф-5007.

Преобразователь перемещения в код работает следующим образом.

В основе его работы заложен компенсационный принцип. Основными входными параметрами для такого преобразователя являются сигналы с датчика 2 точного отсчета, которые можно представить в виде

$$U_{вх_1} = U_1 \cdot \sin(\omega t + \frac{2\pi}{x}\Delta x),$$
$$U_{вх_2} = U_1 \cdot \cos(\omega t + \frac{2\pi}{x}\Delta x), \quad (1)$$

где ω - угловая частота запитки датчика;

Δx - преобразуемый входной параметр-перемещение (угловое или линейное);

$\frac{2\pi}{x}$ - коэффициент преобразования датчика.

Для того, чтобы получить такой сигнал на выходе датчика 2 точного отсчета на его входные обмотки возбуждения необходимо подать два синусно-косинусных сигнала возбуждения. Обеспечивается это следующим образом. Линейно изменяющийся во времени код с выхода n разрядов делителя источника 5 опорных сигналов попадает на блок 6 функционального преобразования кодов. На одном выходе этого блока формируется код, изменяющийся во времени не линейно, а по закону синуса, а на другом его выходе - по закону косинуса. Преобразователь код - ток 3 формирует на своих выходах два ступенчато изменяющихся во времени по закону синуса и косинуса сигнала возбуждения датчика. Импульсы $f_т$ с выхода генератора импульсов источника 5 опорных сигналов через формирователь 17 счетных импульсов

поступают на тактовый вход делителя 19 частоты, а импульсы $f_г$ с выхода (n - 1 - k) разряда источника 5 опорных сигналов через формирователь 18 поступают на тактовый вход делителя 20 частоты, где n - число разрядов для точного отсчета (ТО); 1 - число разрядов для грубого отсчета (ГО); k - число разрядов для согласования кодов ТО и ГО.

При отсутствии командных сигналов на входе Б формирователя 17(18) счетных импульсов с выхода реверсивного счетчика 14 независимо от состояния ее знакового входа В, тактовые импульсы на выходе формирователя счетных импульсов идентичны тактовым импульсам на его входе А. При наличии командных импульсов Б в зависимости от состояния знакового входа В формирователя к тактовой последовательности ее входных импульсов А добавляются дополнительные тактовые импульсы (если на знаковом входе В плюс), либо частично блокируются (если на знаковом входе минус). Число добавляемых или блокируемых импульсов равно числу поступивших командных импульсов по входу Б.

Один раз за период опорного напряжения датчиков 1 и 2 в момент появления 0-го импульса переноса счетчика источника 5 опорных сигналов, последний поступает на входы управления параллельной записью делителей 19 и 20. При этом в делитель 19 записывается код с выходов младших разрядов с (m + 1) по n реверсивного счетчика 14, соответствующий части кода ТО, а в делитель 20 - с выходов старших разрядов с m + n - k + 1 по m + n + 1 реверсивного счетчика 14, соответствующий части кода ГО, где m - число младших разядов в контуре с ЦАП 21.

На выходе делителя 19 и соответственно на группе выходов блока 16 сдвига кодов образуется строго линейно изменяющийся во времени код, аналогичный коду с группы выходов источника 5 опорных сигналов, но момент равенства нулю этого кода отстоит во времени от момента равенства нулю кода счетчика источника 5 опорных сигналов на время $\Delta t = T_т N_c$, где $T_т$ - период тактовой частоты $f_т$, N_c - число в старших разрядах реверсивного счетчика 14. Таким образом, предлагаемое построение блока 16 сдвига кодов позволяет полностью устранить искажения при фиксированном во времени сдвиге кодов и, в конечном счете, избавиться от погрешностей преобразования, функционально связанных с выходным кодом, т.е. числом в реверсивном счетчике 14.

Код с группы выходов блока 16 сдвига кодов поступает в блок 10 функционального преобразования кодов, который формирует два кода - синусный и косинусный. Эти коды поступают на цифровые входы демодуляторов 8 и 9 точного отсчета. Демодуляторы 8 и 9 осуществляют перемножение сигналов с датчика 2 точного отсчета на синусный и косинусный коды. В результате такого перемножения на выходе одного демодулятора 8 получается сигнал

$$U_{п1} = U_2 \sin(\omega t + \frac{2\pi}{x}\Delta x) \sin\omega(t - \Delta t) = \frac{U_2}{2}\cdot\cos(\frac{2\pi}{x}\Delta x - \omega\Delta t) - \frac{U_2}{2}\cos(2\omega t + \frac{2\pi}{x}\Delta x - \omega\Delta t), \quad (2)$$

а на выходе другого демодулятора 9

$$U_{п2} = U_2 \cos(\omega t + \frac{2\pi}{x}\Delta x) \cos\omega(t - \Delta t) = \frac{U_2}{2}\cos(\frac{2\pi}{x}\Delta x - \omega\Delta t) + \frac{U_2}{2}\cos(2\omega t + \frac{2\pi}{x}\Delta x - \omega\Delta t). \quad (3)$$

Полученные сигналы $U_{п1}$ и $U_{п2}$ поступают на два входа аналогового сумматора 11, на третий вход которого поступает сигнал с дополнительного контура, образованного младшими m разрядами реверсивного счетчика 14 и ЦАП 21, что позволяет повысить разрешающую способность преобразователя.

На выходе цифроаналогового преобразователя 21 формируется сигнал $U_а$ постоянного тока, равный

$$U_а = U_о \cdot N_m,$$

где $U_о$ - опорный сигнал;
N_m - число, записанное в m младших разрядах реверсивного счетчика 14.

После сложения аналоговым сумматором 11 трех сигналов $U_{п1}$, $U_{п2}$ и $U_а$

на выходе сумматора получается сигнал постоянного тока, равный

$$U_T = U_3 \cos\left(\frac{2\pi}{x}\Delta x - \omega\Delta t\right) + U_0 K N_m = 5$$

$$= U_3 \cdot \sin\left(\frac{\pi}{2} - \frac{2\pi}{x}\Delta x + \omega\Delta t\right) + 10$$

$$+ U_0 K N_m. \qquad (4)$$

Этот сигнал постоянного тока поступает на блок 12 выбора каналов. На другой вход этого блока приходит так- 15 же сигнал постоянного тока $U_г$, но определяемый датчиком 1 грубого отсчета, который запитывается аналогично датчику 2 точного отсчета с помощью преобразователя 4 код - ток. 20 Блок 12 выбора каналов работает так, что при непревышении напряжения $U_г$ на его входе, связанном с демодулятором 7 грубого отсчета, определенного порогового уровня на выход, про- 25 ходит только сигнал $U_т$. В зависимости от полярности сигнала $U_т$ блок 15 определения знака рассогласования выдает сигнал логической единицы или логического нуля, который определяет 30 направление счета реверсивного счетчика 14 и режим работы (сложение или вычитание) формирователей 17 и 18 в блоке 16 сдвига кодов. Появление на входе преобразователя 13 напряжения 35 в частоту сигнала $U_т$ приводит к образованию на его выходе последовательности импульсов. Эти импульсы подсчитываются реверсивным счетчиком 14, в результате чего число N, произволь- 40 но записанное в нем в момент включения преобразователя, начинает либо увеличиваться, либо уменьшаться. Появляющиеся на выходе m-го и (m + n - k)-го разрядов счетчика 14 импуль- 45 сы поступают на командные входы Б формирователей 17 и 18 соответственно. В результате в зависимости от состояния знакового входа В формирователя 17 к тактовой последователь- 50 ности А импульсов добавляются дополнительные тактовые импульсы с частотой m-го разряда счетчика 14 либо наоборот, некоторые тактовые импульсы аналогичным образом блокируются. Число добавленных, либо заблокированных тактовых импульсов соответствует числу командных импульсов с выхода m-го разряда реверсивного счетчика 14. Поэтому параметр $\Delta t(t)$ кода на выходе делителя 19 также начинает изменяться в точном соответствии с изменением числа $N_c(t)$ в реверсивном счетчике 14, начиная с (m+1) разряда по старший. Причем это обеспечивается двумя путями: непрерывно за счет работы формирователя 17 счетных импульсов и один раз за период запитки датчиков 1 и 2 путем параллельной записи по приходу импульса 0 переполнения счетчика источника 5.

Таким образом, в отличие от известного, предлагаемое построение блока сдвига кодов и его связи с другими элементами преобразователя позволяют получить изменяющийся во времени сдвиг кодов без внесения искажений и в точном соответствии с изменением числа $N_c(t)$ в реверсивном счетчике, чем достигается полное исключение погрешности преобразования, функционально связанной с выходным кодом, т.е. числом $N_c(t)$ в реверсивном счетчике.

Преобразователь построен так, что изменение $\Delta t(t)$ приводит к уменьшению напряжения $U_т$. Если параметр Δx не меняется, то через определенный момент времени напряжение $U_т$ станет равным, точнее близким, к нулю и процесс согласования преобразователя заканчивается. При этом, как видно из выражения (4) имеет место равенство

$$\frac{\Delta x}{x} \simeq \frac{T_т}{T} N_c' + \frac{U_0 K}{2\pi U_3} N_m, \qquad (5)$$

где $N_c' = N_c - \frac{T}{T_т \cdot 4}$;

N_m - число в m младших разрядах счетчика 14;

$T = \frac{2\pi}{\omega}$ - период частоты запитки датчиков;

$T_т$ - период тактовых импульсов точного отсчета.

Если напряжение U_0 выбрано из условия

$$U_0 = \frac{2\pi U_3 T_т 2^m}{T \cdot K},$$

то выражение (5) записывают в виде

$$N_c' = \Delta x \frac{T \cdot 2^m}{T_т x}, \qquad (6)$$

где N'_c – общее число в реверсивном счетчике.

Как видно из выражения (6) число N'_c в реверсивном счетчике 14 пропорционально преобразуемому перемещению Δx.

Если в дальнейшем преобразуемое перемещение Δx изменяется во времени, то преобразователь компенсирует это изменение, т.е. число N'_c меняется вслед за этим изменением в соответствии с выражением (6).

Как видно из выражения (6) разрешающая способность предлагаемого преобразователя в 2^m раз больше, чем у известного. Этим достигается снижение в 2^m раз погрешности преобразования, связанной с квантованием преобразуемой величины по уровню.

Для устранения грубых ошибок преобразования перемещений, т.е. больших, чем величина периода точного отсчета при включении преобразователя, а также при возникновении сбоев в процессе его работы служит датчик 1 грубого отсчета и демодулятор 7, на цифровой фход которого поступает код с выхода делителя 20 блока 16 сдвига кодов. При наличии большого рассогласования, имеющего место в указанных выше случаях, с выхода демодулятора 7 грубого отсчета на вход блока 12 выбора каналов поступает сигнал $U_г$ постоянного тока, превышающий установленный порог нечувствительности. В этом случае на выходе блока 12 выбора каналов возникает сигнал $K \cdot U_г$ (K – коэффициент усиления блока) независимо от сигнала $U_т$, поступающего с сумматора 11. Этот сигнал вызывает появление на выходе преобразователя 13 напряжения в частоту импульсов и, соответственно, изменение числа N'_c в реверсивном счетчике 14. Возникающие на выходе $(m + n - k)$-го и m-го разрядов реверсивного счетчика 14, импульсы поступают на входы Б обоих формирователей 18 и 17 соответственно. В результате параметр $\Delta T_г$ делителя 20 меняется до тех пор, пока сигнал $U_г$ с выхода демодулятора 7 не уменьшается ниже порогового уровня. После этого включается точный отсчет, работа которого описана выше, после чего происходит полное согласование преобразователя.

Формула изобретения

Преобразователь перемещения в код, содержащий датчики точного и грубого отсчетов, источник опорных сигналов, одна группа выходов которого соединена с входами первого блока функционального преобразования кодов, выходы которого через первый и второй преобразователи кода в ток соединены соответственно с входами датчиков грубого и точного отсчетов, выходы датчика грубого отсчета соединены с первым и вторым входами демодулятора грубого отсчета, третий вход которого подключен к выходу блока сдвига кодов, а выход соединен с первым входом блока выбора каналов, выход которого через преобразователь напряжения в частоту подключен к счетному входу реверсивного счетчика, выходы которого являются выходами преобразователя, выходы старших разрядов реверсивного счетчика с $(m + 1)$-го, где m – натуральное число, по последний соединены с первой группой входов блока сдвига кодов, две группы выходов второго блока функционального преобразования кодов подключены к цифровым входам соответственно первого и второго демодуляторов точного отсчета, аналоговые входы которых подключены к первому и второму выходам датчика точного отсчета соответственно, а выходы соединены с первым и вторым входами аналогового сумматора, выход которого соединен с вторым входом блока выбора каналов, выход $(n - 1 - k)$-го разряда группы выходов источника опорных сигналов соединен с первым входом блока сдвига кодов, о т л и ч а ю щ и й с я тем, что, с целью повышения точности и разрешающей способности преобразователя, в него введены шина опорного напряжения, блок определения знака рассогласования и цифроаналоговый преобразователь, аналоговый сумматор выполнен с тремя входами, а блок сдвига кодов выполнен на двух формирователях счетных импульсов и двух делителях частоты, выход первого из которых является выходом блока, установочные входы первого и второго делителей частоты блока сдвига кодов являются соответственно с $(m + n - k + 1)$ по $m + n + 1$ разрядами и с $m + 1$ по $m + n$

разрядами группы входов блока сдвига кодов, тактовый вход первого формирователя счетных импульсов является первым входом блока, а его знаковый вход соединен со знаковым входом второго формирователя счетных импульсов и является вторым входом блока, вход управления первого делителя частоты соединен с входом управления второго делителя частоты и является третьим входом блока, тактовый вход второго формирователя счетных импульсов является четвертым входом блока, (m + n - k)-й и m-й разряды группы входов блока соединены с командными входами соответственно первого и второго формирователей счетных импульсов блока, выходы формирователей счетных импульсов блока соединены со счетными входами одноименных делителей частоты, выходы второго делителя частоты являются группой выходов блока сдвига кодов, которая соединена с входами второго блока функционального преобразования кодов, один и другой выходы источника опорных сигналов соединены с третьим и четвертым входами блока сдвига кодов соответственно, m младших разрядов реверсивного счетчика соединены с цифровыми входами цифроаналогового преобразователя, аналоговый вход которого соединен с шиной опорного напряжения, а выход соединен с третьим входом аналогового сумматора, выход блока выбора каналов через блок определения знака рассогласования соединен со знаковым входом реверсивного счетчика и вторым входом блока сдвига кодов.

Составитель М.Сидорова
Редактор Г.Волкова Техред Л.Сердюкова Корректор С.Черни

Заказ 7966/56 Тираж 884 Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г.Ужгород, ул. Гагарина,101