

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年3月12日(12.03.2015)



(10) 国際公開番号

WO 2015/033638 A1

- (51) 国際特許分類:
H01L 33/22 (2010.01) H01L 33/48 (2010.01)
- (21) 国際出願番号: PCT/JP2014/065322
- (22) 国際出願日: 2014年6月10日(10.06.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-182039 2013年9月3日(03.09.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
- (72) 発明者: 山本 宏明(YAMAMOTO, Hiroaki). 近江晋(OHMI, Susumu). 翁 宇峰(WENG, Yufeng). 田邊皇紀(TANABE, Kiminori).
- (74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目2番7号 中之島セントラルタワー Osaka (JP).

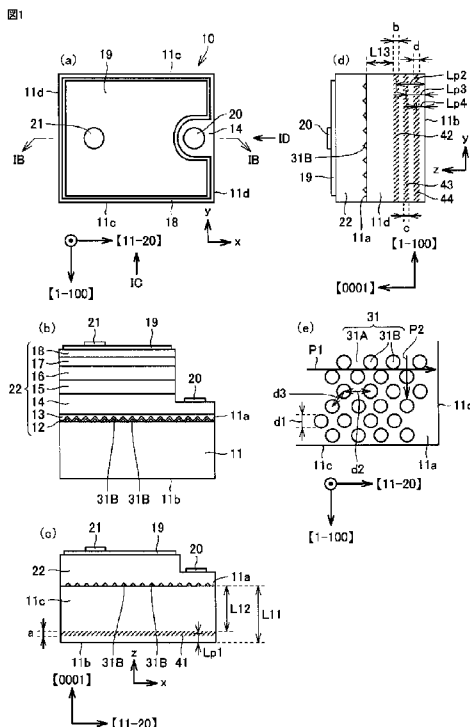
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: SEMICONDUCTOR LIGHT EMITTING ELEMENT

(54) 発明の名称: 半導体発光素子



(57) Abstract: A semiconductor light emitting element (10) is provided with a substrate (11), and a semiconductor laminated section (22), which is provided on the substrate (11), and which has at least a first conductivity-type semiconductor layer (14), a light emitting layer (16), and a second conductivity-type semiconductor layer (18). The substrate (11) has a hexahedral shape that includes: a first surface (11a), which has translucency with respect to light transmitted from the light transmitting layer (16), and which is provided with the semiconductor laminated section (22); a second surface (11b) positioned on the reverse side of the first surface (11a); a pair of third surfaces (11c) orthogonal to the first surface (11a) and the second surface (11b); and a pair of fourth surfaces (11d), which are orthogonal to the first surface (11a) and the second surface (11b), and which are different from the pair of third surfaces (11c). The first surface (11a) has a recessed and protruding structure (31) formed by alternately forming recessed sections (31A) and protruding sections (31B). Each of the third surfaces (11c) has a first modified layer (41) at a position at a first distance from the second surface (11b). Each of the fourth surfaces (11d) has two or more modified layers (42, 43, 44).

(57) 要約:

[続葉有]

WO 2015/033638 A1



半導体発光素子（１０）は、基板（１１）と、基板（１１）上に設けられ、少なくとも第１導電型半導体層（１４）と発光層（１６）と第２導電型半導体層（１８）とを有する半導体積層部（２２）とを備える。基板（１１）は、発光層（１６）からの光に対して透光性を有し、半導体積層部（２２）が設けられる第１の面（１１ａ）と、第１の面（１１ａ）とは反対側に位置する第２の面（１１ｂ）と、第１の面（１１ａ）および第２の面（１１ｂ）に直交する一対の第３の面（１１ｃ）と、第１の面（１１ａ）および第２の面（１１ｂ）に直交し、一対の第３の面（１１ｃ）とは異なる一対の第４の面（１１ｄ）とを含む六面体形状を有する。第１の面（１１ａ）は、凹部（３１Ａ）と凸部（３１Ｂ）とが交互に形成されてなる凹凸構造（３１）を有する。第３の面（１１ｃ）は、それぞれ、第２の面（１１ｂ）から第１の距離離れた位置に第１の改質層（４１）を有する。第４の面（１１ｄ）は、それぞれ、２以上の改質層（４２，４３，４４）を有する。

明 細 書

発明の名称：半導体発光素子

技術分野

[0001] 本発明は、半導体発光素子に関する。

背景技術

[0002] 近年、窒化物半導体素子を発光素子として用いた青色発光素子と蛍光体とを備えた白色発光装置が、大型液晶テレビのバックライトまたは照明用の光源などに用いられるようになりつつある。このような大型液晶テレビまたは照明などの製品では、一つの製品に大量の白色発光装置を使用する。そのため、これらの製品に用いられる青色発光素子には、良質に大量生産できることが求められている。

[0003] また、大型液晶テレビのバックライトまたは照明用の光源などに用いられる窒化物半導体発光素子は、たとえば80mA以上の比較的大電流領域で駆動されることが一般的となりつつある。ちなみに、従来の窒化物半導体発光素子は、20mA程度の比較的低電流領域で駆動されることが多い。

[0004] ところで、従来の窒化物半導体発光素子には、窒化物半導体層をサファイア基板のC面上に形成し、発光層からの光を窒化物半導体層側だけでなくサファイア基板の側面からも取り出すものがある。このような窒化物半導体発光素子では、サファイア基板の厚さをある程度厚くすることが必要である。また、サファイア基板の側面から放出される光がサファイア基板の当該側面で全反射されてサファイア基板の内部に戻ることを防止するために、サファイア基板の側面を粗面化することも必要である。

[0005] たとえば、特開2010-141331号公報（特許文献1）には、基板に発光構造物を成長させた後、レーザ光で基板に点線状の分割溝を形成し、その後、基板に圧力を加えて基板および発光構造物を分割することが記載されている。また、特開2013-21250号公報（特許文献2）には、サファイア基板の上面またはその下面側からレーザ光を照射してサファイア基

板の側面に加工変質層を形成することが記載されている。

先行技術文献

特許文献

[0006] 特許文献1：特開 2 0 1 0－1 4 1 3 3 1 号公報

特許文献2：特開 2 0 1 3－2 1 2 5 0 号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特開 2 0 1 0－1 4 1 3 3 1 号公報（特許文献 1）に記載の方法では、サファイア基板の側面に 2 本以上の分割溝を形成する。また、サファイア基板の側面のそれぞれに同数本の分割溝を形成する。そのため、分割溝の形成に時間がかかる。また、分割溝の形成費用が嵩む。このことは、特開 2 0 1 3－2 1 2 5 0 号公報（特許文献 2）に記載の方法についても言える。

[0008] また、サファイア基板の側面に形成される分割溝の本数が多くなればなるほど、サファイア基板を分割するときにレーザ光（サファイア基板を分割するために用いる光）の一部が発光層に吸収され易くなる。これにより、電流がリークする確率の上昇を引き起こす。この不具合は、メサ端面（発光層の側面）をチップ端面（サファイア基板の側面）から離すことにより、回避されうる。しかし、メサ端面をチップ端面から離せば離すほど、チップ面における発光領域の占有割合が低くなるので、発光出力の低下を招く。このことは、特開 2 0 1 3－2 1 2 5 0 号公報（特許文献 2）に記載の方法についても言える。

[0009] 本発明は、かかる点に鑑みてなされたものであり、その目的は、光取り出し効率に優れ、短時間且つ安価で製造可能な半導体発光素子の提供である。

課題を解決するための手段

[0010] 半導体発光素子は、基板と、基板上に設けられ、少なくとも第 1 導電型半導体層と発光層と第 2 導電型半導体層とを有する半導体積層部とを備える。

基板は、発光層からの光に対して透光性を有し、半導体積層部が設けられる第1の面と、第1の面とは反対側に位置する第2の面と、第1の面および第2の面に直交する一对の第3の面と、第1の面および第2の面に直交し、一对の第3の面とは異なる一对の第4の面とを含む六面体形状を有する。第1の面は、凹部と凸部とが交互に形成されてなる凹凸構造を有する。第3の面は、それぞれ、第2の面から第1の距離離れた位置に第1の改質層を有する。第4の面は、それぞれ、2以上の改質層を有する。

[0011] 第1の面では、発光層からの光が第3の面に平行な方向には凸部で遮られることなく伝播する一方第4の面に平行な方向には凸部で遮られるように、凹部と凸部とが形成されていることが好ましい。

[0012] 基板は、結晶構造を有する材料からなることが好ましい。第3の面は、基板の $\langle 1-100 \rangle$ 方向に平行であることが好ましく、第4の面は、基板の $\langle 11-20 \rangle$ 方向に平行であることが好ましい。

[0013] 第1の改質層の厚さは、 $0\ \mu\text{m}$ より大きいことが好ましく、2以上の改質層の厚さは、それぞれ、 $0\ \mu\text{m}$ より大きいことが好ましい。第1の改質層よりも第1の面側に位置する基板の部分の厚さは、 $30\ \mu\text{m}$ 以上であることが好ましく、2以上の改質層のうち最も第1の面側に位置する改質層よりも第1の面側に位置する基板の部分の厚さは、 $30\ \mu\text{m}$ 以上であることが好ましい。

[0014] 第1の改質層は、基板の厚さ方向とは垂直な方向に延びていることが好ましい。2以上の改質層は、それぞれ、基板の厚さ方向とは垂直な方向に延びていることが好ましい。

発明の効果

[0015] 本発明では、光取り出し効率に優れ、短時間且つ安価で製造可能な半導体発光素子を提供することができる。

図面の簡単な説明

[0016] [図1] (a) は本発明の半導体発光素子の構成の一例を示す平面図であり、(b) は図1 (a) に示す I-B-I B線における断面図であり、(c) は図1

(a) に示す I C 方向から半導体発光素子 10 を見たときの要部側面図であり、(d) は図 1 (a) に示す I D 方向から半導体発光素子 10 を見たときの要部側面図であり、(e) は基板の平面図である。

[図2]半導体発光素子の基板に設けられた改質層数と半導体発光素子の全光束比との関係(測定結果)を示すグラフである。

[図3]半導体発光素子の製造方法の一工程を示す断面図である。

[図4] (a) は半導体発光素子の製造方法の一工程を示す要部拡大図であり、(b) は図 4 (a) に示す I V B 方向からウエハを見たときの要部側面図であり、(c) は図 4 (a) に示す I V C 方向からウエハを見たときの要部側面図である。

[図5]半導体発光素子の基板に設けられた改質層数と半導体発光素子の全光束比との関係(測定結果)を示すグラフである。

[図6]半導体発光素子の使用形態の一例を示す側面図である。

[図7]半導体発光素子の使用形態の一例を示す側面図である。

[図8] (a)、(b) は、半導体発光素子の使用形態の一例を示す側面図である。

[図9] (a) は半導体発光素子の使用形態の一例を示す断面図であり、(b) はその上面図であり、(c) はその下面図である。

発明を実施するための形態

[0017] 以下、本発明の半導体発光素子について図面を用いて説明する。なお、本発明の図面において、同一の参照符号は、同一部分または相当部分を表すものである。また、長さ、幅、厚さ、深さなどの寸法関係は図面の明瞭化と簡略化のために適宜変更されており、実際の寸法関係を表すものではない。

[0018] [第 1 の実施形態]

[半導体発光素子の構成]

図 1 (a) は、第 1 の実施形態の半導体発光素子 10 の平面図である。図 1 (b) は、図 1 (a) に示す I B - I B 線における断面図である。図 1 (c) は、図 1 (a) に示す I C 方向から半導体発光素子 10 を見たときの要

部側面図であり、図 1（d）は、図 1（a）に示す I D 方向から半導体発光素子 10 を見たときの要部側面図である。図 1（e）は、半導体発光素子 10 の基板 11 の平面図である。なお、図 1（c）および図 1（d）では、半導体発光素子 10 の半導体積層部 22 における積層構造を記していない。

[0019] 本実施形態の半導体発光素子 10 は、基板 11 と半導体積層部 22 とを備える。半導体積層部 22 は、バッファ層 12 と、ノンドープ GaN 層 13 と、n 型コンタクト層 14 と、多重層 15 と、発光層 16 と、p 型電子ブロック層 17 と、p 型コンタクト層 18 とを有する。n 型コンタクト層 14 が請求の範囲における「第 1 n 型窒化物半導体層」および「第 2 n 型窒化物半導体層」の一方に相当し、p 型コンタクト層 18 が請求の範囲における「第 1 n 型窒化物半導体層」および「第 2 n 型窒化物半導体層」の他方に相当する。

[0020] n 型コンタクト層 14 と、多重層 15 と、発光層 16 と、p 型電子ブロック層 17 と、p 型コンタクト層 18 とは、エッチングされてメサ部を構成している。p 型コンタクト層 18 の上には、透明電極 19 を介して p 側電極 21 が設けられている。メサ部の外側（図 1（b）における右側）では、n 型コンタクト層 14 の上面の一部が多重層 15 などから露出しており、n 型コンタクト層 14 の露出面の上には n 側電極 20 が設けられている。n 側電極 20 から露出する n 型コンタクト層 14 の露出面の部分と、n 型コンタクト層 14、多重層 15、発光層 16、p 型電子ブロック層 17 および p 型コンタクト層 18 のそれぞれのエッチング端面と、p 側電極 21 から露出する透明電極 19 の部分とは、表面保護膜（不図示）により覆われていても良い。表面保護膜は、酸化シリコン、窒化シリコンまたは酸化チタンなどの絶縁材料からなることが好ましい。表面保護膜が設けられていれば、半導体発光素子の耐湿性を高めることができる。以下では、半導体積層部 22、透明電極 19、n 側電極 20 および p 側電極 21 を説明してから、基板 11 を説明する。

[0021] <半導体積層部>

<バッファ層>

バッファ層 12 は、基板 11 の第 1 の面 11a 上に設けられている。これにより、基板 11 を構成する材料と III 族窒化物半導体との間の格子定数差を解消させることができる。バッファ層 12 は、 $A_{x1}Ga_{y1}O_{z1}N_{1-z1}$ ($0 \leq x1 \leq 1$ 、 $0 \leq y1 \leq 1$ 、 $0 \leq z1 \leq 1$ 、 $x1 + y1 + z1 \neq 0$) 層であることが好ましく、A 1 N 層または A 1 O N 層であることがより好ましい。バッファ層 12 の厚さは、3 nm 以上 100 nm 以下であることが好ましく、5 nm 以上 50 nm 以下であることがより好ましい。バッファ層 12 の一例は、厚さが 15 nm の A 1 N 層である。

[0022] <ノンドープ GaN 層>

ノンドープ GaN 層 13 は、バッファ層 12 上に設けられている。このように Ga を含む III 族窒化物半導体層がバッファ層 12 上に形成されていれば、バッファ層 12 とノンドープ GaN 層 13 との界面付近で転位のループが生じやすくなる。よって、バッファ層 12 中の結晶欠陥がノンドープ GaN 層 13 に引き継がれることを防止できる。ノンドープ GaN 層 13 の厚さは、100 nm 以上 3000 nm 以下であることが好ましく、その一例は、500 nm である。

[0023] <n 型コンタクト層>

n 型コンタクト層 14 は、ノンドープ GaN 層 13 上に設けられている。n 型コンタクト層 14 は、n 型ドーパントが $A_{x2}Ga_{y2}In_{z2}N$ ($0 \leq x2 \leq 1$ 、 $0 \leq y2 \leq 1$ 、 $0 \leq z2 \leq 1$ 、 $x2 + y2 + z2 \neq 0$) 層にドーパされた層であることが好ましい。n 型コンタクト層 14 は、単層からなっても良いし、組成が異なる 2 種以上の層が積層されて構成されても良い。n 型ドーパントは、Si および Ge の少なくとも一方であることが好ましい。n 型コンタクト層 14 の n 型ドーパント濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。n 型コンタクト層 14 の厚さは、1 μm 以上 10 μm 以下であることが好ましい。これにより、半導体発光素子 10 の製造コストを低く抑えつつ、n 型コンタクト層 14 の抵抗を低くすることができ

る。n型コンタクト層14の一例は、Siが $1 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、厚さが約 $2 \mu\text{m}$ のGa_{0.98}N層である。

[0024] <多重層>

多重層15は、n型コンタクト層14上に設けられている。多重層15は、たとえばナローバンドギャップ層とワイドバンドギャップ層とが交互に積層されて構成されたものであることが好ましい。多重層15の厚さは、60 nm以上150 nm以下であることが好ましい。

[0025] ナローバンドギャップ層は、バンドギャップエネルギーがワイドバンドギャップ層よりも小さな層であり、 $\text{In}_{x3}\text{Ga}_{1-x3}\text{N}$ ($0 < x3 \leq 0.3$) 層であることが好ましい。ナローバンドギャップ層は、n型ドーパント（たとえばSi）を含むことが好ましい。ナローバンドギャップ層のn型ドーパント濃度は、 $1 \times 10^{16} \text{ cm}^{-3}$ 以上 $5 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、 $5 \times 10^{16} \text{ cm}^{-3}$ 以上 $5 \times 10^{17} \text{ cm}^{-3}$ 以下であることがより好ましい。ナローバンドギャップ層の厚さは、1 nm以上3 nm以下であることが好ましい。

[0026] ワイドバンドギャップ層は、バンドギャップエネルギーがナローバンドギャップ層よりも大きな層であり、Ga_{0.98}N層であることが好ましい。ワイドバンドギャップ層の厚さは、1 nm以上3 nm以下であることが好ましい。

[0027] 多重層15の一例は、厚さが約3.0 nmの $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ 層と厚さが約3.0 nmのGa_{0.98}N層とが交互に積層され、当該 $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ 層および当該Ga_{0.98}N層を20組有するものである。

[0028] <発光層>

発光層16は、多重層15上に設けられている。発光層16は、 $\text{Al}_{x4}\text{Ga}_{y4}\text{In}_{z4}\text{N}$ ($0 \leq x4 \leq 1$ 、 $0 \leq y4 \leq 1$ 、 $0 \leq z4 \leq 1$ 、 $x4 + y4 + z4 \neq 0$) 層であっても良いし、n型ドーパントまたはp型ドーパントが $\text{Al}_{x4}\text{Ga}_{y4}\text{In}_{z4}\text{N}$ 層にドーピングされた層であっても良いし、組成が異なる2種以上の層が積層されて構成されても良い。発光層16の厚さは、40 nm以上80 nm以下であることが好ましい。

[0029] 井戸層と障壁層とが交互に積層されて発光層16が構成される場合、井戸

層は In を含む $\text{In}_{x5}\text{Ga}_{1-x5}\text{N}$ ($0 \leq x5 \leq 0.3$) 層であることが好ましく、障壁層は GaN 層であることが好ましい。発光層 16 の一例は、厚さが約 3 nm の $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 層（井戸層）と厚さが約 4 nm の GaN 層（障壁層）とが交互に積層され、当該 $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 層および当該 GaN 層を 8 組有するものである。

[0030] <p 型電子ブロック層>

p 型電子ブロック層 17 は、発光層 16 上に形成されている。これにより、過剰の電子が発光層 16 から漏れ出ることを防止することができる。このような p 型電子ブロック層 17 は、p 型ドーパントが $\text{Al}_{x6}\text{Ga}_{y6}\text{In}_{z6}\text{N}$ ($0 \leq x6 \leq 1$ 、 $0 \leq y6 \leq 1$ 、 $0 \leq z6 \leq 1$ 、 $x6 + y6 + z6 \neq 0$) 層にドーパされた層であることが好ましい。p 型ドーパントは、 Mg および Zn の少なくとも一方であることが好ましい。p 型電子ブロック層 17 の p 型ドーパント濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。p 型電子ブロック層 17 の厚さは、10 nm 以上 30 nm 以下であることが好ましい。p 型電子ブロック層 17 の一例は、 Mg が $2 \times 10^{19} \text{ cm}^{-3}$ ドープされ、厚さが 15 nm の p 型 $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}$ 層である。

[0031] <p 型コンタクト層>

p 型コンタクト層 18 は、p 型電子ブロック層 17 上に形成されている。p 型コンタクト層 18 は、p 型ドーパントが $\text{Al}_{x7}\text{Ga}_{y7}\text{In}_{z7}\text{N}$ ($0 \leq x7 \leq 1$ 、 $0 \leq y7 \leq 1$ 、 $0 \leq z7 \leq 1$ 、 $x7 + y7 + z7 \neq 0$) 層にドーパされた層であることが好ましい。p 型コンタクト層 18 は、単層からなっても良いし、組成が異なる 2 種以上の層が積層されて構成されても良い。p 型コンタクト層 18 の p 型ドーパント濃度は、 $2 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。p 型コンタクト層 18 の厚さは、30 nm 以下であることが好ましい。

[0032] 以上、半導体積層部 22 の構成について示したが、半導体積層部 22 は、n 型コンタクト層 14 と発光層 16 と p 型コンタクト層 18 とを有していれば良い。そのため、半導体積層部 22 は、バッファ層 12、ノンドープ Ga

N層13、多重層15およびp型電子ブロック層17の少なくとも1つを有していなくても良いし、バッファ層12、ノンドープGa_{0.5}N層13、多重層15およびp型電子ブロック層17以外の半導体層をさらに有していても良い。

[0033] <透明電極、n側電極、p側電極>

透明電極19は、p型コンタクト層18にオーミック接触されている。透明電極19は、ITO(Indium Tin Oxide)、酸化インジウム (Indium Oxide)、酸化スズ (Tin Oxide) または酸化亜鉛 (Zinc Oxide) などからなっても良いし、Au、Ag、Pt、Ti、Pd、AlおよびNiの少なくとも1つを含む材料からなっても良い。透明電極19の厚さは、20nm以上200nm以下であることが好ましい。

[0034] n側電極20は、Au、Ag、Pt、Ti、Pd、AlおよびNiの少なくとも1つを含む金属層の単層からなっても良いし、材料が異なる2種以上の金属層が積層されても良い。n側電極20の厚さは1μm以上であることが好ましい。これにより、n側電極20にワイヤボンディングを行うことができる。

[0035] p側電極21は、Au、Ag、Pt、Ti、Pd、AlおよびNiの少なくとも1つを含む金属層の単層からなっても良いし、材料が異なる2種以上の金属層が積層されても良い。p側電極21の厚さは1μm以上であることが好ましい。これにより、p側電極21にワイヤボンディングを行うことができる。

[0036] <基板>

基板11は、発光層16からの光に対して透光性を有する。「基板11が発光層16からの光に対して透光性を有する」とは、発光層16からの光の50%以上が基板11を透過することを意味し、好ましくは発光層16からの光の80%以上が基板11を透過し、より好ましくは発光層16からの光の90%以上が基板11を透過する。また、基板11は、結晶構造を有する材料からなることが好ましい。これらのことから、基板11は、サファイア

基板またはSiC基板などであることが好ましい。基板11は、第1の面11aと、第1の面11aとは反対側に位置する第2の面11bと、一对の第3の面11cと、一对の第4の面11dとを含む六面体形状を有する。「六面体形状」とは、四角形を底面とする角柱形状を意味し、たとえば直方体形状または立方体形状などを含む。基板11の一例は、 $532\mu\text{m} \times 444\mu\text{m}$ で厚さL11が約 $130\mu\text{m}$ の直方体形状からなるサファイア基板である。

[0037] 第1の面11aは、半導体積層部22が設けられる面であり、凹部31Aと凸部31Bとが交互に形成されてなる凹凸構造31を有する。第1の面11aでは、発光層16からの光が第3の面11cに平行な方向（x方向）には凸部31Bで遮られることなく伝播する一方（経路P1）第3の面11cとは垂直な方向（y方向）には凸部31Bで遮られるように（経路P2）、凹部31Aと凸部31Bとが形成されている。たとえば、図1（e）に示すように凸部31Bが第1の面11aにおいて三角形の頂点となる位置に配置されている場合には、第1の面11aにおける凸部31Bの直径d1は $1\mu\text{m}$ 以上 $6\mu\text{m}$ 以下であることが好ましく、第3の面11cに平行な方向における凸部31Bの中心間距離（間隔d2）は $1.0\mu\text{m}$ 以上 $6.0\mu\text{m}$ 以下であることが好ましく、三角形の各辺と平行な方向における凸部31Bの中心間距離（間隔d3）は $1.0\mu\text{m}$ 以上 $6.0\mu\text{m}$ 以下であることが好ましい。

[0038] 図1（e）に示す場合には、第4の面11dから取り出される光の量は、第3の面11cから取り出される光の量よりも多くなる。よって、第4の面11dのそれぞれに2以上の改質層を形成することにより光の取り出し効率を高めることができる。なお、発光層16からの光が第3の面11cとは垂直な方向（y方向）には凸部31Bで遮られることなく伝播する一方第3の面11cに平行な方向（x方向）には凸部31Bで遮られるように、凹部31Aと凸部31Bとが形成されていても良い。その場合には、第3の面11cから取り出される光の量は、第4の面11dから取り出される光の量よりも

多くなる。よって、第3の面11cのそれぞれに2以上の改質層を形成することにより光の取り出し効率を高めることができる。

[0039] 凸部31Bの外形は、円錐形に限定されない。第1の面11aにおける凸部31Bの形状が円形とは異なる形状であるときには、上記直径d1は、第1の面11aにおける凸部31Bの形状の外接円の直径に相当する。第1の面11aにおける凸部31Bの配置は前述の配置に限定されない。

[0040] 一对の第3の面11cは、第1の面11aおよび第2の面11bに直交する。基板11が結晶構造を有する材料からなる場合、第3の面11cは、基板11の $\langle 1-100 \rangle$ 方向に平行であることが好ましい。

[0041] 第3の面11cは、第2の面11bから第1の距離 L_{p1} 離れた位置に第1の改質層41を有する。「第1の距離 L_{p1} 」は、第2の面11bと第1の改質層41の厚さ方向の midpoint との間の距離を意味し、 $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることが好ましい。第1の距離 L_{p1} の一例は、 $30\mu\text{m}$ である。ここで、第1の改質層41の厚さ方向は、基板11の厚さ方向に平行である。「第1の改質層41」は、表面が粗面化された層を意味する。第1の改質層41のそれぞれの表面の算術平均粗さ R_a は、 $1\mu\text{m}$ 以上 $6\mu\text{m}$ 以下であることが好ましい。

[0042] 第1の改質層41は、基板11の厚さ方向とは垂直な方向（x方向）に延びていることが好ましい。これにより、第1の改質層41が基板11の厚さ方向とは垂直な方向の一部分にのみ設けられている場合に比べ、第1の改質層41を容易に形成できるので、第1の改質層41の形成に要する時間が短縮され、第1の改質層41の形成に要するコストを低く抑えることができる。第1の改質層41の厚さaは、基板11の厚さ方向における第1の改質層41の最大の長さであり、 $0\mu\text{m}$ よりも大きく $50\mu\text{m}$ 以下であることが好ましい。第1の改質層41よりも第1の面11a側に位置する基板11の部分の厚さ L_{12} は、 $30\mu\text{m}$ 以上であることが好ましい。これにより、基板11の第1の面11aから第1の改質層41までの距離が十分であるので、レーザースクライブ時（後述）に照射されるレーザ光が発光層16に吸収さ

れて半導体積層部 2 2 を破壊することを防止できる。また、基板 1 1 の第 1 の面 1 1 a から第 1 の改質層 4 1 までの距離が十分であるので、ブレーキング時（後述）に第 1 の改質部 1 4 1（図 4（b）参照）からの亀裂が半導体積層部 2 2 に到達することを防止できる。よって、半導体積層部 2 2 が破壊されることを防止できる。

[0043] 一対の第 4 の面 1 1 d は、第 1 の面 1 1 a および第 2 の面 1 1 b に直交する面であって一対の第 3 の面 1 1 c とは異なる面である。基板 1 1 が結晶構造を有する材料からなる場合、第 4 の面 1 1 d は、基板 1 1 の $\langle 11-20 \rangle$ 方向に平行であることが好ましい。第 4 の面 1 1 d は、2 以上の改質層を有し、本実施の形態では第 2 ～第 4 の改質層 4 2 ～4 4 を有する。

[0044] 第 2 の改質層 4 2 のそれぞれは、第 2 の面 1 1 b から第 2 の距離 L_{p2} 離れた位置に設けられていることが好ましい。「第 2 の距離 L_{p2} 」は、第 2 の面 1 1 b と第 2 の改質層 4 2 の厚さ方向の midpoint との間の距離を意味し、 $70\mu\text{m}$ 以上 $90\mu\text{m}$ 以下であることが好ましい。第 2 の距離 L_{p2} の一例は $80\mu\text{m}$ である。ここで、第 2 の改質層 4 2 の厚さ方向は、基板 1 1 の厚さ方向に平行である。「第 2 の改質層 4 2」は、表面が粗面化された層を意味する。第 2 の改質層 4 2 のそれぞれの表面の算術平均粗さ R_a は、 $1\mu\text{m}$ 以上 $6\mu\text{m}$ 以下であることが好ましい。

[0045] 第 3 の改質層 4 3 のそれぞれは、第 2 の面 1 1 b から第 3 の距離 L_{p3} 離れた位置に設けられていることが好ましい。「第 3 の距離 L_{p3} 」は、第 2 の面 1 1 b と第 3 の改質層 4 3 の厚さ方向の midpoint との間の距離を意味し、 $40\mu\text{m}$ 以上 $70\mu\text{m}$ 以下であることが好ましい。第 3 の距離 L_{p3} の一例は $60\mu\text{m}$ である。ここで、第 3 の改質層 4 3 の厚さ方向は、基板 1 1 の厚さ方向に平行である。「第 3 の改質層 4 3」は、表面が粗面化された層を意味する。第 3 の改質層 4 3 のそれぞれの表面の算術平均粗さ R_a は、 $1\mu\text{m}$ 以上 $6\mu\text{m}$ 以下であることが好ましい。

[0046] 第 4 の改質層 4 4 のそれぞれは、第 2 の面 1 1 b から第 4 の距離 L_{p4} 離れた位置に設けられていることが好ましい。「第 4 の距離 L_{p4} 」は、第 2

の面 1 1 b と第 4 の改質層 4 4 の厚さ方向の midpoint との間の距離を意味し、 $10\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることが好ましい。第 4 の距離 L_{p4} の一例は $30\mu\text{m}$ である。ここで、第 4 の改質層 4 4 の厚さ方向は、基板 1 1 の厚さ方向に平行である。「第 4 の改質層 4 4」は、表面が粗面化された層を意味する。第 4 の改質層 4 4 のそれぞれの表面の算術平均粗さ R_a は、 $1\mu\text{m}$ 以上 $6\mu\text{m}$ 以下であることが好ましい。

[0047] 第 2 の改質層 4 2 は、基板 1 1 の厚さ方向とは垂直な方向（ y 方向）に延びていることが好ましい。これにより、第 2 の改質層 4 2 が基板 1 1 の厚さ方向とは垂直な方向の一部分にのみ設けられている場合に比べ、第 2 の改質層 4 2 を容易に形成できるので、第 2 の改質層 4 2 の形成に要する時間が短縮され、第 2 の改質層 4 2 の形成に要するコストを低く抑えることができる。このことは、第 3 の改質層 4 3 および第 4 の改質層 4 4 のそれぞれにも言える。

[0048] 第 2 の改質層 4 2 の厚さ b は、基板 1 1 の厚さ方向における第 2 の改質層 4 2 の最大の長さであり、 $0\mu\text{m}$ よりも大きく $50\mu\text{m}$ 以下であることが好ましい。第 2 の改質層 4 2 の厚さ b が $0\mu\text{m}$ よりも大きければ、第 4 の面 1 1 d のそれぞれから取り出される光量が多くなる。よって、光の取り出し効率がより高くなる。これらのことは、第 3 の改質層 4 3 の厚さ c および第 4 の改質層 4 4 の厚さ d のそれぞれにも言える。

[0049] 第 2 の改質層 4 2（2 以上の改質層のうち最も第 1 の面 1 1 a 側に位置する改質層）よりも第 1 の面 1 1 a 側に位置する基板 1 1 の部分の厚さ L_{13} は、 $30\mu\text{m}$ 以上であることが好ましい。これにより、基板 1 1 の第 1 の面 1 1 a から第 2 の改質層 4 2 までの距離が十分であるので、レーザースクライブ時（後述）に照射されるレーザ光が発光層 1 6 に吸収されて半導体積層部 2 2 を破壊することを防止できる。また、基板 1 1 の第 1 の面 1 1 a から第 2 の改質層 4 2 までの距離が十分であるので、ブレーキング時（後述）に第 2 の改質部 1 4 2（図 4（c）参照）からの亀裂が半導体積層部 2 2 に到達することを防止できる。よって、半導体積層部 2 2 が破壊されることを防

止できる。

[0050] 第1～第4の改質層41～44の形成方法は、限定されない。たとえば、ウエハ111（図3など参照）を分割して半導体発光素子を製造する場合には、そのウエハ111を分割するときに第1～第4の改質層41～44を形成することが好ましい。パルス幅がナノ秒～フェムト秒であるレーザ光がウエハ111の内部の所定の位置で集光するように、そのレーザ光をウエハ111の第1の面111aまたはその第2の面111bからウエハ111の内部へ向かって照射する。これにより、高エネルギーのレーザ光がウエハ111の内部の所定の位置で集光し、ウエハ111の内部のうちレーザ光が集光された部分に改質部が形成される。この改質部をウエハ111の厚さ方向とは垂直な方向に互いに間隔をあけて形成する。ウエハ111をブレーキングすると、改質部に含まれる亀裂が伸展し、ウエハ111が半導体発光素子に分割される。それとともに、「（表層にあわられた）改質部の亀裂が伸展し改質部同士がつながって層状になった部分」が形成される。つまり、第1～第4の改質層41～44が形成される。

[0051] パルス幅がピコ秒～フェムト秒のレーザ光を用いれば、基板11の内部加工を効率的に行うことができる。一方、パルス幅がナノ秒のレーザ光を発振させる装置は、パルス幅がピコ秒～フェムト秒のレーザ光を発振させる装置よりも安価である。よって、パルス幅がナノ秒のレーザ光を用いれば、パルス幅がピコ秒～フェムト秒のレーザ光を用いた場合よりも半導体発光素子の製造コストを低く抑えることができる。これらを踏まえてレーザ光のパルス幅を決定することが好ましい。また、赤外領域にピーク波長を有するレーザ光を用いることが好ましい。

[0052] 前記内部加工（改質部）の段数が多くなると、ウエハ111をスムーズに分割させることができるが、加工に時間がかかる。たとえば、基板11の厚さL11が130 μ mである場合、段数が1個以上3個以下であれば、ウエハ111の分割をスムーズに行うことができるとともに半導体発光素子10の加工時間（タクトタイム）が長くなることを防止できる。

[0053] このように、本実施形態では、基板 1 1 の側面のうち光の取り出し面（一对の第 4 の面 1 1 d）のそれぞれには 2 つ以上の改質層が設けられている。これにより、基板 1 1 の側面のうち光の取り出し面のそれぞれに 1 つの改質層が設けられている場合に比べて基板 1 1 の側面から取り出される光量が多くなる。

[0054] また、光の取り出し面とは異なる基板 1 1 の側面（一对の第 3 の面 1 1 c）のそれぞれに設けられている改質層の個数は、基板 1 1 の側面のうち光の取り出し面（一对の第 4 の面 1 1 d）のそれぞれに設けられる改質層の個数よりも少ない。これにより、基板 1 1 の 4 つの側面に同数の改質層が設けられている場合に比べて、改質層の形成に要する時間が短縮され、改質層の形成に要するコストを抑えることができる。

[0055] さらに、基板 1 1 の 4 つの側面に同数の改質層が設けられている場合に比べて、改質層数が少ない側面では、ウエハ 1 1 1 の分割時に使用されるレーザー光（たとえばレーザースクライブ時に照射されるレーザー光）が発光層 1 6 に吸収されることを防止できる。これにより、電流のリークを防止することができる。よって、メサ端面をチップ端面から離して設ける必要がないので、チップ面における発光領域の占有割合を高く維持することができる。したがって、発光出力を高く維持することができる。

[0056] 以上より、本実施形態では、光取り出し効率に優れ、短時間且つ安価で製造可能な半導体発光素子 1 0 を提供することができる。このことは、半導体発光素子 1 0 の発光波長に依存せず、半導体発光素子 1 0 のあらゆる発光波長において言える。

[0057] [半導体発光素子の特性]

図 2 は、半導体発光素子の基板に設けられた改質層数と半導体発光素子の全光束比との関係（測定結果）を示すグラフである。図 2 の横軸には、改質層数を表わしている。括弧内において、コンマよりも左側には光の取り出し面とは異なる基板の側面（本実施の形態では一对の第 3 の面 1 1 c）のそれぞれに設けられた改質層の数を表わし、コンマよりも右側には基板の側面の

うち光の取り出し面（本実施の形態では一对の第4の面11d）のそれぞれに設けられた改質層の数を表わす。図2の縦軸には、半導体発光素子10の全光束比を表わしている。この全光束比は、改質層数が（1，1）である半導体発光素子の全光束量を1.00としたときの割合である。

[0058] 図2に示すように、改質層数が（1，3）である半導体発光素子10の全光束量は、改質層数が（3，3）である半導体発光素子10の全光束量とほぼ同一であり、改質層数が（1，1）である半導体発光素子10の全光束量よりも多かった。一方、改質層数が（3，1）である半導体発光素子の全光束量は、改質層数が（1，1）である半導体発光素子10の全光束量よりも少なかった。これらのことから、発光層16からの光が凸部31Bで遮られないように伝播する方向に対して垂直な面（本実施の形態では一对の第4の面11d）における改質層数が発光層16からの光が凸部31Bで遮られないように伝播する方向に対して平行な面（本実施の形態では一对の第3の面11c）における改質層数よりも多ければ、半導体発光素子10の全光束量が多くなることが分かった。

[0059] [半導体発光素子の製造]

図3は、半導体発光素子10の製造方法の一工程を示す断面図である。図4（a）は、半導体発光素子10の製造方法の一工程を示す要部拡大図であり、図4（b）は、図4（a）に示すIVB方向からウエハ111を見たときの要部側面図であり、図4（c）は、図4（a）に示すIVC方向からウエハ111を見たときの要部側面図である。ウエハ111は2以上の半導体発光素子領域を有するが、図3および図4（a）～（c）には1つの半導体発光素子領域のみを記している。また、図4（c）では、ウエハ111の半導体積層部122における積層構造を記していない。

[0060] まず、ウエハ111を準備する。ウエハ111の第1の面111a上にレジストをパターンニングし、たとえばICP（Inductively coupled plasma）などによってレジストから露出するウエハ111の部分をエッチングする。これにより、ウエハ111の第1の面111aには、凹部と凸部131B

とが交互に形成されてなる凹凸構造が形成される。

[0061] 次に、たとえばMOCVD (Metal Organic Chemical Vapor Deposition) 法などにより、ウエハ111の第1の面111a上に、バッファ層112、ノンドープGaN層113、n型コンタクト層114、多重層115、発光層116、p型電子ブロック層117およびp型コンタクト層118を順に形成する。これにより、ウエハ111の第1の面111a上には半導体積層部122が形成される。その後、このウエハ111を熱処理して、p型ドーパントを活性化させる。

[0062] 続いて、透明電極19を形成する。たとえばスパッタ法または真空蒸着法などにより、p型コンタクト層118上に透明電極119を形成する(図3)。その透明電極119上にマスク(不図示)を形成してから、たとえばフッ化水素などを用いてマスクから露出する透明電極119の部分除去する(ウエットエッチング)。

[0063] 続いて、メサ構造を形成する。透明電極19上にマスク(不図示)を形成する。このマスクは、透明電極19とその周囲とを覆う一方、n側電極20が設けられる位置に開口部を有する。その後、ドライエッチングなどによって、マスクから露出するp型コンタクト層118、p型電子ブロック層117、発光層116、多重層115およびn型コンタクト層114の部分除去する。これにより、n型コンタクト層114の一部が露出し、ウエハ111の第1の面111a上では半導体積層部122が格子状に配列される。

[0064] 続いて、n側電極20およびp側電極21を設ける。n型コンタクト層114の露出面上に、n側電極20を設ける位置に開口部が形成されたマスクを形成する。そのマスクの開口部内に、たとえば真空蒸着法またはスパッタ法などによってn側電極20を形成する。また、透明電極19上に、p側電極21を設ける位置に開口部が形成されたマスクを形成する。そのマスクの開口部内に、たとえば真空蒸着法またはスパッタ法などによってp側電極21を形成する。n側電極20およびp側電極21の形成の順序は特に問わない。その後、必要に応じて表面保護膜を形成する。

[0065] 続いて、得られたウエハを分割する。たとえば、ステンレスリングに貼り付けられた粘着シートにウエハを貼り付け、そのステンレスリングをレーザスクライブ装置のステージにセットする。基板 1 1 の第 2 の面 1 1 b を構成する長辺となる部分であって第 2 の面 1 1 1 b から第 1 の距離 L_{p1} 離れた位置にレーザ光を集光させる（レーザスクライブ）。これにより、レーザ光が集光された部分では、第 1 の改質部 1 4 1 がたとえば $3 \sim 5 \mu m$ 程度の間隔をあけて形成される。その後、ウエハを 90° 回転させてから、基板 1 1 の第 2 の面 1 1 b を構成する短辺となる部分であって、第 2 の面 1 1 1 b から第 2 の距離 L_{p2} 離れた位置、第 2 の面 1 1 1 b から第 3 の距離 L_{p3} 離れた位置、および、第 2 の面 1 1 1 b から第 4 の距離 L_{p4} 離れた位置に、レーザ光を集光させる（レーザスクライブ）。これにより、レーザ光が集光された部分では、第 2 ～第 4 の改質部 1 4 2, 1 4 3, 1 4 4 が形成される。第 2 の面 1 1 1 b から第 2 の距離 L_{p2} 離れた位置では第 2 の改質部 1 4 2 がたとえば $3 \sim 5 \mu m$ 程度の間隔をあけて形成され、第 2 の面 1 1 1 b から第 3 の距離 L_{p3} 離れた位置では第 3 の改質部 1 4 3 がたとえば $3 \sim 5 \mu m$ 程度の間隔をあけて形成され、第 2 の面 1 1 1 b から第 4 の距離 L_{p4} 離れた位置では第 4 の改質部 1 4 4 がたとえば $3 \sim 5 \mu m$ 程度の間隔をあけて形成される。このようなレーザスクライブは、ウエハ 1 1 1 をチップサイズ分だけ移動させながら繰り返し行われることが好ましい。その後、ウエハ 1 1 1 をステンレスリングから取り外してブレーキングする。これにより、第 1 の改質部 1 4 1、第 2 の改質部 1 4 2、第 3 の改質部 1 4 3 および第 4 の改質部 1 4 4 のそれぞれから亀裂が生じ、その亀裂がウエハ 1 1 1 の厚み方向に進展し、よって、ウエハ 1 1 1 が分割される。と同時に、第 1 の改質部 1 4 1 同士がつながって第 1 の改質層 4 1 が形成され、第 2 の改質部 1 4 2 同士がつながって第 2 の改質層 4 2 が形成され、第 3 の改質部 1 4 3 同士がつながって第 3 の改質層 4 3 が形成され、第 4 の改質部 1 4 4 同士がつながって第 4 の改質層 4 4 が形成される。このようにして半導体発光素子 1 0 が得られる。

[0066] [第2の実施形態]

本発明者らは、半導体発光素子10を樹脂封止した場合であっても、光取り出し効率に優れ、短時間且つ安価で製造可能な半導体発光素子10を提供できることを確認している。半導体発光素子10を封止するために用いる樹脂は、発光層16からの光に対して透光性を有することが好ましい。また、樹脂は、発光層16からの光を吸収して蛍光を発する蛍光体材料を含むことがより好ましい。

[0067] 図5は、半導体発光素子の基板に設けられた改質層数と半導体発光素子の全光束比との関係（測定結果）を示すグラフである。図5には、半導体発光素子が樹脂封止されている場合の結果（樹脂封止有り）と、半導体発光素子が樹脂封止されていない場合の結果（樹脂封止無し、図2に示す結果に相当）とを示している。図5の横軸には、改質層数を表わしている。括弧内において、コンマよりも左側には光の取り出し面とは異なる基板の側面（一对の第3の面11c）のそれぞれに設けられた改質層の数を表わし、コンマよりも右側には基板の側面のうち光の取り出し面（一对の第4の面11d）のそれぞれに設けられた改質層の数を表わす。図5の縦軸には、半導体発光素子の全光束比を表わしている。この全光束比は、樹脂封止されていない半導体発光素子であって改質層数が（1，1）である半導体発光素子の全光束量を1.00としたときの割合である。

[0068] 図5に示すように、半導体発光素子10を樹脂封止した場合においても、図2に示す結果と同様の結果が得られた。また、半導体発光素子10を樹脂封止した場合には、半導体発光素子10を樹脂封止しない場合に比べて光束量が多くなった。

[0069] [半導体発光素子の使用形態]

図6は、半導体発光素子10の使用形態の一例を示す側面図である。図6では、半導体発光素子10を簡略化している。図7および図8においても同様である。半導体発光素子10は、セラミック基板610上に設けられている。セラミック基板610は第1の電極611と第2の電極613とを有し

、第1の電極611は導電性細線615を介して半導体発光素子10のn側電極20に接続され、第2の電極613は導電性細線617を介して半導体発光素子10のp側電極21に接続されている。

[0070] 図7は、半導体発光素子10の使用形態の一例を示す側面図である。半導体発光素子10は、図6に示す場合と同じくセラミック基板610上に設けられているが、透明樹脂712により封止されている。透明樹脂712は、前述の蛍光体材料を含むことが好ましい。これにより、発光層16からの光と蛍光体材料からの光とが混色されて、たとえば白色光が放射される。このことは、後述の透明樹脂811（図8（a）参照）および後述の透明樹脂911（図9（a）参照）においても言える。

[0071] 図8（a）は、半導体発光素子10の使用形態の一例を示す側面図である。半導体発光素子10は、パッケージ810の凹部810aの底面上に設けられており、透明樹脂811が凹部810a内に充填されている。これにより、半導体発光素子10は、透明樹脂811により封止されている。なお、パッケージ810は、半導体発光素子10を実装する基板であって照明またはバックライトなどで用いられる基板を意味し、外部接続用電極であるn側電極813およびp側電極815を有している。

[0072] 図8（b）は、半導体発光素子10の使用形態の一例を示す側面図である。図8（b）では、半導体発光素子10は、n側電極20およびp側電極21を上にしてパッケージ810の凹部810aの底面上に設けられている。n側電極20は導電性細線615を介してパッケージ810のn側電極823に接続され、p側電極21は導電性細線617を介してパッケージ810のp側電極825に接続されている。

[0073] 図9（a）は半導体発光素子10の使用形態の一例を示す断面図であり、図9（b）に示すI X A - I X A線における断面図である。図9（b）はその上面図であり、図9（c）はその下面図である。半導体発光素子10は、パッケージ910に対してフリップチップ実装されている。具体的には、パッケージ910は、外部接続用電極であるn側電極917およびp側電極9

19を有する。n側電極917およびp側電極919のそれぞれの一部は、パッケージ910の下面上に設けられており、残りの一部は、パッケージ910の凹部910aの底面上に設けられている。パッケージ910の凹部910a内において、n側電極917上にはn側接合電極913が設けられており、p側電極919上にはp側接合電極915が設けられている。半導体発光素子10のn側電極20は、n側接合電極913を介してn側電極917に接続されており、そのp側電極21は、p側接合電極915を介してp側電極919に接続されている。パッケージ910の凹部910a内には透明樹脂911が充填されており、これにより、半導体発光素子10は透明樹脂911により封止されている。

[0074] パッケージ910の構成は特に限定されない。たとえば、パッケージ910は、平板状、細長い棒状または凹状の窪みを有し、窪みの側面がリフレクタとして作用するバスタブであっても良い。

[0075] 半導体発光素子10とパッケージ910との間にサブマウントが設けられていても良い。これにより、半導体発光素子10の実装が簡便となり、半導体発光素子10の放熱特性が向上し、半導体発光素子10の発光出力が向上する。

[0076] 以上説明したように、図1に示す半導体発光素子10は、基板11と、基板11上に設けられ、少なくとも第1導電型半導体層14と発光層16と第2導電型半導体層18とを有する半導体積層部22とを備える。基板11は、発光層16からの光に対して透光性を有し、半導体積層部22が設けられる第1の面11aと、第1の面11aとは反対側に位置する第2の面11bと、第1の面11aおよび第2の面11bに直交する一対の第3の面11cと、第1の面11aおよび第2の面11bに直交し、一対の第3の面11cとは異なる一対の第4の面11dとを含む六面体形状を有する。第1の面11aは、凹部31Aと凸部31Bとが交互に形成されてなる凹凸構造31を有する。第3の面11cは、それぞれ、第2の面11bから第1の距離 L_p 離れた位置に第1の改質層41を有する。第4の面11dは、それぞれ、

2以上の改質層を有する。これにより、光取り出し効率に優れ、短時間且つ安価で製造可能な半導体発光素子10を提供することができる。

[0077] 第1の面11aでは、発光層16からの光が第3の面11cに平行な方向には凸部31Bで遮られることなく伝播する一方第4の面11dに平行な方向には凸部31Bで遮られるように、凹部31Aと凸部31Bとが形成されていることが好ましい。これにより、発光層16からの光は、第4の面11dからも取り出される。よって、光取り出し効率がさらに向上する。

[0078] 基板11は、結晶構造を有する材料からなることが好ましい。第3の面11cは、基板11の $\langle 1-100 \rangle$ 方向に平行であることが好ましく、第4の面11dは、基板11の $\langle 11-20 \rangle$ 方向に平行であることが好ましい。

[0079] 第1の改質層41の厚さは、 $0\mu\text{m}$ より大きいことが好ましく、2以上の改質層の厚さは、それぞれ、 $0\mu\text{m}$ より大きいことが好ましい。第1の改質層41よりも第1の面11a側に位置する基板11の部分の厚さは、 $30\mu\text{m}$ 以上であることが好ましく、2以上の改質層のうち最も第1の面11a側に位置する改質層よりも第1の面11a側に位置する基板11の部分の厚さは、 $30\mu\text{m}$ 以上であることが好ましい。これにより、光取り出し効率がさらに向上する。

[0080] 第1の改質層41は、基板11の厚さ方向とは垂直な方向に延びていることが好ましい。2以上の改質層は、それぞれ、基板11の厚さ方向とは垂直な方向に延びていることが好ましい。これにより、第1の改質層41および2以上の改質層を形成するのに要する時間がさらに短縮される。

[0081] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0082] 10 半導体発光素子、11 基板、11a, 111a 第1の面、11

b, 111b 第2の面、11c 第3の面、11d 第4の面、12, 112 バッファ層、13, 113 ノンドープGa_{0.9}N層、14, 114 n型コンタクト層、15, 115 多重層、16, 116 発光層、17, 117 p型電子ブロック層、18, 118 p型コンタクト層、19, 119 透明電極、20 n側電極、21 p側電極、22, 122 半導体積層部、31 凹凸構造、31A 凹部、31B, 131B 凸部、41 第1の改質層、42 第2の改質層、43 第3の改質層、44 第4の改質層。

請求の範囲

- [請求項1] 基板と、
- 前記基板上に設けられ、少なくとも第1導電型半導体層と発光層と第2導電型半導体層とを有する半導体積層部と
- を備えた半導体発光素子であって、
- 前記基板は、
- 前記発光層からの光に対して透光性を有し、
- 前記半導体積層部が設けられる第1の面と、前記第1の面とは反対側に位置する第2の面と、前記第1の面および前記第2の面に直交する一対の第3の面と、前記第1の面および前記第2の面に直交し、前記一対の第3の面とは異なる一対の第4の面とを含む六面体形状を有し、
- 前記第1の面は、凹部と凸部とが交互に形成されてなる凹凸構造を有し、
- 前記第3の面は、それぞれ、前記第2の面から第1の距離離れた位置に第1の改質層を有し、
- 前記第4の面は、それぞれ、2以上の改質層を有する半導体発光素子。
- [請求項2] 前記第1の面では、前記発光層からの光が前記第3の面に平行な方向には前記凸部で遮られることなく伝播する一方前記第3の面とは垂直な方向には前記凸部で遮られるように、前記凹部と前記凸部とが形成されている請求項1に記載の半導体発光素子。
- [請求項3] 前記基板は、結晶構造を有する材料からなり、
- 前記第3の面は、前記基板の $\langle 1-100 \rangle$ 方向に平行であり、
- 前記第4の面は、前記基板の $\langle 11-20 \rangle$ 方向に平行である請求項2に記載の半導体発光素子。
- [請求項4] 前記第1の改質層の厚さは、 $0\mu\text{m}$ より大きく、
- 前記2以上の改質層の厚さは、それぞれ、 $0\mu\text{m}$ より大きく、

前記第 1 の改質層よりも前記第 1 の面側に位置する基板の部分の厚さは、 $30\text{ }\mu\text{m}$ 以上であり、

前記 2 以上の改質層のうち最も前記第 1 の面側に位置する改質層よりも前記第 1 の面側に位置する基板の部分の厚さは、 $30\text{ }\mu\text{m}$ 以上である請求項 1 ～ 3 のいずれかに記載の半導体発光素子。

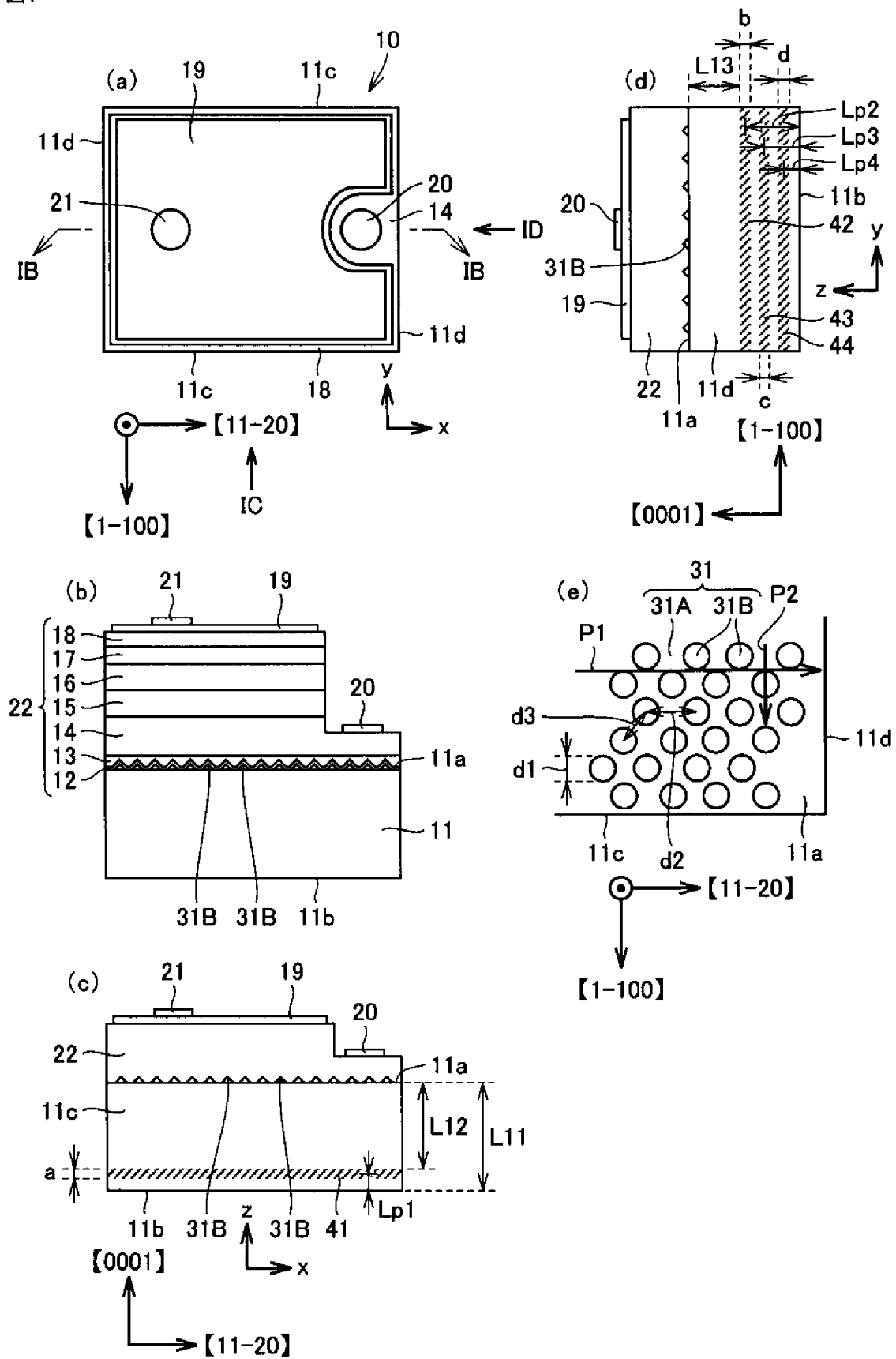
[請求項 5]

前記第 1 の改質層は、前記基板の厚さ方向とは垂直な方向に延びており、

前記 2 以上の改質層は、それぞれ、前記基板の厚さ方向とは垂直な方向に延びている請求項 1 ～ 4 のいずれかに記載の半導体発光素子。

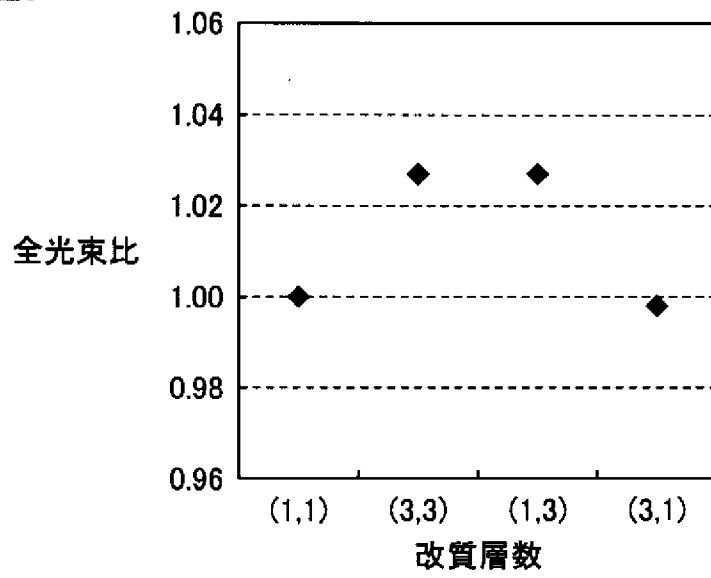
[図1]

図1



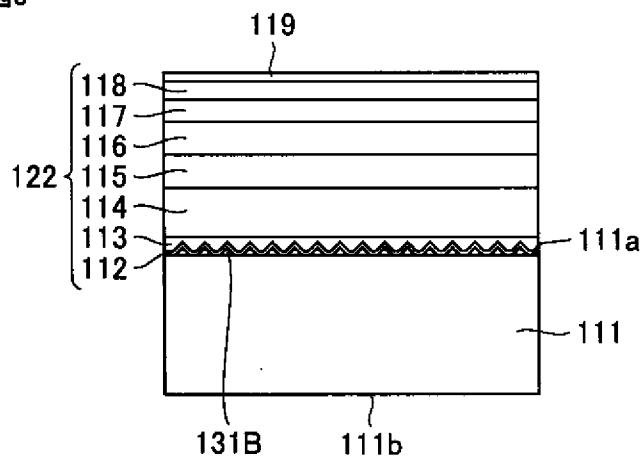
[図2]

図2



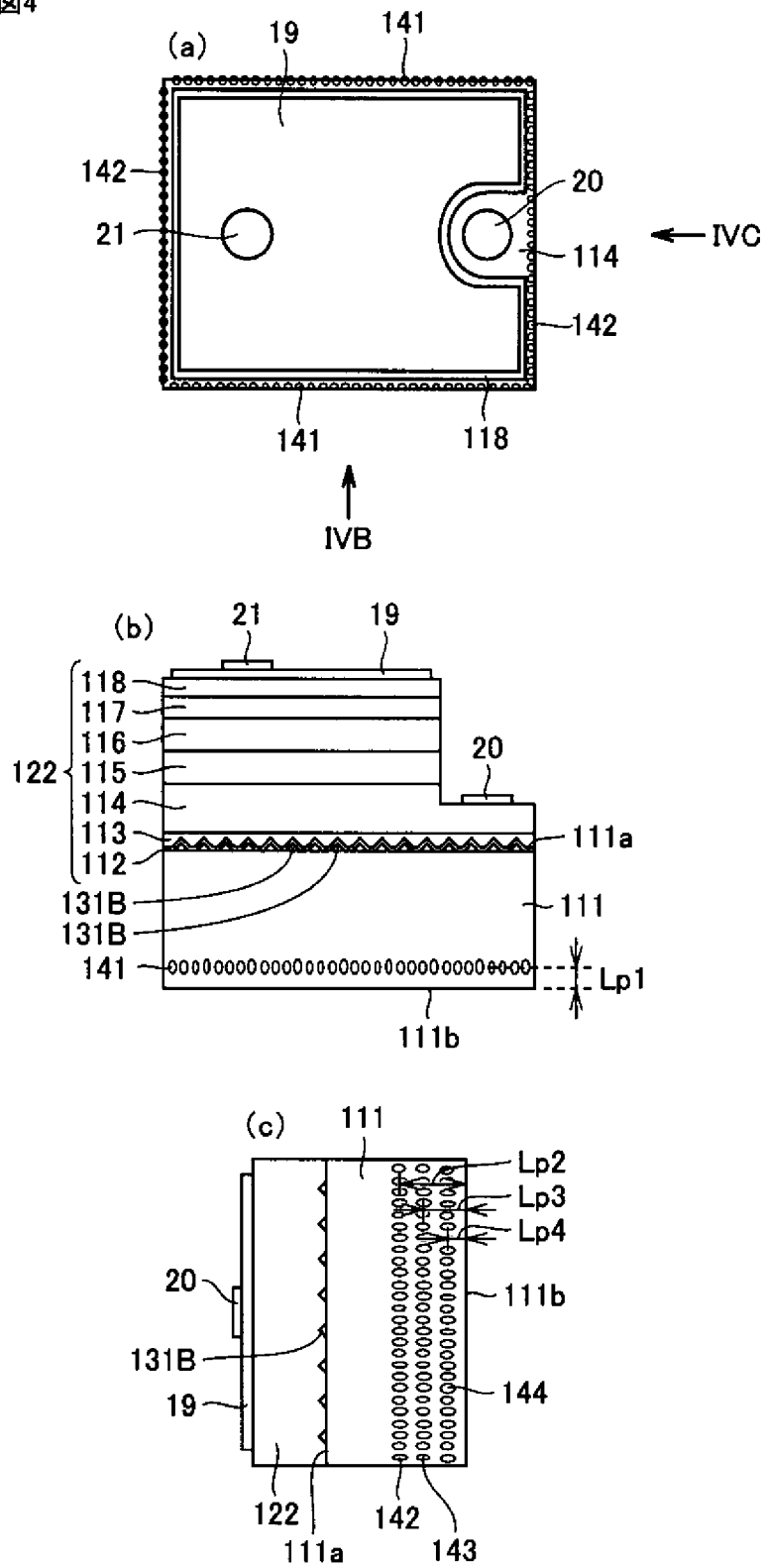
[図3]

図3



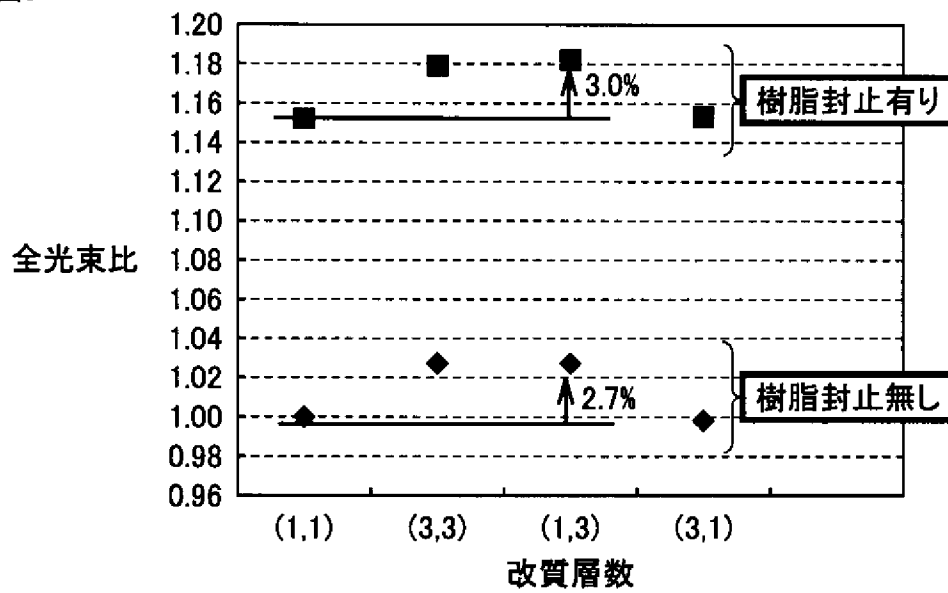
[図4]

図4



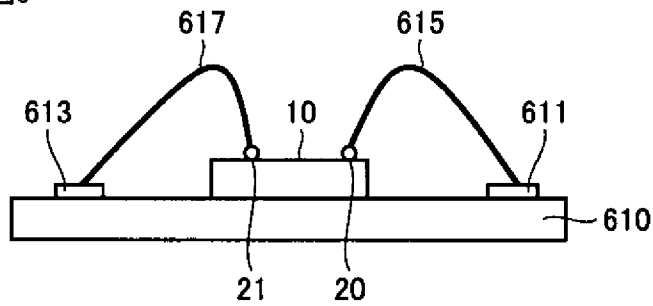
[図5]

図5



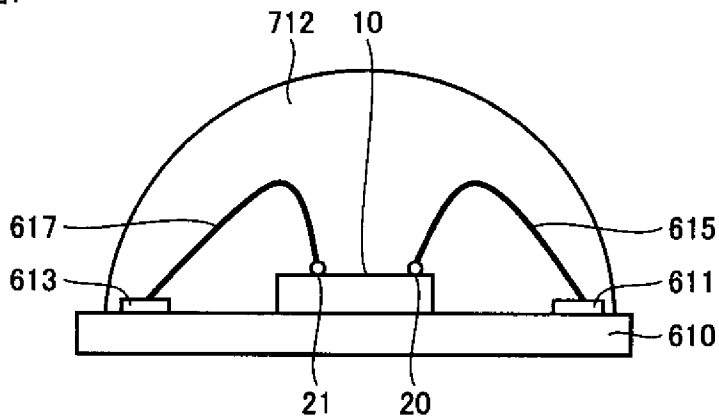
[図6]

図6



[図7]

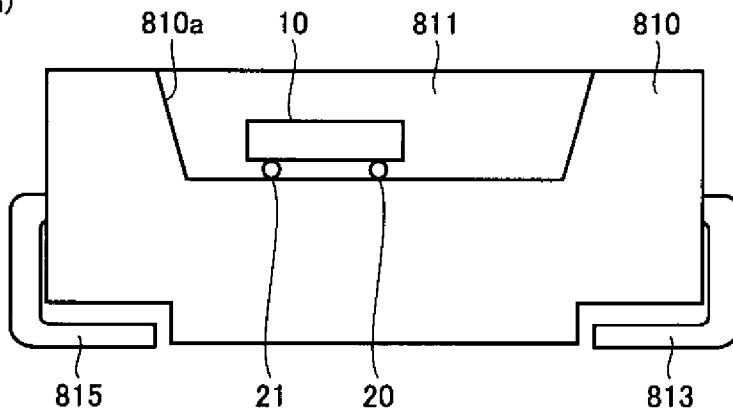
図7



[図8]

図8

(a)



(b)

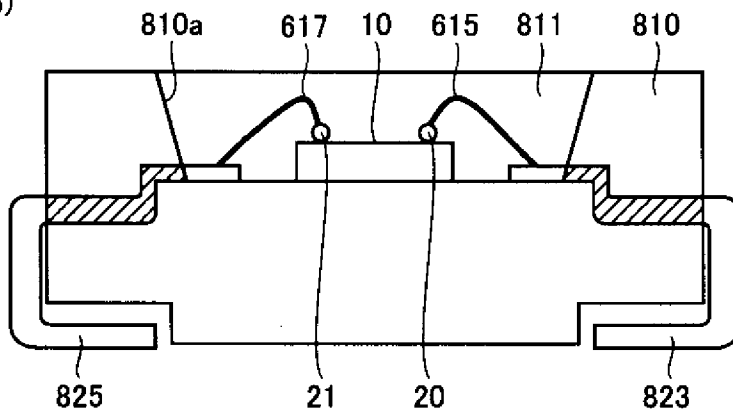
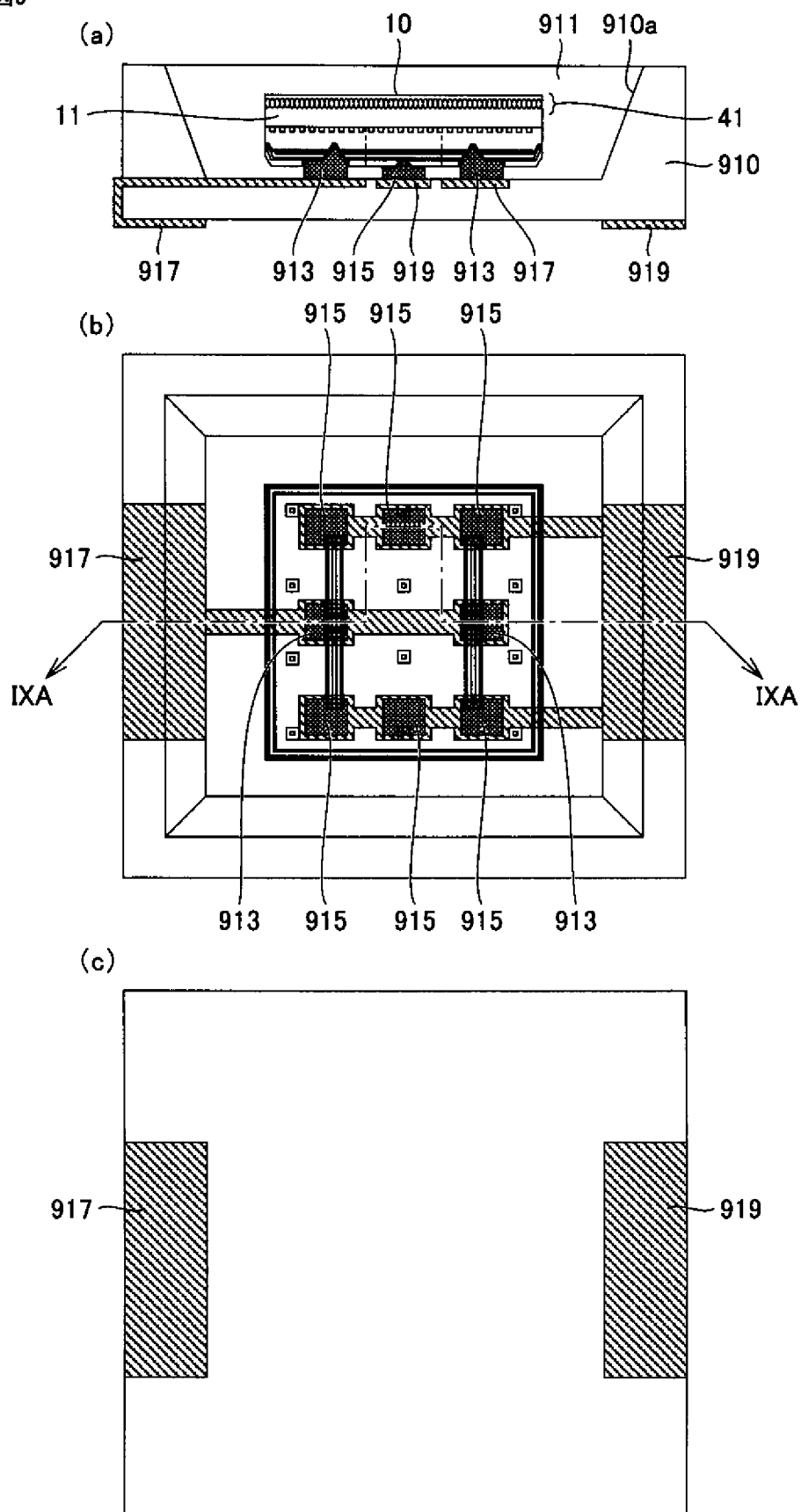


图9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/065322

A. CLASSIFICATION OF SUBJECT MATTER H01L33/22(2010.01)i, H01L33/48(2010.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L33/22, H01L33/48		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2011/090024 A1 (Sharp Corp.), 28 July 2011 (28.07.2011), paragraphs [0042] to [0044]; fig. 2(b), 2(c) & US 2012/0292642 A1 & CN 102714152 A & KR 10-2012-0092721 A	1-5
Y	JP 2012-79720 A (Toyoda Gosei Co., Ltd.), 19 April 2012 (19.04.2012), paragraphs [0025] to [0027]; fig. 1, 2 & US 2012/0083063 A1 & CN 102447023 A	1-5
Y	JP 2013-21250 A (Toshiba Corp.), 31 January 2013 (31.01.2013), paragraphs [0013] to [0037]; fig. 1 & US 2013/0015481 A1	1-5
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 01 August, 2014 (01.08.14)		Date of mailing of the international search report 19 August, 2014 (19.08.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/065322

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-51260 A (Toyoda Gosei Co., Ltd.), 14 March 2013 (14.03.2013), paragraphs [0015] to [0016]; fig. 1 (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L33/22(2010.01)i, H01L33/48(2010.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L33/22, H01L33/48			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	WO 2011/090024 A1（シャープ株式会社）2011.07.28, [0042]-[0044], 図 2(b), 2(c) & US 2012/0292642 A1 & CN 102714152 A & KR 10-2012-0092721 A	1-5	
Y	JP 2012-79720 A（豊田合成株式会社）2012.04.19, 【0025】 - 【0027】, 図 1, 2 & US 2012/0083063 A1 & CN 102447023 A	1-5	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 01.08.2014		国際調査報告の発送日 19.08.2014	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 小濱 健太 電話番号 03-3581-1101 内線 3255	2K 4009

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-21250 A (株式会社東芝) 2013. 01. 31, 【0013】 - 【0037】 , 図 1 & US 2013/0015481 A1	1-5
Y	JP 2013-51260 A (豊田合成株式会社) 2013. 03. 14, 【0015】 - 【0016】 , 図 1 (ファミリーなし)	1-5