



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I550649 B

(45) 公告日：中華民國 105 (2016) 年 09 月 21 日

- (21) 申請案號：099123518 (22) 申請日：中華民國 99 (2010) 年 07 月 16 日
- (51) Int. Cl. : *H01B5/14 (2006.01)* *H05K9/00 (2006.01)*
G06F3/041 (2006.01) *H05B33/26 (2006.01)*
- (30) 優先權：2009/07/16 南韓 10-2009-0065103
 2009/07/16 南韓 10-2009-0065106
- (71) 申請人：L G 化學股份有限公司 (南韓) LG CHEM, LTD. (KR)
 南韓
- (72) 發明人：李東郁 LEE, DONG-WOOK (KR)；黃仁哲 HWANG, IN-SEOK (KR)；全相起
 CHUN, SANG-KI (KR)；黃智泳 HWANG, JI-YOUNG (KR)；崔賢 CHOI, HYEON
 (KR)；洪瑛駿 HONG, YOUNG-JUN (KR)；金秀珍 KIM, SU-JIN (KR)；金起煥
 KIM, KI-HWAN (KR)
- (74) 代理人：葉璟宗；詹富閔；鄭婷文
- (56) 參考文獻：
 TW 200818981A KR 10-2008-0042111A
 WO 2008/029776A1
- 審查人員：鍾文正
- 申請專利範圍項數：30 項 圖式數：25 共 57 頁

(54) 名稱

電導體及其製備方法

CONDUCTOR AND METHOD FOR MANUFACTURING THE SAME

(57) 摘要

本發明係有關於一種電導體，其包括：一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之 30% 或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為 2% 或以上。

A conductor is disclosed, which comprises: a transparent substrate; and an electric conductive pattern that is provided on at least one side of the transparent substrate, wherein 30% or more of the entire area of the transparent substrate has the electric conductive pattern in which a ratio (distance distribution ratio) of standard deviation in respects to an average value of distances between adjacent intersection points of the straight line and the electric conductive pattern is 2% or more when the straight line that crosses the electric conductive pattern is drawn.

指定代表圖：

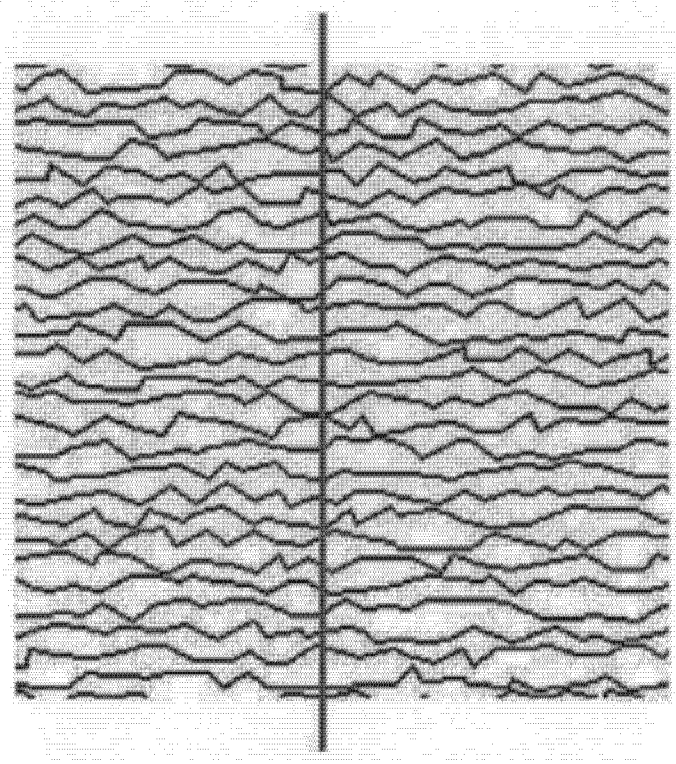


圖 1

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：99123518

※ 申請日：99.07.16

※IPC 分類：

H01B 5/14

H05K 9/00

G06F 3/04

H05B 33/56

(2006.01)

(2006.01)

(2006.01)

(2006.01)

一、發明名稱：(中文/英文)

電導體及其製備方法

Conductor and Method for Manufacturing the Same

二、中文發明摘要：

本發明係有關於一種電導體，其包括：一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之 30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為 2%或以上。

三、英文發明摘要：

A conductor is disclosed, which comprises: a transparent substrate; and an electric conductive pattern that is provided on at least one side of the transparent substrate, wherein 30% or more of the entire area of the transparent substrate has the electric conductive pattern in which a ratio (distance distribution ratio) of standard deviation in respects to an average value of distances between adjacent intersection points of the straight line and the electric conductive pattern is 2% or more when the straight line that crosses the electric conductive pattern is drawn.

四、指定代表圖：

(一)本案指定代表圖為：圖（ 1 ）。

(二)本代表圖之元件符號簡單說明：無。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種電導體以及製備該電導體之方法。

本申請案主張享有於2009年07月16日向韓國專利局申請之韓國專利申請案第10-2009-0065103以及10-2009-0065106號之優先權，且其所揭露之所有範圍皆可併入本發明中。

【先前技術】

一般而言，一個顯示裝置意指電視或電腦的螢幕，其中包含了形成影像之顯示二極體及支撐該顯示二極體的外殼。

在顯示二極體部份，舉例有電漿顯示面板(PDP)、液晶顯示(LCD)、電泳顯示(electrophoretic display)及陰極射線管(CRT)。在顯示二極體內，可包括有紅綠藍(RGB)像素圖案以及附加的濾光片來形成影像。

濾光片包括：至少一抗反射膜可以用來防止由外面射入的光線再反射出去；近紅外線遮蔽片，用來遮蔽顯示二極體內所產生的近紅外線，以防止如遙控器等或類似的電子裝置運作異常；顏色校正片，係用以增加顏色純度，其係藉由加入顏色控制染料來控制色調；以及電磁波遮蔽片，用以遮蔽當顯示裝置作用時顯示二極體內所產生的電

磁波。在此，電磁波遮蔽片係包括一透明基板、及一形成在基板上之金屬網狀圖案。

同時，在有關顯示裝置方面，由於網路協定電視(IPTV)的加速普及，對於不用額外的輸入裝置如遙控器，而使用手做為直接輸入裝置的觸控功能需求在增加。此外，對特定點辨識功能及多觸點功能以執行手寫是需要的。

可執行上述功能的觸控面板可分為以下幾類。

一種為電阻式，其係透過一電流或電壓值之改變來偵測位置，其中該位置係於施有直接電壓之狀態下以壓力按壓；一種為電容式，其係於交流電壓狀態下，使用電容量耦合；以及一種為電磁波式，其係於施予磁場之狀態下，藉由改變電壓來偵測選取位置。

其中，電阻式及電容式觸控面板是最為普及，其可利用透明導電片(如ITO片)並藉由電接觸或電容量的改變來辨識觸控。然而，因為透明導電片有100 ohms/square或以上的高電阻，當大型量產時其敏感度較低，且當螢幕尺寸增加時，ITO片的成本會快速增加，而使商品化不易。為了克服此點，不少努力是致力於使用具高導電性的金屬圖案來實現大型化。

如上所述，在顯示裝置內，當包含了電磁波遮蔽膜或包含了含有金屬圖案的觸控面板，其會與顯示器的像素圖案、電極圖案、或其他光學片的圖案產生干涉，而引起波紋(Moire)現象。在此，波紋(Moire)係表示由兩個或以上規律圖案重疊而產生干涉圖案。

例如，在電漿顯示面板(PDP)中，因為電漿顯示面板(PDP)之像素圖案和濾光片之電磁波遮蔽的金屬網狀圖案共存，故波紋(Moire)現象可能發生。因此，一般來說，如果電漿顯示面板(PDP)的規格已決定，則必需解決波紋(Moire)現象。

如上所述，為了去除波紋(Moire)現象，遮蔽電磁波金屬網狀圖案的線寬、及線距、及角度可適度控制，但存在問題在於，需要根據不同顯示的大小、及像素的形成方法來調整不同的圖案。

尤其，在目前發展的電漿顯示面板，為了實踐高解析度，加入更準確的像素圖案，而如此會發生波紋(Moire)的機率是增加的。因此，僅利用已知圖案的線寬、線距及角度只能有限的改善波紋(Moire)。

【發明內容】

本發明係為了解決上述習知技術中之問題而提出，且本發明之一目的係在於提供一種電導體，其具有一圖案，且該圖案不會阻礙視野、具有優秀的導電度、且可防止波紋(Moire)現象，且本發明另提供一種該電導體之製備方法。

本發明一實施態樣係提供一電導體，其包括：一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離

的標準差之比例(距離分布比例)係為2%或以上。較佳地，跨過該導電圖案之直線係成一線，且該線係使其與導電圖案相交之相交點之間最近距離的變異為最小。此外，其可為向導電圖案之任何一點之正切線垂直地延伸的線。

本發明另一實施態樣係提供一種電導體之製備方法，其包括：於一透明基板上形成一導電圖案；其中，該透明基板之整個面積之30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為2%或以上。該導電圖案可使用印刷法、光微影法、照相法、使用光罩之方法、濺鍍法、或噴墨法形成。

本發明又一實施態樣係提供一種電導體，其包括：一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之30%或以上係以封閉圖形所形成，該封閉圖形係連續分布，且該電導體具有該導電圖案，該導電圖案中該封閉圖形之面積平均值之標準差之比例(面積分布比例)係為2%或以上。

本發明再一實施態樣係提供一種電導體之製備方法，其包括：於一透明基板上形成一導電圖案；其中，該透明基板之整個面積之30%或以上係由封閉圖形形成，該封閉圖形係連續分布，且該電導體具有該導電圖案，該導電圖案中該封閉圖形之面積平均值之標準差之比例(面積分布比

例)係為2%或以上。該導電圖案可使用印刷法、光微影法、照相法、使用光罩之方法、濺鍍法、或噴墨法形成。

本發明更一實施態樣係提供一種電磁波屏蔽膜，其包括一電導體、一觸控面板、一顯示器、以及有機發光二極體(OLED)光源(lightning)。

根據本發明具體實施例，其電導體應不會妨礙視野，有良好導電性，且可防止波紋現象。此外，因為本發明之電導體，在想要的圖案已事先決定後，可使用不同方法來製作，如印刷方式、光蝕刻微影方式、光微影方式、使用光罩的方式、濺鍍方式、或噴墨方式，其製程容易且成本低。

【實施方式】

以下將詳細解說本發明。

本發明之電導體係包括：一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為2%或以上。

此外，本發明之另一電導體係包括一透明基板；以及一導電圖案，其係配置於該透明基板之至少一側，其中，該透明基板之整個面積之30%或以上係由封閉圖形形成，該封閉圖形係連續分布，且該電導體具有該導電圖案，該導

01年3月23日修(更)正替換頁

電圖案中該封閉圖形之面積平均值之標準差之比例(面積分布比例)係為2%或以上。

如習知技術中所示，當形成有透明前側導電層時，會有高電阻的問題。此外，當使用如網格法(grid method)或線性法(linear method)時，該以一種規律圖形形成的導電圖案係包含於一規律性內部結構中，例如，一具有畫素結構的顯示器、一具有規則性圖案結構的光學膜、或一包含有一薄膜或電極結構的顯示器，由於燈源係鄰近於圖案結構，而圖案之間發生相應的干涉，因此則產生了波紋(Moire)現象。而若產生波紋現象，則會降低視覺辨識能力(可見度)。因此，為了解決此問題，本發明中，考量到規則性圖案會造成波紋，因此藉由使圖案不規則化而防止波紋發生。

本發明中，如上所述，透明基板之整個面積之30%或以上，較佳係70%或以上，係具有導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為2%或以上。因此，可提供一可防止波紋現象發生的電導體，且可同時具有優秀的電導度以及光學特性。

本發明中，該跨過導電圖案的直線較佳是一線，且該線係使直線與導電圖案相交得到之相交點，其相鄰的相交點的距離的標準差為最小值。並且，該跨過導電圖案的直線較佳是一線，且該線係向導電圖案之任何一點之正切線垂直地延伸。

本發明之電導體中，該跨過該導電圖案之直線與該導電圖案相交之相交點之數目較佳為80或以上。

該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為2%或以上，更佳為10%或以上，再更佳為20%或以上。

較佳地，當該直線與導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為2%或以上時，該圖案相對於透明基板之整個面積係為30%或以上。如上述，其他型式的導電圖案可配置於形成有導電圖案之透明基板表面之至少一側的部位。

本發明之電導體中，較佳係具有100個封閉圖形。

該封閉圖形之面積平均值之標準差之比例(面積分布比例)較佳係為2%或以上，更佳係為10%或以上，再更佳係為20%或以上。

較佳地，當其面積平均值之標準差之比例(面積分布比例)為2%或以上時，該透明基板之整個面積中以封閉圖形所形成之圖形比例為30%或以上。如上所述，其他型式的導電圖案可配置於形成有導電圖案之透明基板表面之至少一側的部位。

如畫素圖案、或彩色濾光片圖案，將本發明之電導體配置於離具有例如規律性圖案之裝置5 cm或以下之處後，以相對於垂直透明基板之線呈0至80°度角的地方觀察裝置時，則不會於該裝置中觀察到由於波紋現象所造成的干涉圖案。

此外，當本發明之電導體用於作為電磁波屏蔽(EMI)膜以生產42英吋PDP時，為了測得電磁波屏蔽(EMI)能力等級，以3m的間距距離測量30 MHz 至1000 MHz頻率區域帶，如此則可確認其電磁波屏蔽(EMI)能力等級是B等級(Class B level)或以上。同時，以相對垂直透明基板之線呈0至80°度角的地方觀察PDP時，未觀察到由波紋現象所造成的干涉圖案。

再者，使用本發明之電導體生產40英吋投影電容型觸控螢幕時，係使用線性估量來測量觸控螢幕的精確度，因此相對習知之ITO-基觸控螢幕，可使觸控螢幕具有更高的精確度。此外，以相對垂直觸控螢幕之線呈0至80°度角的地方觀察PDP時，未觀察到由波紋現象所造成的干涉圖案。

並且，當圖案完全地為不規律狀時，該線的分佈中，可能會有較疏部位以及較密部位的差異。於線的分佈中，即使線寬已非常細，仍可能發生視覺辨識的問題，且亦無法達到電導體所需要的條件。例如，當使用於電磁波屏蔽時，若圖案係完全的不規律且某些圖案之間的間距很寬時，電磁波可穿過該具有寬間距的圖案，如此則會造成不良。此外，當使用其時，若形成較鬆的圖案，由於電阻或電容為不規律，因此可能使觸控位置辨識錯誤。為了解決此問題，本發明中，當形成導電圖案時，該規則性或不規則性可適當地協調。例如，設置有基本單元，而使不會觀察到導電圖案、或是不會產生局部導電，且該導電圖案可不規律性地形成於基本單元中。若使用上述方法，由於藉

由防止導電圖案的分佈出現於任何位置，因此可補償可見度且可滿足產品所需的要求。

如上所述，為了達到電導體的電導性以及可見度一致，於一單位面積中該圖案的開口率(opening ratio)較佳為一致。較佳地，以直徑為20 cm預設圓為基準，該電導體之滲透率偏差(permeability deviation)為5%或以下。此狀態下，電導體可防止局部性的導電。

本發明中，該導電圖案可由直線形成，或是經各種如曲線、波浪線、以及Z字形線修飾。並且，上述之至少二種線可互相混合。

圖1及圖2係為本發明一較佳實施例之導電圖案，該導電圖案上係畫有一預設的線。然而，本發明並不僅限於此。圖1係為一種一維的狀態，其中導電圖案並沒有互相交叉；而圖2係為一種二維的狀態，其中導電圖案彼此間互相交叉且某些區域中係為封閉的圖形。圖6係顯示有其他的導電圖案的例子，然而本發明並不僅限於此。

圖3為本發明一較佳實施例之導電圖案。其中該圖案之面積分佈比例係為20%或以上，例如，20至35%。

本發明一較佳實施例中，導電圖案可為一可形成凡諾氏圖像(Voronoi diagram)之一邊界形圖形。

本發明中，波紋(Moire)現象(錯網斑紋現象)可藉由將導電圖案形成凡諾氏圖像(Voronoi diagram)之邊界型圖形圖案而避免。凡諾氏圖像(Voronoi diagram)係一種圖案，其係經由將對應點與附近的點比較後，將離該對應點之最近

區域填滿，當凡諾氏圖像 (Voronoi diagram) 產生點 (generator dots) 出現於一區域中，該區域會被填滿。例如，當整個國家中的大型折扣商店係以點來表示，而消費者發現了最近的大型折扣商店，此表示出每個折扣商店的經濟區域之圖形。亦即，若每個空間充滿了六角形，而每個正六邊形的點係經由凡諾氏 (Voronoi) 產生器而設定，則此導電圖案可能會形成一蜂巢結構。本發明中，當導電圖案經由使用凡諾氏圖像 (Voronoi diagram) 產生器而作成時，其優點在於可得到可防止波紋 (Moire) 情形發生的複雜圖形。圖 3 係為使用凡諾氏圖像產生器所形成之圖案。其他的導電圖案之例子係示於圖 7 至圖 9，然而本發明並不受此限制。

本發明中，可藉由規則地或不規則地設置凡諾氏圖像 (Voronoi diagram) 形產生器，以使用該由產生器所得到的圖形。

當該導電圖案如上述形成一凡諾氏圖像 (Voronoi diagram) 之邊界型式圖案，為了解決辨識問題，當產生了凡諾氏圖像 (Voronoi diagram) 產生器時，該規則性或不規則性可適當地協調。例如，將該具有一預定尺寸之面積設為是一具有圖案之面積之基本單元之後，則會產生點，且使點於基本單元中的分布是不規則的，如此則可產生凡諾氏圖案 (Voronoi pattern)。若使用上述方法，則可藉由防止線的位置分布於一點上，而補償可見度。

如上述，當為了達到電導體之導電均勻度以及可見度，使基本單元面積中之圖案開口比為固定時，則可控制

凡諾氏圖像 (Voronoi diagram) 產生器之每單位面積的數目。同時，當凡諾氏圖像 (Voronoi diagram) 產生器之每單位面積的數目受到適當控制時，該單位面積較佳為 5 cm^2 或以下，且更佳為 1 cm^2 或以下。該凡諾氏圖像 (Voronoi diagram) 產生器之每單位面積的數目較佳係 25 至 $2,500/\text{cm}^2$ ，且更佳為 100 至 $2,000/\text{cm}^2$ 。

單位面積中形成圖案的該些圖形中，至少一者較佳具有與其他圖形不同的形狀。

根據本發明之另一實施態樣，該導電圖案可具有邊界型圖案圖形，該圖形係由至少一三角形所形成，且該三角形係形成一德洛涅 (Delaunay) 圖案。詳細地說，該導電圖案之形狀係為三角形之邊界形狀，且該三角形係形成一德洛涅 (Delaunay) 圖案；或是，該導電圖案之形狀係為形成德洛涅圖案的至少二個三角形之邊界形狀。

藉由使用導電圖案，並經由使圖形形成邊界型形狀，且該圖形係由至少一形成德洛涅圖案之三角形形成，可使光的散射以及干涉之副作用減到最小。德洛涅 (Delaunay) 圖案是一種圖案，其係藉由將德洛涅 (Delaunay) 圖案產生器點配置於一面積中，該面積中之圖案會被填滿，並將三個附近的點連接使成為一三角形，如此，當畫一個周圓並使該周圓包含了三角形之所有角時，則不會有其他的點落在圓之內。為了形成該圖案，以德洛涅圖案產生器為基礎，重複德洛涅三角形化以及圓的形成。德洛涅三角形化可藉由一方式達成，該方式係藉由將三角形的所有最小角度最

大化來避免細長(thin)三角形。德洛涅圖案的概念係由鮑里斯德洛涅(Boris Delaunay)於1934年提出。形成德洛涅圖案的例子係示於圖7中。此外，德洛涅圖案的例子係示於圖11至圖13中。然而，本發明之範疇並不限於此。

藉由規律地或不規律地設置德洛涅圖案產生器，由此產生器所得到的圖案可做為形成圖形之邊界圖案，其中該圖形係由至少一形成德洛涅圖案之三角形所形成。本發明中，當使用德洛涅圖案產生器形成導電圖案時，本發明具有可輕易地防止複雜圖案中波紋情形產生的優點。

當導電圖案係以一圖形之邊界形狀形成時，且該圖形係由至少一形成德洛涅之三角形所形成時，如上述，為了解決辨識問題以及局部導電問題，當產生德洛涅圖案產生器時，該規則性或不規則性可適當地協調。例如，於有圖案的面積中產生有不規律且一致的標準點。在此，該不規律性係指該些點之間的距離並非固定，且一致性係指每單位面積中所包含有的點的數目彼此間係相同。

用於產生不規律以及一致的標準點的方法將於下詳述。如圖14之1所示，預定的點會形成於整個表面上。然後，測量該些所產生的點之間的間距，當點之間的間距小於預設值時，移除該點。並且以該些點為基底形成德洛涅三角形圖形，且當三角形面積大於預設的值時，將點加入至該三角形中。當上述的步驟重複進行後，如14之2所示，則會產生不規律且一致的標準點。而後，即形成包含一所產生標準點之德洛涅三角形。於此步驟中，可藉由使用德洛涅

圖案來進行。若使用上述方法，可藉由防止線於一點上之分佈位置，而補償可見度。

如上述，為求電導體之均勻導電性以及可見度，當於一基本單元面積中圖案的開口率是固定不變時，則無法控制凡諾氏圖像產生器之每單位面積數目。此時，當均勻地控制德洛涅之每單位面積數目時，該單位面積較佳為 5 cm^2 或以下，且更佳為 1 cm^2 或以下。該德洛涅圖案每單位面積之數目較佳為25至 $2,500/\text{cm}^2$ ，且更佳為100至 $2,000/\text{cm}^2$ 。

該些單位面積中所形成的圖案之圖形中，至少一較佳具有與其他圖案不同的圖形。

本發明中，當使用下述方法形成導電圖案於透明基板上時，可使所形成之線寬以及線高一致。根據本發明之一實施態樣，導電圖案之至少一部位可與其餘圖案不同。而所求的導電圖案可經由此特徵達成。例如，當為了達成目的而需使面積部位之電導度需高於其餘時，或是當觸控面板電極必須要求面積部位觸控辨識度更敏銳時，對應面積的導電圖案以及剩下面積彼此間可不同。該印刷圖案之線寬以及線間距可彼此不同，如此導電圖案之至少一部位會與其他印刷圖案不同。例如，於電容式觸控螢幕中，不論與面板側邊連接的部位是否具有高導電度，都會被視為是一個很大的問題。

本發明之一實施態樣中，該電導體可包括一個沒有形成導電圖案之區域。

為了達到最大的波紋現象防止效果，該所形成之導點圖案可使形成圖形(具有非對稱結構)之圖案面積大於整個圖案面積之10%或以上。此外，可使圖形之面積大於整個導電圖案的10%或以上，且該圖形中至少一條線係與其他線之長度不同，其中該至少一條線係連接任何一形成凡諾氏圖像的圖形的中央點、以及形成與圖形導通的邊界之鄰近圖形的中央點。

當製得導電圖案時，當圖案設計於一有限區域中時，該方法中可將有限區域重複並連接成一大面積圖案。而為了重複地連接該圖案，重複的圖形可經由將每一四邊形之該些點的位置固定來彼此連接。同時，該有限區域之面積較佳為 1 cm^2 或以上，更佳 10 cm^2 為或以上，以防止規律性導致之波紋現象產生。

該波紋現象可經由圖案來避免，但波紋現象的防止可藉由控制導電圖案之線寬以及間距來達到最大化。詳細地說，該剩餘的波紋現象可藉由將導電圖案中之細線寬設為100微米或以下，較佳為0.1至30微米，更佳為0.5至10微米，再更佳為1至5微米來避免。此外，藉由使導電圖案的間距不與顯示器的畫素單元尺寸相同，例如，當顯示器的子畫素之長軸方向為250微米時，藉由避免將導電圖案間距設為250微米，可避免由於畫素干擾所導致之顯示器顏色的扭曲現象產生。圖27係顯示依據不同線寬以及間距所產生之波紋現象。依據將線寬以及間距改變為10微米或以下之對於波紋的評估結果，當為1.3微米時，可消除該殘留的波紋產

生的現象。此外，250間距時，會觀察到彩虹光。因此，可確認對於如LCD之顯示器的畫素長軸長度的關聯性。

本發明中，首先當所需圖案型式被決定後，可使用印刷法、光微影法、照相法、使用光罩之方法、濺鍍法、或噴墨法於透明基板上形成具有細線寬的精確導電圖案。當圖案型式決定後，可使用凡諾氏圖像產生器，如此可輕易地決定出複雜的圖案型狀。於此，凡諾氏圖像產生器係指將該些點進行配置，因此如上述形成凡諾氏圖像。然而，本發明之範疇並不限於此，且當所需圖案型式決定後亦可使用其他方法。

該印刷方法可使用一方法，係將一包括導電圖案材料之膏狀物，以一預定圖案形狀移轉至該透明基板上。該移轉之方法並無特殊限制，而上述圖案形狀係形成於圖案轉移基底(如，凹板、或網板)上，再使用此方法將所求的圖案轉移至透明基板上。該形成圖案形狀於圖案轉移基底上之方法，可使用習知技術中所用之方法。

該印刷方法並無特殊限制，例如可使用平板印刷(offset printing)、網板印刷(screen printing)、凹版印刷(gravure printing)、柔版印刷(flexo printing)、以及噴墨印刷(inkjet printing)，且此些方法中，可單一個或多個方法混合使用。該印刷方法可使用滾筒法(roll to roll method)、滾筒對板(roll to plate)、板對滾筒(plate to roll)、或板對板(plate to plate)方法。

該平板印刷之製備方法，可將膏狀物填充於形成有圖案之凹模(intaglio)後，使用矽橡膠(稱為敷層(blanket))進行第一轉移；以及，藉由將敷層與透明基板緊密接觸而進行第二轉移。該網板印刷之製備方法，可將膏狀物形成於有圖案之網板上後，透過推擠擠壓網板而直接將該膏狀物形成於基板上。該凹版印刷之製備方法，可將膏狀物填充於形成有圖案之凹模後(且該圖案係形成於捲曲的滾筒上)，將其移轉至透明基板上。本發明中，上述方法可單獨或組合使用。此外，亦可使用習知技術中為人所知之技術。

平板印刷中，因為敷層具有卸除的特性，大部分的膏狀物會移轉至透明基板(如，玻璃)上，因此不需要分離敷層之清洗步驟。該凹模可經由將玻璃進行精確蝕刻而形成預定的導電圖案於玻璃上，並可以金屬或DLC(類鑽石碳)塗布於該玻璃表面使具有維持性。該凹模亦可經由蝕刻金屬板來製作。

本發明中，為了得到更精確的導電圖案，較佳係使用平板印刷法。圖4係說明了使用平板印刷之方法。如圖2所示，於第一步驟中(圖4A)將膏狀物使用刮刀44填充於凹模42之圖案中後，將該敷層43旋轉進行第一轉移；而於第二步驟中(圖4B)，將該敷層43旋轉以於該透明基板41之表面進行第二移轉。

本發明中，不限於上述印刷方法，亦可使用光微影法。例如，光微影法可將導電圖案材料形成於透明基板之整個表面，且光阻層係形成於其上，再使用選擇性曝光以及顯

107年3月11日修正
劃線頁(本)

像步驟(phenomenon process)圖案化光阻層，並使用圖案化光阻層做為一遮罩以圖案化導電圖案，並將光阻層移除。

本發明可使用光微影法。例如，將含有鹵化銀之圖案感光材料塗布於透明基板上方後，可經由選擇性曝光及顯影該感光材料而形成圖案。其詳細例子將於下描述。首先，將負型光阻材料塗布於基板上，該基板係後續將形成圖案於其上。此時，該基板可使用聚合物薄膜，如PET、乙醯基賽璐璐(acetyl celluloid)、及其相似物。該上方塗布有感光材料之聚合物薄膜材料係稱為薄膜(film)。該負型光阻材料係使用鹵化銀，其中AgBr對於光線非常敏感且可與其均勻反應；以及少量的AgI，係與AgBr互相混合。由於使用一般負型光阻材料經圖案化顯影所得到的圖案係負型圖案(其係與實物之光影相反)，該圖案係使用具有圖案形狀(較佳係為一不規律圖案形狀)的光罩來形成。

為了增加使用光微影法以及照相步驟所得到之導電圖案的導電度，可更進行鍍膜處理。該鍍膜處理可使用無電鍍方法來達成，可使用銅或鎳作為鍍材，且銅鍍完成後，可於其上進行鎳鍍，但本發明並不限於此。

本發明可使用一使用光罩之方法。例如，可將一具有預定導電圖案形狀之光罩配置與基板接近後，並將導電圖案材料沉積於基板上而進行圖案化。此時，該沉積方法可使用一藉由熱或電子束之熱沉積法、PVD(物理氣相沉積)法(如濺鍍)、以及使用一有機金屬材料之CVD(化學氣相沉積)法。

本發明中，該透明基板並無特殊限制，但其較佳係使用光穿透度為50%或以上(較佳為75%或以上)之基板。詳細地說，可使用玻璃作為透明基板，且亦可使用塑膠基板、或塑膠薄膜。關於該塑膠基板或薄膜，可使用習知技術中所用的材料，例如，由一種或多種樹脂所形成之材料，且該樹脂係選自：聚丙烯(polyacryls)、聚胺基甲酸乙脂(polyurethanes)、聚酯(polyesters)、聚環氧樹脂(polyepoxyes)、聚烯烴(polyolefines)、聚碳酸酯(polycarbonates)、以及纖維素(celluloses)。詳細而言，較佳係使用可見光之穿透度為80%或以上之薄膜，例如PET(聚對苯二甲酸乙二酯，Polyethylene terephthalate)、PVB(聚乙烯醇縮丁醛，polyvinylbutyral)、PEN(聚萘二甲酸乙二酯，polyethylene naphthalate)、PES(聚醚磺，polyethersulfon)、PC(聚碳酸酯，polycarbonate)、以及醋酸纖維素(acetyl celluloid)。該塑膠薄膜之厚度較佳為12.5至500微米，更佳為50至450微米，再更佳為50至250微米。該塑膠基板可為具有不同功能層層疊結構的基板，該功能層舉例如：氣體阻障層，用以鎖住濕氣及氣體於塑膠薄膜之一側或兩側；以及硬質塗層(hard coat layer)，用以具有張力。塑膠基板中所包括的功能層不限於此，亦可使用其他各種的功能層。

該導電層圖案可直接形成於元件部位上，或可直接形成於本發明之電導體所使用之裝置(例如，顯示器)上，例如，基板。

本發明中，該導電圖案的材料較佳使用具有優秀導電度的金屬。此外，導電圖案材料的特殊阻抗值之範圍係為1 microOhm cm至200 microOhm cm。導電圖案材料之詳細的例子可為：銅、銀、金、鐵、鎳、鋁、奈米碳管，且最佳係銀。導電圖案材料可以顆粒型式使用。本發明中，該導電圖案材料可使用塗布有銀的銅顆粒。

本發明中，當使用包含有導電圖案材料的膏狀物時，該膏狀物除了導電圖案材料以外可更包括一有機黏結劑，以使印刷步驟更容易進行。較佳地，有機黏結劑於燒結過程中具有易揮發性質。該有機黏結劑可為聚丙烯酸樹脂 (polyacryl resin)、聚胺基甲酸乙酯樹脂 (polyurethane resin)、聚酯樹脂 (polyester resin)、聚烯烴樹脂 (polyolefine resin)、聚碳酸酯樹脂 (polycarbonate resin)、以及纖維素樹脂 (cellulose resin)、聚醯亞胺樹脂 (polyimide resin)、聚萘二甲酸乙二酯樹脂 (polyethylene naphthalate resin)、以及變性環氧樹脂 (denatured epoxy resin)，但不於此。

為了改善膏狀物對於透明基板(如，玻璃)的附著性，膏狀物可更包括玻璃融塊 (glass frit)。玻璃融塊可選自：商業產品，但較佳係使用對環保之不含鉛的玻璃。於此，玻璃融塊的平均直徑較佳為2微米或以下，其最大的直徑為50微米或以下。

視所需，更可添加一溶劑至膏狀物中。該溶劑可為二乙二醇丁醚醋酸酯 (butyl carbitol acetate)、卡必醇醋酸酯

(carbitol acetate)、環己酮肟(cyclohexanon)、纖維素醋酸酯(cellosolve acetate)、以及松脂醇(terpineol)，但不限於此。

本發明中，當使用包括有導電圖案材料、有機黏結劑、玻璃融塊(glass frit)、以及溶劑的膏狀物時，導電圖案的重量比較佳為50至90%，有機黏結劑的重量比較佳為1至20%，玻璃融塊的重量比較佳為0.1至10%，且溶劑的重量比較佳為1至20%。

根據本發明之一實施態樣，該導電圖案係被黑化。若將該包括有金屬材料之膏狀物以高溫燒結，則會出現金屬光澤，如此會由於光的反射而降低可見度。而此問題可藉由使導電圖案黑化來解決。為了使導電圖案黑化，可將黑化材料加至用於形成導電圖案的膏狀物中，或是於膏狀物印刷及燒結後再黑化處理該導電圖案，以黑化導電圖案。

作為添加至膏狀物之黑化材料，可使用金屬氧化物、碳黑、奈米碳管、黑色顏料、具有顏色之玻璃融塊、及相似物。在此，膏狀物之組成可包含有50至90 wt%的導電圖案材料；1至20 wt%的有機黏結劑；1至10 wt%的黑化材料；0.1至10 wt%的玻璃融塊；以及1至20 wt%的溶劑。

當於燒結過後進行黑化處理時，該膏狀物的組成可包括50至90 wt%的導電圖案材料；1至20 wt%的有機黏結劑；0.1至10 wt%的玻璃融塊；以及1至20 wt%的溶劑。該燒結過後之黑化處理可包括：浸於氧化溶液中，例如，含有鐵或銅離子之溶液；浸於包含有如氯離子之鹵素離子溶

液中；浸於過氧化氫以及硝酸中；以及使用鹵素氣體處理。

根據本發明之一實施態樣，較佳可藉由分散該導電圖案材料、有機黏結劑、以及玻璃融塊於溶劑中來生產。詳細而言，該有機黏結劑樹脂溶液係經由下述方式形成：將有機黏結劑溶於一溶劑中，添加玻璃融塊，並加入上述作為導電材料之金屬粉末，接著使用三階段滾筒磨粉機，經由柔捏使成塊之金屬粉末以及玻璃融塊均勻分散。然而，本發明並不限於上述之方法。

該導電圖案之線寬係為100微米或以下，較佳為30微米或以下，更佳為25微米或以下。

本發明中，當使用上述膏狀物時，若膏狀物於印刷至上述圖案後並經燒結，則可形成具有導電度之圖案。此時，燒結溫度並無特殊限制，但可為400至800°C，更佳為600至700°C。當形成導電圖案的透明基板為玻璃時，若有必要，於上述燒結步驟中，可依所需將玻璃進行塑形。此外，當使用塑膠基板或薄膜作為形成導電圖案的透明基板時，燒結較佳係於較低的溫度下進行。例如，可於50至350°C的溫度中進行。

較佳地，電導體之導電圖案之線寬係為100微米或以下，較佳為30微米或以下，更佳為25微米或以下；且為5微米或以上。導電圖案線間之間距較佳係為30 mm或以下，更佳為10微米至10 mm，又更佳為50微米至1000微米，且又再更佳為200微米至650微米。導電圖案之高度為1至100微

米，更佳為3微米。該電圖案之線寬以及線高度可藉由上述方法使其均勻化。本發明中，導電圖案的線寬均勻度可為±3微米；而線高度均勻度可為±1微米。

本發明之電導體可連接至一電源器，此時，該開口率之每單位面積之阻值為 0.01 ohm/square 至 1000 ohm/square，且較佳為 0.05 ohm/square 至 500 ohm/square。

本發明可藉由加入外部因子於電導體之特徵中，使電導體限於導引電流所用。在此，以1分鐘為基準，其平均流量為1 A或以下。例如，當使用本發明之電導體作為一電磁波屏蔽(EMI)薄膜時，該所產生之電流係經由接地部位移除。於另一例子中，當本發明之電導體作為觸控面板之一電極層時，本發明之電導體與對應導電基板及接觸(contact)之間會因為電位差而產生電流。於又一例子中，當本發明之電導體作為有機發光二極體(OLED)光源之輔助電極(auxiliary electrode)時，會依照形成在電導體上之對應電極的電位而產生電流。

本發明之電導體中，較佳地，該導電圖案之開口率(亦即，透明基板中不被圖案覆蓋的面積比例)係為70%或以上。

本發明之電導體可用於增加導電度所用。例如，其可用於電磁波屏蔽膜或觸控面板、發光二極體輔助電極。該發光二極體輔助電極可為有機發光二極體(OLED)光源之輔助電極。

本發明之一實施態樣中，係提供一電磁波屏蔽膜，其包括一電導體；且亦提供一包含該電磁波屏蔽膜之顯示裝

置。該電磁波屏蔽膜可更包括一接地部位 (ground portion)，其係與該導電圖案連接，例如，該接地部位可配置於上方配置有該導電圖案之透明基板表面之邊緣部位。此外，電磁波屏蔽膜之至少一側亦可配置有至少一抗反射膜、近紅外線遮蔽片、以及顏色補償膜。根據設計規範 (design specification)，除了上述功能性薄膜以外，可更添加其他種類之功能性薄膜。該電磁波屏蔽膜可應用於顯示裝置，如電漿顯示面板 (PDP)、液晶顯示面板 (LCD)、以及陰極射線管 (CRT)。

例如，該電漿顯示面板可包括二個面板；以及一畫素圖案，其係配置於該二個面板之間。電磁波屏蔽膜可配置於該電漿顯示面板之一側。此外，該電磁波屏蔽膜之導電圖案可直接印刷於電漿顯示面板之一側。如此，該電磁波屏蔽膜之基板可對應至該電漿顯示面板。

當將電磁波屏蔽膜之基板配置於支撐基板或裝置時，可使用一黏合膜來黏著。在此，任何具有黏合張力且黏合後係透明的材料皆可作為黏合膜之材料。例如，可使用 PVB 膜、EVA 膜、PU 膜、及其相似物，但不限於此。該黏合膜並無特殊限制，較佳之厚度為 100 微米至 800 微米。

根據本發明之另一實施態樣，係提供一種包含有本發明之電導體之觸控面板。本發明之觸控面板可包括：一下基板；一上基板；以及一電極層，其係配置於一與該下基板之上基板接觸之一側、以及一與該上基板之下基板接觸

之一側之至少一側上。該電極層可執行X軸以及Y軸方向偵測功能。

在此，該配置於與下基板、以及下基板之上基板接觸之側之電極層；以及配置於與上基板、以及上基板之下基板接觸之側之電極層，此兩電極層之一或二者，可為本發明之電導體。當僅任何一個電極層為本發明之電導體時，其餘可具有習知技術中已知之圖案。

當電極層配置於上基板以及下基板之一側且係形成二層之電極層時，可於下基板以及上基板之間配置絕緣層或間隔層，如此該電極層之間的間距則可保持固定，且不使其導通。較佳地，絕緣層可為黏著劑或熱融樹脂。而電極可與外部電路連接。

如本發明之又一實施態樣，係提供一種有機發光二極體(OLED)光源之輔助電極(auxiliary electrode)，其包括該電導體；本發明亦提供一種包括該輔助電極之有機發光二極體光源。例如，該有機發光二極體光源包括有一第一電極242；一輔助電極243，其係配置於第一電極242上(透明電極(ITO))；一絕緣層244，其係配置於該輔助電極243上；一有機材料層，係為至少一層；以及一第二電極，且該輔助電極243為本發明之電導體。輔助電極243可直接形成於第一電極242上，且包含有透明基板以及導電圖案之電導體可配置於第一電極242上。本發明之有機發光二極體光源之輔助電極係如圖23以及圖24所示。

以下將以實施例解說本發明。然而，實施例僅係為了方便說明而舉例而已，並不用以限制本發明。

[實施例]

[實施例1]

將80重量百分比的粒徑2微米之銀顆粒、5重量百分比的聚酯樹脂、5重量百分比的玻璃融塊溶在10重量百分比的BCA(二甘醇丁醚醋酸酯)溶劑中，以製作銀膠。至於凹模，其所使用之玻璃寬度為20微米，深度為7.5微米，所使用之平均線間距為600微米，其圖案如圖1所示。此時，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為約30%。

在使用圖4所顯示的方法使銀圖案在玻璃基板上形成之後，將平版印刷器(offset printer)在600°C燒結三分鐘以形成如圖1所顯示的圖案。

玻璃基板表面阻抗為0.6 歐姆/平方(ohm/square)。表面阻抗之測量係以玻璃基板上九個點各測量十次，因此，而得到如圖17所示之結果，此時，表面阻抗值及分佈曲線和圖17所顯示相同。此時，標準差為0.018。

40吋PDP係使用玻璃基板來製造，以觀測波紋(Moire)現象。結果，以和PDP表面垂直的線為基準，在0°到80°沒有觀測到任何Moire圖案。此外，當玻璃基板相對於PDP像素旋轉0°到45°之間時，亦沒有觀測到Moire現象。

其所使用玻璃寬度為20微米，深度為7.5微米，其圖案如圖6所示。

使用圖3所顯示的方法使銀圖案在玻璃基板上形成之後，將平版印刷器在600°C燒結三分鐘以形成如圖6所顯示的圖案。此時，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為約50%。

40吋PDP係使用玻璃基板製造，以觀測Moire現象。結果，以和PDP表面垂直的基線為基準，在0°到80°沒有觀測到任何Moire圖案。此外，當玻璃基板相對於PDP像素旋轉0°到45°之間時，亦沒有觀測到Moire現象。其表面阻抗及Moire觀測結果係與圖17和表1中所示相同。

[比較例1]

製作具0.09 mm²見方之網格圖案，而圖案和圖15中所示相同。此時，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為約0%。

40吋PDP係使用玻璃基板製造，可觀測到Moire現象，其結果如表1所示(中間欄，O：觀測到，X：未觀測到)。
[比較例2]

製作如圖16所示相同圖案(間距0.3mm)。同時，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，其相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為約0%。

40吋PDP係使用玻璃基板製造，以觀測Moire現象。結果，以和PDP表面垂直的線為基準，只在 45° 、 90° 、 225° 觀測到Moire圖案。

[實施例3]

將負型感光材料塗佈於PET片基板上以形成圖案。負型感光材料以鹵化銀製作，其中溴化銀對光非常敏感，通常使其與少量碘化銀相混合反應。在PET上製作的不規律性圖案係和實施例1之圖案相同。使用負型光罩而使光穿透已設計好圖案區而不穿透未對應至圖案的部份，根據設定之曝光時間及光強度照射光於其上。以此程序，在感光乳劑層之感光銀可感光而形成潛影(latent image)。將已形成之潛影圖形進行成像程序(photograph process)，以將感光銀為轉換為黑化銀，而於可見相(visible phase)形成光罩圖案之倒置圖案。透過成像程序將黑化銀的圖案形成在PET片基板上，其圖案之性質係列於表2。

[表2]

線寬(微米)	線高(微米)	穿透性(%)
20	6.5	75.6

薄片係以膠黏薄膜黏合於玻璃上。

40吋PDP係使用玻璃基板製造，以觀測Moire現象。結果，以和PDP表面垂直的線為基準，在 0° 到 80° 沒有觀測到任何Moire圖案。此外，當玻璃基板相對於PDP像素於 0° 到 45° 之間旋轉，亦沒有觀測到Moire現象。

[實施例4]

103年3月11日 修正頁(本)
劃線

銀膠製作為：將80重量百分比的粒徑2微米之銀顆粒、5重量百分比的聚酯樹脂、5重量百分比的玻璃融塊溶在10重量百分比的BCA(二甘醇丁醚醋酸酯)溶劑中。至於凹模，其所使用玻璃寬度為20微米，深度為7.5微米，使用凡諾依(Voronoi)圖案。凡諾依圖案係與圖3相同，其係製作成 0.09mm^2 見方之基本單元，在此基本單元上提供不規律性點的分佈。該圖案之封閉圖形之面積分佈比例為23%。

在使用圖4所顯示的方法使銀圖案在玻璃基板上形成之後，將平版印刷器在 600°C 燒結三分鐘以形成如圖3所顯示的圖案。

玻璃基板表面阻抗為0.6 歐姆/平方。表面阻抗之測量係以玻璃基板上九個點測量各十次，因此，而得到如圖18所示之結果，此時，表面阻抗值及分佈曲線和圖18所顯示相同。此時，標準差為0.018。

40吋PDP係使用玻璃基板製造，可觀測到Moire現象。結果，以和PDP表面垂直的線為基準，在 0° 到 80° 沒有觀測到任何Moire圖案。此外，當玻璃基板相對於PDP像素旋轉 0° 到 45° 之間時，亦沒有觀測到Moire現象。

表3係對於圖15(直線寬30微米，直線間距300微米)之已知圖案，其Moire現象的觀察結果(O：觀測到，X：未觀測到)，其係使用實施例4製得之具有不規則圖案之電導體。

表3

素或更小。

[實施例 7]

使用實施例 4 方法所製作圖案來進行黑化處理。詳細來說，黑化處理的為，在常溫下將已製作之導電圖案基板浸入於 1%之 FeCl_3 (由 Kanto Chemical,16019-02 取得)水溶液一分鐘來進行。

上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

【圖式簡單說明】

圖 1 及圖 2 係本發明一實施例之電導體之導電圖案，該導電圖案上係畫有一預設的直線。

圖 3 為本發明一較佳實施例之電導體之導電圖案。

圖 4(A)及圖 4(B)係為平板印刷之流程圖。

圖 5 係為本發明實施例中使用凡諾氏圖像產生器所形成之圖案。

圖 6 為本發明之電導體之導電圖案。

圖 7 至圖 9 為本發明之電導體之導電圖案。

圖 10 係根據本發明實施例使用德洛涅(Delaunay)圖形產生器所形成之圖案。

圖 11 至圖 13 係本發明之電導體之導電圖案。

圖 14 係本發明實施例之德朗奈 (Delaunay) 圖形產生器所形成之圖案之排列。

圖 15 及圖 16 係習知之電導體的導電圖案。

圖 17 係使用本發明實施例之導電圖案，依據電導體位置之表面阻抗值之測量結果。

圖 18 係使用本發明實施例之導電圖案，依據電導體位置之表面阻抗值之測量結果。

圖 19 係以包含導電圖案之電導體作為 PDP 電磁波屏蔽 (EMI) 濾片後，電磁波屏蔽 (EMI) 之效能於頻率 30 到 1000 MHz 範圍之測量結果。

圖 20 係本發明之實施例之含導電圖案之觸控螢幕之結構。

圖 21 係線性評估結果以及觸控螢幕結果比較，其中線性評估結果顯示觸控螢幕之準確性，而觸控螢幕係具有習知透明導電基板 (ITO)。

圖 22 係實施例中所製得之電導體經黑化處理之前及之後相片圖。

圖 23 及 24 係本發明實施例之有機發光二極體光源之輔助電極之結構。

圖 25 係依據不同線寬及間距的波紋現象。

【主要元件符號說明】

41 玻璃

42 凹模

167年3月11日 修正頁(本)
劃線

43 敷層

44 刮刀

241 基板

242 第一電極

243 輔助電極

244 絕緣層

七、申請專利範圍

1. 一種電導體，包括：

一透明基板；以及

一導電圖案，其係配置於該透明基板之至少一側，

其中，該透明基板之整個面積之 30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為 2%或以上，

該透明基板係玻璃、塑膠基板、或塑膠膜，

該導電圖案具有形成一凡諾氏圖像(Voronoi diagram)或一德洛涅圖案(Delaunay pattern)之一邊界型圖案(a boundary type pattern)圖形，以及

使複數點於規則之基本單元中的分布具有不規則性，藉由使用所產生的該些複數點以製作該凡諾氏圖像(Voronoi diagram)或該德洛涅圖案(Delaunay pattern)。

2. 如申請專利範圍第 1 項所述之電導體，其中，跨過該導電圖案之該直線使該直線與該導電圖案相交得到之相交點中相鄰的相交點的距離的標準差為最小值。

3. 如申請專利範圍第 1 項所述之電導體，其中，跨過該導電圖

案之該直線向著該導電圖案之任何一點之正切線垂直地延伸。

4.如申請專利範圍第1項所述之電導體，其中，跨過該導電圖案之該直線與該導電圖案相交之相交點之數目為80或以上。

5.如申請專利範圍第1項所述之電導體，其中，跨過該導電圖案之該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為20%或以上。

6.如申請專利範圍第1項所述之電導體，其中，於該導電圖案中，線寬係為100微米或以下，線間之間距係為30 mm或以下，且該直線離該透明基板之表面的高度為1至100微米。

7.如申請專利範圍第1項所述之電導體，其中相對於一直徑為20 cm之預設圓，滲透率偏差(permeability deviation)為5%或以下。

8.如申請專利範圍第1項所述之電導體，於該電導體中，開口率(opening ratio)係70%或以上。

9.如申請專利範圍第1項所述之電導體，其中於該電導體中，常溫時每單位面積之阻抗值為0.01 ohm/square至1000 ohm/square。

10.如申請專利範圍第1項所述之電導體，其中，該電導體之電流係由一外部因子傳導。

11.如申請專利範圍第1項所述之電導體，其中，1分鐘之平均電流係1 A或以下。

12.如申請專利範圍第 1 項所述之電導體，其中，該導電圖案係被黑化。

13.一種電導體之製備方法，該方法包括：

於一透明基板上形成一導電圖案；

其中，該透明基板之整個面積之 30%或以上係具有該導電圖案，當跨過該導電圖案而劃出一條直線時，該直線與該導電圖案相交得到之相交點，相鄰的相交點之平均距離的標準差之比例(距離分布比例)係為 2%或以上，

該透明基板係玻璃、塑膠基板、或塑膠膜，

該導電圖案具有形成一凡諾氏圖像(Voronoi diagram)或一德洛涅圖案(Delaunay pattern)之一邊界型圖案(a boundary type pattern)圖形，以及

使複數點於規則之基本單元中的分布具有不規則性，藉由使用所產生的該些複數點以製作該凡諾氏圖像(Voronoi diagram)或該德洛涅圖案(Delaunay pattern)。

14.如申請專利範圍第 13 項所述之電導體之製備方法，其中，該導電圖案係使用一印刷法、一光微影法、一照相法、一使用一光罩之方法、一濺鍍法、或一噴墨法形成。

15.如申請專利範圍第 13 項所述之電導體之製備方法，其中，

該導電圖案中，線寬係為 100 微米或以下，線間之間距係為 30 mm 或以下，且該直線離該透明基板之表面的高度為 1 至 100 微米。

16. 一種電導體，包括：

一透明基板；以及

一導電圖案，其係配置於該透明基板之至少一側，

其中，該透明基板之整個面積之 30% 或以上係由封閉圖形形成，該封閉圖形係連續分布，且該電導體具有該導電圖案，該導電圖案中該封閉圖形之面積平均值之標準差之比例(面積分布比例)係為 2% 或以上，

該透明基板係玻璃、塑膠基板、或塑膠膜，

該導電圖案具有形成一凡諾氏圖像(Voronoi diagram)或一德洛涅圖案(Delaunay pattern)之一邊界型圖案(a boundary type pattern)圖形，以及

使複數點於規則之基本單元中的分布具有不規則性，藉由使用所產生的該些複數點以製作該凡諾氏圖像(Voronoi diagram)或該德洛涅圖案(Delaunay pattern)。

17. 如申請專利範圍第 16 項所述之電導體，其中，該透明基板之整個面積之 30% 或以上係由封閉圖形所形成，該封閉圖形係連續分布，且該電導體具有該導電圖案，該導電圖案中該封閉圖形之面積平

均値之標準差之比例(面積分布比例)係為 20%或以上。

18.如申請專利範圍第 16 項所述之電導體，其中係具有至少 100 個封閉圖形。

19.如申請專利範圍第 16 項所述之電導體，其中該導電圖案中，線寬係為 100 微米或以下，線間之間距係為 30 mm 或以下，且該直線離該透明基板之表面的高度為 1 至 100 微米。

20.如申請專利範圍第 16 項所述之電導體，其中相對於一直徑為 20 cm 之預設圓，滲透率偏差(permeability deviation)為 5%或以下。

21.如申請專利範圍第 16 項所述之電導體，於該電導體中，開口率(opening ratio)係 70%或以上。

22.如申請專利範圍第 16 項所述之電導體，其中於該電導體中，常溫時每單位面積之阻抗值為 0.01 ohm/square 至 1000 ohm/square。

23.如申請專利範圍第 16 項所述之電導體，其中，該電導體之電流係由一外部因子傳導。

24.如申請專利範圍第 16 項所述之電導體，其中，1 分鐘之平均電流係 1 A 或以下。

25.如申請專利範圍第 16 項所述之電導體，其中，該導電圖案係被黑化。

26.一種電導體之製備方法，該方法包括：

於一透明基板上形成一導電圖案；

其中，該透明基板之整個面積之 30%或以上係由封閉圖形形成，該封閉圖形係連續分布，且該導電體具有該導電圖案，該導電圖案中該封閉圖形之面積平均值之標準差之比例(面積分布比例)係為 2%或以上，

該透明基板係玻璃、塑膠基板、或塑膠膜，

該導電圖案具有形成一凡諾氏圖像(Voronoi diagram)或一德洛涅圖案(Delaunay pattern)之一邊界型圖案(a boundary type pattern)圖形，以及

使複數點於規則之基本單元中的分布具有不規則性，藉由使用所產生的該些複數點以製作該凡諾氏圖像(Voronoi diagram)或該德洛涅圖案(Delaunay pattern)。

27.如申請專利範圍第 26 項所述之電導體之製備方法，其中，該導電圖案係使用一印刷法、一光微影法、一照相法、一使用一光罩之方法、一濺鍍法、或一噴墨法形成。

28.如申請專利範圍第 26 項所述之電導體之製備方法，其中，該導電圖案中，線寬係為 100 微米或以下，線間之一間距係為 30 mm 或以下，且該直線離該透明基板之表面的高度為 1 至 100 微米。

29.一種電磁波屏蔽膜，其係包括如申請專利範圍第 1 至 12 項以及第 16 至 25 項中任何一項所述之電導體，

其中，該電磁波屏蔽膜，更包括一接地部位(ground portion)，其係配置於一上方配置有該導電圖案之透明基板之一側之邊緣部位。

30.一種觸控面板，其係包括如申請專利範圍第 1 至 12 項以及第 16 至 25 項中任何一項所述之電導體，

其中該觸控面板係包括：

一下基板；

一上基板；以及

一電極層，其係配置於一與該下基板之上基板接觸之一側、以及一與該上基板之下基板接觸之一側之至少一側上，

其中，配置於與該下基板以及該下基板之上基板接觸之該側上之該電極層、以及配置於與該上基板以及該上基板之下基板接觸之該側上之該電極層之一或二者係為該電導體。

八、圖式 (請見下頁)：