

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年8月11日(11.08.2016)



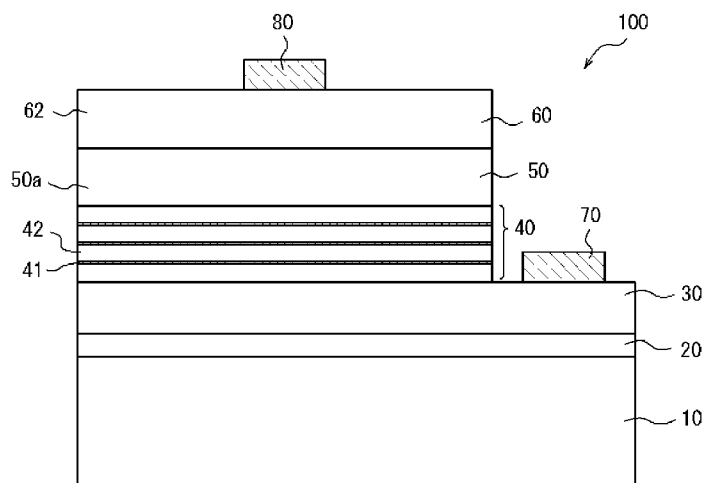
(10) 国際公開番号
WO 2016/125492 A1

- (51) 国際特許分類:
H01L 33/32 (2010.01)
- (21) 国際出願番号: PCT/JP2016/000566
- (22) 国際出願日: 2016年2月3日(03.02.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-021118 2015年2月5日(05.02.2015) JP
特願 2016-018199 2016年2月2日(02.02.2016) JP
- (71) 出願人: DOWAエレクトロニクス株式会社
(DOWA ELECTRONICS MATERIALS CO., LTD.)
[JP/JP]; 〒1010021 東京都千代田区外神田4丁目
14番1号 Tokyo (JP).
- (72) 発明者: 藤田 武彦(FUJITA, Takehiko); 〒1010021
東京都千代田区外神田4-14-1 DOWA
エレクトロニクス株式会社内 Tokyo (JP). 渡邊
康弘(WATANABE, Yasuhiro); 〒1010021 東京都千
代田区外神田4-14-1 DOWAエレクト
ロニクス株式会社内 Tokyo (JP).
- (74) 代理人: 杉村 憲司(SUGIMURA, Kenji); 〒1000013
東京都千代田区霞が関三丁目2番1号 霞が関
コモンゲート西館36階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー
ラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: GROUP III NITRIDE SEMICONDUCTOR LIGHT EMITTING ELEMENT AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: III族窒化物半導体発光素子およびその製造方法

FIG. 1



(57) Abstract: Provided are: a group III nitride semiconductor light emitting element which has more excellent element service life than conventional ones; and a method for manufacturing this group III nitride semiconductor light emitting element. A group III nitride semiconductor light emitting element 100 according to the present invention is characterized by sequentially comprising an n-type semiconductor layer 30, a light emitting layer 40 that contains at least Al, an electron blocking layer 50 and a p-type semiconductor layer 60 in this order. This group III nitride semiconductor light emitting element 100 is also characterized in that: the light emitting layer 40 has a quantum well structure that comprises a well layer 41 and a barrier layer 42; the electron blocking layer 50 is adjacent to the light emitting layer 40 and is composed of a layer that has a larger Al composition than the barrier layer 42 and the p-type semiconductor layer 60; and the electron blocking layer 51 comprises an Si-containing impurity doped region layer 51a.

(57) 要約:

[続葉有]



従来よりも優れた素子寿命を有するⅢ族窒化物半導体発光素子およびその製造方法を提供する。本発明のⅢ族窒化物半導体発光素子100は、n型半導体層30と、少なくともAlを含む発光層40と、電子ブロック層50と、p型半導体層60とをこの順に有し、発光層40は、井戸層41と障壁層42とを有する量子井戸構造を備え、電子ブロック層50は、発光層40に隣接し、かつ、障壁層42およびp型半導体層60よりもよりもAl組成の大きな層からなり、電子ブロック層51は、Si含有不純物ドープ領域層51aを含むことを特徴とする。

明 細 書

発明の名称 : III族窒化物半導体発光素子およびその製造方法 技術分野

[0001] 本発明は、III族窒化物半導体発光素子およびその製造方法に関し、特に、優れた素子寿命を有するIII族窒化物半導体発光素子およびその製造方法に関する。

背景技術

[0002] 従来、Al、Ga、In等とNとの化合物からなるIII族窒化物半導体は、紫外光発光素子の材料として用いられている。中でも、高Al組成のAlGaInからなるIII族窒化物半導体は、紫外発光素子や発光波長300nm以下の深紫外光発光素子(DUV-LED)に用いられている。

[0003] III族窒化物半導体発光素子に要求される特性として、例えば高外部量子効率特性や低抵抗特性などが挙げられる。本願出願人は、特許文献1において、量子井戸構造の発光層とp型クラッド層との間に、電子ブロック層と呼ばれる電子のエネルギー障壁となる層を形成することにより、発光効率を高めることを先に提案している。電子ブロック層は、発光層の量子井戸層に対して障壁となり、電子が過剰に流れていくのを防ぐことによって、キャリアの注入効率を向上することができるのである。

[0004] また、特許文献2には、窒化物系化合物半導体を用いた半導体発光装置において、p型クラッド層のp側光ガイド層との境界側に、前記p型クラッド層全体に比べて局所的に高濃度ドーピングされた高濃度ドーピング層を設けた半導体発光装置が開示されている。特許文献2によると、p型クラッド層の一部にp型クラッド層全体に比べて局所的に高濃度ドーピングされた高濃度ドーピング層を設けることによって、p型クラッド層の結晶性を劣化させることなく正孔濃度(ホール濃度)を高めることが可能になり、それによって、直列抵抗を低減してしきい値電流密度を低減することができる。

先行技術文献

特許文献

[0005] 特許文献1：特開2010-161311号公報

特許文献2：特開2000-151023号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献1および特許文献2に記載の技術により、III族窒化物半導体発光素子の外部量子効率特性や抵抗特性を改善することができる。しかしながら、外部量子効率特性および抵抗特性の改善以外にも、III族窒化物半導体発光素子の素子寿命特性の改善が希求されており、寿命の点で改善の余地が残されている。

[0007] そこで、本発明の目的は、従来よりも優れた素子寿命を有するIII族窒化物半導体発光素子およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0008] 本発明者らは、上記課題を解決する方途について鋭意検討し、III族窒化物半導体発光素子における、発光層よりp型半導体層側に位置する電子ブロック層のドーパントに着目した。ここで、III族窒化物半導体発光素子のp型半導体層側にドーピングするp型のドーパントとしては、Mgを用いることが一般的である。本発明者らは、p型半導体層側にドーピングされたMgの発光層への拡散が、III族窒化物半導体発光素子の寿命特性に影響するのではないかと考えた。そこで、活性層とp型半導体層との間の電子ブロック層にSi含有不純物ドーピング領域層を設けることにより、III族窒化物半導体発光素子の寿命を改善できることを知見し、本発明を完成するに至った。

[0009] すなわち、本発明の要旨構成は以下の通りである。

(1) n型半導体層と、少なくともAlを含む発光層と、電子ブロック層と、p型半導体層とをこの順に有するIII族窒化物半導体発光素子において、前記発光層は、井戸層と障壁層との積層による量子井戸構造を備え、前記電子ブロック層は、前記発光層に隣接し、かつ、前記障壁層および前記p型半導

体層よりも A l 組成の大きな層からなり、前記電子ブロック層は、S i 含有不純物ドーパ領域層を含むことを特徴とする III 族窒化物半導体発光素子。

[0010] (2) 前記電子ブロック層は、前記 S i 含有不純物ドーパ領域層よりも前記 p 型半導体層側に p 型不純物ドーパ領域層を更に含む、前記 (1) に記載の I II 族窒化物半導体発光素子。

[0011] (3) 前記電子ブロック層は、アンドープ領域層を更に含む、前記 (1) または (2) に記載の III 族窒化物半導体発光素子。

[0012] (4) 前記アンドープ領域層は、前記 S i 含有不純物ドーパ領域層と、前記 p 型不純物ドーパ領域層との間に位置する、前記 (3) に記載の III 族窒化物半導体発光素子。

[0013] (5) 前記 S i 含有不純物ドーパ領域層は、前記発光層に隣接する、前記 (1) ~ (4) のいずれかに記載の III 族窒化物半導体発光素子。

[0014] (6) 前記 p 型半導体層は、 $A l_x Ga_{1-x}N$ ($0 \leq x \leq 0.1$) からなる p 型コンタクト層を有する前記 (1) ~ (5) のいずれかに記載の III 族窒化物半導体発光素子。

[0015] (7) 前記 p 型半導体層は、前記電子ブロック層よりも A l 組成の小さく、前記 p 型コンタクト層よりも A l 組成の大きい p 型クラッド層を、前記電子ブロック層と、前記 p 型コンタクト層との間に更に有する、前記 (6) のいずれかに記載の III 族窒化物半導体発光素子。

[0016] (8) 前記 p 型クラッド層は $A l_y Ga_{1-y}N$ ($0.20 \leq y$) である、前記 (7) に記載の III 族窒化物半導体発光素子。

[0017] (9) 前記 S i 含有不純物ドーパ領域層に含まれる S i の不純物濃度が、 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{18} \text{ atoms/cm}^3$ である前記 (1) ~ (8) のいずれか 1 項に記載の III 族窒化物半導体発光素子。

[0018] (10) 前記障壁層は $A l_b Ga_{1-b}N$ ($0.4 \leq b \leq 0.95$) であり、前記電子ブロック層は $A l_z Ga_{1-z}N$ ($b < z \leq 1$) である、前記 (1) ~ (9) のいずれかに記載の III 族窒化物半導体発光素子。

[0019] (11) 前記 S i 含有不純物ドーパ領域のドーパントは、S i のみである前

記(1)～(10)のいずれかに記載のIII族窒化物半導体発光素子。

[0020] (12) 前記Si含有不純物ドーパ領域のドーパントは、SiおよびMgである前記(1)～(10)のいずれかに記載のIII族窒化物半導体発光素子。

[0021] (13) 前記発光層から放射される光が、中心波長が300nm以下の深紫外光である、前記(1)～(12)のいずれかに記載のIII族窒化物半導体発光素子。

[0022] (14) n型半導体層を形成するn型半導体層形成工程と、前記n型半導体層上に、少なくともAlを含み、井戸層および障壁層の積層による量子井戸構造の発光層を形成する発光層形成工程と、前記発光層上に、前記障壁層よりAl組成の大きい電子ブロック層を形成する電子ブロック層形成工程と、前記電子ブロック層上に、p型半導体層を形成するp型半導体層形成工程と、を含むIII族窒化物半導体発光素子の製造方法において、前記電子ブロック層形成工程では、Si含有不純物をドーパしたSi含有不純物ドーパ領域層を形成することを特徴とする、III族窒化物半導体発光素子の製造方法。

[0023] (15) n型半導体層と、少なくともAlを含む発光層と、電子ブロック層と、p型半導体層とをこの順に有するIII族窒化物半導体発光素子において、前記発光層は、井戸層と障壁層との積層による量子井戸構造を備え、前記電子ブロック層は、前記発光層に隣接し、かつ、前記障壁層および前記p型半導体層よりもAl組成の大きな層からなり、前記電子ブロック層は、Si含有不純物ドーパ領域層を含み、前記電子ブロック層は、前記Si含有不純物ドーパ領域層よりも前記発光層側にp型不純物ドーパ領域層を更に含むことを特徴とするIII族窒化物半導体発光素子。

[0024] (16) 前記Si含有不純物ドーパ領域層は、前記p型半導体層に隣接する、前記(15)に記載のIII族窒化物半導体発光素子。

[0025] (17) 前記障壁層は $Al_bGa_{1-b}N$ ($0.4 \leq b \leq 0.95$) であり、前記電子ブロック層は $Al_zGa_{1-z}N$ ($b < z \leq 1$) である、前記(15)または(16)に記載のIII族窒化物半導体発光素子。

[0026] (18) 前記p型不純物ドーパ領域層のドーパントは、Mgである、前記(

15) ~ (17) のいずれかに記載のIII族窒化物半導体発光素子。

[0027] (19) 前記Si含有不純物ドーパ領域層のドーパントは、SiおよびMgである、前記(15) ~ (18) のいずれかに記載のIII族窒化物半導体発光素子。

[0028] (20) 前記発光層から放射される光が、中心波長が300nm以下の深紫外光である、前記(15) ~ (19) のいずれかに記載のIII族窒化物半導体発光素子。

発明の効果

[0029] 本発明によれば、III族窒化物半導体発光素子のp型半導体層において、電子ブロック層にSi含有不純物ドーパ領域層を設けたので、従来よりも優れた素子寿命を有するIII族窒化物半導体発光素子およびその製造方法を提供することができる。

図面の簡単な説明

[0030] [図1]本発明の第1実施形態に従うIII族窒化物半導体発光素子を説明する模式断面図である。

[図2](A) ~ (D) は、本発明の好適な実施形態に従うIII族窒化物半導体発光素子における発光層、電子ブロック層およびp型半導体層を示す模式断面図である。

[図3]本発明の第2実施形態に従うIII族窒化物半導体発光素子を説明する模式断面図である。

[図4]本発明の好適な実施形態に従うIII族半導体発光素子の製造方法を説明するフローチャートである。

発明を実施するための形態

[0031] 以下、図面を参照して本発明の実施形態について説明する。なお、同一の構成要素には原則として同一の参照番号を付して、説明を省略する。また、各図において、説明の便宜上、基板および各層の縦横の比率を実際の比率から誇張して示している。

[0032] (第1実施形態：III族窒化物半導体発光素子100)

図1に示すように、本発明の一実施形態に従うIII族窒化物半導体発光素子100は、n型半導体層30と、少なくともAlを含む発光層40と、電子ブロック層50と、p型半導体層60とをこの順に有する。そして、発光層40は、井戸層41と障壁層42との積層による量子井戸構造を備え、電子ブロック層50は、発光層40に隣接し、かつ、障壁層42およびp型半導体層60よりもAl組成の大きな層からなり、電子ブロック層50は、Si含有不純物ドーパ領域層50aを含むことを特徴とする。

[0033] また、図1に示すように、III族窒化物半導体発光素子100のn型半導体層30を、基板10の表面にAlN層20が設けられたAlNテンプレート基板上に設けることができる。また、III族窒化物半導体発光素子100には、発光層40、電子ブロック層50およびp型半導体層60の一部をエッチング等により除去し、露出したn型半導体層30上に形成したn型電極70と、p型コンタクト層62上に形成したp型電極80とが設けられてもよい。本発明の一実施形態に従うIII族窒化物半導体発光素子100において、n型半導体層30、発光層40、電子ブロック層50およびp型半導体層60が特徴となる構成であり、そのうち、電子ブロック層50が特に特徴となる構成である。上記のサファイア基板10、AlN層20、n型電極70およびp型電極80は一般的な構成とすることができ、具体的な構成は何ら限定されるものではない。なお、III族窒化物半導体発光素子100における各半導体層は、例えばAlGaIn材料からなり、また、III族元素としてのAlとGaに対して5%以内の量のInを含んでいてもよい。後述のIII族窒化物半導体発光素子200についても同様である。以下、本発明の特徴となる構成である、n型半導体層30、発光層40、電子ブロック層50およびp型半導体層60についてまず説明する。

[0034] n型半導体層30は、少なくともAlを含むIII族窒化物半導体層であり、III族窒化物半導体のpn接合を構成する層であれば、一般的なn型半導体層を用いることができる。前述のとおり、n型半導体層30は、例えばAlGaIn材料からなり、また、III族元素としてのAlとGaに対して5%以内の

量のInを含んでいてもよい。n型半導体層30には、n型のドーパント（不純物）がドーパされ、n型ドーパントとしては、Si、Ge、Sn、S、O、Ti、Zr等を例示することができる。ドーパント濃度は、n型として機能することのできるドーパント濃度であれば特に限定されず、例えば $1.0 \times 10^{18} \text{ atoms/cm}^3 \sim 1.0 \times 10^{20} \text{ atoms/cm}^3$ とすることができる。また、n型半導体層30のAl含有率は、特に制限はなく、一般的な範囲とすることができる。n型半導体層30を単層または複数層から構成することもできる。

[0035] 発光層40は、n型半導体層30上に設けられる。この発光層40は、少なくともAlを含み、例えば $\text{Al}_a\text{Ga}_{1-a}\text{N}$ 材料（ $0 < a \leq 1$ ）で形成することができる。ここで、Alの組成は、所望の波長の光を発光するように適切に設定するが、Al組成aが0.35以上（すなわち、 $0.35 \leq a \leq 1$ ）の場合、発光層40から放射される光の中心波長が300nm以下となり、最終的に作製されるIII族窒化物半導体発光素子100はDUV-LEDとなる。

[0036] この発光層40は、Al組成の異なるAlGaInからなる井戸層41と障壁層42とを繰り返し形成した多重量子井戸（MQW：Multiple Quantum Well）で構成することができる。井戸層41のAl組成は、例えば0.3～0.8である。障壁層42のAl組成bは、井戸層41のAl組成より大きく、例えば0.40～0.95である。また、井戸層41および障壁層42の繰り返し回数は、例えば1～10回である。発光層40の、n型半導体層30側および電子ブロック層50側（すなわち最初と最後）を障壁層とすることが好ましく、井戸層41および障壁層42の繰り返し回数をnとすると、この場合は「n.5組の井戸層および障壁層」と表記することとする。さらに、井戸層41の厚みは、0.5nm～5nm、障壁層42の厚みは、3nm～30nmとすることができる。

[0037] 電子ブロック層50は、発光層40に隣接して設けられ、障壁層42のAl組成bおよびp型半導体層60のAl組成よりも大きな層からなる。電子

ブロック層50は一般的に、発光層とp型クラッド層との間に設けることにより、電子を堰止めして、電子を発光層40（MQWの場合には井戸層41）内に注入して、電子の注入効率を高めるための層として用いられる。特に、発光層40のAl組成が高い場合には、p型半導体層60のホール濃度が低いため、ホールを発光層40に注入しにくく、一部の電子がp型半導体層60側に流れてしまうが、電子ブロック層50を設けることにより、こうした電子の流れを防止することができる。なお、本発明において、「電子ブロック層」のAl組成 z は、発光層40を構成する障壁層42のAl組成 b よりも大きく、バンドギャップが大きな層を意味している。対して、「クラッド層」のAl組成は、電子ブロック層のAl組成よりも0.1を超えて小さく、p型コンタクト層よりも0.1を超えて大きいものを指す。後述するが、p型半導体層60はp型クラッド層61を有していても、有していなくてもいずれでもよい。一実施形態においてIII族窒化物半導体発光素子100にp型クラッド層61が設けられる場合、p型クラッド層61のAl組成 y は、電子ブロック層50のAl組成 z およびp型コンタクト層62のAl組成 x を用いると、 $x + 0.1 < y < z - 0.1$ である。なお、中心波長が300nm以下において使用されるp型のAlGaInはAl組成が大きいほど電流が流れにくいため、従来クラッド層として使用されるAl組成は、障壁層のAl組成以下であることが多い。このため、本発明における電子ブロック層と従来技術におけるクラッド層とは、障壁層のAl組成を基準として区別することとする。

[0038] 電子ブロック層50は、例えば $\text{Al}_z\text{Ga}_{1-z}\text{N}$ 材料（ $b < z \leq 1$ ）で形成することができる。障壁層42のAl組成にもよるが、例えばこの電子ブロック層50のAl組成は、0.5以上1.0以下（すなわち、 $b < z \leq 1$ かつ $0.5 \leq z$ ）とすることが好ましい。これにより、井戸層41への電子の注入効率を高めることができる。また、電子ブロック層50全体の厚みは、例えば6nm～60nmであることが好ましい。電子ブロック層51の厚さが6nmより薄くても60nmを超えても、出力の大幅な減少がみられるた

めである。なお、電子ブロック層50の厚みは、障壁層42の厚みよりは厚いことが好ましい。電子ブロック層にSi含有不純物ドープ領域層50aを設ける技術的意義については後述する。なお、電子ブロック層の一部または全部にはSiに加えてp型ドーパントをドープしてもよく、その場合、p型ドーパントとしては、Mg, Zn, Ca, Be, Mn等を例示することができる。p型半導体層60全体の平均ドーパント濃度は、p型として機能することのできるドーパント濃度であれば特に限定されず、例えば $1.0 \times 10^{18} \text{ atoms/cm}^3 \sim 5.0 \times 10^{21} \text{ atoms/cm}^3$ とすることができる。

[0039] 本実施形態において、p型半導体層60はp型コンタクト層62を少なくとも有する。該p型コンタクト層62は、Al組成xが $0 \leq x \leq 0.1$ である、p型の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 材料とすることができる。p型コンタクト層62は、この上に形成されるp型電極80と電子ブロック層50との間の接触抵抗を低減するための層であり、p型コンタクト層62上に形成されるp型電極80との接触抵抗を十分に低減することができる。特に、 $x=0$ （すなわち、GaN）とすることが好ましい。このp型コンタクト層62をp型とするためのドーパントとしては、マグネシウム（Mg）や亜鉛（Zn）を用いることができる。p型コンタクト層62の厚みを5nm以上200nm以下とすることができる。図示しないが、p型コンタクト層62は、Al組成、ドーパント種、ドーパント濃度、形成時のキャリアガス種などのいずれか1つまたは複数要素を変えた、複数層構造としてもよい。

[0040] ここで、電子ブロック層50にSi含有不純物ドープ領域層50aを設けることが本発明において肝要である。なお、電子ブロック層50全体をSi含有不純物ドープ領域層50aとしてもよい（図1）。実施例において後述するが、Si含有不純物ドープ領域層50aを設けることにより、III族窒化物半導体発光素子100の素子寿命を改善することができるが、本発明者らの実験結果により明らかとなったのである。

[0041] 素子寿命を向上することができる理由が理論的に明らかになったわけでは

ないが、本発明者らはその理由を以下のように考えている。すなわち、p型半導体層にドーパされるMgは、発光層に拡散しやすく、Mg起因の欠陥が発光層に生じるために、それが原因となって素子寿命が低下すると考えられる。一方、通常n型ドーパントとして用いられるSiは、発光層に拡散しづらく、またMgの拡散を抑制できると考えられる。そこで、発光層とp型半導体層の間の電子ブロック層にSiをドーパすることにより、Mg起因の欠陥をトラップできるのではないかと本発明者らは考えている。なお、代表的なp型ドーパントとしてMgの例を用いて説明したが、他のp型不純物を用いてp型半導体層60を形成しても、Si含有不純物ドーパ領域層50aを設けることで、同様の現象が生じる。このように、電子ブロック層50にSi含有不純物ドーパ領域層50aを設けることで、素子寿命を向上することができたのだと推測される。

[0042] 本実施形態において、Si含有不純物ドーパ領域層50aのドーパントは、Siを含有する不純物であればよく、Siのみとすることができ、SiおよびMgとすることもできる。Si含有不純物ドーパ領域層50aのドーパントがSiのみである場合、Siの不純物濃度を、 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{18} \text{ atoms/cm}^3$ とすることができ、 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{17} \text{ atoms/cm}^3$ とすることが好ましく、 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 6 \times 10^{16} \text{ atoms/cm}^3$ とすることがより好ましい。

[0043] 一方、Mgをドーパすることでホール注入効率を高めて、発光出力を維持しまた順方向電圧を低減しつつ、SiをドーパすることでMgの発光層への拡散を抑制し、寿命の悪化を抑制することができる。そのため、Si含有不純物ドーパ領域のドーパントを、SiおよびMgとすることも好ましい。この場合、Siの不純物濃度の好適範囲はSiのみをドーパする場合と同様であり、Mgの不純物濃度については、 $1 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ とすることができ、また、両者の不純物濃度の合計を $2 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ とすること

ができる。

[0044] 以上のとおり、本実施形態に従うIII族窒化物半導体発光素子100は、電子ブロック層50にSi含有不純物ドーピング領域層50aを設けたので、従来よりも優れた素子寿命を有するIII族窒化物半導体発光素子を実現することができる。

[0045] ここで、図2(A)に示すように、本実施形態において、電子ブロック層50は、Si含有不純物ドーピング領域層50aよりもp型半導体層60側にp型不純物ドーピング領域層50cを更に含むことが好ましい。なお、p型不純物ドーピング領域層50cは、Si含有不純物ドーピング領域層50aとp型半導体層60との間に位置する。p型不純物ドーピング領域層50cを設けることにより、p型不純物がドーピングされてホール注入効率が高まるため、順方向電圧を低減することができる。なお、p型不純物ドーピング領域層50cのドーパントは特に限定されないが、Mgとすることが好ましい。また、p型不純物ドーピング領域層50cを設ける場合、その厚みを0nm超60nm以下とすることができ、10nm以上60nm以下とすることが好ましく、20nm以上60nm以下とすることがより好ましい。

[0046] また、電子ブロック層50は、アンドープ領域層50bを更に含むことが好ましく、図2(B)に示すように、アンドープ領域層50bは、Si含有不純物ドーピング領域層50aと、p型不純物ドーピング領域層50cとの間に位置することがより好ましい。Si不純物ドーピング層を薄く設けると、p型不純物の発光層への拡散距離が短くなり、寿命の改善率は小さくなるが、発光出力の低下を抑制することができる。そこで、アンドープ領域層50bをSi含有不純物ドーピング領域層50aと、p型不純物ドーピング領域層50cとの間に挿入することで、Siドーピング層の厚さを適切にしつつ、p型不純物の発光層への距離を保って、電子ブロック層へのSiドーピングに起因する発光出力の低減および順方向電圧の上昇を抑制しつつ、素子寿命を改善することができる。

[0047] また、電子ブロック層50にアンドープ領域層が複数設けられてもよく、例えば図2(C)に示すように、電子ブロック層50は第1のアンドープ層

50b₁、Si含有不純物ドーピング領域層50a、第2のアンダー層50b₂、p型不純物ドーピング領域層50cをこの順に含んでもよい。一方、図2(A)、(B)に示すとおり、Si含有不純物ドーピング領域層は、発光層40に隣接することも好ましい。かかる位置関係とすることで、前述のp型不純物拡散の抑制効果がより確実となる。

[0048] なお、アンダー層が「アンダー」であるとは、MgやSi等の特定の不純物を意図的には添加していない層であり、不可避免な不純物の混入はあってよい。本発明では、電氣的にp型またはn型として機能せず、キャリア密度が小さいもの（例えば $4 \times 10^{16} / \text{cm}^3$ 未満）をアンダー層とする。アンダー層50bの厚みは、1nm～60nmとすることができ、5nm～50nmとすることが好ましい。電子ブロック層50がSi含有不純物ドーピング領域層、アンダー層およびp型不純物ドーピング領域層を有する場合、電子ブロック層50全体の厚みを60nm以下とした上で、Si含有不純物ドーピング領域層50aの厚みを1～20nm（好ましくは5～10nm）、p型不純物ドーピング領域層50cの厚みを1～20nm（好ましくは5～10nm）とし、残りをアンダー層50bとすることが特に好ましい。

[0049] なお、本実施形態に従うIII族窒化物半導体発光素子100において、p型クラッド層は任意であり、設けなくてもよい。すなわち、図2(A)、(B)に示すように、p型半導体層60を、p型コンタクト層62のみから構成することができる。一方、図2(D)に示すように、p型半導体層60は、電子ブロック層50よりもAl組成の小さく、障壁層42よりもAl組成の小さいp型クラッド層61を、電子ブロック層50と、p型コンタクト層62との間に更に有してもよい。この場合、電子ブロック層50とp型コンタクト層62のバンドギャップ差を分割することで、ホール注入効率を向上することができるため、p型クラッド層61を設けることにより、III族窒化物半導体発光素子100の発光出力および順方向電圧を改善することができる。なお、p型クラッド層52を設ける場合、その厚みは、2nm～300nm

mとすることができる。この場合、p型クラッド層61を、 $Al_yGa_{1-y}N$ ($0.20 \leq y < b$) とすることができ、p型クラッド層61のAl組成yを $0.35 \leq y < b$ とすることもできる。なお、図示しないが、p型クラッド層61は、Al組成を変えた複数層構造としてもよい。この場合、発光層側のp型クラッド層を第1 p型クラッド層、p型コンタクト層側のp型クラッド層を第2 p型クラッド層とすると、第1 p型クラッド層のAl組成を、第2 p型クラッド層とのAl組成よりも大きくすることが好ましい。

[0050] 以下に、図1に示した基板10、AlN層20、n型電極70およびp型電極80について、それらの具体的な態様を例示的に説明するが、種々の変形が可能である。既述のとおり、本発明に従う実施形態において、図1に示したサファイア基板10、AlN層20、n型電極70およびp型電極80は、本発明を何ら限定するものではない。

[0051] III族窒化物半導体発光素子100の基板10として、サファイア基板を用いることができる。サファイア基板の表面にエピタキシャル成長させたAlN層20が設けられたAlNテンプレート基板を用いてもよい。サファイア基板としては、任意のサファイア基板を用いることができ、オフ角の有無は任意であり、オフ角が設けられている場合の傾斜方向の結晶軸方位は、m軸方向またはa軸方向のいずれでもよい。例えば、サファイア基板の主面を、C面が0.5度のオフ角 θ で傾斜した面とすることができる。AlNテンプレート基板を用いる場合、サファイア基板表面のAlN層の結晶性が優れていることが好ましい。また、AlNテンプレート基板の表面に、アンドープのAlGaN層が設けられていることも好ましい。

[0052] n型電極70は、例えばTi含有膜およびこのTi含有膜上に形成されたAl含有膜を有する金属複合膜とすることができ、その厚み、形状およびサイズは、発光素子の形状およびサイズに応じて適宜選択することができる。また、p型電極80についても、例えばNi含有膜およびこのNi含有膜上に形成されたAu含有膜を有する金属複合膜とすることができ、その厚み、形状およびサイズは、発光素子の形状およびサイズに応じて適宜選択するこ

とができる。

[0053] (第2実施形態：III族窒化物半導体発光素子200)

前述の第1実施形態により、III族窒化物半導体発光素子100の素子寿命を改善することができる。本発明者らは、III族窒化物半導体発光素子100により素子寿命の向上効果は得られるものの、Si含有不純物ドーパ領域層50aを設けない場合に比べて発行出力が僅かながらでも低下する場合があることを知見した。Si含有不純物ドーパ領域層50aを設けつつ、素子寿命の改善および出力改善の両立を図るべく、本発明者らは更に鋭意検討し、以下に詳細を説明する第2実施形態に係るIII族窒化物半導体発光素子200を完成した。

[0054] すなわち、本発明の第2実施形態に従うIII族窒化物半導体発光素子200は、図3に示すように、n型半導体層30と、少なくともAlを含む発光層40と、電子ブロック層50と、p型半導体層60とをこの順に有する。そして、発光層40は、井戸層41と障壁層42との積層による量子井戸構造を備え、電子ブロック層50は、発光層40に隣接し、かつ、障壁層42およびp型半導体層60よりもAl組成の大きな層からなり、電子ブロック層50は、Si含有不純物ドーパ領域層50aを含み、電子ブロック層50は、Si含有不純物ドーパ領域層50aよりも発光層40側にp型不純物ドーパ領域層50dを更に含むことを特徴とする。第1実施形態と重複する構成については、同一の符号を付し、重複する説明を省略する。

[0055] 第1実施形態と、第2実施形態とでは、電子ブロック層50が、Si含有不純物ドーパ領域層50aよりも発光層40側にp型不純物ドーパ領域層50dを更に含む点で異なる。本発明者らの検討によると、p型不純物ドーパ領域層50dをこの位置に設けた場合、素子寿命の改善および出力改善を両立できることが実験的に明らかとなった。本発明者らは、このような効果が得られる理由を、後述の実験例2の結果から以下のように考えている。すなわち、Si含有不純物ドーパ層50aが発光層40側にあると、発光層40へのSi注入前に正孔が再結合してSi注入が阻害され、出力低下の要因とな

り得る。ここで、p型不純物濃度（実験例2ではMg）は、電子ブロック層50よりp型コンタクト層62の方が高く、Mg拡散の影響が大きい。そのため、電子ブロック層50により近い側にSi含有不純物ドーピング層50aを設けてもMg（すなわちp型不純物）の十分に拡散を抑制でき、素子寿命の改善に効果がある。

[0056] 本実施形態において、電子ブロック層50はp型不純物ドーピング領域層50dおよびSi含有不純物ドーピング領域層50aのみから構成することができる。なお、電子ブロック層50は、第1実施形態と同様に、p型半導体層60側にさらにアンドープ領域層50bまたはp型不純物ドーピング領域層50cをさらに含んでもよい。ただし、アンドープ領域層50bの挿入は発光出力の観点では出力低下の要因になり得るため、アンドープ領域層50bを設けない方が好ましい。

[0057] また、本実施形態において、p型不純物ドーピング領域層50dの厚みは特に制限されないが、10nm以上100nm以下とすることが好ましく、15nm以上80nm以下とすることがより好ましい。一方、Si含有不純物ドーピング領域層50aの厚みも特に制限されないが、1nm以上40nm以下とすることが好ましく、1nm以上30nm以下とすることがより好ましい。この際、p型不純物ドーピング領域層50dの厚みを、Si含有不純物ドーピング領域層50aの厚みよりも大きくすることができる。また、p型不純物ドーピング領域層50dおよびSi含有不純物ドーピング領域層の合計厚みは特に制限されないが、12nm以上100nm以下とすることができる。

[0058] また、p型不純物ドーピング領域層50dのドーパントは、Mgであることが好ましい。この場合、Mgの不純物濃度については、 $1 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ とすることができる。また、両者の不純物濃度の合計を $2 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ とすることができる。ただし、第1実施形態にも既述のとおり、p型不純物ドーピング領域層50dのドーパントをMg以外のp型のドーパントを用いてもよい。

[0059] また、Si 含有不純物ドーパ領域層50aのドーパントは、SiおよびMgであることが好ましい。この場合、Siの不純物濃度を $5 \times 10^{16} \text{ atoms/cm}^3 \sim 5 \times 10^{19} \text{ atoms/cm}^3$ とすることができ、 $1 \times 10^{18} \text{ atoms/cm}^3 \sim 2 \times 10^{19} \text{ atoms/cm}^3$ 以下することがより好ましい。Siの不純物濃度が高くなりすぎると、出力が低下する場合がある。なお、本実施形態では、Siを含有させる位置を発光層から離しているため前述の第1実施形態に比べてSi濃度をより高くすることができている。Siを含有させる位置を発光層から離し、かつ、より高濃度のSiをMgと混在させることでSiによるMgの拡散抑制効果を高めることで、素子寿命の改善および出力改善の両立することができ、好ましい。

[0060] そして、Si 含有不純物ドーパ領域層50aのドーパントがSiおよびMgであるとき、Mgの不純物濃度を $1 \times 10^{18} \text{ atoms/cm}^3 \sim 1 \times 10^{20} \text{ atoms/cm}^3$ とすることができ、 $5 \times 10^{18} \text{ atoms/cm}^3 \sim 5 \times 10^{19} \text{ atoms/cm}^3$ とすることがより好ましい。また、SiおよびMgの両者の合計不純物濃度を $2 \times 10^{18} \text{ atoms/cm}^3 \sim 2 \times 10^{20} \text{ atoms/cm}^3$ とすることができ、 $5 \times 10^{18} \text{ atoms/cm}^3 \sim 5 \times 10^{19} \text{ atoms/cm}^3$ とすることがより好ましい。ただし、第1実施形態にも既述のとおり、Si 含有不純物ドーパ領域層50aのドーパントをSiのみとしてもよい。Siのみとする場合も、Siの不純物濃度を $5 \times 10^{16} \text{ atoms/cm}^3 \sim 5 \times 10^{19} \text{ atoms/cm}^3$ とすることができ、 $2 \times 10^{19} \text{ atoms/cm}^3$ 以下とすることがより好ましい。

[0061] なお、第1実施形態と同様に、前記障壁層は $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$) であり、前記電子ブロック層は $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$) とすることができる。また、発光層から放射される光を、中心波長が300nm以下の深紫外光とすることができるのも、第1実施形態と同様である。

[0062] また、第1実施形態と同様に、本実施形態においてもp型クラッド層は任意であり、設けなくてもよい。すなわち、p型半導体層60をp型コンタクト層のみから構成することができる。

[0063] (第3実施形態：III族窒化物半導体発光素子の製造方法)

本発明の第3実施形態に従うIII族窒化物半導体発光素子100の製造方法は、n型半導体層30を形成するn型半導体層形成工程(図4(E))と、n型半導体層30上に、少なくともAlを含み、井戸層41および障壁層42の積層による量子井戸構造の発光層40を形成する発光層形成工程(図4(F))と、発光層40上に、障壁層42よりAl組成の大きい電子ブロック層50を形成する電子ブロック層形成工程(図4(G))と、電子ブロック層50上に、p型半導体層60を形成するp型半導体層形成工程(図4(H))と、を含む。本実施形態は、電子ブロック層形成工程において、Si含有不純物をドーピングしたSi含有不純物ドーピング領域層50aを形成することを特に特徴とする。以下、第2実施形態の好適な実施形態に従うフローチャートを示す図4を用いて各工程を順次説明するが、前述の第1実施形態または第2実施形態と重複する説明については省略する。

[0064] まず、基板10としてサファイア基板を用意する。基板10の表面10AにAlN層を形成したAlNテンプレート基板を形成することが好ましく、市販のAlNテンプレート基板を用いてもよい(図4(A)~図4(B))。なお、AlN層20は、例えば、有機金属気相成長(MOCVD: Metal Organic Chemical Vapor Deposition)法や分子線エピタキシ(MBE: Molecular Beam Epitaxy)法、スパッタ法などの公知の薄膜成長方法により形成することができる。

[0065] AlN層20のAl源としては、トリメチルアルミニウム(TMA)を用いることができる。また、N源としては、アンモニア(NH₃)ガスを用いることができる。これらの原料ガスを、キャリアガスとして水素ガスを用いることにより、AlN層20を形成することができる。

[0066] なお、AlN層20の成長温度としては、1270℃以上1350℃以下が好ましく、1290℃以上1330℃以下がより好ましい。この温度範囲であれば、続いて熱処理工程を行う場合にAlN層20の結晶性を向上することができる。また、チャンバ内の成長圧力については、例えば5 Torr

～20 Torrとすることができる。より好ましくは、8 Torr～15 Torrである。

[0067] また、 NH_3 ガスなどのV族元素ガスと、TMAガスなどのIII族元素ガスの成長ガス流量を元に計算されるIII族元素に対するV族元素のモル比（以降、V/III比と記載する）については、例えば130以上190以下とすることができる。より好ましくは140以上180以下である。なお、成長温度および成長圧力に応じて最適なV/III比が存在するため、成長ガス流量を適宜設定することが好ましい。

[0068] 続いて、上述のようにして得られた、サファイア基板10上のAlN層20に対して、このAlN層20の成長温度よりも高温で熱処理を施すことが好ましい。この熱処理工程は、公知の熱処理炉を用いて行うことができる。かかる熱処理を行うことにより、AlN層20の（10-12）面のX線ロックアップカーブの半値幅を400秒以下とし、高い結晶性を実現することができる（図4（C））。

[0069] その後、図4（D）に例示するように、AlN層20上に、アンドープのAlGaIn層20'を形成することも好ましい。Al源としてTMA、Ga源としてトリメチルガリウム（TMG）、N源として NH_3 ガスを用いることで、AlGaIn材料からなる層を形成することができ、以下に説明するn型半導体層、発光層、電子ブロック層およびp型半導体層の形成についても同様である。これらの原料ガスを、キャリアガスとして水素ガスもしくは窒素ガスまたは両者の混合ガスを用いてチャンバ内に供給すればよく、一般的には水素ガスが用いられる。また、 NH_3 ガスなどのV族元素ガスと、TMAガスなどのIII族元素ガスの成長ガス流量を元に計算されるIII族元素に対するV族元素のモル比（以降、V/III比と記載する）については、例えば100以上100000以下とすることができる。より好ましくは300以上30000以下である。成長温度および成長圧力に応じて最適なV/III比が存在するため、成長ガス流量を適宜設定することが好ましいのはAlN層20を形成する場合と同様である。

[0070] 次に、 n 型半導体層30を形成する n 型半導体層形成工程を行う（図4（E））。 n 型半導体層30は、AlN層20上に形成することができ、アンドープのAlGaIn層20'上に形成することが好ましい。 n 型ドーパントについては既述のとおりである。

[0071] 続いて、図4（F）に示すように、発光層40を形成する発光層形成工程を行う。発光層40をMQW構造とする場合には、Al源の流量とGa源の流量の比を適切に変更することにより、MQW構造を有する発光層40を形成することができる。発光層40を $\text{Al}_a\text{Ga}_{1-a}\text{N}$ 材料（ $0 < a \leq 1$ ）で形成する場合、 $\text{Al}_a\text{Ga}_{1-a}\text{N}$ 材料の成長温度としては、 1000°C 以上 1400°C 以下が好ましく、 1050°C 以上 1350°C 以下がより好ましい。

[0072] 次に、図4（G）に示すように、発光層40の上に電子ブロック層50を形成する電子ブロック層形成工程を行う。上述のように、電子ブロック層50は、Si含有不純物をドーパしたSi含有不純物ドーパ領域層50aを含む。また、前述のとおり、電子ブロック層50が、 p 型不純物ドーパ領域層50cを更に含む2層構造とすることが好ましく、Si含有不純物ドーパ領域層50aと、 p 型不純物ドーパ領域層50cとの間にアンドープ領域層50bを更に有する3層構造とすることも好ましい。

[0073] Si含有不純物ドーパ領域層50aを形成するためのドーパントとしては、Si単独またはSiおよびMgとすることができる。Si源としては、モノシラン（ SiH_4 ）などを用いることができ、Mg源としては、シクロペンタジニエルマグネシウム（ $\text{C}_2\text{P}_2\text{Mg}$ ）を用いることができる。SiおよびMgを混合してドーパする場合には、両者の混合ガスをチャンバに供給すればよい。

[0074] また、 p 型不純物ドーパ領域層50cを形成するためのドーパントとしては、MgやZnを用いることができる。Mg源は $\text{C}_2\text{P}_2\text{Mg}$ を用いることができ、Zn源としては、 ZnCl_2 を用いることができる。

[0075] 電子ブロック層50を $\text{Al}_z\text{Ga}_{1-z}\text{N}$ 材料（ $0 < z \leq 1$ ）で形成する場合、電子ブロック層50の形成は、キャリアガスとして水素を主成分とするガ

スを用いることができる。原料ガスは既述のとおりTMA、TMGおよびN₂H₄ガスであり、さらに、Si含有不純物ドーパ領域層50a、アンドーパ領域層50bおよびp型不純物ドーパ領域層50cに応じた不純物ガスを用いる。

[0076] なお、電子ブロック層50の成長温度としては、1000℃以上1400℃以下が好ましく、1050℃以上1350℃以下がより好ましい。また、チャンバ内の成長圧力については、例えば10Torr～760Torrとすることができる。より好ましくは、20Torr～380Torrである。

[0077] 次に、図4（H）に示すように、電子ブロック層50上にp型半導体層60を形成する。p型半導体層60は、p型コンタクト層62を有し、該p型コンタクト層62は、p型のAl_xGa_{1-x}N材料（0≦x≦0.1）で形成する。p型コンタクト層62をp型とするためのドーパントとしては、p型不純物ドーパ領域層50cの場合と同様、Mgや亜鉛Znを用いることができる。Mg源およびZn源も同様である。

[0078] p型コンタクト層62を有するp型半導体層60の成長温度としては、800℃以上1400℃以下が好ましく、900℃以上1300℃以下がより好ましい。また、チャンバ内の成長圧力については、例えば10Torr～760Torrとすることができる。より好ましくは、20Torr～600Torrである。キャリアガスとしては、既述のとおり水素ガスもしくは窒素ガスまたは両者の混合ガスを用いることができる。図示しないが、p型コンタクト層62を複数層とする場合、電子ブロック層側のキャリアガスを水素ガスとし、反対側を窒素ガスとすることもできるし、その逆としてもよい。p型クラッド層を設けてもよいのは、既述のとおりである。

[0079] 最後に、図4（I）に示すように、発光層40、電子ブロック層50およびp型半導体層60の一部をエッチング等により除去し、露出したn型半導体層30上にn型電極70を、p型コンタクト層62上にp型電極80をそれぞれ形成することができる。こうして、本発明の好適な実施形態に係るIII

族窒化物半導体発光素子 100 を作製することができる。

[0080] また、図示しないが、第2実施形態に係るIII族窒化物半導体発光素子 200 を製造するためには、図4 (G) を用いて説明した発光層 40 の上に電子ブロック層 50 を形成する電子ブロック層形成工程において、p型不純物ドーピング領域層 50d を発光層 40 上に形成し、次いでSi含有不純物ドーピング領域層 50a を形成すればよい。そして、その他の工程については第1実施形態に係るIII族窒化物半導体発光素子 100 と同様に行えば、III族窒化物半導体発光素子 200 を製造することができる。

実施例

[0081] [実験例 1]

(発明例 1)

以下、実施例を用いて本発明をさらに詳細に説明するが、本発明は以下の実施例に何ら限定されるものではない。図4に示したフローチャートに従って、III族窒化物半導体発光素子を作製した。まず、サファイア基板（直径2インチ、厚さ：430 μ m、面方位：(0001)、m軸方向オフ角 θ ：0.5度、テラス幅：100nm、ステップ高さ：0.20nm）を用意した（図4 (A)）。次いで、MOCVD法により、上記サファイア基板上に中心膜厚0.60 μ m（平均膜厚0.61 μ m）のAlN層を成長させ、AlNテンプレート基板とした（図4 (B)）。その際、AlN層の成長温度は1300℃、チャンバ内の成長圧力は10 Torrであり、V/III比が163となるようにアンモニアガスとTMAガスの成長ガス流量を設定した。V族元素ガス（NH₃）の流量は200 sccm、III族元素ガス（TMA）の流量は53 sccmである。なお、AlN層の膜厚については、光干渉式膜厚測定機（ナノスペックM6100A；ナノメトリックス社製）を用いて、ウェーハ面内の中心を含む、等間隔に分散させた計25箇所の膜厚を測定した。

[0082] 次いで、上記AlNテンプレート基板を熱処理炉に導入し、10 Paまで減圧後に窒素ガスを常圧までパージすることにより炉内を窒素ガス雰囲気とした後に、炉内の温度を昇温してAlNテンプレート基板に対して熱処理を

施した（図4（C））。その際、加熱温度は1650℃、加熱時間は4時間とした。

[0083] 続いて、MOCVD法により、アンドープのAlGa_{0.7}N層として、Al_{0.7}Ga_{0.3}Nからなる層厚1μmのアンドープAl_{0.7}Ga_{0.3}N層を形成した（図4（D））。次に、n型半導体層として、Al_{0.62}Ga_{0.38}Nからなり、Siドーピングした層厚2μmのn型Al_{0.62}Ga_{0.38}N層を上記AlGa_{0.7}N層上に形成した（図4（E））。なお、SIMS分析の結果、n型半導体層のSi濃度は $1.0 \times 10^{19} \text{ atoms/cm}^3$ である。

[0084] 続いて、n型半導体層上に、Al_{0.45}Ga_{0.55}Nからなる層厚3nmの井戸層およびAl_{0.65}Ga_{0.35}Nからなる層厚7nmの障壁層を交互に3.5組繰り返して積層した発光層を形成した（図4（F））。3.5組の0.5は、発光層の最初と最後を障壁層としたことを表す。

[0085] その後、発光層上に、水素ガスをキャリアガスとして、Al_{0.68}Ga_{0.32}Nからなる層厚40nmの電子ブロック層を形成した（図4（G））。電子ブロック層の形成にあたり、はじめの5nm（Si含有不純物ドーピング領域層に相当）はモノシラン（SiH₄）ガスを10sccmでチャンバ内に供給し、次の15nm（アンドープ領域層に相当）ではドーパントガスの供給を止め、残り20nm（p型不純物ドーピング領域層に相当）ではMgをドーピングした。なお、SIMS分析の結果、Si含有不純物ドーピング領域層のSi濃度は $6.0 \times 10^{16} \text{ atoms/cm}^3$ であり、アンドープ領域層の不純物濃度は $4.0 \times 10^{16} \text{ atoms/cm}^3$ 以下であり、p型不純物ドーピング領域層のMg濃度は $5.0 \times 10^{18} \text{ atoms/cm}^3$ であった。

[0086] さらに、Al_{0.35}Ga_{0.65}Nからなり、Mgドーピングした層厚50nmのp型クラッド層を形成した。続いて、Ga_{0.65}Nからなり、Mgドーピングした層厚180nmのp型コンタクト層を形成した。なお、層厚180nmの内の、電極に接する厚さ30nmの領域においては、TMGガスの流量を減らしてMgの存在確率を上げ、かつ、成長速度を落とすことにより高Mg濃度の層とした（図4（H））。SIMS分析の結果、このp型クラッド層のMg濃度

は $1.0 \times 10^{19} \text{ atoms/cm}^3$ であり、p 型クラッド層側の層厚 150 nm 部分の p 型コンタクト層の Mg 濃度は $3.0 \times 10^{19} \text{ atoms/cm}^3$ であり、高 Mg 濃度とした残り 30 nm 部分の Mg 濃度は $1.2 \times 10^{20} \text{ atoms/cm}^3$ であった。

[0087] その後、p 型コンタクト層の上にマスクを形成してドライエッチングによるメサエッチングを行い、n 型半導体層を露出させた。次いで、p 型コンタクト層上に、Ni/Au からなる p 型電極を形成し、露出した n 型半導体層上には、Ti/Al からなる n 型電極を形成した。なお、p 型電極のうち、Ni の厚みは 50 Å であり、Au の厚みは 1500 Å である。また、n 型電極のうち、Ti の厚みは 200 Å であり、Al の厚みは 1500 Å である。最後に 550℃ でコンタクトアニール (RTA) を行って、電極を形成した (図 4 (1))。こうして発明例 1 に係る III 族窒化物半導体発光素子を作製した。発明例 1 の層構造を表 1 に示す。

[0088] [表1]

	Al組成比	ドーパント	厚み
p型コンタクト層	0	Mg	180nm
p型クラッド層	0.35	Mg	50nm
電子ブロック層	0.68	Mg	20nm
		—	15nm
		Si	5nm
発光層	0.65	—	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
n型半導体層	0.60	Si	2 μm
アンドープ層	0.70	—	1 μm
AlN層	1	—	0.6 μm
サファイア基板	—	—	430 μm

[0089] (発明例 2)

電子ブロック層においてアンドープ領域層を形成せず、電子ブロック層のはじめの20nmをSiドーピングした以外の条件は発明例1と全て同じとして、発明例2に係る窒化物半導体発光素子を作製した。

[0090] (従来例1)

電子ブロック層の全てをMgドーピングとした以外の条件は、発明例1と全て同じとして、従来例1に係る窒化物半導体発光素子を作製した。

[0091] 以上の発明例1～2および従来例1の、電子ブロックの構成を以下の表2に示す。また、後述の評価結果も併せて示す。

[0092] [表2]

	電子ブロック層(Al 0.68) の厚み [nm]			評価結果		
	Siドーピング	アンドープ	Mgドーピング	1h後 残存光量 [%]	Po [mW]	Vf [V]
発明例1	5	15	20	99	2.4	8.2
発明例2	20	0	20	100	1.0	7.7
従来例1	0	0	40	97	2.7	7.5

[0093] (発明例3)

電子ブロック層の全てをSiおよびMgドーピングして、電子ブロック層全体の層厚を20nmとし、電子ブロック層と $\text{Al}_{0.35}\text{Ga}_{0.65}\text{N}$ からなるp型クラッド層との間に更に $\text{Al}_{0.50}\text{Ga}_{0.50}\text{N}$ からなり、Mgドーピングした層厚20nmのp型クラッド層を形成した以外の条件は、発明例1と全て同じとして、発明例3に係る窒化物半導体発光素子を作製した。なお、電子ブロックへのドーピングにあたり、 SiH_4 ガスを10sccmで、 Cp_2Mg ガスを500sccmでチャンバ内に供給した。電子ブロック層のSi濃度は $6.0 \times 10^{16} \text{ atoms/cm}^3$ であり、Mg濃度は $5.0 \times 10^{18} \text{ atoms/cm}^3$ であった。また、 $\text{Al}_{0.50}\text{Ga}_{0.50}\text{N}$ からなるp型クラッド層のMg濃度は $5.0 \times 10^{18} \text{ atoms/cm}^3$ であった。発明例3の層構造を表3に示す。

[0094] [表3]

	Al組成比	ドーパント	厚み
p型コンタクト層	0	Mg	180nm
p型クラッド層	0.35	Mg	50nm
	0.50	Mg	20nm
電子ブロック層	0.68	Mg+Si	20nm
発光層	0.65	—	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
n型半導体層	0.60	Si	2 μ m
アンドープ層	0.70	—	1 μ m
AlN層	1	—	0.6 μ m
サファイア基板	—	—	430 μ m

[0095] (従来例2)

電子ブロック層の全てをMgドーパントとした以外の条件は、発明例3と全て同じとして、従来例2に係る窒化物半導体発光素子を作製した。

[0096] (比較例1)

電子ブロック層の全てをアンドープとした以外の条件は、発明例3と全て同じとして、比較例1に係る窒化物半導体発光素子を作製した。

[0097] 以上の発明例3、比較例1および従来例2の電子ブロック層の構造を表4に示す。また、後述の評価結果も併せて示す。

[0098]

[表4]

	電子ブロック層(AI 0.68) の厚み [nm]			評価結果		
	Si+Mg ドーパ	アンドープ	Mgドーパ	1h後 残存光量 [%]	Po [mW]	Vf [V]
発明例3	20	0	0	91	2.5	6.6
従来例2	0	0	20	87	2.8	8.7
比較例1	0	20	0	84	2.8	7.1

[0099] <発光寿命の評価>

発明例1について、作製したフリップチップ型のIII族窒化物半導体発光素子を、積分球により電流20mAのときの発光出力Po (mW)を測定し、さらに1時間通電後の残存出力(1時間通電後の出力/初期発光出力)を測定したところ、初期の出力に対して99%であった。結果を表3に示す。発明例2、3、比較例1、従来例1、2についても、同様に1時間経過後の残存出力を測定したところ、表3、4のとおりであった。

[0100] 従来例1と、発明例1、2とを比べると、Siドーパ層を設けた発明例1、2では、III族窒化物半導体発光素子の寿命を改善できたことが分かった。同様に、Al_{0.50}Ga_{0.50}Nからなるp型クラッド層を設けた従来例2と、発明例3とを比較すると、Si含有不純物ドーパ領域層を設けた発明例3では、寿命を改善できたことが分かった。なお、従来例2と、比較例1とを比べると、電子ブロック層へのMgドーパに代えて、アンドープにした場合は、かえって寿命を悪化させてしまうことが分かった。

[0101] <発光特性および順方向電圧の評価>

発明例1について、作製したフリップチップ型のIII族窒化物半導体発光素子を、積分球により電流20mAのときの発光出力Po (mW)および順方向電圧Vf (V)をそれぞれ測定したところ、2.4mW、8.2Vであった。発明例2、3、比較例1、従来例1、2についても、同様に発光出力Poおよび順方向電圧Vfを測定したところ、表3、4のとおりであった。

[0102] 従来例 1、発明例 1、2 を比べると、電子ブロック層内にアンドープ領域層を設けることにより、素子の寿命の改善効果が若干低減するものの、発光出力の低下を抑制できることがわかった。逆に、Si ドープ層の厚みを大きくすることで、素子の寿命改善効果を最大化できることがわかった。また、従来例 2 と、発明例 3 とを比べると、Si および Mg をドープすることで、寿命を改善しつつ、順方向電圧を低減できることがわかった。

[0103] [実験例 2]

上述の実験例 1 における発明例 1～3 により、素子寿命等の信頼性の向上効果が確実に得られることが確認された。しかしながら、Si ドープ層を設けていない従来例 1、2 に比べて発光出力が僅かでも低下する場合がある。そこで、発光出力を低下させることなく、信頼性を向上させる実験を以下のとおり行った。

[0104] (発明例 4)

電子ブロック層を形成するときに、電子ブロック層全体の層厚を 20 nm とし、発光層側の 15 nm を Mg ドープ層とし、p 型半導体層側の残りの 5 nm に Si および Mg をドープした。そして、p 型半導体層を形成するときに、p 型クラッド層を形成せず、p 型コンタクト層のみを形成した。その他の条件は、発明例 1 と全て同じとして、発明例 4 に係る III 族窒化物半導体発光素子を作製した。なお、電子ブロックへの Mg ドープおよび Si ドープにあたり、 Cp_2Mg ガスを 250 sccm でチャンバ内に供給して、層厚 15 nm を形成した後に、さらに SiH_4 ガスを 12 sccm 追加することで、p 型半導体層側の残りの 5 nm には Mg および Si の両方をドープした。SIMS 分析の結果、電子ブロック層の Mg 濃度は、全体を通して $2 \times 10^{18} \text{ atoms/cm}^3$ であり、Si および Mg をドープした領域層の Si 濃度は $2.0 \times 10^{18} \text{ atoms/cm}^3$ であった。発明例 4 の層構造を表 5 に示す。

[0105]

[表5]

	Al 組成比	ドーパント	厚み
p 型コンタクト層	0	Mg	180nm
電子ブロック層	0.68	Mg+Si	5nm
		Mg	15nm
発光層	0.65	—	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
	0.45	—	3nm
	0.65	Si	7nm
n 型半導体層	0.60	Si	2 μ m
アンドープ層	0.70	—	1 μ m
AlN層	1	—	0.6 μ m
サファイア基板	—	—	430 μ m

[0106] (発明例 5)

電子ブロック層の発光層側の 18 nm に Mg をドーピングし、残りの 2 nm に Mg および Si をドーピングした以外は、発明例 4 と同様にして、発明例 5 に係る I II 族窒化物半導体発光素子を作製した。

[0107] (発明例 6)

電子ブロック層の発光層側の 60 nm に Mg をドーピングし、残りの 20 nm に Mg および Si をドーピングした（すなわち、発明例 4 に対し電子ブロック層の厚さをそれぞれ 4 倍にした）以外は、発明例 4 と同様にして、発明例 7 に係る III 族窒化物半導体発光素子を作製した。

[0108] (発明例 7)

電子ブロック層の発光層側の 75 nm に Mg をドーピングし、残りの 5 nm に Mg および Si をドーピングし、Si および Mg をドーピングした領域の Si 濃度を $2.0 \times 10^{18} \text{ atoms/cm}^3$ から $1.0 \times 10^{19} \text{ atoms/cm}^3$ に増大させた以外は、発明例 6 と同様にして、発明例 7 に係る III 族窒化物半導体発光素子を作製した。

[0109] (比較例 2)

電子ブロック層の全てをMgドープとした以外の条件は、発明例 4 と全て同じとして、

比較例 2 に係るIII族窒化物半導体発光素子を作製した。

[0110] 以上の発明例 4 ～ 7 および比較例 2 の、電子ブロックの構成を以下の表 6 に示す。また、発明例 4 ～ 7 および比較例 2 について、実験例 1 と同様に評価を行った。表 6 に、その評価結果を併せて示す。

[0111] [表6]

	電子ブロック層				評価結果		
	発光層側		p型コンタクト層側				
	ドーパント	厚さ [nm]	ドーパント	厚さ [nm]	1h 後 残存光量 [%]	Po [mW]	Vf [V]
発明例 4	Mg	15	Mg+Si	5	100	2.9	5.9
発明例 5	Mg	18	Mg+Si	2	95	2.6	5.8
発明例 6	Mg	60	Mg+Si	20	100	3.2	8.6
発明例 7	Mg	75	Mg+Si	5 ※	100	3.4	7.3
比較例 2	Mg	20	—	—	87	2.5	5.8

※発明例 7 の Si 濃度は、 $1.0 \times 10^{19} \text{ atoms/cm}^3$ である。

[0112] 以上の実験例 2 の結果から、電子ブロック層の発光層側に Mg をドープした p 型不純物領域層を配置し、かつ、p 型半導体層側に Si 含有不純物ドープ領域層を配置することで、Si 含有不純物ドープ領域層を設けない場合に比べても、発光出力の低下なく、むしろ発光出力を増大させつつ、信頼性を向上できることが分かった。

産業上の利用可能性

[0113] 本発明によれば、従来よりも優れた素子寿命を有するIII族窒化物半導体発光素子およびその製造方法を提供することができるため、有用である。

符号の説明

[0114] 10 基板
10A 基板の主面
20 AlN層

- 3 0 n 型半導体層
- 4 0 発光層
- 4 1 井戸層
- 4 2 障壁層
- 5 0 電子ブロック層
- 5 0 a S i 含有不純物ドーピング領域層
- 5 0 b アンダー層
- 5 0 c p 型不純物ドーピング領域層
- 5 0 d p 型不純物ドーピング領域層
- 6 0 p 型半導体層
- 6 1 p 型クラッド層
- 6 2 p 型コンタクト層
- 7 0 n 型電極
- 8 0 p 型電極
- 1 0 0 III 族窒化物半導体素子

請求の範囲

- [請求項1] n型半導体層と、少なくともAlを含む発光層と、電子ブロック層と、p型半導体層とをこの順に有するIII族窒化物半導体発光素子において、
- 前記発光層は、井戸層と障壁層との積層による量子井戸構造を備え、
- 前記電子ブロック層は、前記発光層に隣接し、かつ、前記障壁層および前記p型半導体層よりもAl組成の大きな層からなり、
- 前記電子ブロック層は、Si含有不純物ドーパ領域層を含むことを特徴とするIII族窒化物半導体発光素子。
- [請求項2] 前記電子ブロック層は、前記Si含有不純物ドーパ領域層よりも前記p型半導体層側にp型不純物ドーパ領域層を更に含む、請求項1に記載のIII族窒化物半導体発光素子。
- [請求項3] 前記電子ブロック層は、アンドープ領域層を更に含む、請求項1または2に記載のIII族窒化物半導体発光素子。
- [請求項4] 前記アンドープ領域層は、前記Si含有不純物ドーパ領域層と、前記p型不純物ドーパ領域層との間に位置する、請求項3に記載のIII族窒化物半導体発光素子。
- [請求項5] 前記Si含有不純物ドーパ領域層は、前記発光層に隣接する、請求項1～4のいずれか1項に記載のIII族窒化物半導体発光素子。
- [請求項6] 前記p型半導体層は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 0.1$) からなるp型コンタクト層を有する請求項1～5のいずれか1項に記載のIII族窒化物半導体発光素子。
- [請求項7] 前記p型半導体層は、前記電子ブロック層よりもAl組成の小さく、前記p型コンタクト層よりもAl組成の大きいp型クラッド層を、前記電子ブロック層と、前記p型コンタクト層との間に更に有する、請求項6に記載のIII族窒化物半導体発光素子。
- [請求項8] 前記p型クラッド層は $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.2 \leq y$) である、請

求項7に記載のIII族窒化物半導体発光素子。

[請求項9] 前記Si含有不純物ドーパ領域層に含まれるSiの不純物濃度が、 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{18} \text{ atoms/cm}^3$ である請求項1～8のいずれか1項に記載のIII族窒化物半導体発光素子。

[請求項10] 前記障壁層は $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$) であり、前記電子ブロック層は $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$) である、請求項1～9のいずれか1項に記載のIII族窒化物半導体発光素子。

[請求項11] 前記Si含有不純物ドーパ領域のドーパントは、Siのみである請求項1～10のいずれか1項に記載のIII族窒化物半導体発光素子。

[請求項12] 前記Si含有不純物ドーパ領域のドーパントは、SiおよびMgである請求項1～10のいずれか1項に記載のIII族窒化物半導体発光素子。

[請求項13] 前記発光層から放射される光が、中心波長が300nm以下の深紫外光である、請求項1～12のいずれか1項に記載のIII族窒化物半導体発光素子。

[請求項14] n型半導体層を形成するn型半導体層形成工程と、
前記n型半導体層上に、少なくともAlを含み、井戸層および障壁層の積層による量子井戸構造の発光層を形成する発光層形成工程と、
前記発光層上に、前記障壁層よりAl組成の大きい電子ブロック層を形成する電子ブロック層形成工程と、
前記電子ブロック層上に、p型半導体層を形成するp型半導体層形成工程と、を含むIII族窒化物半導体発光素子の製造方法において、
前記電子ブロック層形成工程では、Si含有不純物をドーパしたSi含有不純物ドーパ領域層を形成することを特徴とする、III族窒化物半導体発光素子の製造方法。

[請求項15] n型半導体層と、少なくともAlを含む発光層と、電子ブロック層と、p型半導体層とをこの順に有するIII族窒化物半導体発光素子に

において、

前記発光層は、井戸層と障壁層との積層による量子井戸構造を備え、

前記電子ブロック層は、前記発光層に隣接し、かつ、前記障壁層および前記 p 型半導体層よりも Al 組成の大きな層からなり、

前記電子ブロック層は、Si 含有不純物ドーパ領域層を含み、

前記電子ブロック層は、前記 Si 含有不純物ドーパ領域層よりも前記発光層側に p 型不純物ドーパ領域層を更に含むことを特徴とする III 族窒化物半導体発光素子。

[請求項16] 前記 Si 含有不純物ドーパ領域層は、前記 p 型半導体層に隣接する、請求項 15 に記載の III 族窒化物半導体発光素子。

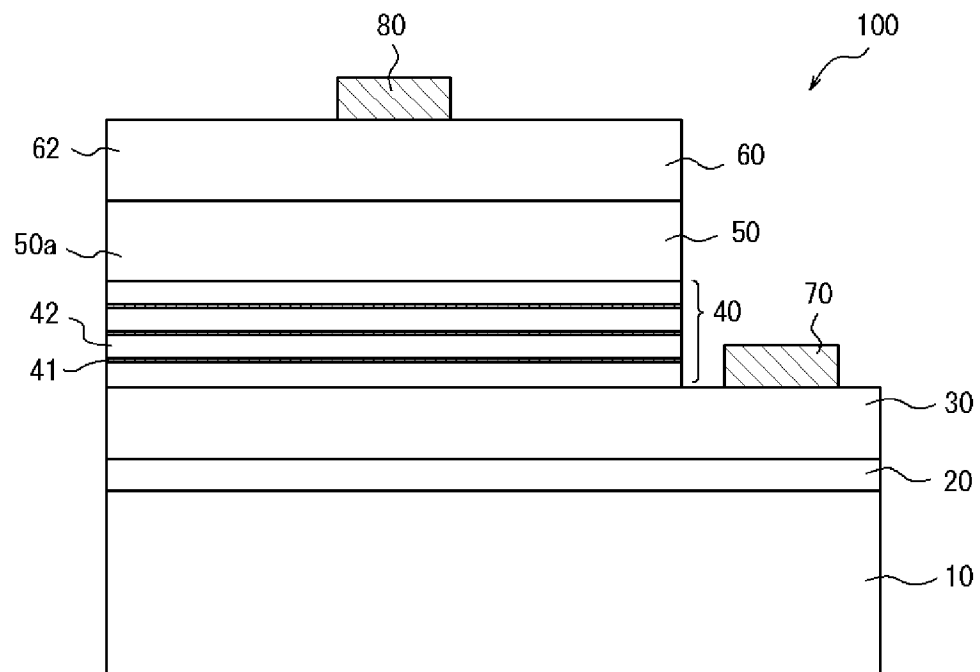
[請求項17] 前記障壁層は $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$) であり、前記電子ブロック層は $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$) である、請求項 15 または 16 に記載の III 族窒化物半導体発光素子。

[請求項18] 前記 p 型不純物ドーパ領域層のドーパントは、Mg である、請求項 15 ～ 17 のいずれか 1 項に記載の III 族窒化物半導体発光素子。

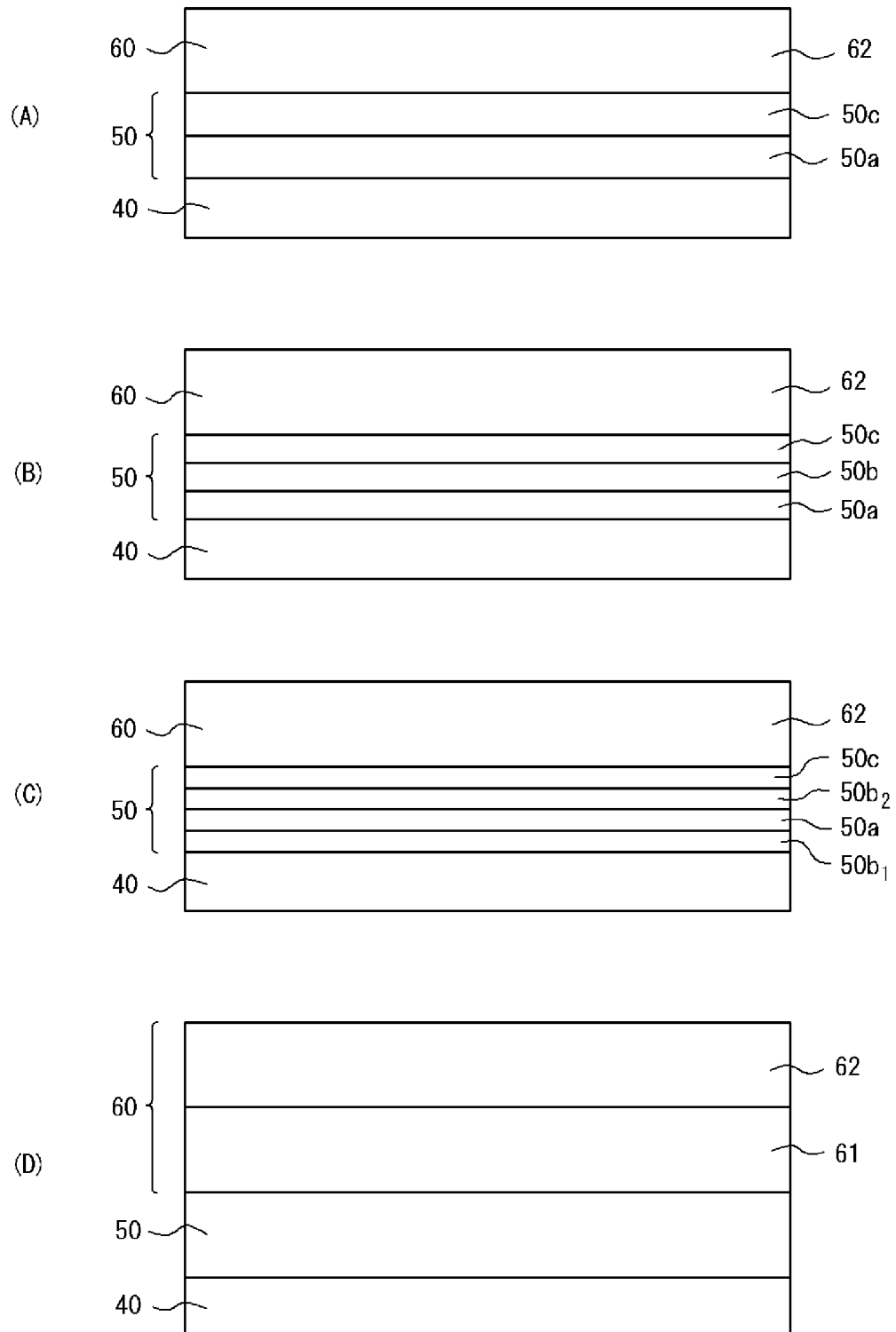
[請求項19] 前記 Si 含有不純物ドーパ領域層のドーパントは、Si および Mg である、請求項 15 ～ 18 のいずれか 1 項に記載の III 族窒化物半導体発光素子。

[請求項20] 前記発光層から放射される光が、中心波長が 300 nm 以下の深紫外光である、請求項 15 ～ 19 のいずれか 1 項に記載の III 族窒化物半導体発光素子。

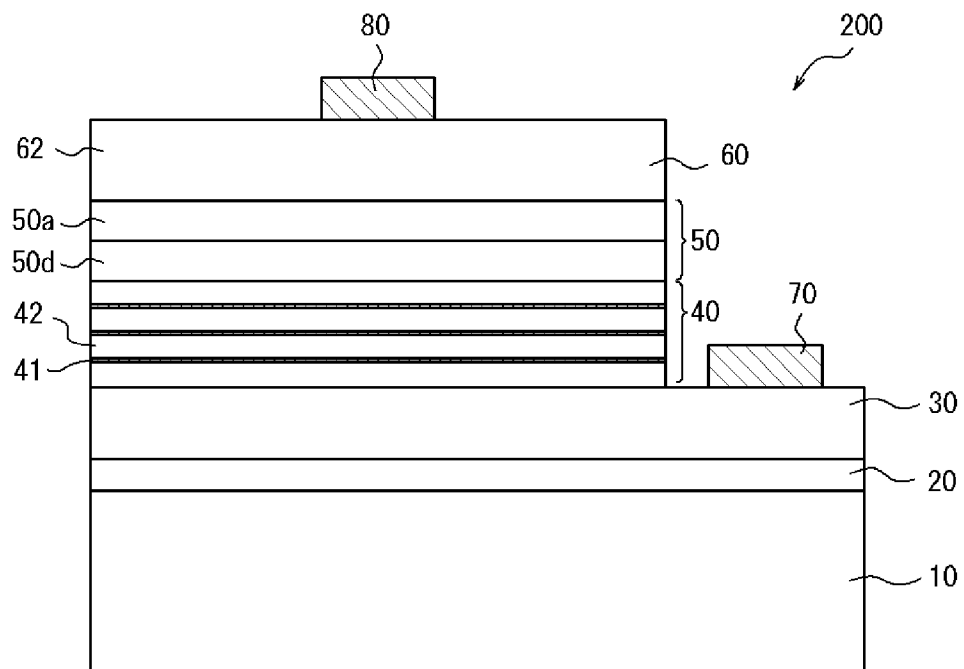
[図1]

FIG. 1

[図2]

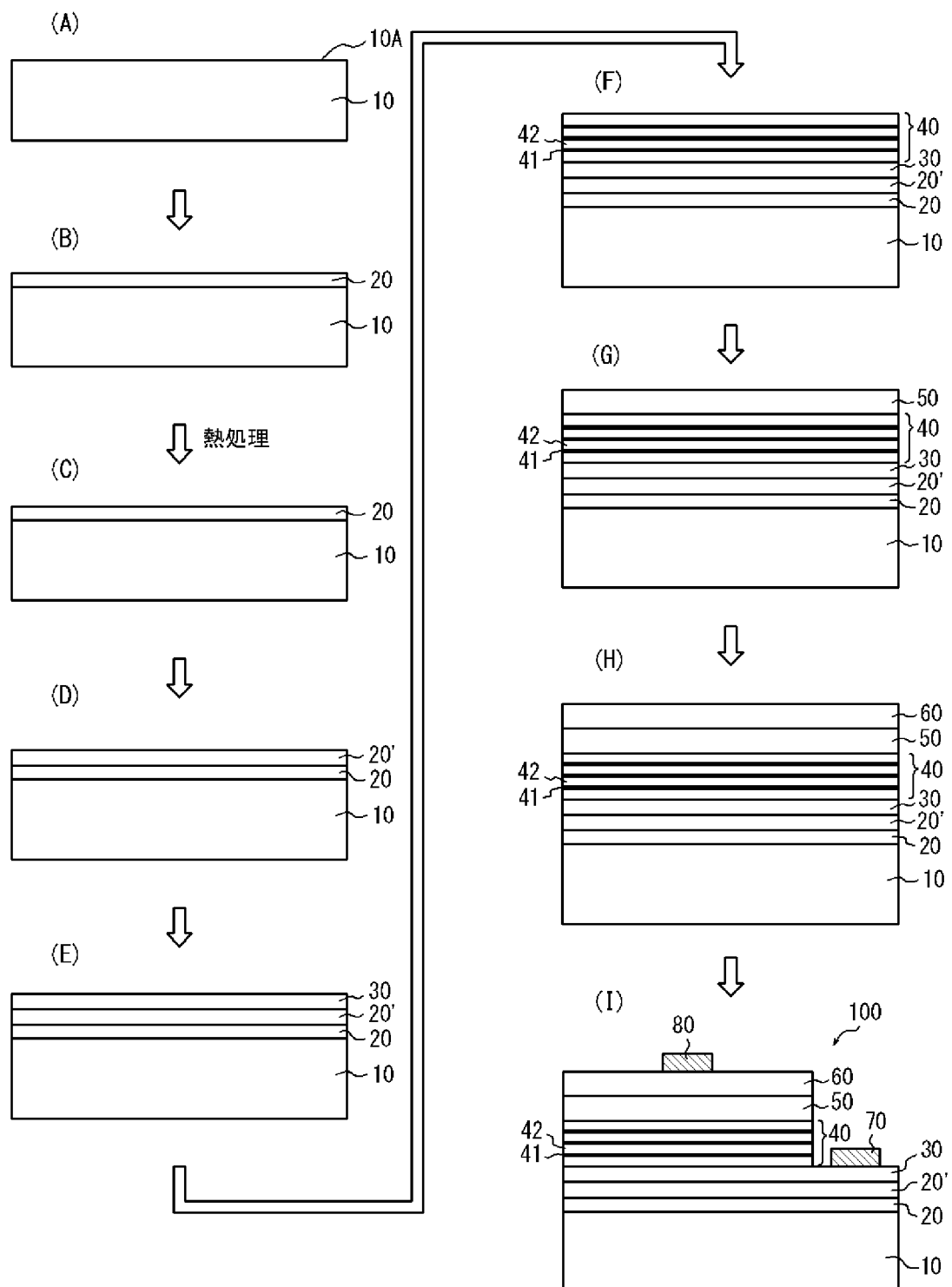
FIG. 2

[図3]

FIG. 3

[図4]

FIG. 4



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/000566

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/32(2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2013/128913 A1 (Panasonic Corp.), 06 September 2013 (06.09.2013), paragraphs [0003], [0004], [0012], [0049] to [0054], [0073] to [0101]; fig. 7 & JP 5437538 B & US 9147804 B2 column 8, line 30 to column 9, line 33; column 13, line 34 to column 18, line 24 & CN 103430334 A	1-10, 12-20 11

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 March 2016 (04.03.16)

Date of mailing of the international search report
22 March 2016 (22.03.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/000566

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2014-241397 A (Tokuyama Corp.), 25 December 2014 (25.12.2014), paragraphs [0001], [0031], [0035], [0038], [0042] to [0045], [0047], [0048], [0053]; fig. 1 to 2 & US 2016/0005919 A1 paragraphs [0066] to [0100]; fig. 1 to 2 & WO 2014/123092 A1 & EP 2955763 A1 & KR 10-2015-0114488 A & CN 105009310 A	1-10, 12-20 11
A	WO 2013/046419 A1 (UV Craftory, Co., Ltd.), 04 April 2013 (04.04.2013), entire text; all drawings & JP 2013-846419 A & US 2015/0048304 A1 & EP 2763192 A1 & TW 201314960 A & KR 10-2014-0043163 A	1-20

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L33/32(2010.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L33/00-33/64

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2013/128913 A1（パナソニック株式会社）2013.09.06, [0003][0004][0012][0049]-[0054][0073]-[0101]図7 & JP 5437538 B & US 9147804 B2 column8line30-column9line33, column13line34-column18line24 & CN 103430334 A	1-10, 12-20 11
Y A	JP 2014-241397 A（株式会社トクヤマ）2014.12.25, [0001][0031][0035][0038][0042]-[0045][0047][0048][0053]図1-2 & US 2016/0005919 A1[0066]-[0100]fig.1-2 & WO 2014/123092 A1 & EP 2955763 A1 & KR 10-2015-0114488 A & CN 105009310 A	1-10, 12-20 11

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

04.03.2016

国際調査報告の発送日

22.03.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

村井 友和

2 K

3207

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2013/046419 A1 (創光科学株式会社) 2013.04.04, 全文全図 & JP 2013-846419 A & US 2015/0048304 A1 & EP 2763192 A1 & TW 201314960 A & KR 10-2014-0043163 A	1-20