



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I444633 B

(45)公告日：中華民國 103 (2014) 年 07 月 11 日

(21)申請案號：101108805

(22)申請日：中華民國 101 (2012) 年 03 月 15 日

(51)Int. Cl. : G01R31/28 (2006.01)

H01L23/58 (2006.01)

(30)優先權：2011/03/16 南韓

10-2011-0023499

(71)申請人：三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓(72)發明人：宋永僖 SONG, YOUNG HEE (KR)；洪性在 HONG, SEONG JAE (KR)；黃聖德
HWANG, SEONG DEOK (KR)

(74)代理人：詹銘文

(56)參考文獻：

TW I264755

TW 201006003A

US 4642672

US 5726585

審查人員：張慧娜

申請專利範圍項數：19 項 圖式數：18 共 0 頁

(54)名稱

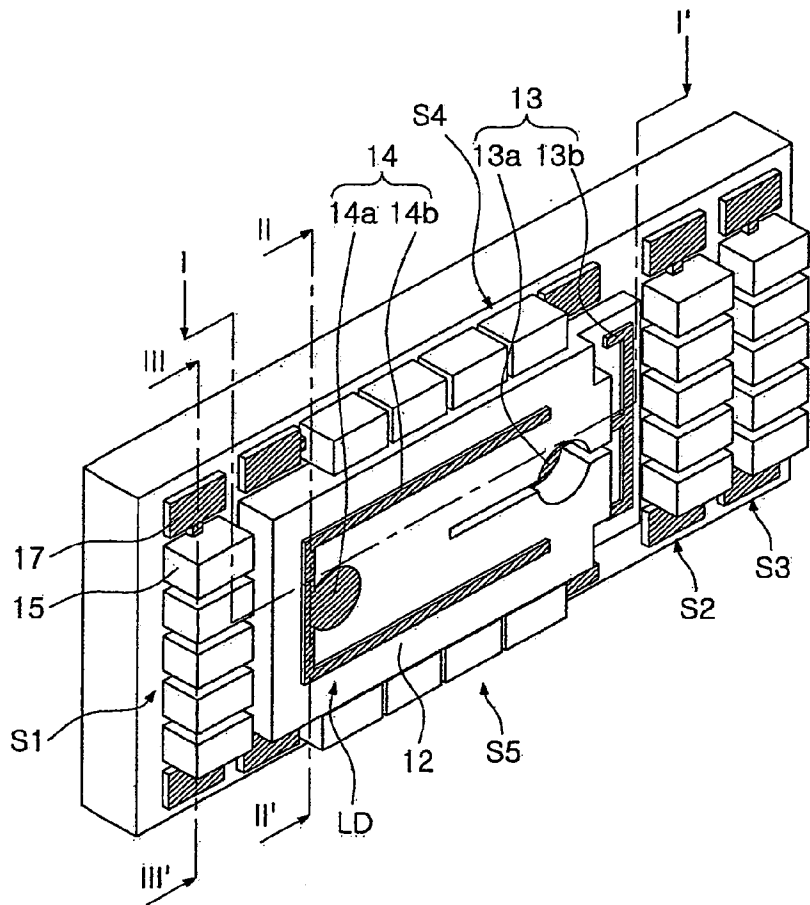
半導體發光二極體晶片、其製造方法及其品質控制方法

SEMICONDUCTOR LIGHT EMITTING DIODE CHIP, METHOD OF MANUFACTURING THEREOF
AND METHOD FOR QUALITY CONTROL THEREOF

(57)摘要

本發明提供一種半導體發光二極體晶片、一種用以製造該半導體發光二極體晶片之方法、以及一種使用該半導體發光二極體晶片之用於品質控制的方法。該半導體發光二極體晶片包括基板；在基板之一區域中之發光二極體，以及形成在基板之其它區域之至少一熔絲標誌電路，用以與發光二極體電性隔離。熔絲標誌電路包括電路單元以及複數個連接於電路單元之電極墊，該電路單元具有對應於基於晶圓的製程資訊的獨特電氣特徵值。半導體發光二極體晶片可包括代表資訊的晶片資訊標誌。

There are provided a semiconductor light emitting diode chip, a method of manufacturing thereof, and a method for quality control using the same. The semiconductor light emitting diode chip includes a substrate; a light emitting diode in one area of the substrate and at least one fuse signature circuit formed in the other area of substrate so as to be electrically insulated from the light emitting diode. The fuse signature circuit includes a circuit unit having unique electrical characteristic value corresponding to wafer based process information and a plurality of electrode pads connected to the circuit unit. The semiconductor light emitting diode chip may include chip information marking representing information.



- 12 . . . 發光層板
- 13 . . . 第一電極
- 13A . . . 連接墊
- 13B . . . 導電指
- 14 . . . 第二電極
- 14A . . . 連接墊
- 14B . . . 導電指
- 15 . . . 半導體元件
- 17 . . . 電極墊
- LD . . . 發光二極體
- S1-S5 . . . 熔絲標誌
電路

第1圖

發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101108805

※申請日：101.3.15

※IPC 分類：

G01R31/28 (2006.01)

H01L23/58 (2006.01)

一、發明名稱：(中文/英文)

半導體發光二極體晶片、其製造方法及其品質控制方法
SEMICONDUCTOR LIGHT EMITTING DIODE CHIP,
METHOD OF MANUFACTURING THEREOF AND
METHOD FOR QUALITY CONTROL THEREOF

二、中文發明摘要：

本發明提供一種半導體發光二極體晶片、一種用以製造該半導體發光二極體晶片之方法、以及一種使用該半導體發光二極體晶片之用於品質控制的方法。該半導體發光二極體晶片包括基板；在基板之一區域中之發光二極體，以及形成在基板之其它區域之至少一熔絲標誌電路，用以與發光二極體電性隔離。熔絲標誌電路包括電路單元以及複數個連接於電路單元之電極墊，該電路單元具有對應於基於晶圓的製程資訊的獨特電氣特徵值。半導體發光二極體晶片可包括代表資訊的晶片資訊標誌。

三、英文發明摘要：

There are provided a semiconductor light emitting diode chip, a method of manufacturing thereof, and a method for quality control using the same. The semiconductor light emitting diode chip includes a substrate; a light emitting diode in one area of the substrate and at least one fuse signature circuit formed in the other area of substrate so as to be electrically insulated from the light emitting diode. The fuse signature circuit includes a circuit unit having unique electrical characteristic value corresponding to wafer based process information and a plurality of electrode pads connected to the circuit unit. The semiconductor light emitting diode chip may include chip information marking representing information.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

12	發光層板
13	第一電極
13A	連接墊
13B	導電指
14	第二電極
14A	連接墊
14B	導電指
15	半導體元件
17	電極墊
LD	發光二極體
S1-S5	熔絲標誌電路

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式

六、發明說明：

本發明請求於 2011 年 3 月 16 日向韓國智慧財產局提出申請的韓國專利申請案第 10-2011-0023499 號優先權，該案所揭露的內容合併在此作為參考。

【發明所屬之技術領域】

本發明係與半導體發光二極體晶片有關，更具體而言是有關於提供基於製程記錄以追蹤並控制晶圓之半導體發光二極體、半導體發光二極體之製造方法以及使用半導體發光二極體的用於品質控制之方法。

【先前技術】

半導體發光二極體(以下簡稱為 LED)，將電能轉換為光能的半導體裝置，可根據能隙而形成特定波長之複合半導體發光，且其用途已從顯示器擴展到各個領域，例如行動光通訊顯示器、電腦螢幕等等，以及用於 LCD 之背光單元、發光裝置等等。

一般而言，外延生長製程與電極形成製程已經在基於晶圓的製程中開始進行。接著，在切割晶圓為各個晶片後，複數晶片可處理為具有封裝件結構，用以確保熱輻射以及與外部電路簡易的連接已經應用於前述的使用。

在製造過程中，最終 LED 產品的缺點顯示出有傾向複雜之趨勢，由於晶片本身的缺陷，以及 LED 封裝製程中在封裝件層級製程期間所產生之電氣或外觀的缺陷。尤其，由於 LCD 產品可能受限於各個製程，例如基於晶圓的製程、封裝件層級製程、整理與分類的製程、模型化組裝製

程等等，分析困難的最後生產失敗的原因。

因此，關於來自於基於晶圓的製程的製程範圍記錄的精確控制以及對準封裝件之晶片製程與模組化組裝層級可提供用以扣除介於晶圓特徵與封裝件特徵之間之相關性，而且精確分析失敗的原因，藉以理想產品的產量可根據扣除額而大幅提升。

尤其，在 LED 產品的情況下，在製造封裝件的基於導線框架的製程期間或是在完成封裝之後，製造記錄可藉由在封裝件外觀或導線框架上記錄產品資訊追蹤與控制，以透過使用雷射標誌讀取資訊。然而，獨立的產品記錄資訊可不受對應的基於晶圓的製程記錄所控制，由於限制，例如尺寸非常小的晶圓、亮度效果等等。

因此，根據相關的領域，在將晶圓分離為各個晶片之後，各個晶片受限於探測製程且在發光特性的基礎上分為複數種等級，例如發光波長，如此，當產生一個有瑕疵的 LED 產品時，藉由基於晶圓的製程記錄產生的結果影響晶片或封裝件與模組產品的品質，在隨後的製程中可能沒有得到證實。因此，LED 失敗的結果係受限於精確的分析。

【發明內容】

本發明所提供之半導體發光二極體晶片之一態樣係具有識別資訊以提供用以追蹤並控制基於晶圓的製程記錄資訊。

本發明之一態樣亦提供製造半導體發光二極體晶片之方法，係具有識別資訊。

本發明之一態樣亦提供用以品質控制半導體發光二極體晶片之方法，該方法能夠藉由追蹤與控制失敗的結果，而在晶圓製程診斷瑕疵。

根據本發明之一態樣，係提供半導體發光二極體晶片，包括：基板；發光二極體，該發光二極體包括發光層板及第一與第二電極，該發光層板形成在該基板之一區域且包括第一與第二複合半導體層與形成於該第一與第二複合半導體層之間的主動層，而該第一與第二電極分別電性連接於該第一與第二複合半導體層；以及至少一熔絲標誌電路，形成在該基板之其它區域中，用以與該發光二極體電性隔離，且包括電路單元以及複數個電極墊，該電路單元具有對應於基於晶圓的製程資訊的獨特電氣特徵值，該複數個電極墊連接於該電路單元，以量測該電氣特徵值。

該電路單元可包括複數個半導體元件與複數條連接於該複數個半導體元件的熔絲，而該電路元件之該電氣特徵值可透過選擇性切割複數條熔絲而加以決定。

該至少一熔絲標誌電路可包括複數條熔絲標誌電路，而該複數條熔絲標誌電路分別形成在不同區域中。

該複數個半導體元件可包括至少一半導體層，該至少一半導體層與包括在該發光層板內之該半導體層一起生長。

該基於晶圓的製程資訊可包括選自由晶圓批號、整批晶圓之一晶圓號碼、在晶圓中的對應晶片之位置，以及製程線標誌所組成之群組中的至少一者。

該對應晶片之位置可包括標線分割座標以及在對應標線內之位置座標。

可切割該複數條熔絲之至少一者，以代表特定基於晶圓的製程資訊。

該複數個半導體元件可包括半導體層，該半導體層在該基板之該其它區域中，與該發光層板之至少一層一起生長。該複數個半導體元件可包括半導體二極體。在這情況下，該半導體二極體可包括發光層板本體，該發光層板本體在該基板的該其它區域中，與該發光層板之各層一起生長。

該複數個半導體元件可相互串聯，且該複數條熔絲中之各者可與該複數個半導體元件之至少一者並聯。

該基板之該其它區域另包括附加半導體層板，係與發光層板之各層一起生長，且該熔絲標誌電路之該等電極墊皆形成在該附加半導體層板上。

在另一實施例中，該複數個半導體元件包括電晶體。該電晶體具有未摻雜第一半導體層、形成在該未摻雜第一半導體層上以作為通道層的未摻雜第二半導體層、以及形成在該未摻雜第二半導體層上的源極、汲極以及閘極，該未摻雜第一與第二半導體層之界面之間具有二維電子氣層。

該電晶體係形成在半導體層板上，該半導體層板在該基板之該其它區域中，與該發光層板之各層一起生長。

根據本發明之另一態樣，係提供半導體發光二極體封

裝件，包括該發光二極體晶片；封裝件本體，具有該半導體發光二極體晶片設置於其上；第一與第二外部端子，分別連接於該半導體發光二極體晶片之第一與第二電極；以及複數個標誌端子，分別連接於熔絲標誌電路之複數個電極端子。

根據本發明之另一態樣，係提供製造半導體發光二極體晶片之方法，包括：製備晶圓，該半導體發光二極體晶片係形成在該晶圓上；選擇性切割複數條熔絲之至少一者，以使該電路單元具有依據基於晶圓的製程資訊之預定電氣特徵值；以及切割該晶圓，以獲得各個晶片單元。

根據本發明之另一態樣，係提供用於半導體發光二極體晶片的品質控制之方法，包括：製備晶圓，該半導體發光二極體晶片係形成在該晶圓上；在半導體發光二極體層級和具有該半導體發光二極體晶片之封裝件製程期間以及該封裝件製程完成後之任意時間點量測該晶片或封裝件之特徵；以及依據該量測特徵與由與該量測的特徵有關的該晶片的熔絲標誌電路之電氣特徵值所追蹤的基於晶圓的製程資料的關聯性，分析關於對應的基於晶圓的製程條件所產生的有關於該量測特徵之效果。

該晶片或該封裝件之該特徵的該量測包括量測驅動電壓、驅動電流、正向電壓、發光長度、發光波長以及依據對應晶片溫度之波長變化之至少其中之一。

該晶片或該封裝件之後特徵的該量測包括該封裝件之量測光量、發光長度、發光波長、色座標以及色彩溫度

之至少其中之一。

關於該量測特徵之該分析結果包括：將缺陷晶片映射至虛擬晶片的座標的該測量特徵中的希望範圍外；以及分析具有該瑕疵晶片之區域比該虛擬晶圓的該座標中的另一區域內還要多的原因。

上述態樣與其它態樣、特徵與本發明之其它特徵將從以下的詳細敘述結合附圖更清楚地了解。

【實施方式】

本發明之實施例現在參閱附呈圖式作詳細說明。本發明可能，然而在任何不同的形式中實現，且不應解釋為被這裡的實施例所限制。當該領域的技術人員可容易地想出許多其它結合了本發明的教示的不同的實施例，透過元件的增加、修改或刪除，這樣的實施例可落入本發明之範圍中。

第 1 圖為透視示意圖，顯示根據本發明之第一實施例之半導體發光二極體晶片的例子。第 2 圖至第 4 圖為剖面圖，顯示半導體發光二極體。第 2 圖至第 4 圖為剖面圖，顯示沿著第 1 圖之 I-I'、II-II' 以及 III-III' 剖面線之半導體發光二極體晶片。

參閱第 1 圖，一併參閱第 2 圖，根據本發明第一實施例的半導體發光二極體晶片 10 包括基板 11、形成在基板 11 之一區域內的發光二極體 LD、以及形成在基板 11 之其它區域的複數條熔絲標誌電路 S1-S5。第 2 圖說明基板 11 具有凸出物且凹陷在其外延生長表面上，然而，本發明並

不限於此。

發光二極體 LD 包括發光層板 12 及第一與第二電極 13 與 14，發光層板 12 包括第一與第二複合半導體層 12A 與 12B 以及形成於第一與第二複合半導體層 12A 與 12B 之間的主動層 12C，而第一與第二電極 13 與 14 分別電性連接於第一與第二複合半導體層 12A 與 12B。

如第 2 圖所示，用於本發明實施例之發光層板 12 具有檯面結構。也就是說，可透過檯面蝕刻以至少部分地移除第二複合半導體層 12B 與主動層 12C 而獲得第一複合半導體層 12A 外露的上表面區域。

用於本發明實施例之第一與第二電極 13、14 可包括連接墊 13A、14A，以及從連接墊 13A、14A 所延伸之導電指 13B、14B，用以均勻分佈在整個發光二極體 LD 之發光區域之電流。

根據本發明實施例之半導體發光二極體晶片 10 可包括複數條(五)熔絲標誌電路 S1-S5。熔絲標誌電路 S1-S5 可與基板 11 之區域內之發光二極體 LD 電性隔離。

如第 3 圖所示，透過形成至基板之局部區域的凹陷部分 G 及裝填於凹陷部分 G 內的隔離材料 18，以電性隔離發光二極體 LD 與熔絲標誌電路 S1-S5。

用於本發明實施例之熔絲標誌電路 S1-S5 可包括複數個半導體元件 15、連接於半導體元件 15 的電路單元 16，以及連接於電路單元 16 的電極墊 17。此外，電路單元 16 包括複數條熔絲 16A，可選擇性切割(參閱第 5A 圖)。電極

墊 17 所量測之電氣特徵值可透過選擇性切割熔絲而改變，以及用以改變電氣特徵值，識別資訊可記錄在熔絲標誌電路 S1-S5 上。有鑑於此，其詳細說明將參閱第 5A 與 5B 圖進行說明。

在本發明之實施例中，第 1 圖說明了位在發光二極體 LD 的二端側之熔絲標誌電路 S1-S3 分別包括了五個半導體元件 15，而位於發光二極體 LD 的頂部與底部之熔絲標誌電路 S4-S5 則包括四個半導體元件 15。

複數個半導體元件 15 可包括至少一半導體層，該至少一半導體層與包含在發光層板 12 內之半導體層一起生長，並非透過不同於發光層板 12 之形成製程的另一製程所形成。

在本發明之實施例中，如第 4 圖所示，半導體元件 15 可為代表獨特電阻值(或電壓)之半導體二極體 D1-D5，且可包括與發光層板 12 之各層一起生長之半導體層板。

如第 4 圖所示，包含在半導體二極體 D1-D5 內之半導體層板可透過形成在基板 11 之部分區域之凹槽 g 而彼此分離。在實施例中，用於元件分離之凹槽 g 可以隔離材料 18 裝填。

如第 4 圖所示，用於實施例中之電極墊 17 可形成在與發光層板 12 之各層一起生長之附加之半導體層板 BD 上。

在此結構中，由於隔離材料填充於凹槽 g 中，故電極墊 17 可形成有高度，該高度係實質上相似於與半導體二極體 D1-D5 相連接之電路線 16b 的高度。

第 5A 圖詳細說明了用於實施例之熔絲標誌電路 S1-S5。第 5A 圖所說明之熔絲標誌電路 S1-S5 可包括連接於半導體元件 15 之複數個半導體元件 15 與電路單元 16。

連接單元 16 包括複數條熔絲 16A。複數條熔絲 16A 可藉由使用將雷射光束或過電流施加至其上的方法而選擇性地切割。電路單元 16 的配置可藉由選擇性地切割熔絲 16A 而改變，以藉此引起在電極墊 17 中之電氣特徵值之變化。

獨特的電氣特徵值係藉由選擇性切割熔絲 16A 而加以決定，可視為識別資訊以及作為表示基於晶圓的製程資訊的值。

複數個半導體元件 15 可藉由具有獨特的“電氣特徵值”的電路單元 16 而連接。電氣特徵值可在電極墊 17 中量測出。說明書中所用的“電氣特徵值”可為一個藉由已知的電氣量測設備數量性地量測且可參考之值，例如：電壓值、電流值或電阻值。

在實施例中，半導體元件 15 可為具有特定電阻值之半導體二極體。此外，電路單元 16 可包括串聯於半導體元件 15 之電路線 16B，且複數條熔絲 16A 並聯於電路線 16B。在此，各個熔絲 16A 可如同第 5A 圖所示的並聯於不同數量之半導體元件。

如同第 5A 圖所示的電路連接，熔絲標誌電路之電氣特徵值可能藉由選擇的切割熔絲 16B 而改變（例如：表示為“C”）

也就是說，如同第 5A 圖所示，在切割 C 部分之前，電

流係透過具有相對低電阻的熔絲線而傳導，可量測這樣的 0 伏特電壓。同時，在切割 C 部分的情況下，電流流經最外面的右側半導體二極體，如此，增加至等於對應的半導體二極體 15 的電阻的等級的電壓可在電極墊 17 量測出來。

在這樣的方式下，由於熔絲標誌電路之電氣特徵值可根據選擇性切割熔絲而被選擇，理想的基於晶圓的製程資訊可藉由匹配所選擇的特徵值與半導體發光二極體晶片 10 之基於晶圓的製程資訊而記錄在熔絲標誌電路 S1-S5 上。

更具體的說，在第 5A 圖所示之熔絲標誌電路中，根據選擇切割熔絲的電壓改變可一起參閱以下的表格與第 5B 圖之等效電路進行說明。以下的表格說明了各自的二極體具有 3 伏特的電壓。“X” 包含了切割狀態，而“0” 表示非切割狀態時。

[表格]

分隔	F1	F2	F3	F4	F5	量測電壓
0	0	0	0	0	0	0V
1	X	0	0	0	0	~3V
2	X	X	0	0	0	~6V
3	X	X	X	0	0	~9V
4	X	X	X	X	0	~12V
5	X	X	X	X	X	~15V

在這樣的方式下，透過可選擇的切割五個熔絲，6 個

識別資訊(例如 0、1、2、3、4 以及 5)可記錄在第 5A 圖顯示之熔絲標誌電路。所記錄的資訊可透過電極墊 17 內之電壓量測而確認。

參閱第 5A 與 5B 圖之形式敘述可為示範性說明，用以有助於了解。熔絲標誌電路能夠藉由各自的半導體元件與電路單元不同修改的配置而能夠記錄配置的較多資訊。

半導體元件之識別資訊可實現在二進制的形式，在位置與切割熔絲數量的基礎上。例如：各個二極體的電氣特徵值(電阻、反向電壓等等)可以各別設計，且各個具有不同電氣特徵值之二極體可透過熔絲並聯，從而提供用以記錄資訊。此外，電路可以矩陣形式配置，且熔絲可並聯於各個電路單元。

基於晶圓的製程記錄資訊可包括有關於基於整體晶圓製程有關記錄的資訊，而且可包括選自由晶圓批號、一批晶圓中之批號、晶圓中對應晶片的位置，以及製程線標誌所組成的群組之其中至少一者。

在前述的製程記錄資訊中，晶圓批號係與關於執行在一批晶圓中之複數晶圓上的半導體製程之資訊有關，而一批晶圓中之晶圓數目則與晶圓之位置與順序的資訊有關。

此外，對應晶片在晶圓內之位置可表示關於晶片在晶圓中之位置(座標)之資訊，且對應晶片之位置可藉由標線分割座標與晶片在對應標線(參閱第 9A 與 9B 圖)內之位置座標表示。除此之外，各種記錄細節(例如製程線、生產週期等等)可包含在基於晶圓之製程記錄資訊內。

在本發明的實施例中，五個熔絲標誌電路 S1-S5 形成在發光二極體 LD 周圍，然而，熔絲標誌電路的數量可根據所需的晶圓處理製程資訊之數量而決定。例如：假定每月生產三萬片晶圓，每個晶圓均具有一萬個半導體發光二極體晶片，則每年需要針對九十四億七千萬個半導體元件的熔絲標誌電路。在這情況下，熔絲標誌電路以二進位形式實現各個半導體元件之識別資訊，需要 34 個熔絲以表示晶圓數量或晶片位置。此外，適當數量的保險絲可增加進一步的資訊。

前述的實施例說明了構成熔絲標誌電路之半導體元件可為半導體二極體，然而，半導體元件可為其它元件，例如電阻或電晶體。在實現將半導體元件作為電阻的情況下，半導體元件可為具有獨特電阻之半導體圖形。

在根據第 6A 與 6B 圖所述之半導體發光二極體晶片 60 之另一實施例中，顯示了使用電晶體的熔絲標誌電路 S。

在第 6A 圖中說明之半導體發光二極體晶片 60 包括基板 61、形成在基板 61 之區域上之發光二極體 LD，以及形成在基板 61 之其它區域上之熔絲標誌電路 S。

與第 2 圖相似的是，發光二極體 LD 包括了發光層板 62，發光層板 62 係包括第一與第二複合半導體層與形成在第一與第二複合半導體層之間之主動層，且第一與第二電極 63 與 64 分別電性連接於第一與第二複合半導體層。在實施例中所應用之發光層板 62 可具有平檯結構。

本發明之實施例所用之第一與第二電極 63 與 64 可包

括有焊墊 63A 與 64A，以及從焊墊 63A 與 64A 所延伸之導電指 63B 與 64B，使電流在發光二極體 LD 之整個發光區域內均勻分佈。

根據實施例之熔絲標誌電路 S 可包括具有複數個電晶體的解碼器 DC。熔絲標誌電路 S 可從基板 61 之一區域內所形成之發光二極體 LD 電性隔離。

解碼器並沒有被詳細的說明，然而，解碼器可形成包含有複數半導體電晶體之電路形式。實施例中所用之半導體電晶體可具有與發光層板 62 一起生長之至少一層。

第 7 圖說明本發明之實施例應用異質接面場效電晶體 (HFET) 作為電晶體的例子。

第 7 圖所示之晶片可包括半導體層板 62'，半導體層板 62' 對應於構成發光二極體 LD 的發光層板 62，以作為較低的結構。電晶體 65 可形成在半導體層板 62' 上。

如第 7 圖所示，電晶體 65 可為異質接面場效電晶體，包括未摻雜之第一半導體層 65A 與形成在第一半導體層 65A 上以作為通道之未摻雜第二半導體層 65B，且具有二維電子氣層在介於第一與第二半導體層 65A 與 65B 之介面。電晶體 65 也包括形成在第二半導體層 65B 上的源極(S)、汲極(D)與閘極(G)。

半導體發光二極體晶片 60 係實現為氮化物半導體裝置之情況下，第一半導體層 65A 可為未摻雜氮化鎵層作為半隔離或高電阻層，且第二半導體層 65B 可為氮化鋁鎵層。

在異質接面場效電晶體的結構中，二維電氣 2DEG 層

可藉由第一半導體層 65A 與第二半導體層 65B 之間具有不同頻帶間隙之異質結而形成。在此，訊號係輸入於閘極 G，通道可形成在異質接面場效電晶體的結構中，且電流可傳導於源極 S 與汲極 D 之間。

藉由這個原則的應用，解碼器 DC 可由複數個電晶體構成。解碼器 DC 之電路線可透過複數條熔絲部分地連接，據此，電路結構可藉由選擇性地切割熔絲而改變。各自的電極墊 67 的電氣特徵值(也就是資訊資料)量測可藉由改變電路結構而改變。

在實施例中，電路線可從解碼器 DC 得出，以組構包含在基板之其它區域中的複數條熔絲之熔絲單元 66。

第 6B 圖所顯示之半導體發光二極體晶片 70 可包括基板 71、形成在基板 71 之一區域內之發光二極體 LD，以及形成在基板 70 之其它區域之二熔絲標誌電路 S1 與 S2。

相似於前面的實施例，發光二極體 LD 可包括發光層板 72，以及第一與第二電極 73 與 74，第一與第二電極 73 與 74 包括焊墊 73A 與 74A 和從焊墊 73A 與 74A 延伸之導電指 73B 與 74B。

相同於第 6A 圖所述，根據本發明之熔絲標誌電路 S1 與 S2 可包括數個解碼器 DC，分別包括複數個電晶體。熔絲標誌電路 S1 與 S2 可形成包括有複數個半導體電晶體之電路。實施例所應用之半導體電晶體可如同第 7 圖所述的被了解。

如第 6B 所述，在熔絲標誌電路 S1 與 S2 中，可形成

各個解碼器 DC 之電路線，如此，則電路結構可透過選擇性的切割電路線所繪製的熔絲 76 而改變。各個電極墊 77 所量測之電氣特徵值(也就是資訊資料)可藉由改變電路結構而改變。使用替換的電氣特徵值，可以記錄理想的資訊。

第 6A 與 6B 圖說明了熔絲標誌電路包括電晶體；然而，熔絲標誌電路所需的形式包括其它元件，例如配置半導體二及體以及/或者電阻。

上述半導體發光二極體晶片的優點為，在晶圓層級處理資訊透過選擇性切割熔絲而記錄在熔絲標誌電路後，該資訊可在封裝層級製程以及晶片層級製程中識別。

在此態樣中，本發明可提供半導體發光二極體封裝件，包括前述的半導體發光二極體晶片。第 8 圖與第 9 圖說明半導體發光二極體封裝件，各者均具有包括二極體或電晶體的熔絲標誌電路。

第 8 圖所說明之半導體發光二極體封裝件 90 可包括作為封裝件本體的封裝基板 91、以及放置在封裝基板 91 上的半導體發光二極體晶片 80。

半導體發光二極體 80 可包括基板 81、形成在基板 81 之一區域內之發光二極體 LD、以及形成在基板 81 之其它區域之二熔絲標誌電路 S1 與 S2，熔絲標誌電路 S1 與 S2 包括二極體 85。

發光二極體 LD 可包括發光層板 82 及第一與第二電極 83 與 84，發光層板 82 具有主動區，而第一與第二電極 83 與 84 包括焊接墊 83A 與 84A 以及從焊接墊 83A 與 84A 延伸

之導電指 83B 與 84B。可以理解的是根據實施例之熔絲標誌電路 S1 與 S2 相似於第 5A 與 5B 圖所述之電路。

如同本發明之實施例，在封裝層級上，熔絲結構電路 S1 與 S2 是在一種狀態中，在該種狀態中，所需的熔絲(圖未示)已根據對應晶片 80 之基於晶圓的製程資訊被選擇性切割。

如第 8 圖所示，半導體發光二極體晶片 80 之焊接墊 83A 與 84A 可分別透過焊線 W 而連接於封裝基板 81 上所形成之外部端子 92。此外，熔絲標誌電路 S1 與 S2 之電極墊 87 可透過焊線 W 而連接於基板 91 上所設置之標誌端子 97。

在此方式下，封裝件 90 可包括連接於熔絲標誌電路 S1 與 S2 之標誌端子 97、以及用以驅動半導體發光二極體晶片 80 外部端子 92。

因此，在最後的封裝層級中，可透過標誌端子 97 來偵測用於封裝件 90 中關於半導體發光二極體晶片 80 之基於晶圓的製程資訊。

在前述實施例中，半導體發光二極體封裝件係說明與描述僅包括封裝基板與外部端子；然而，它也可能具有各種已知類型的封裝件本體。如第 8 圖所述，任何封裝件可能涉及本發明的範圍，只要它包括連接於熔絲標誌電路的標誌端子、以及用以驅動半導體發光二極體晶片的外部端子。

當使用半導體發光二極體晶片的各種光源裝置具有瑕疵或當必要時，可使用標誌端子來讀取記錄在熔絲標誌

電路上之資訊，據此確認使得對應半導體發光二極體晶片之資訊(尤其是晶圓層級資訊)。

第 9 圖與第 10A 和 10B 圖說明燈泡類型發光裝置之發光二極體模組作為各個照明裝置以及燈泡類型發光裝置的例子。

第 9 圖所示之半導體發光模組可用於發光裝置(參閱第 10A 與 10B 圖)，且可能包括圓形印刷電路板 121 以及放置在印刷電路板 121 上之半導體發光二極體晶片 110。

半導體發光二極體晶片 110 可包括基板 111、形成在基板 111 之一區域中之發光二極體 LD、以及形成在基板 111 之其它區域中之熔絲標誌電路 S。用於實施例之熔絲標誌電路 S 係說明為包括解碼器 DC，解碼器 DC 包含第 6 與第 7 圖所述之電晶體。

發光二極體 LD 可包括發光層板 112 及第一與第二電極 113 與 114，發光層板 112 具有主動層，而第一與第二電極 113 與 114 包括焊墊 113A 與 114A 以及從焊墊 113A 與 114A 延伸之電極指 113B 與 114B。

如第 9 圖所示，半導體發光二極體晶片 110 之焊墊 113A 與 114A 可透過焊線 W 而分別連接於設置於印刷電路板 121 上的外部端子 112。

同時，熔絲標誌電路 S 之電極墊 114 可透過焊線 W 而連接於設置在印刷電路板 121 上的標誌端子 127。

在此方式下，第 9 圖所述之發光模組可藉由使用即使是在最後的封裝層級中的熔絲標誌電路 S 所連接的分離標

誌端子 127，來確認用於半導體發光二極體晶片 110 的基於晶圓的製程資訊。

在本發明的實施例中，標誌端子 127 可包括透過焊線 W 而與電極墊 117 相連接的墊區域 127A、探測區域 127B(探頭與探測區域 127B 接觸，以確認晶片資訊)、以及連接墊區域 127A 與探測區域 127B 的連接單元 127C。

在此結構中，探測區域 127B 可設置成與連接至電極墊 117 的墊區域 127A 相間隔，以藉此提供在模組或發光裝置中探測。

發光模組可被實現為第 10A 與 10B 圖所述之發光裝置。第 10A 與 10B 圖說明燈泡類型的燈具根據本發明作為發光裝置之例子。

第 10A 圖為透視圖，顯示狀態各個構件的分解狀態以幫助了解發光裝置之構件。第 10B 圖係透視圖，顯示第 10A 圖之爆炸圖之結合狀態(除了凸透鏡上蓋的結合之外)。

參閱第 10A 與 10B 圖，發光裝置 300 可包括發光模組 120、驅動單元 330，以及外部連接單元 310。此外，發光裝置 300 另包括外部結構，例如內部與外部殼體 320 與 340 以及上蓋單元 360。

如第 9 圖所述，發光模組 120 可包括半導體發光二極體晶片 110 以及放置有晶片 110 之印刷電路板 121。本發明之實施例說明半導體發光二極體晶片 110 可單一地設置在印刷電路板 121 上；然而，如果必要的話，亦可以設置複數個。

在根據本發明實施例之發光裝置 300 中，發光模組 120 可包括外殼體 340 作為熱輻射單元。外部殼體 340 可包括直接連接於發光模組 120 的熱輻射板 345，以提升熱輻射效率。此外，發光裝置 300 可包括覆蓋單元 360，覆蓋單元 360 放置在發光模組 120 上且具有凸透鏡的形狀。

在本發明實施例中，驅動單元 330 可放置在內殼體 320 上，且連接於外部連接單元 310（例如插座），以藉由外部電源提供電力。此外，驅動單元 330 可將電力從外部電源轉換為適當的電流源，該電流源驅動發光模組 120 之半導體發光二極體晶片 110，以藉此提供轉換電流源。例如，驅動單元可裝配為交直流轉換器或整流電路元件。

如第 10A 與 10B 圖所述，關於半導體發光二極體晶片的資訊需要在發光裝置 300 內被確定的情況下，在對應的熔絲標誌電路 S 決定的電氣特徵值可藉由連接探測器以探測第 9 圖所述的在移除上蓋單元 360 的狀態下之標誌端子 127 之區域 127B 被量測，可在電氣特徵值之基礎上追蹤關於半導體發光二極體晶片（晶圓層級製程資訊）的資訊。

在實際照明設備產生的追蹤資訊與對應晶片 110 的特徵變化可被研究，且追蹤資訊與對應晶片 110 特徵變化可被研究，研究的相關性可用以提升基於晶圓的製程。與此有關的是，參照第 11 至 14 圖作更詳細的說明。

在此方式下，應用具有熔絲標誌電路之半導體發光二極體晶片之發光模組可包括連接於熔絲標誌電路的標誌端子，藉此關於對應半導體發光二極體晶片的準確資訊可各

種成品(室內照明設備，例如燈具、外部照明設備，例如路燈、招牌、商標等等，且對於交通運輸車輛的照明裝置，例如汽車之車頭燈、飛機與海洋或河內船隻、後方燈等等)以及模組中被容易且迅速地確定。

參閱第 11A 與第 11B 圖說明了有關於在晶圓基礎處理記錄資訊中的晶圓上的晶片位置的記錄資訊的方法。

第 11A 與 11B 圖為晶圓以及用以描述半導體發光二極體在晶圓中的位置的方法之標線示意圖。

關於各個晶片呈現在座標(代表座標)之晶圓上之資訊，且準備了表格，其中在熔絲標誌電路中可選擇的電氣特徵值係與座標相匹配。

在本發明的實施例中，晶圓係分割為標線，關於各自位置(座標)的資訊係記錄在第 11A 圖所述之熔絲標誌電路上，且關於晶片在各個標線中的位置資訊係如同第 11B 圖所述的記錄在第二熔絲標誌電路上。在本案中，有關於各自的座標，如果有必要的話，X 與 Y 分量分別實現在各個熔絲標誌電路中，藉以各自的熔絲標誌電路可以更簡單地配置。

在一序列製程中使用對應晶片或在最後產品層級中使用一方法，對應晶片於晶圓中之位置可藉由從對應晶片之熔絲標誌電路之量測電氣特徵值而追蹤。另外在晶圓上對應於晶片的位置，晶圓批號或製程線對應於基於晶圓的製程之主要記錄可能透過不同的熔絲標誌電路而被妥善的記錄。

在完成外延製程以及用以製造晶片的電極形成過程之後，可在切割晶圓至晶片單元之前可選擇的切割熔絲。可選擇的切割熔絲可透過各種方法執行，例如雷射製程或是過電流應用方法。

在這樣的方式下，所需的基於晶圓的製程資訊可被記錄在晶圓層級之各個晶片之熔絲標誌電路上，如此，記錄細節結合晶片上之基於晶圓的製程可在晶圓分離為晶片單元後在序列製程中追蹤。

參閱第 12 至 14 圖，係說明了一種藉由使用熔絲標誌電路提升 LED 的品質以追蹤與基於晶圓的製程有關的記錄的方法。

第 12 圖為示意圖，用以說明一個使用熔絲標誌電路的記錄追蹤製程，在製程的開始具有製造半導體發光二極體晶片，透過隨後的製程，以及達到完成封裝件。

如第 12 圖所述，基於晶圓的製程，也就是外延生長製程以及其它製造過程(電極的形成等等)可以被執行。在晶圓切割為各個晶片之前，基於晶圓的製程資訊作為對應的晶片可使用對應晶片的熔絲標誌電路(熔絲的選擇性切割)而記錄。

接著，晶片之電氣與光學特徵可藉由使用晶片探測過程而量測。在量測結果的基礎上，晶片附屬於選擇製程，而其中有瑕疵的晶片被刪除，或是晶片被分類為多個等級，並接著導引至導線架基礎製程，以獲得具有所需特徵的 LED 封裝件。

之後，當封裝件完成後，封裝件被附屬於剪裁製程，其係為結構的完成製程，且在放置色彩特徵的基礎上適當的分佈。

在基於晶圓的製程後，也就是說，在晶圓分割為各個晶片後，當 LED 晶片的特點或封裝件之特點在製造過程之序列中或是在完成的封裝件中或特定模組(例如：用以發光之光源等等)量測，則量測結果可與各個晶片相匹配。透過匹配，則量測的特點與基於晶圓的製程資訊間之匹配會被扣除。

在晶片特點與封裝件特點之間的關聯性的基礎上，關於藉由對應的晶圓基礎處理記錄所產生的量測特徵的影響，也就是說，可對關聯性作分析。尤其，產品特徵之量測結果(或決定產品特徵的缺陷)也可在封裝基礎製程中，以及在晶片探測過程或是基於導線框架的製程中使用標誌端子而獲得。

量測特徵可主要地分割為晶片特徵(尤其是在晶片探測過程中對於特徵的量測)以及封裝件特徵。

晶片特徵可為驅動電壓、驅動電流、正向電壓、發光強度、發光波長之中之至少一，且波長係根據對應晶片之溫度而改變。封裝件特徵可為封裝件之光線品質、發光強度、發光波長、色彩座標以及色彩溫度中之至少一。

在品質控制的方法中分析晶片特徵與封裝件特徵之間的關聯性的例子，第 13 與 14 圖說明扣除基於晶圓的製程記錄資訊中之晶圓位置與封裝件之色彩座標特徵之間之

關聯性的製程。

參閱第 13 圖，預定的螢光粉用以發出白光係根據產生封裝件的製程應用於封裝件，且色彩座標用以量測各個封裝件。

根據色彩座標的量測結果，當理想的色彩座標區域之外的瑕疵封裝區域 B1 與 B2 產生時，可以檢測來自於晶片之熔絲標誌電路之資訊對封裝件之應用，藉此可追蹤晶片位於晶圓上之位置。

可檢測與晶片有關的晶圓位置資訊在各個封裝件中的使用，如此，量測各個 LED 封裝件之色彩座標可在好的晶圓上被指出 120，如第 14 圖所示。

如第 14 圖所示，用於檢測封裝件之晶片可表示為集中在虛擬晶圓之 BC 區域。在此方式中，事實上，晶片應用於集中在晶圓的特定區域的有瑕疵的封裝件可能被認為與基於晶圓的製程細節高度相關，如此，可分析基於晶圓的製程中與瑕疵集中區域有關的因素，以藉此提供用於產品產量的提升。

與此相反的是，在品質控制的方法中，並未使用晶片追蹤的功能，根據有關的技術，由於色彩座標分佈的分析可能不會延伸到基於晶圓的製程，該分析係限制於封裝製程(螢光粉的結合與分配製程)。結果，在第 14 圖所述之基於晶圓的製程中的缺點可以忽略不計。

然而，如同前述，品質控制的方式提供為了追蹤基於晶圓的製程透過使用熔絲標誌電路可能導入本發明，藉

此，可藉由延伸至晶圓製程的因素而對影響 LED 產品特徵的各種原因進行分析。結果，產品品質可更有效地提升以藉此提供 LED 封裝件產量的提升。

如同前面的規定，根據本發明實施例，關於對應的基於晶圓的製程記錄資訊可藉由提供特定的電氣值(電壓、電阻、電流等等)至熔絲標誌電路以對晶片進行驗證，並且在隨後的過程中或是在完成封裝之後量測電氣值，藉此根據晶片特徵或者是封裝件產品之檢測結果可藉由延伸製基於晶圓的製程診斷出。

因此，可更準確地判斷產品失敗的原因，且 LED 產品的品質可因此大幅提升。

當本發明可結合實施例而被顯示與描述，對所屬領域的技術人員可以作出修改和變化，這將是顯而易見的。

【圖式簡單說明】

第 1 圖為透視示意圖，顯示根據本發明第一實施例之半導體發光二極體晶片；

第 2 圖為剖面示意圖，顯示沿著第 1 圖之 I-I' 剖面線之半導體發光二極體晶片；

第 3 圖為剖面示意圖，顯示沿著第 1 圖之 II-II' 剖面線之半導體發光二極體晶片；

第 4 圖為剖面示意圖，顯示沿著第 1 圖之 III-III' 剖面線之半導體發光二極體晶片；

第 5A 至 5B 圖為分別配發示意圖與電路示意圖，說明第 1 圖所顯示之半導體發光二極體晶片之熔絲標誌電路

“A” ；

第 6A 與 6B 圖皆為示意圖，分別顯示根據本發明第二實施例之半導體發光二極體之各種例子；

第 7 圖為剖面圖，顯示電晶體結構應用在本發明之第二實施例之例子；

第 8 圖為剖面圖，顯示根據本發明另一實施例之半導體發光二極體封裝件；

第 9 圖為示意圖，顯示根據本發明之另一實施例，半導體發光二極體封裝件之發光模組可用於發光裝置的例子；

第 10A 與 10B 圖顯示根據本發明之另一實施例之發光裝置作為燈泡型燈具的例子；

第 11A 與第 11B 為示意圖，晶圓與標線用以敘述表示半導體發光二極體晶片在晶圓內位置之方法；

第 12 圖為製程流成圖，用以敘述在半導體發光二極體封裝件的整個製程中追蹤基於晶圓的製程資訊之製程；

第 13 圖為曲線圖說明在封裝件層級中之色彩座標量測；以及

第 14 圖顯示在第 13 圖的結果的基礎上，虛擬晶圓表示在色彩座標中之瑕疵區域所呈現晶片的位置。

【主要元件符號說明】

10、60、70、80、110 半導體發光二極體晶片

11、61、71、81、111 基板

12、62、72、82、112 發光層板

12A	第一複合半導體	12B	第二複合半導體
12C	主動層	13、63、73、83	第一電極
13A、14A	連接墊		
13B、14B、63B、64B、73B、74B、83B、84B	導電指		
14、64、74、113、114	第二電極		
15	半導體元件	16	電路單元
16A、76	熔絲	16B	電路線
17、67、77、87、117	電極墊		
18	隔離材料	62'	半導體層板
63A、64A、73A、74A、113A、114A、114B	焊墊		
65	電晶體	65A	第一半導體層
65B	第二半導體層	66	熔絲單元
83A、84、84A	焊接墊	85	二極體
90	封裝件	91	封裝基板
92	外部端子	97、127	標誌端子
113b	電極指	120、300	發光裝置
121	印刷電路板	127A、127B	區域
127C	連接單元	310	外部連接單元
320	內部殼體	330	驅動單元
340	外部殼體	345	熱輻射板
360	上蓋單元	BC	區域
BD	半導體層板	C	部分
D	汲極	D1-D5	導體二極體
DC	解碼器	G	閘極

LD	發光二極體	S	源極
S1-S5	熔絲標誌電路	W	焊線

七、申請專利範圍：

1. 一種半導體發光二極體晶片，包括：

基板；

發光二極體，包括形成在該基板之一區域且包括第一與第二複合半導體層以及形成於該第一與第二複合半導體層之間之主動層的發光層板，以及分別電性連接於該第一與第二複合半導體層的第一與第二電極；以及

至少一熔絲標誌電路，形成在基板之其它區域，用以電性隔離該發光二極體，且包括電路單元，該電路單元具有對應於基於晶圓的製程資訊的獨特電氣特徵值以及複數個連接於該電路單元之電極墊，以量測該電氣特徵值；

其中該電路單元包括複數個半導體元件與複數條熔絲連接於該複數個半導體元件的複數條熔絲，且該電路單元之該電氣特徵值係透過選擇性切割該複數條熔絲來加以決定，且

其中，該複數個半導體元件包括至少一半導體層，係與包含在該發光二極體層板內的該半導體層一起生長。

2. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該至少一熔絲標誌電路包括複數個熔絲標誌電路，且該複數個熔絲標誌電路分別形成在不同區域。

3. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該基於晶圓的製程資訊包括至少一個選自於由晶

圓批號、在一批晶圓中的一晶圓號碼、在晶圓中對應晶片之位置、以及製程線標誌所組成之群組。

4. 如申請專利範圍第 3 項所述之半導體發光二極體晶片，其中，該對應晶片之該位置包括標線分割座標與對應標線內之位置座標。
5. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該複數條熔絲之至少一被切割。
6. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該複數個半導體元件包括半導體層，係在該基板之該其它區域中與該發光層板的至少一層一起生長。
7. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該複數個半導體元件包括半導體二極體。
8. 如申請專利範圍第 7 項所述之半導體發光二極體晶片，其中，該半導體二極體包括發光複合體，係在該基板之該其它區域與該發光層板的各個層一起生長。
9. 如申請專利範圍第 7 或 8 項所述之半導體發光二極體晶片，其中，該複數個半導體元件相互串聯，且該複數條熔絲之各者係與該複數個半導體元件之至少一者並聯。
10. 如申請專利範圍第 7 或 8 項所述之半導體發光二極體晶片，其中，該基板之該其它區域另包括附加半導體層板，係與該發光層板之各層一起生長，且該熔絲標誌電路之該等電極墊皆形成在該附加半導體層板上。
11. 如申請專利範圍第 1 項所述之半導體發光二極體晶片，其中，該複數個半導體元件包括電晶體。

12. 如申請專利範圍第 11 項所述之半導體發光二極體晶片，其中，該電晶體具有未摻雜第一半導體層、形成在該未摻雜第一半導體層上以作為通道層的未摻雜第二半導體層、以及形成在該未摻雜第二半導體層上的源極、汲極以及閘極，該未摻雜第二半導體層在該未摻雜第一與第二半導體層之界面之間具有二維電子氣層。
13. 如申請專利範圍第 12 項所述之半導體發光二極體晶片，該電晶體係形成在半導體層板上，該半導體層在該基板之該其它區域中與該發光層板之各層一起生長。
14. 一種半導體發光二極體封裝件，包括：
 - 如申請專利範圍第 1 至 13 項任一項之該半導體發光二極體晶片；
 - 封裝件本體，具有該半導體發光二極體晶片設置於其上；
 - 第一與第二外部端子，分別連接於該半導體發光二極體晶片之第一與第二電極；以及
 - 複數個標誌端子，分別連接於熔絲標誌電路之複數個電極端子。
15. 一種製造半導體發光二極體晶片之方法，包括：
 - 製備晶圓，如申請專利範圍第 1 至 13 項任一項之該半導體發光二極體晶片係形成在該晶圓上；
 - 選擇性地切割複數條熔絲之至少一者，以使電路單元具有依據該晶片之基於晶圓的製程資訊之預定電氣特徵值；以及

切割該晶圓以獲得各個晶片單元。

16. 一種用於半導體發光二極體晶片的品質控制之方法，該方法包括：

製備晶圓，如申請專利範圍第 1 至 13 項任一項之該半導體發光二極體晶片係形成在該晶圓上；

在半導體發光二極體層級和具有該半導體發光二極體晶片之封裝件製程期間以及該封裝件製程完成後之任意時間點量測該晶片或封裝件之特徵；以及

依據所得之量測特徵與由與該量測特徵有關的該晶片的熔絲標誌電路之電氣特徵值所追蹤的基於晶圓的製程資料的關聯性，分析關於對應的基於晶圓的製程條件所產生的有關於該量測特徵之效果。

17. 如申請專利範圍第 16 項所述之方法，其中，該晶片或該封裝件的該量測特徵之該量測包括量測驅動電壓、驅動電流、正向電壓、發光強度、發光波長以及依據該對應晶片的溫度的波長變化中之間的至少一者。

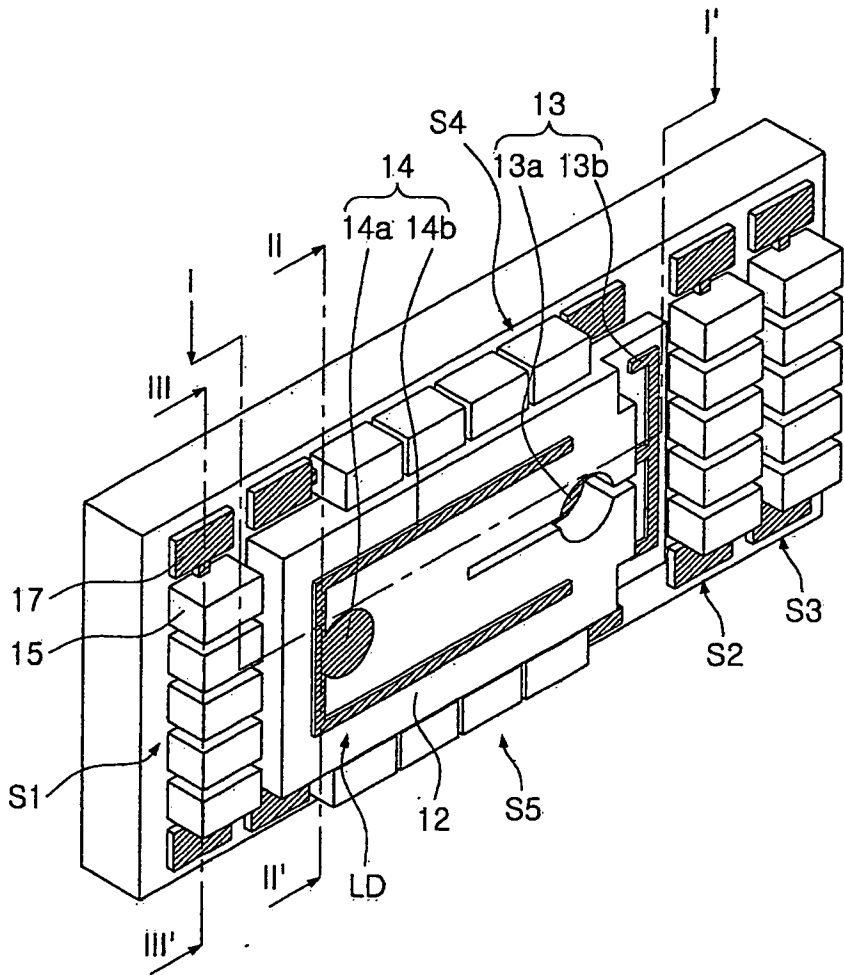
18. 如申請專利範圍第 16 項所述之方法，其中，該晶片或該封裝件的該量測特徵之該量測包括量測該封裝件之光量、發光強度、發光波長、色座標以及色彩溫度中的至少一者。

19. 如申請專利範圍第 17 或 18 項所述之方法，其中，關於該量測特徵之該分析結果包括：

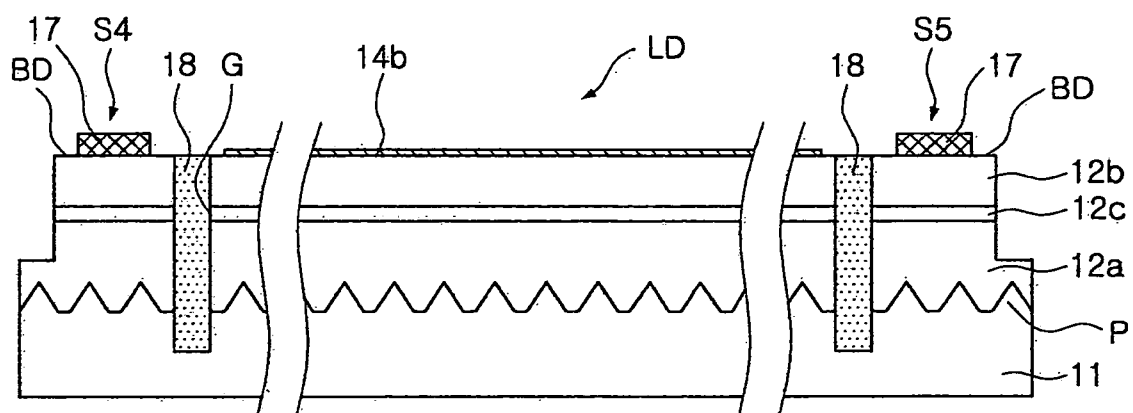
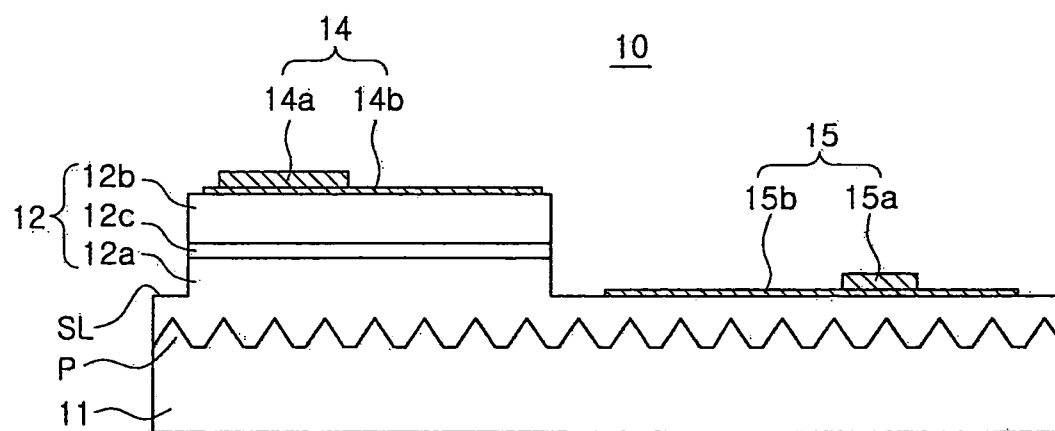
將缺陷晶片映射至虛擬晶片的座標的該測量特徵中的希望範圍外；以及

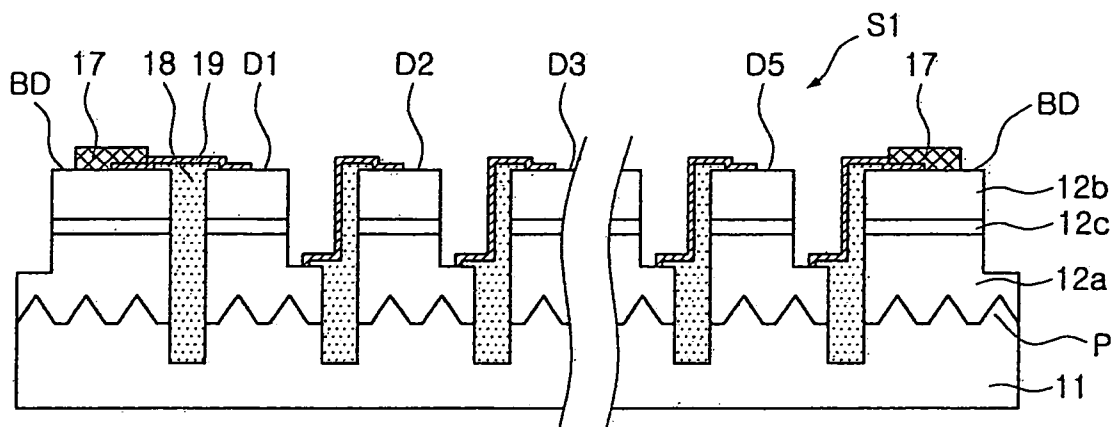
分析具有該缺陷晶片之區域比該虛擬晶圓的該座標中的另一區域內還要多的原因。

八、圖式：

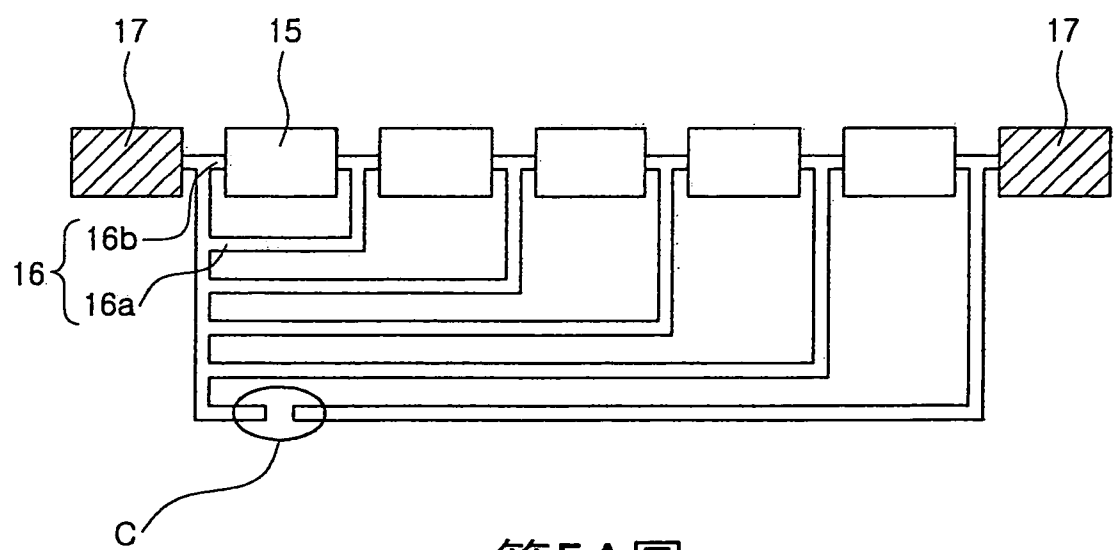


第1圖

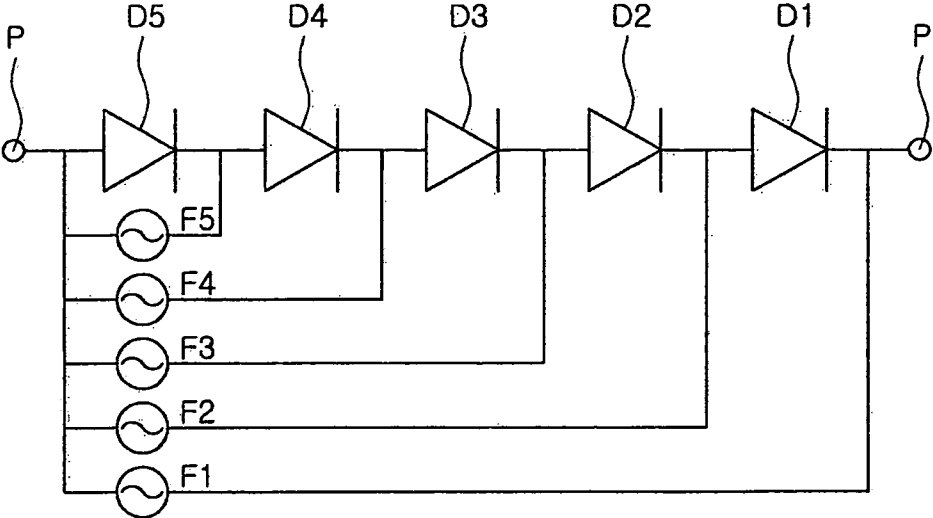




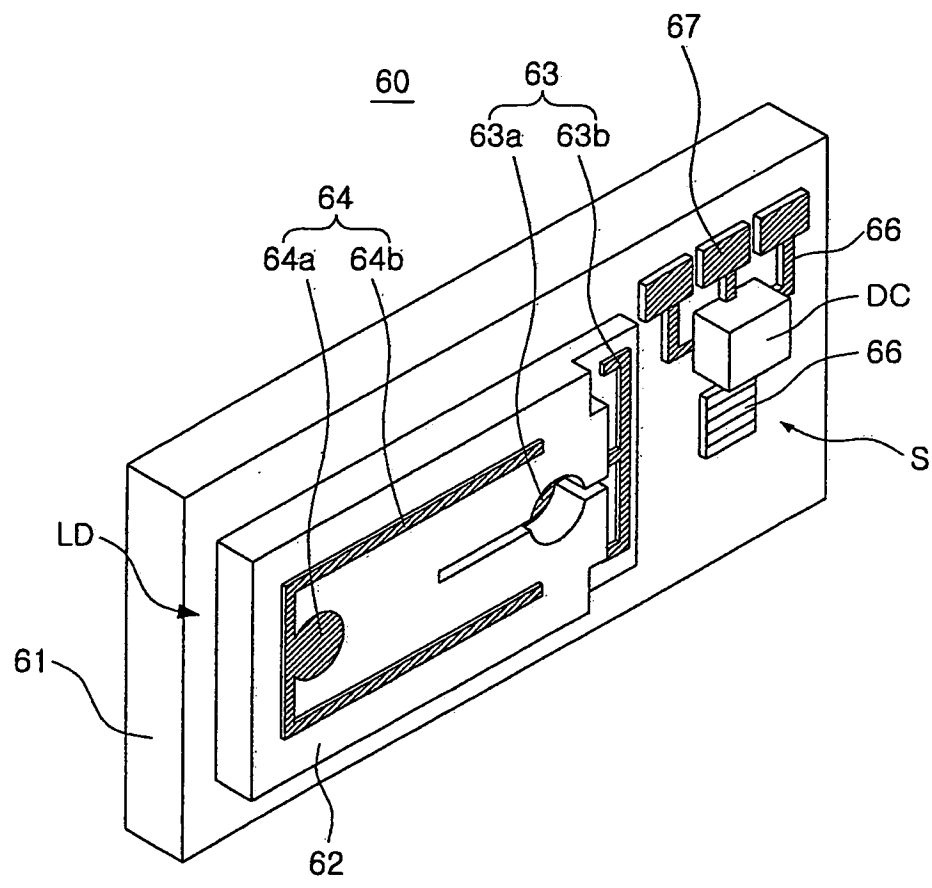
第4圖



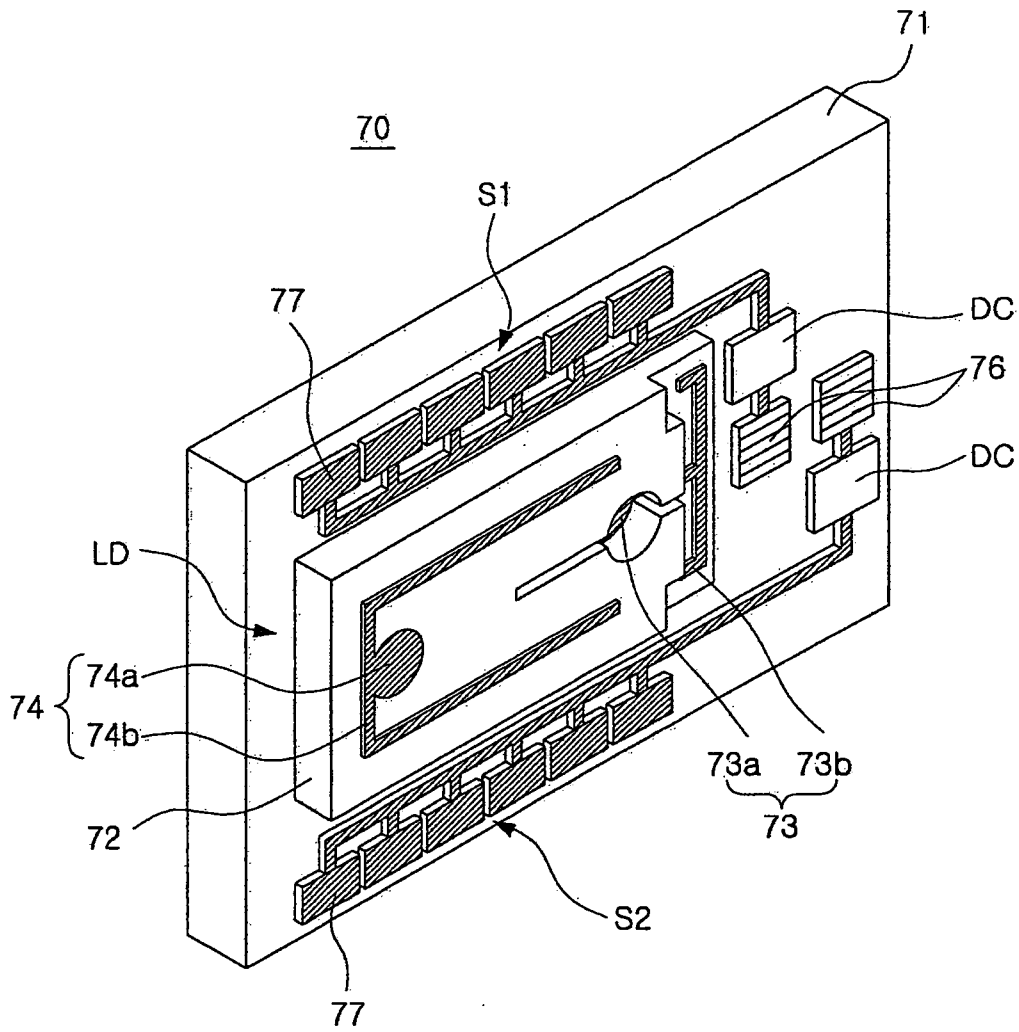
第5A圖



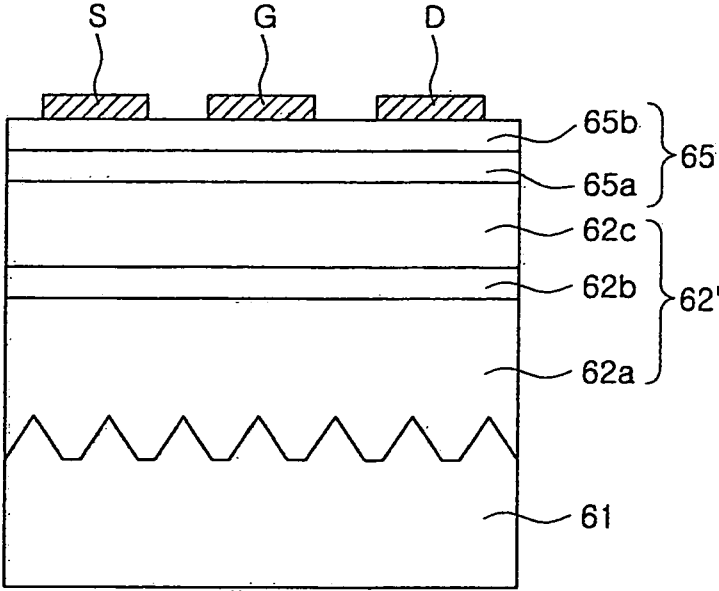
第5B圖



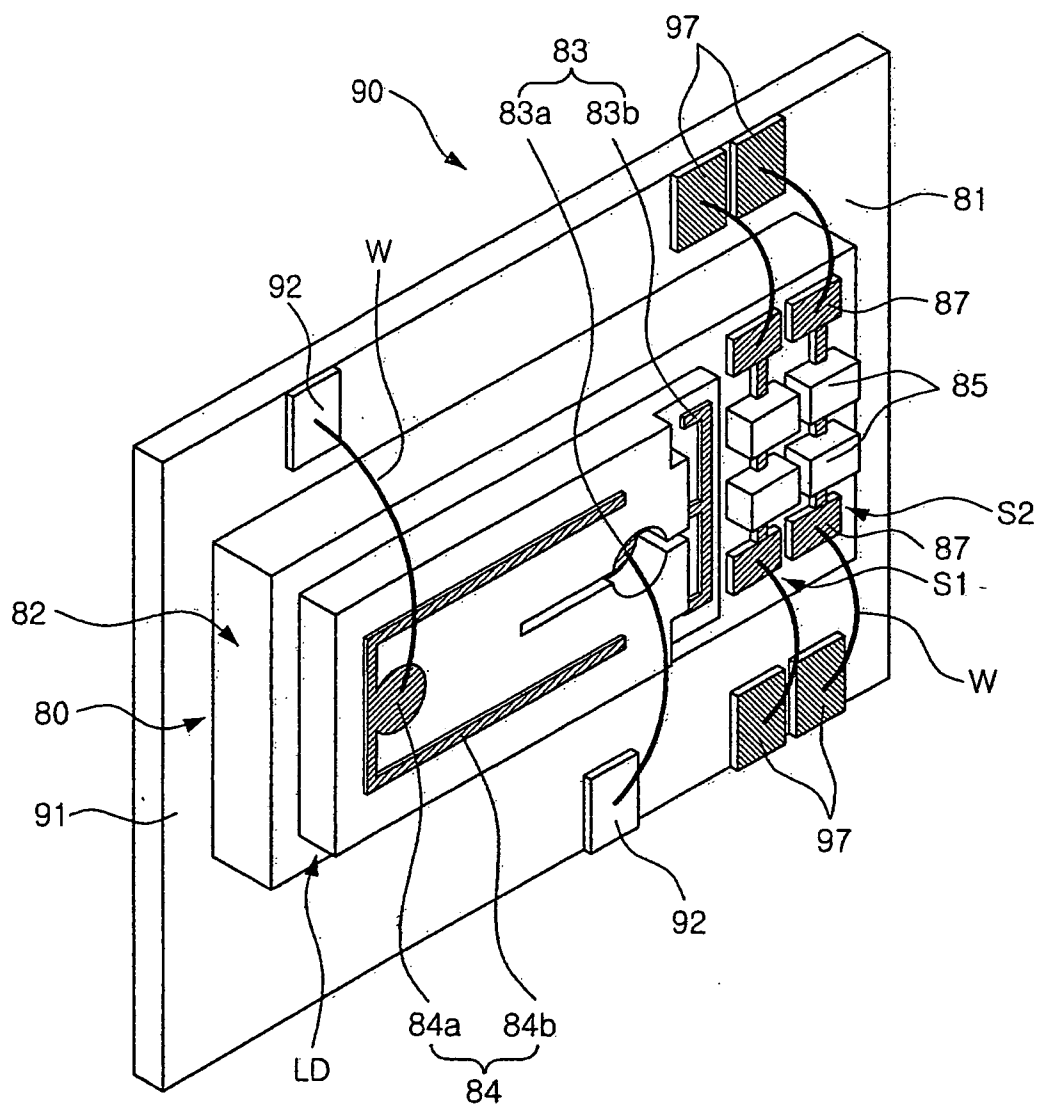
第6A圖



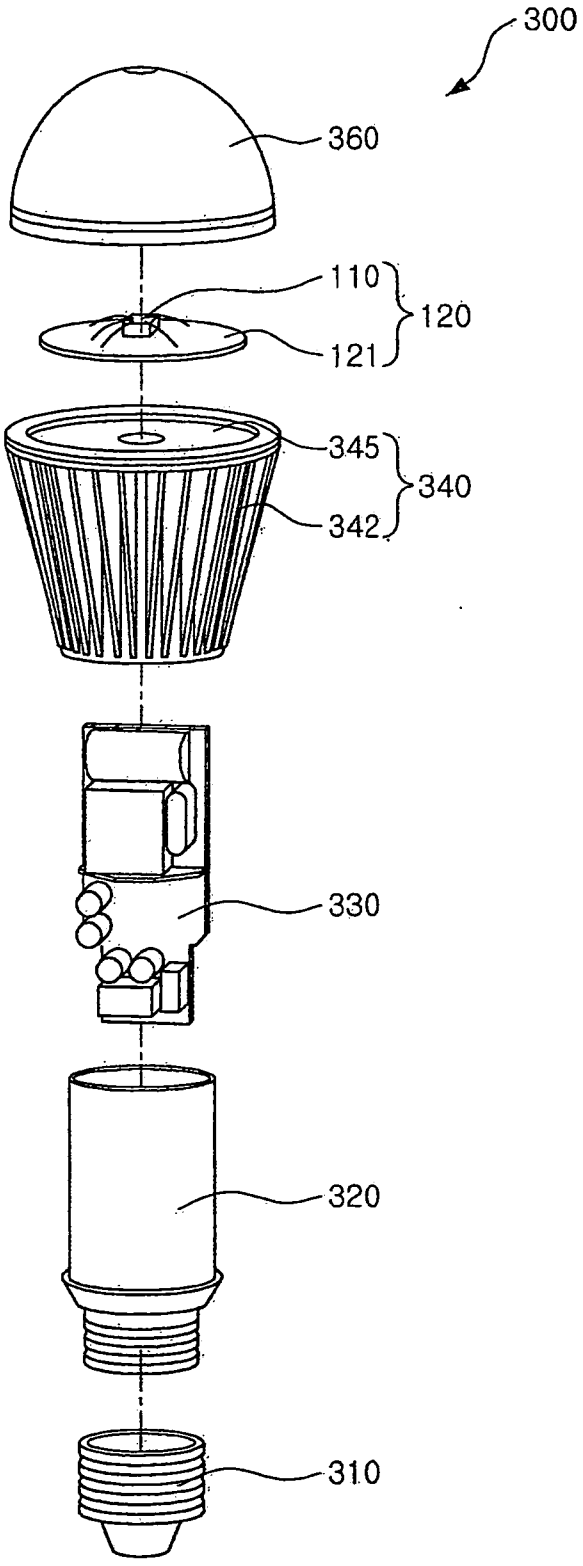
第6B圖



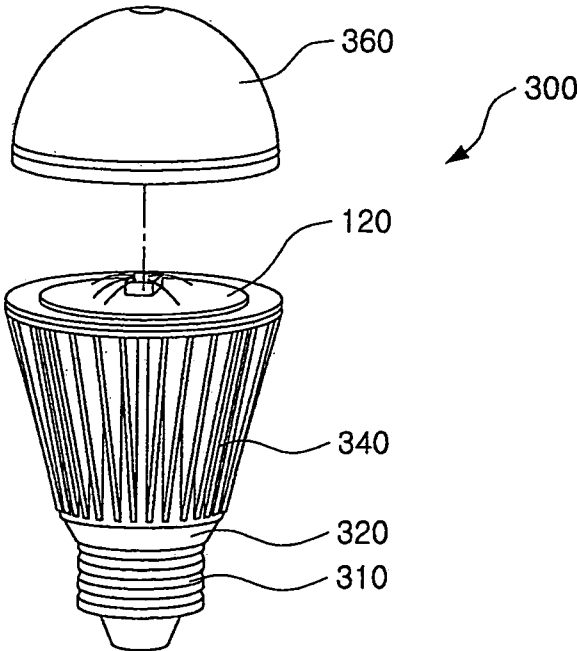
第7圖



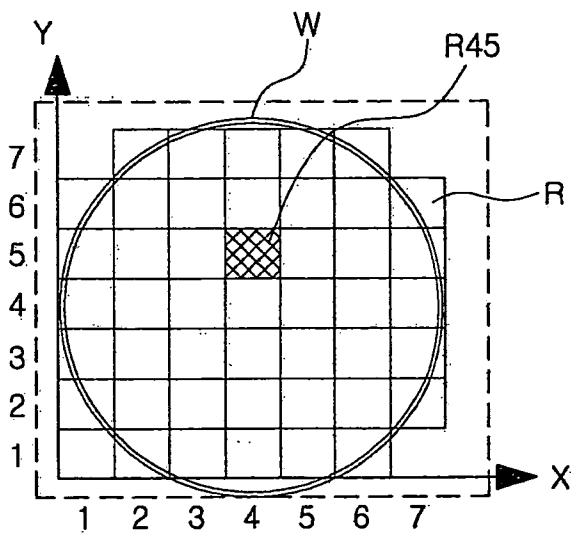
第8圖



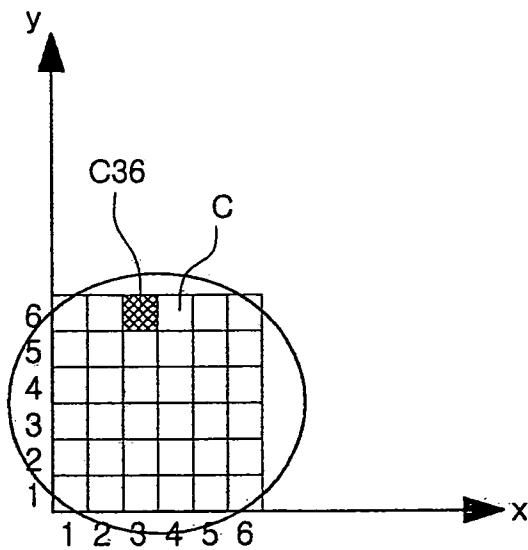
第10A圖



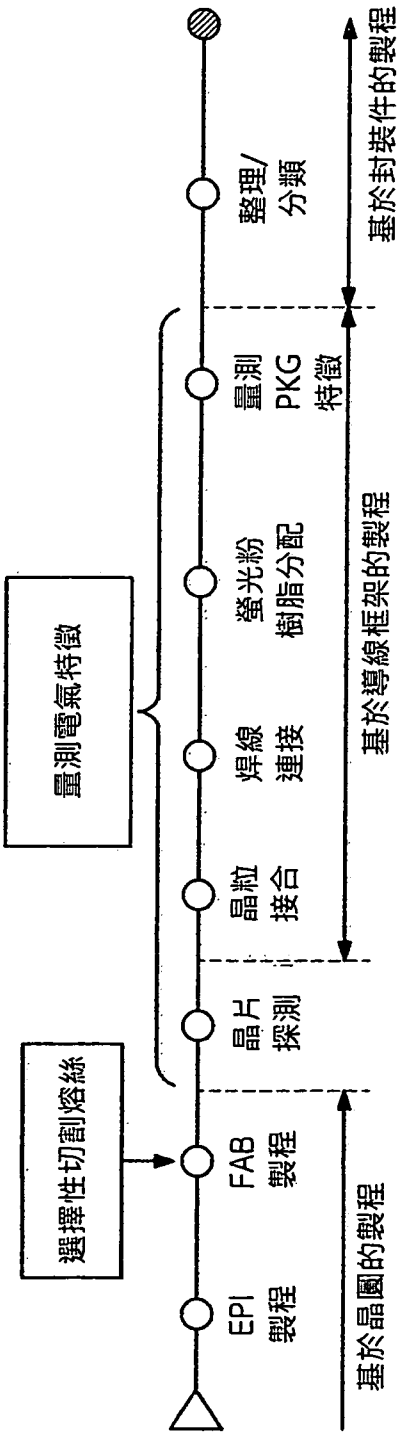
第10B圖



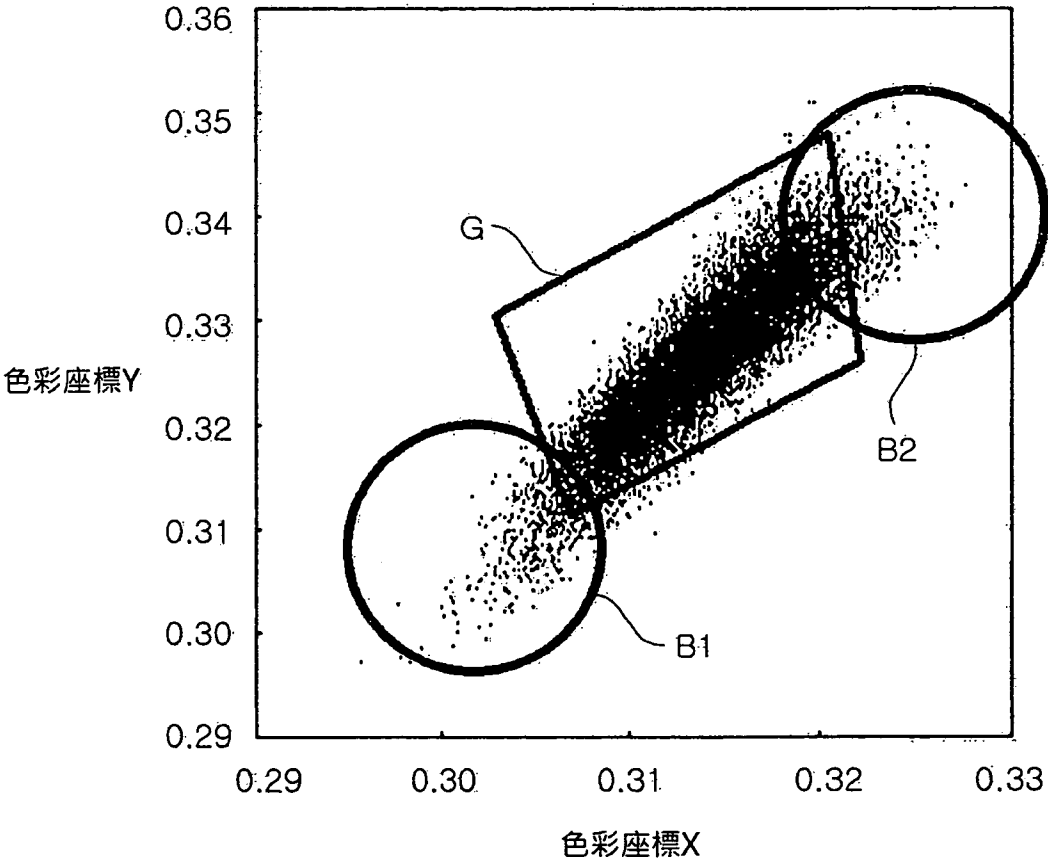
第11A圖



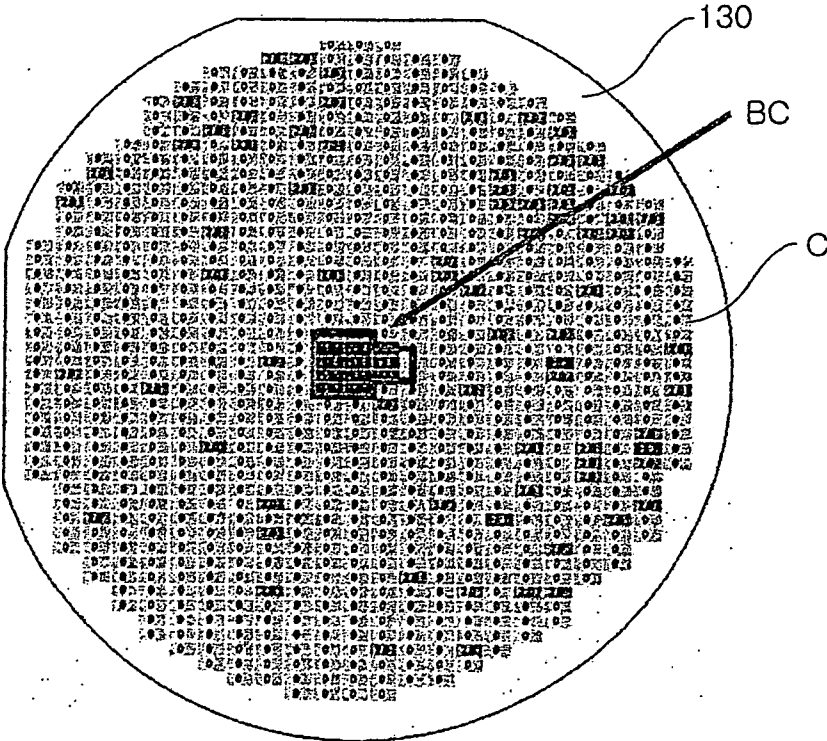
第11B圖



第12圖



第13圖



第14圖