

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年12月23日(23.12.2009)

PCT

(10) 国際公開番号
WO 2009/154129 A1

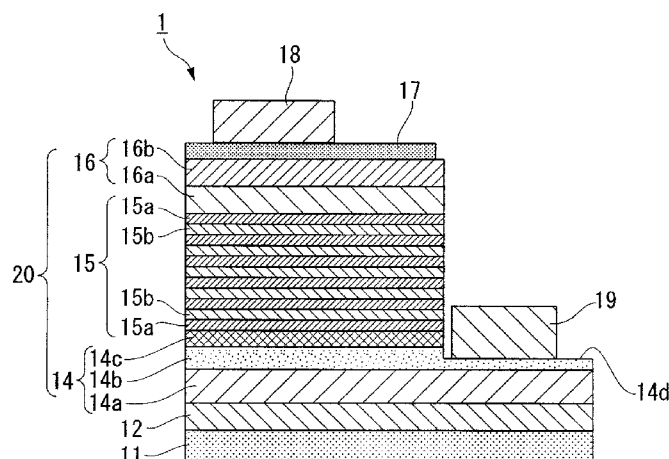
- (51) 国際特許分類:
H01L 33/00 (2006.01) H01L 21/205 (2006.01)
- (21) 国際出願番号: PCT/JP2009/060677
- (22) 国際出願日: 2009年6月11日(11.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-159690 2008年6月18日(18.06.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 昭和電工株式会社(SHOWA DENKO K.K.) [JP/JP]; 〒1058518 東京都港区芝大門一丁目13番9号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 塙 健三(HANAWA Kenzo) [JP/JP]; 〒2900067 千葉県市原市八幡海岸通り5-1 昭和電工株式会社内 Chiba (JP). 酒井 浩光(SAKAI Hiromitsu) [JP/JP]; 〒2900067 千葉県市原市八幡海岸通り5-1 昭和電工株式会社内 Chiba (JP). 佐々木 保正(SASAKI Yasumasa) [JP/JP]; 〒1058518 東京都港区芝大門一丁目13番9号 昭和電工株式会社内 Tokyo (JP).
- (74) 代理人: 志賀 正武, 外(SHIGA Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

[続葉有]

(54) Title: III-GROUP NITRIDE SEMICONDUCTOR LIGHT EMITTING ELEMENT, METHOD FOR MANUFACTURING THE ELEMENT, AND LAMP

(54) 発明の名称: III族窒化物半導体発光素子及びその製造方法、並びにランプ

[図1]



(57) Abstract: Provided are a III-group nitride semiconductor light emitting element, which is highly crystalline and excellent in an internal quantum efficiency so that it can acquire a high light emission output, a method for manufacturing the element, and a lamp. An AlN seed-layer (12) of a III-group nitride family compound is laid over a substrate (11). The individual layers of an n-type semiconductor layer (14) made of a III-group nitride semiconductor, a light emitting layer (15) and a p-type semiconductor layer (16) are sequentially laid over the AlN seed-layer (12). In the p-type semiconductor layer (16), an X-ray rocking curve half width in a (0002) plane is 60 arcsecs or less, and an X-ray rocking curve half width in a (10-10) plane is 250 arcsecs or less.

(57) 要約:

[続葉有]

WO 2009/154129 A1



結晶性が高く内部量子効率に優れ、高い発光出力が得られるⅢ族窒化物半導体発光素子及びその製造方法、並びにランプを提供する。基板（１１）上にⅢ族窒化物系化合物からなるＡＩＮシード層（１２）が積層され、該ＡＩＮシード層（１２）上に、Ⅲ族窒化物半導体からなるｎ型半導体層（１４）、発光層（１５）及びｐ型半導体層（１６）の各層が順次積層されてなり、ｐ型半導体層（１６）の（０００２）面におけるＸ線ロックングカーブ半値幅が６０arcsec以下であり、且つ（１０－１０）面におけるＸ線ロックングカーブ半値幅が２５０arcsec以下である。

明 細 書

発明の名称：

III族窒化物半導体発光素子及びその製造方法、並びにランプ

技術分野

[0001] 本発明は、発光ダイオード（LED）、レーザダイオード（LD）、電子デバイス等に、好適に用いられるIII族窒化物半導体発光素子及びその製造方法、及びIII族窒化物系化合物半導体発光素子を用いたランプに関する。

本願は、2008年6月18日に日本に出願された特願2008-159690に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] III族窒化物系化合物半導体は、例えば発光素子とした場合に、発光スペクトルが紫外から赤色の広範囲にわたる直接遷移型の半導体であり、発光ダイオード（LED）やレーザダイオード（LD）などの発光素子に応用されている。このような発光素子は、従来の照明関連の光源に比べて発光効率が高いので、消費エネルギーが小さくて済む。また、このような発光素子は寿命が長いなどのメリットもあり、特に青色LEDの市場が急速に拡大している。

[0003] このようなIII族窒化物半導体発光素子は、一般的に、トリメチルガリウム、トリメチルアルミニウムおよびアンモニアを原料として、有機金属化学気相成長（MOCVD）法により、例えば、サファイア（ Al_2O_3 ）からなる基板上に成膜されることで製造されている。MOCVD法は、キャリアガスに原料の蒸気を含ませて基板表面に運搬し、加熱された基板の表面で原料を分解させることにより、結晶を成長させる方法である。

[0004] 従来、III族窒化物半導体の単結晶ウェーハは市販されておらず、III族窒化物半導体としては、異なる材料の単結晶ウェーハ上に結晶を成長させて得る方法が一般的である。しかしながら、このような異種基板と、この

基板上にエピタキシャル成長させるⅢⅢⅢ族窒化物半導体結晶との間には大きな格子不整合が存在する。例えば、サファイア基板上に窒化ガリウム（GaN）を成長させた場合、両者の間には16%の格子不整合が存在する。一般に、上述のような大きな格子不整合が存在する場合、基板上に結晶を直接エピタキシャル成長させることが困難となる。

[0005] そこで、MOCVD法によって、サファイア単結晶基板もしくはSiC単結晶基板の上に、ⅢⅢⅢ族窒化物半導体結晶をエピタキシャル成長させる際、まず、基板上に窒化アルミニウム（AlN）や窒化アルミニウムガリウム（AlGa_{0.5}N）からなる低温バッファ層と呼ばれる層を積層し、その上に高温でⅢⅢⅢ族窒化物半導体結晶をエピタキシャル成長させる方法が提案されており、一般に行われている（例えば、特許文献1、2）。特許文献1、2に記載の方法によれば、基板上に形成された低温バッファ層の上にⅢⅢⅢ族窒化物半導体結晶を成長させることで、結晶性に優れた単結晶のGaNを形成することができ、高い輝度を有する発光素子を得ることが可能となる。

[0006] 一方、特許文献1、2のような低温バッファ層を用いた技術により、単結晶のGaNを形成することが可能になるものの、このようなGaN単結晶は、他の材料の単結晶に比べれば欠陥密度が高く結晶性に劣るものとなる。しかしながら、一般に、GaNが用いられてなるⅢⅢⅢ族窒化物半導体発光素子においては、結晶性が多少劣っている場合であっても一定以上の発光出力が得られることから、従来、結晶性が一定レベル以上であれば、欠陥密度は発光出力にほとんど影響しないものと考えられていた。例えば、ⅢⅢⅢ族窒化物半導体発光素子に備えられ、GaN障壁層とInGa_{0.5}N井戸層とからなり多重量子井戸構造を有する発光層において、光ルミネセンス（PL）と貫通転位密度との間に相関性はほとんど無く、発光出力は貫通転位密度に依存しないものと考えられていた。このため、従来、ⅢⅢⅢ族窒化物半導体発光素子の発光効率を向上させる技術の研究としては、結晶性を高めて内部量子効率を向上させ、発光強度を高くする技術よりも、光取り出し効率を向上させる技術が中心として行なわれている。ここで、光取り出し効率とは、発光

層で発生した光の内、発光素子の外部に取り出すことができる光の割合である。

[0007] 一般に、発光素子の発光効率を表す指標としては、上述した内部量子効率に加え、外部量子効率が挙げられる。ここで、内部量子効率とは、素子に注入した電流のエネルギーが発光層で光に変換される割合である。また、外部量子効率とは、内部量子効率と光取り出し効率とを掛け合わせたものであり、発生した光をどれだけ有効に使うことができるかの指標となる。つまり、外部量子効率が高ければ、発光出力の高い発光素子とすることができ、また、外部量子効率を向上させるためには光取り出し効率を改善する必要がある。

従って、近年においては、発光素子の発光効率を向上させるための方法として、主に、光取り出し効率を高めることによって外部量子効率を向上させる技術について、研究が進められていた。また、上述したような、結晶性と内部量子効率との間に明確な相関性がないという従来の考え方にに基づき、内部量子効率の向上による発光効率の向上は限界に差し掛かっているものと考えられていた。

[0008] ここで、GaN等からなるIII族窒化物半導体の結晶性は、例えば、LED構造を構成する最上層となるp-GaN（p型半導体層）のX線回析を行うことにより、p-GaNの（0002）面及び（10-10）面のX線ロッキングカーブ半値幅FWHM（Full Width at Half-Maximum）を求め、指標とすることができる。

例えば、上記特許文献1、2のようなAlN又はGaN等からなるバッファ層の結晶性は、FWHMで数千～数万arcsec程度のオーダーとなる。このため、従来、このバッファ層上に、さらにLED構造を構成する各層を成長させるのに伴って上層の結晶性が向上した場合でも、最上層のp-GaNのFWHMは、（0002）面で100arcsec程度、（10-10）面で300arcsec程度が限界と考えられていた。

また、例えば、FWHMで、（0002）面が100arcsec、（1

0-10) が300 arc secのGa₂N結晶と、(0002)面が150 arc sec、(10-10)が380 arc secのGa₂N結晶とを比較した場合、両者が同様のLED構造を備えている場合は、結晶性よりもLED構造を成長させる際の成長条件の方が、発光効率に対して大きな影響を与えており、結晶性との相関性は殆ど無いものと考えられていた。

[0009] 低温バッファの発明以降、Ga₂N単結晶の結晶性が飛躍的に向上し、P型半導体Ga₂Nができたこと、InGa₂Nを活性層に使ったDouble HeterostructureのLEDができたことにより、UV（紫外）、Blue（青）、Green（緑）のLEDの輝度が向上し、新たな市場が拡大した。しかしながら、結晶性が向上したものの、Ga₂Nの結晶性は欠陥密度が $10^{+9}/\text{cm}^2$ 程度であり、GaAs系のエピタキシャル単結晶薄膜が $1 \times 10^{+4}/\text{cm}^2$ 程度を達成しているのに比べると、欠陥密度が非常に高い。これにも関わらず、外部量子効率が10%を越える発光素子ができ始めたので、どうしてGa₂N系のLEDは欠陥密度が高くても高い発光効率を得られるのか、という点について数多くの研究が向けられることになった。

[0010] 上記のような研究が行なわれるようになった理由の一つには、結晶性の改善が限界に来たことによる。Laser Diodeの用途では、閾値電流が結晶性と相関していることからさらに結晶性を上げる必要があり、その手段としてはEpitaxial Lateral Overgrownという方法が取られた。ところが、この方法は部分的には結晶性を良くするものの、ウェーハ全面の結晶性を改善するわけではないので、Laserでは適用可能であるが、コストが重要とされ、一枚のウェーハからの取れる素子の数量が問題になるLEDにおいては、適用が敬遠されていた。そこで、LEDの高輝度化では光の取り出し効率の改善に主体が向けられ、結晶性の改善による内部量子効率の改善の研究については少なくなる傾向にあった。

[0011] ここで、GaP系Green LEDにおいては、発光中に劣化したチップのTEM観察を行なった場合、転位が増加していることが確認されている（例えば、非特許文献1を参照）。また、ZnSe系Blue-green

LEDにおいて、従来から存在していた積層欠陥等が増殖して小さい転位が高密度で生成し、非発光中心になることが、TEM観察によって確認され、報告されている（例えば、非特許文献2を参照）。これら非特許文献1、2の場合は、転位密度が $10^{+4}/\text{cm}^2$ のレベルであっても上記問題が発生している。ここで、転位があると、余計なエネルギー順位ができあがり、励起された電子がそこに落ち込むと本来の波長で光が出射されなくなるので、このような状態を非発光中心と呼ぶ。GaN系のLEDにおいては、 $10^{+10}/\text{cm}^2$ であっても10%以上の発光効率が得られ、寿命もGaAs系などに比べて長いものが得られているので、転位が非発光中心ではないのではないかと考えられてきた。これに対しSugahara等（例えば、非特許文献3を参照）と、Rosner等（例えば、非特許文献4を参照）は、CL発光させた場所と同じ場所をTEM観察することにより、GaN系LEDにおいても転位が非発光中心であることを証明した。

[0012] ここで、ピーク波長が370nm近辺で発光するLEDを試作するに当たり、 $p\text{-GaN } 1200\text{\AA}/p\text{-AlGaIn } 600\text{\AA}/\text{undoped InGaIn } 400\text{\AA}/n\text{-AlGaIn } 300\text{\AA}/n\text{-GaN } 4\mu\text{m}/\text{GaN Buffer } 300\text{\AA}$ という構造で、僅かにInが入っているInGaInとGaNとを活性層として用いて比べると、InGaInを用いた方が、発光出力が10倍も高いことを、Mukai、Nakamura等が1998年に報告している（例えば、非特許文献5を参照）。従って、高い発光効率を得るための必須条件としてInGaInが存在することがあるとし、その理由として、InGaInの量子井戸層のInの濃度ゆらぎによって生じたエネルギー状態の局在化が、本質的な働きをしていると考えた。さらに、Mukaiらは（例えば、非特許文献6を参照）、同じ構造でUV、Blue、GreenのLEDを試作し、ピーク波長の電流と温度依存性を調べ、ピーク波長が375nm以上であると電流を上げた際に短波長側にシフトし、温度に関しては変化しないことを確認した。一方、GaInAlP系のLEDでは逆であり、電流を上げてピーク波長は変化しないが、温度を上げると長

波長側にシフトする作用により、これらは発光機構が全く異なるとされている（例えば、非特許文献 7 を参照）。

[0013] また、Chichibu らが 1996 年に undoped $\text{In}_x\text{Ga}_{1-x}\text{N}$ の x を、 $x = 0.2$ 、 0.3 、 0.45 に変更した量子井戸を使用した LED を試作し、電流を流して発光させ、その発光ピークの組成依存性を測定したり、波長を変えた単色光を当てて起電力を測定した際の組成依存性を測定したりする方法により、エネルギー構造の解析を光学的な観点から種々の方法で行った。その他、MQW の断面 TEM より井戸層の中で色が濃く見える部分が周期的にあることを見出した。以上の結果を総括して、 In の濃度にゆらぎがあることでポテンシャルの極小が存在することにより、hole がその部分に局在するために発光効率が上がるとした（例えば、非特許文献 8 を参照）。その後も系統的に研究が進められ、量子井戸層での励起子の局在があるために励起寿命が長くなり、ホールの拡散距離が貫通転位の間隔よりも短くなるので、非発光中心である貫通転位の存在が輝度の影響しなくなるとされている（例えば、非特許文献 9 – 14 を参照）。また、1998 年に、中村は上記をまとめあげて GaN 系の LED、LD における結晶欠陥の役割を整理し、LED では結晶性を向上させても発光効率には関係ないものと結論付けている（例えば、非特許文献 15 を参照）。

[0014] また、Epitaxially Laterally Overgrown という方法が 1997 年に碓井ら（例えば、非特許文献 16 を参照）により提唱され、結晶性をさらに向上させることができるようになった。これは、低温バッファ法を用いて MOCVD 法によって GaN を成長させた後、フォトリソグラフィの技術を使って SiO_2 で部分的に表面を覆う。その後に HPVE 法で GaN を成長させると、 SiO_2 上では GaN は成長できないので、 SiO_2 の上は横成長して埋めることになる。このような、横方向成長した GaN は貫通転位が非常に少なくなるので、ウェーハの上で SiO_2 の上のみにおいて、貫通転位が非常に少ない GaN 単結晶ができる。

また、向井、竹川、中村は、Mg doped p-GaN 2000 Å

／Mg doped p-AlGa_N 300 Å／undoped InGa_N 25 Å／undoped Ga_N 2000 Å／Si doped n-Ga_N 2.3 μm／undoped Ga_N 1.5 μm／の構造のLEDをELOG基板として作製し、サファイアの上にLT Ga_N buffer 300 Åを積んで上記の構造を積層したLEDと比較した結果を1998年に報告した（例えば、非特許文献17を参照）。ここで、貫通転位密度はELOGによって $1 \times 10^{+10} / \text{cm}^2$ から $7 \times 10^{+6} / \text{cm}^2$ に減らすことができたが、ピーク波長が470と464 nmでは若干違うものの、発光出力は20 mAで6 mWであり、ほぼ同等であった。但し、1.8 Vという低電圧でのリーク電流が、転位密度が大きいELOG品は0.001 μA以下であるのに対しmサファイア品は0.01 μA以上であった。

[0015] また、Chichibuらは、1999年に、ELOGを使った基板の上にInGa_NのSQWとMQWを成長させ、時間積分と時間分解のPLを、転位密度の高い部分と低い部分とで測定し、報告している（例えば、非特許文献18を参照）。この結果、光学特性は貫通転位密度が変化してもほとんど何も変化しないことが確認されている。ここで、貫通転位が非発光中心ではないのではないかという議論もあったが、Ga_N系LEDにおいても転位が非発光中心であることを、Sugaharaらは同じ場所をTEMとCLとで見ることによって確認し、報告している（例えば、非特許文献3を参照）。

[0016] また、向井・中村は、1999年に、ELOGを使用したGa_N上と一般のサファイア上との両方にUV, Blue, GreenのLED構造を作製し、発光効率を比較した（例えば、非特許文献19を参照）。この結果、Ga_Nを活性層にした場合はELOGを使って結晶性が良い方が、発光効率が高いものの、InGa_Nを活性層に使用すると、ELOGでも、サファイアの上に成長したLEDでも、発光効率は変わらない。但し、UVの場合には、電流密度を上げたところではELOGの方が、発光効率が高い。このような結果となった原因としては、上述したようなIn濃度ゆらぎに起因する励

起子局在化が挙げられている。

[0017] また、2006年に以上の議論を総括した報告があり、InNが局所的にホールを捕捉し、発光までの間に移動するホールの距離が極端に短いために、欠陥にホールが落ち込む前に発光するからであると説明されている（例えば、非特許文献20を参照）。従って、LEDの高輝度化の方向は、人工的に量子井戸の不均一を作ることが好ましいと提案している。この報告には、GaN系のLED及びLDの開発と学問研究を、はじめから牽引していたNakamuraとAkasakiが連名になっており、現状の到達点であると理解できる。

[0018] また、サファイア基板の上にGaN単結晶膜を成膜するのにあたり、AlNかGaNを500-800℃の低温で300Å程度成膜して、その後高温に上げることによって島状の結晶を作り、その島状の結晶の横方向成長を用いることでGaN単結晶を作製する方法が発明され、普及した。この成長温度よりも低温で成長させた層は、バッファ層と呼ばれている。この層は、多結晶もしくはアモルファスであり、高温で結晶化する場所は全体ではなく一部である。このように、部分的に非常に多くの場所で結晶化することにより、結晶方位が合っている結晶のみが横方向成長で合体するという機構が働き、サファイアとGaNの結晶を結びつけている。このような低温バッファ層の技術によってGaN単結晶の成長が可能となり、高輝度青色LEDの市場が急速に拡大した。

[0019] 高輝度青色LEDは、低温バッファの技術によりGaN単結晶の成長が可能となったが、他のGaAsなどの単結晶と比べると、結晶としては非常に欠陥密度の高いものである。GaNの結晶が比較的欠陥密度が高いものであっても、出力の高いLEDが作れることから、一定レベルの結晶性であれば欠陥密度と発光効率は無関係とするのが有力であり、これについては非常に多くの文献が発表されている（例えば、非特許文献15、20を参照）。これら各文献における主張を要約すると、以下の通りとなる。

[0020] 貫通転位密度は、横方向エピタキシャル被覆成長によって制御できるよう

になり、転位密度のレベルが異なる部分を作ることができ、輝度との関係を評価できるようになった。

この結果、InGaN量子井戸における光ルミネセンス（PL）と貫通転位密度との関係を調べたところ、発光強度は貫通転位密度に依存しないことが明らかとなった。貫通転位は、拡散長以内にある周囲のキャリアの非発光性再結合チャネルになっているものの、発光領域の体積を減少させているのみである。これは、InGaN多重量子井戸では、Inの濃度ゆらぎ起因でポテンシャル極小ができ、そこにホールが捕まるために非発光センターである転位まで移動する前に発光するためである。

従って、GaN系LEDの発光効率を向上させるための開発は、光取り出し効率を向上させる方向に向いており、結晶性を良くし、欠陥密度を減らすことで発光効率を高めるという方向の研究開発は、殆ど行なわれなくなって久しい。横方向エピタキシャル被覆成長は、主にLDで採用されていたが、2001年に、岡川らは、サファイア基板に凹凸加工をすることにより横方向成長させることに成功し、それをLEDに適用した（例えば、非特許文献21を参照）。ここでは、転位密度を $4 \times 10^{+8} / \text{cm}^2$ から $1.5 \times 10^{+8} / \text{cm}^2$ に減らすことにより、ピーク波長382nmのUVで出力が3.5mWから9mWに向上したとされている。しかしながら、その後、非特許文献21の結果に対しても、サファイアの凹凸加工によって光取り出し効率が上がったからだとする解釈がなされ、結晶性を向上させることで輝度が高められるという技術的認識は、LEDの分野においては、近年では皆無となっていたものと考えられる。

[0021] しかしながら、LEDの分野において、発光効率をさらに向上させることができれば、用途が飛躍的に拡大することが明確であり、発光効率向上への要求はますます強くなっている。LEDの発光効率は、大きく分けて内部量子効率と外部量子効率に分けられる。内部量子効率は、流した電流がどれだけ光になったかの指標であり、外部量子効率は、発生した光をどれだけ有効に使うことができるかの指標である。このように、概念的には分けることが

できるものの、実際には、一度発生した光がGaInNのエネルギーギャップに再度吸収されてしまう損失分が存在する。このような光の損失分は、そもそも一度光になったのかどうかを見分けることが原理的に難しいという問題がある。結晶性を向上させても、発光効率は変わらないという考え方を受け入れた場合、内部量子効率は限界に来ていることになるので、最近の発光効率向上にむけた研究開発の主力は、光取り出し効率をあげることで外部量子効率を向上させることに向けられているのが現状である。

先行技術文献

特許文献

[0022] 特許文献1：特許3026087号公報

特許文献2：特開平4-297023号公報

非特許文献

[0023] 非特許文献1：P. M. Petroff, O. G. Lorimor, J. M. Raiston, 'Defect structure induced during forward-bias degradation of GaP green-light-emitting diodes' J. Appl. Phys. Vol. 47 (1976) 1583

非特許文献2：S. Guha, J. M. DePuydt, M. A. Haase, J. Qiu, H. Cheng 'Degradation of II-VI based blue-green light emitters' Appl. Phys. Lett. 63 (1993) 3107

非特許文献3：T. Sugahara, H. Sat, M. Hao, Y. Naoi, S. Kurai, S. Tottori, K. Yamashita, K. Nishino, L. T. Romano, S. Sakai 'Direct Evidence that Dislocations are Non-Radiative Recombination Centers in GaN' Jpn. J. Appl. Phys. Vol. 37 (1998) L398

非特許文献4: S. J. Rosner, E. c. Carr, M. J. Ludowixe, G. Girolami, H. I. Erikson 'Correlation of cathodoluminescence inhomogeneity with microstructural defects in epitaxial GaN grown by metal organic Chemical-vapor deposition' Appl. Phys. Lett. 70 (1997) 420

非特許文献5: T. Mukai, D. Morita, S. Nakamura, 'High-Power UV InGaN/AlGaIn double-heterostructure LEDs' J. Crystal Growth Vol. 189/190 (1998) p778

非特許文献6: S. Nakamura, M. Senoh, N. Iwasa, S. Nagahawa, 'Superbright Green InGaIn Single-Quantum-Well-Structure Light Emitting Diodes' Jpn. J. Appl. Physics. Vol. 34 (1995) pL1332

非特許文献7: T. Mukai, M. Yamada, S. Nakamura, 'Current and Temperature Dependence of Electroluminescence of InGaIn-Based UV/Blue/Green Light-Emitting Diodes' Jpn. J. Appl. Physics. Vol. 37 (1998) L1358

非特許文献8: S. Chichibu, T. Azuhata, T. Sota, S. Nakamura, 'Spontaneous emission of localized excitons in InGaIn single and multiquantum well structures' Appl. Phys. Lett. Vol. 69 (1996) 4188

非特許文献9: S. Chichibu, A. Shikanai, T. Azu

hata, T. Sota, A. Kuramata, K. Horino, S. Nakamura, 'Effects of biaxial strain on exciton resonance energies of hexagonal GaN heteroepitaxial layers' Appl. Phys. Lett. Vol. 68 (1996) 3766

非特許文献10: S. Chichibu, T. Azuhata, T. Sota, S. Nakamura, 'Excitonic emissions from hexagonal GaN epitaxial layers' J. Appl. Phys. Vol. 79 (1996) p2784

非特許文献11: S. Chichibu, . Wada, S. Nakamura, 'Spatially resolved cathodoluminescence spectra of InGaN quantum wells' Appl. Phys. Lett. Vol. 71 (1997) p2346

非特許文献12: Y. Narukawa, Y. Kawakami, S. Fujita, S. Fujita, S. Nakamura, 'Recombination dynamics of localized excitons in $\text{In}_{0.20}\text{Ga}_{0.80}\text{N}-\text{In}_{0.05}\text{Ga}_{0.95}\text{N}$ multiple quantum wells' Phys. Rev. B Vol. 55 (1997) R1938

非特許文献13: Y. Narukawa, Y. Kawakami, M. Funato, S. Fujita, S. Fujita, S. Nakamura, 'Role of self-formed InGaN quantum dots for exciton localization in the purple laser diode emitting at 420nm' Appl. Phys. Lett. Vol. 70 (1997) 981

非特許文献14: S. Chichibu, T. sota, K. Wada, S. Nakamura, 'Exciton localization on

InGaN quantum ell devcies' J. Vac. Sci. Technol. B Vol. 16 (1998) p2204

非特許文献15: S. Nakamura, 'The Roles of Structural Imperfections in InGaN-Based BlueLight-Emitting Diodes and Laser Diodes' Science 14 August 1998 vol 281 No. 5379 pp956-951

非特許文献16: A. Usui, H. Sunakawa, A. Sakai, A. Yamaguchi, 'Thick GaN Epitaxial Growth with Low Dislocation Density by Hydride Vapor Phase Epitaxy' Jpn. J. Appl. Phys. Vol. 36 (1997) L899

非特許文献17: T. Mukai, K. Takekawa, S. Nakamura, 'InGaN-Based Blue Light-Emitting Diodes Grown on Epitaxially Laterally Overgrown GaN Substrates' Jpn. J. Appl. Phys. Vol. 37 (1998) L839

非特許文献18: S. F. Chichibu, H. Marchand, M. S. Minsky, S. Keller, P. T. Fini, J. P. Ibbetson, S. B. Fleischer, J. S. Speck, J. E. Bowers, E. Hu, U. K. Mishra, S. P. DenBaars, T. Deguchi, T. Sota, S. Nakamura, Appl. Phys. Lett. Vol. 74 (1999) 1460 'Emission mechanisms of bulk GaN and InGaN quantum wells prepared by lateral epitaxial overgrowth'

非特許文献19: T. Mukai, S. Nakamura, Jpn. J. Appl. Phys. Vol. 38 (1999) 5735 'Ultravi

olet InGaN and GaN Single-Quantum-Well-Structure Light-Emitting Diodes Grown on Epitaxially Laterally Overgrown GaN Substrates'

非特許文献20: CHICHIBU Shigefusa F., UEDONO Akira, ONUMA Takeyoshi, KOYAMA Takahiro (Univ. Tsukuba, Tsukuba, JPN), HASKELL Benjamin A., FINI Paul T., DENBAARS Steven P., SPECK James S., NAKAMURA Shuji (JST-ERATO, Kawaguchi, JPN), UEDONO Akira (National Inst. Materials Sci., Tsukuba, JPN), CHAKRABORTY Arpan, KELLER Stacia, MISHRA Umesh K., (Univ. California, California, USA), YAMAGUCHI Shigeo, KAMIYAMA Satoshi, AMANO Hiroshi, AKASAKI Isamu (Meijo Univ., Nagoya, JPN), HAN Jung (Yale Univ., Connecticut, USA), SOTA Takayuki (Waseda Univ., Shinjuku, JPN)
'Origin of defect-insensitive emission probability in In-containing (Al, In, Ga) N alloy semiconductors' Nature Materials Vol. 5, No. 10, Page. 810-816 (2006. 10)

非特許文献21: 岡川広明、大内洋一郎、常川高志、只友一行、加藤宗弘、「LEPS法を用いた高出力紫外LEDの開発」 三菱電線工業時報 第98号 (2001) 92

発明の概要

発明が解決しようとする課題

[0024] しかしながら、LEDのようなIII族窒化物半導体発光素子は、エネルギーギャップが存在する結晶中を電流が流れることにより、ギャップに相当するエネルギーを持つ光が発生するものなので、エネルギーギャップ以外のところに電流が流れた場合には発光効率が低下してしまう。このため、結晶中に欠陥が存在し、特に、欠陥が電流の流れる方向で貫通して発生している場合には、印加電圧が上昇するのに伴って電流が結晶欠陥を通じて流れるようになり、発光効率が低下するという問題がある。従って、III族窒化物半導体発光素子の結晶性と発光効率との間には、一定の相関性があることが明らかである。

[0025] また、近年、LED等のIII族窒化物半導体発光素子の分野においては、より発光強度を高めることで発光素子の用途が飛躍的に広がる可能性があることから、光取り出し効率のみならず、内部量子効率を向上させることで発光強度をより高めることが強く求められている。このため、光取り出し効率を向上させる方法のみならず、III族窒化物半導体発光素子の内部量子効率を向上させることで発光強度を高め、発光出力をより向上させることが切に求められていた。

[0026] 本発明は上記課題に鑑みてなされたものであり、結晶性が高く内部量子効率に優れ、高い発光出力が得られるIII族窒化物半導体発光素子を提供することを目的とする。

また、結晶性の高いIII族窒化物半導体を形成することができ、高い発光出力を備えるIII族窒化物半導体発光素子の製造方法を提供することを目的とする。

さらに、上記III族窒化物半導体発光素子を用いたランプを提供することを目的とする。

課題を解決するための手段

[0027] 本発明者等は、上記問題を解決するために鋭意検討を重ね、まず、サファイアからなる基板上に、結晶性が非常に高められた単結晶のAlN等の、I

ⅢⅢ族窒化物系化合物からなるAⅢNシード層を形成することにより、この上に形成されるGaN等のⅢⅢⅢ族窒化物半導体の結晶性が大幅に向上することを知見した。そして、このような結晶性の高いGaN結晶が成膜されたウェーハを用いて、結晶性と発光強度との関係について詳細に検討したところ、結晶性の高いGaN結晶の上にLED構造を成長させる場合、下層のGaN結晶の結晶性に応じてLED構造や成膜条件を最適化することにより、発光強度を大幅に向上させることが可能となることを見出した。

[0028] ここで、一般的に、単結晶とは、結晶粒界が存在しない結晶のことであり、全ての部分で同じ結晶方位を有している結晶を言う。しかしながら、完全結晶でない限り、如何なる結晶においても何らかの欠陥を内包しており、この欠陥の配置によって結晶方位が結晶中で微妙に変化するため、欠陥の内包状態によって単結晶と多結晶とを区別するのは困難な面もある。これについて、C面の薄膜を考えた場合で整理してみる。まず、 2θ 解析をした場合、C面からのみの回折ピークが観察され、他の面からのピークがないということが、粒界が無いことの必要条件である。しかしながら、本発明で言う単結晶とは、もっと狭い概念である。結晶性は、 (0002) 面の回折ピークの幅が問題となり、回折ピークが十分にシャープなピークとなっている場合には、面間隔が一定な状態で、抜けのない面が並んでいるということになる。この際、入射X線と同程度のシャープさで、半導体結晶として充分かとなると、決してそうでは無い。面内におけるどの場所においても同じ方向を向いているかどうかについての尺度が、X線ロッキングカーブのシャープさ、即ちX線ロッキングカーブ半値幅(FWHM)になる。このFWHMの値が大きいと、C面が微妙に色々な方向を向いていることになるので、結晶が乱れた方向に成長する可能性があり、平滑な面を形成することができなくなる。また、 $(10\bar{1}0)$ 面においては、基板表面と垂直な方向から見た際、部分的に回転している場所がどの程度あるかを示す指標が、X線ロッキングカーブのピークの半値幅になる。この数値が劣化すると、C軸方向に貫通する欠陥が生じてゆくことになる。即ち、本発明で言う単結晶とは、X線ロッキ

ングカーブの半値幅の値をあるレベル以下に規定し、低温バッファでは現れる柱状結晶が全く観察されない結晶のことである。

[0029] また、ⅢⅢⅢ族窒化物半導体の結晶性レベルを示すため、結晶性を定量化して定義しておく必要がある。このため、本発明においては、ⅢⅢⅢ族窒化物半導体の結晶性について、LED構造を構成する最上層となるp型半導体層のX線回析を行うことにより、p型半導体層の(0002)面及び(10-10)面のX線ロックンクカーブ半値幅FWHM(Full Width at Half-Maximum)を求め、指標とする。

[0030] そして、本発明者等は、上記知見に基づき、下層のGaN結晶の結晶性に応じてLED構造や成膜条件を最適化することにより、結晶性が高く内部量子効率に優れ、高い発光出力が得られるⅢⅢⅢ族窒化物半導体発光素子が得られることを見出し、本発明を完成させた。即ち、本発明は以下に関する。

[0031] [1] 基板上にⅢⅢⅢ族窒化物系化合物からなるAlNシード層が積層され、該AlNシード層上に、ⅢⅢⅢ族窒化物半導体からなるn型半導体層、発光層及びp型半導体層の各層が順次積層されてなるⅢⅢⅢ族窒化物半導体発光素子であって、前記p型半導体層の(0002)面におけるX線ロックンクカーブ半値幅が60 arc sec以下であり、且つ(10-10)面におけるX線ロックンクカーブ半値幅が250 arc sec以下であることを特徴とするⅢⅢⅢ族窒化物半導体発光素子。

[2] 前記発光層は、障壁層と井戸層とが交互に繰り返して積層され、且つ、前記n型半導体層側及び前記p型半導体層側に前記障壁層が配される順で積層されてなり、前記障壁層の1層あたりの厚さが6～9 nmの範囲とされていることを特徴とする上記[1]に記載のⅢⅢⅢ族窒化物半導体発光素子。

[3] 前記発光層は、さらに、1層の前記障壁層と、該1層の障壁層に隣接する1層の前記井戸層との合計の厚さが8～12 nmの範囲とされていることを特徴とする上記[2]に記載のⅢⅢⅢ族窒化物半導体発光素子。

[4] 前記AlNシード層がAlN単結晶からなることを特徴とする上

記〔１〕～〔３〕の何れか１項に記載のⅢⅢⅢ族窒化物半導体発光素子。

〔５〕 前記ＡＩＮシード層の（０００２）面におけるＸ線ロッキングカーブ半値幅が１００arcsec以下であり、且つ（１０－１０）面におけるＸ線ロッキングカーブ半値幅が１．７°以下であることを特徴とする上記〔１〕～〔４〕の何れか１項に記載のⅢⅢⅢ族窒化物半導体発光素子。

[0032] 〔６〕 上記〔１〕～〔５〕の何れか１項に記載のⅢⅢⅢ族窒化物半導体発光素子を製造する方法であって、前記ｐ型半導体層を、有機金属気相化学反応法（ＭＯＣＶＤ法）によって成膜するとともに、成膜装置のチャンバ内において、前記基板上にⅢⅢⅢ族窒化物半導体からなる層が形成されたウェーハと、該ウェーハのⅢⅢⅢ族窒化物半導体からなる面に対して並行に備えられるシールドとの距離を３０mm以下とすることを特徴とするⅢⅢⅢ族窒化物半導体発光素子の製造方法。

〔７〕 上記〔６〕に記載の製造方法によって得られるⅢⅢⅢ族窒化物半導体発光素子。

〔８〕 上記〔１〕～〔５〕、又は〔７〕の何れかに記載のⅢⅢⅢ族窒化物半導体発光素子が用いられてなるランプ。

発明の効果

[0033] 本発明のⅢⅢⅢ族窒化物半導体発光素子によれば、基板上にⅢⅢⅢ族窒化物系化合物からなるＡＩＮシード層が積層され、該ＡＩＮシード層上に、ⅢⅢⅢ族窒化物半導体からなるｎ型半導体層、発光層及びｐ型半導体層の各層が順次積層されてなり、ｐ型半導体層の（０００２）面におけるロッキングカーブ半値幅が６０arcsec以下であり、且つ（１０－１０）面におけるロッキングカーブ半値幅が２５０arcsec以下である構成なので、ⅢⅢⅢ族窒化物半導体からなる各層が結晶性に優れた層となり、内部量子効率が向上することによって高い発光出力が得られる。

[0034] さらに、本発明のランプは、本発明のⅢⅢⅢ族窒化物半導体発光素子が用いられてなるので、優れた発光特性を備えたものとなる。

図面の簡単な説明

[0035] [図1]本発明に係るⅢⅢⅢ族窒化物半導体発光素子の一例を模式的に説明する概略断面図である。

[図2]本発明に係るⅢⅢⅢ族窒化物半導体発光素子の一例を模式的に説明する図であり、図1に示す発光素子の概略平面図である。

[図3]本発明に係るⅢⅢⅢ族窒化物半導体発光素子を用いて構成したランプの一例を模式的に示す概略断面図である。

[図4]本発明に係るⅢⅢⅢ族窒化物半導体発光素子の製造方法の一例を模式的に説明する図であり、AⅢNシード層の形成に用いるスパッタ装置を示す概略図である。

[図5]本発明に係るⅢⅢⅢ族窒化物半導体発光素子の製造方法の一例を模式的に説明する図であり、LED構造を構成する各層の成膜に用いるMOCVD装置を示す概略図である。

発明を実施するための形態

[0036] 以下、本発明に係るⅢⅢⅢ族窒化物半導体発光素子及びその製造方法、並びにランプの一実施形態について、図面を適宜参照しながら説明する。

[0037] [ⅢⅢⅢ族窒化物半導体発光素子]

図1は、本発明に係るⅢⅢⅢ族窒化物半導体発光素子（以下、発光素子と略称することがある）の一例を模式的に示した概略断面図である。また、図2は、図1に示すⅢⅢⅢ族窒化物半導体発光素子の平面構造を示す概略図である。本実施形態で説明する発光素子1は、図1に示すように、一面電極型のものであり、基板11上に、ⅢⅢⅢ族窒化物系化合物からなるAⅢNシード層12と、ⅢⅢⅢ族窒化物半導体からなるLED構造20とが形成されているものである。LED構造20は、図1に示すように、n型半導体層14、発光層15及びp型半導体層16の各層がこの順で積層されてなるものである。また、本発明に係る発光素子1は、p型半導体層16の（0002）面におけるX線ロッキングカーブ半値幅が60 arc sec以下であり、且つ（10-10）面におけるX線ロッキングカーブ半値幅が250 arc sec以下とされている。

そして、本実施形態の発光素子 1 は、図 1 及び図 2 に示す例のように、p 型半導体層 16 上に透光性正極 17 が積層され、その上に正極ボンディングパッド 18 が形成されるとともに、n 型半導体層 14 の n 型コンタクト層 14b に形成された露出領域 14d に負極 19 が積層されてなる。

以下、本実施形態の III 族窒化物半導体発光素子について詳述する。

[0038] <基板及び AlN シード層>

従来、III 族窒化物半導体である GaN、AlN、InGa_N、AlGa_N は、大型のバルク単結晶を成長することが極めて困難であるので、サファイアを基板として用いたヘテロエピタキシャル成長が一般に行われてきた。しかしながら、サファイアと上記 III 族窒化物半導体との間には、11 ~ 23% の格子不整合、及び、 2×10^{-6} [deg⁻¹] 以下の熱膨張係数差が存在する。また、両者の化学的性質が異なるために、サファイア上に直接成長させた III 族窒化物半導体エピタキシャル膜は、基板の単結晶としての性質を部分的にしか受け継ぐことができず、3 次元的に成長してしまうため、表面の形状を平坦に保つことが非常に難しいとされてきた。

[0039] GaN の単結晶膜を成長させるために、基板に必要な特性としては、まず、1200℃迄の耐熱性と、このような温度において NH₃ に反応しないことが要求される。工業生産的に使用可能なコストで、製造可能な基板としては、サファイアと SiC のみが挙げられる。これらの中でも、コストを比較するとサファイアが圧倒的に有利であり、実際に生産されている GaN 系の LED の内の 90% 以上がサファイア基板を使用している。

しかしながら、サファイアと GaN とでは、格子定数や熱膨張係数が異なること、さらに、化学的特性が異なること等から、このような材料からなる基板上に、GaN 単結晶を直接成長させることはできないとされている。この結果、サファイア基板上に形成された InGa_N 発光素子は、種々の工夫によって大幅な改善がなされてきたとはいえ、内部において、かなりの密度で欠陥を包含しており、発光効率や素子寿命を充分に向上させることに限界があるという問題があった。

[0040] 一般的に、格子不整合の大きなヘテロエピタキシャル成長で結晶性の良好な単結晶膜を得る方法としては、以下の2通りの考え方の流れがある。本発明は、以下の2通りの考え方の内、下記(1)の流れに沿うものである。

(1) 基板とエピタキシャル膜の中間的な物理定数を有する材料を介して成長を行うことにより、エピタキシャル膜の品質を向上することができる。即ち、格子定数、化学的性質及び熱膨張係数等が中間的な性質である薄膜を、基板とエピタキシャル膜の間に介在させる。この場合には、基板の単結晶の性質を、出来る限りそのまま単結晶でエピタキシャル膜に受け継がせたいので、これらの間に単結晶薄膜を介在させる必要がある。

(2) 目的の単結晶薄膜と同じ物質の多結晶、あるいは非晶質の膜を基板とエピタキシャル膜の間に介在させる。通常、このような膜を形成する方法としては、単結晶成長温度よりも低い温度で成膜することによって成膜する、SOS (Silicon on sapphire) 等のエピタキシャル法が用いられる。また、GaN on sapphire法では、低温バッファ層として大きな成果があげられている。また、この場合の機構としては、バッファ層上においてはGaNの核発生密度が高く、この中で、結晶方位が良好に揃った結晶粒のみが選別的に成長及び合体することで粒界の発生を抑え、バッファ層上において横成長方向の成長が速いことを利用して平坦化する。

[0041] 「サファイアからなる基板の条件」

本発明において用いることが好ましいサファイアからなる基板11の条件としては、以下のようなことが挙げられる。

まず、サファイアからなる基板11表面を十分に洗浄する。ここで説明する洗浄とは、以下の(1)～(4)に示すものを極力排除することである。

(1) 研磨剤の残りやサファイアの切り屑を代表例とするパーティクル。

(2) 取り扱い時に生じる表面傷、潜傷とよばれる非常になだらかな凹凸や微妙な組成変化。

(3) 空気中に浮遊する有機物が表面に付着した有機物の薄膜。

(4) 工程において治具が接触することによって発生するパーティクルと、環境中において存在するゴミ。

[0042] さらに、基板 11 表面の平坦度については、以下の条件を満足させるのが好適である。

なお単結晶の方位としては、C 面 (0002) が好ましい。

(1) $R_a \leq 2 \text{ \AA}$ を満たすこと。

(2) 適切なオフ角、好ましくは 0.1 ~ 0.7 度、さらに好ましくは 0.3 ~ 0.6 度のオフ角を有すること。

(3) 各面のステップが、原子間力顕微鏡 (AFM) 等で観察できるレベルで明瞭に備えられていること。この場合の面密度は高いほど好ましい。

(4) 上記オフ角を設けることで生成したステップ以外の突起は、極力ない方がよい。

[0043] なお、サファイア単結晶の結晶性については、当然のことながら、欠陥が少ないほど好ましいが、ヘテロエピタキシャル成長をさせる基板であるので、上記の表面性を確保することが重要であり、基板の結晶性の微妙な差は、エピタキシャル成長後の GaN の特性に大きくは作用しない。よって、サファイア単結晶の成長方法は、コストを最優先として決定することができる。

また、本発明は、サファイアからなる基板 11 の直径が 100 mm 以上である場合に、特に効果を発揮するものである。

[0044] 「AlN シード層」

本実施形態の発光素子 1 は、基板 11 上に、III 族窒化物系化合物からなる AlN シード層 12 が形成される。

AlN シード層 12 をなす III 族窒化物系化合物としては、AlN 単結晶を用いることが好ましい。

[0045] AlN シード層 12 は、(0002) 面における X 線ロッキングカーブ半値幅 (FWHM) が 100 arcsec 以下であり、且つ (10-10) 面における FWHM が 1.7° 以下であることが好ましい。

一般的に、ⅢⅢⅢ族窒化物系化合物では、(0002)面のFWHMは結晶の平坦性（ティルト）の指標となり、(10-10)面のFWHMは結晶の転位密度（ツイスト）の指標となる。AlNシード層12の(0002)面及び(10-10)面のFWHMが上記範囲であれば、AlNシード層12が良好な結晶性及び配向を有するとともに、平坦性に優れた膜となるので、その上に形成されるLED構造20の各層が結晶性に優れたものとなる。

[0046] AlNシード層12の膜厚は、10～50nmの範囲とすることが好ましく、より好ましくは25～35nmの範囲である。

また、本発明のⅢⅢⅢ族窒化物半導体発光素子を得るためには、後述の製造方法におけるプロセス制御により、AlNシード層12中の酸素含有量を5原子%以下になるように制御することが好ましい。

[0047] 本発明におけるAlNシード層12は、単結晶からなるシード機能を有する層であり、この上に結晶性に優れるGaNを成膜するために設けられる。

一方、従来から用いられている所謂バッファ層は、柱状結晶の集合体からなる多結晶構造を有し、サファイア等からなる基板と、その上のGaN層との格子不整合を緩和するために設けられる層であり、本発明のAlNシード層12とは異なるものである。

[0048] <LED構造>

図1に示すように、LED構造20は、基板11上に、上述のようなAlNシード層12を介して、ⅢⅢⅢ族窒化物半導体からなるn型半導体層14、発光層15及びp型半導体層16が順次積層された構造とされている。

[0049] 「n型半導体層」

n型半導体層14は、通常、AlNシード層12上に、下地層（アンドープGaN）を成長させた後に積層される層であり、本実施形態において説明する例では、AlNシード層12上に積層された下地層14a上に、さらにn型コンタクト層14b及びn型クラッド層14cが積層されて構成される。なお、n型コンタクト層は、下地層、及び／又は、n型クラッド層を兼ねることが可能であるが、下地層が、n型コンタクト層、及び／又は、n型ク

ラッド層を兼ねることも可能である。

[0050] 「発光層」

発光層 15 は、n 型半導体層 14 上に積層され、p 型半導体層 16 がその上に積層される層である。このような発光層としては、例えば、多重量子井戸構造の他、単一井戸構造を採用することができる。本実施形態で説明する例では、図 1 に示すように、障壁層 15 a と井戸層 15 b とが交互に繰り返して積層され、且つ、n 型半導体層 14 側及び p 型半導体層 16 側に障壁層 15 a が配される順で積層される。

[0051] 障壁層 15 a としては、例えば、井戸層 15 b よりもバンドギャップエネルギーが大きい $\text{Al}_c\text{Ga}_{1-c}\text{N}$ ($0 \leq c < 0.3$) 等の窒化ガリウム系化合物半導体を、好適に用いることができる。

また、井戸層 15 b には、インジウムを含有する窒化ガリウム系化合物半導体として、例えば、 $\text{Ga}_{1-s}\text{In}_s\text{N}$ ($0 < s < 0.4$) 等の窒化ガリウムインジウムを用いることができる。

[0052] 本実施形態の発光層 15 は、障壁層 15 a の 1 層あたりの厚さが 6 ~ 9 nm の範囲とされていることが好ましい。また、発光層 15 は、さらに、1 層の障壁層 15 a と、該 1 層の障壁層 15 a に隣接する 1 層の井戸層 15 b との合計の厚さが 8 ~ 12 nm の範囲とされていることが好ましい。

また、発光層 15 全体膜厚としては、特に限定されないが、障壁層 15 a 及び井戸層 15 b の膜厚が上記範囲とされたうえで、量子効果の得られる程度の膜厚、即ち臨界膜厚領域であることが好ましい。例えば、発光層 15 の全体膜厚は、500 nm 以下であることが好ましく、100 nm 前後の膜厚であればより好ましい。発光層 15 の全体膜厚が上記範囲であると、発光出力の向上に寄与する。

[0053] 発光層 15 に備えられる活性層、即ち井戸層 15 b には、In が含有されることから成長温度を低くする必要がある。しかしながら、In を含有する井戸層を低温で成長させると、成膜後の結晶性が低下するという問題がある。そこで、In を添加していない障壁層 15 a を成長させて結晶性を回復さ

せる。従って、結晶性をできる限り回復させるためには、障壁層 15 a の厚さは可能な限りで厚い方が好ましい。この際、例えば、隣接する井戸層と障壁層との合計の厚さを、例えば 150 Å 程度に厚くすることが考えられるが、このような場合には発光強度（輝度）が低下するという問題がある。

本発明においては、AlN シード層 12 の結晶性を高めることにより、該 AlN シード層 12 上に形成される n 型半導体層 14 の結晶性が優れたものとなる。これにより、n 型半導体層 14 上に形成される発光層 15 において、隣接する井戸層 15 b と障壁層 15 a との合計の厚さを薄く構成した場合であっても、これら各層の結晶性が低下するのが抑制される。また、発光層 15 の発光強度は、隣接する井戸層 15 b と障壁層 15 a との合計の厚さが薄いほど向上するので、発光強度をより向上させることが可能となる。

一方、隣接する井戸層 15 b と障壁層 15 a との合計の厚さを薄くした場合には、これに伴って、リーク電流が増大してしまうという問題も生じる。

[0054] また、III 族窒化物半導体発光素子においては、井戸層 15 b の厚さと、該井戸層 15 b で発生する光の発光強度との間に相関性があることが知られている。本発明の発光素子のように、GaN 結晶（n 型半導体層 14）上に形成される GaInN 結晶（井戸層 15 b）は、格子定数の違いによって圧縮歪みが生じる。この際、ピエゾ電界が発生し、この電界のためにシュタルク効果の作用によってエネルギーギャップのずれが生じ、発光効率の大幅な低下をもたらす場合がある。ここで、井戸幅の狭い量子井戸においてはピエゾ電界の効果が抑制されることから、井戸幅を狭く、即ち井戸層の厚さを薄くすることにより、発光強度の改善が期待できる。しかしながら、上述したように、井戸層を薄く構成した場合には、貫通した転位密度が多いとリーク電流が増大してしまうため、井戸幅を狭くすることには限界があった。

[0055] 本発明においては、基板 11 上に上記構成の AlN シード層 12 を積層し、この上に、下地層 14 a を備える n 型半導体層 14 を形成することにより、結晶性に優れた n 型半導体層 14 を備えている。そして、この結晶性に優れた n 型半導体層 14 の上に発光層 15 を形成することにより、井戸層にお

いて貫通した転位密度が発生するのが抑制されるので、井戸層におけるリーク電流を抑制することができ、発光強度を大幅に向上させることが可能となる。即ち、基板 11 上に結晶性に優れた n 型半導体層 14 が形成されたウェーハを用いることと、障壁層 15 a の厚さを 6 ~ 9 nm (1 層あたり) の範囲とし、且つ、隣接する障壁層 15 a と井戸層 15 b との合計厚さを 8 ~ 12 nm の範囲とすることで、井戸層 15 b の厚さ (井戸幅) を薄く且つ適正範囲に限定することにより、上記効果を得ることが可能となる。

[0056] このように、本発明の発光素子においては、下層の n 型半導体層 14 (GaN 結晶) の結晶性に応じて、LED 構造 20 をなす発光層 15 の構造や、その成膜条件を最適化することにより、発光強度を大幅に向上させることが可能となる。

また、本発明では、上記構成により、発光層 15 を構成する障壁層 15 a 及び井戸層 15 b の何れも結晶性が高められるので、発光層 15 における最上層の障壁層 15 a 上に形成される、後述の p 型半導体層 16 の結晶性も向上する。

[0057] 「p 型半導体層」

p 型半導体層 16 は、p 型クラッド層 16 a 及び p 型コンタクト層 16 b から構成されている。なお、p 型コンタクト層が p 型クラッド層を兼ねる構成であってもよい。

[0058] (p 型半導体層の X 線ロッキングカーブ半値幅)

本発明に係る発光素子 1 においては、基板 11 上に AlN シード層 12 を介して LED 構造 20 が積層され、この最上層となる p 型半導体層 16 (本例では p 型コンタクト層 16 b) の (0002) 面における X 線ロッキングカーブ半値幅 (FWHM) が 60 arc sec 以下であり、且つ (10-10) 面における X 線ロッキングカーブ半値幅が 250 arc sec 以下であることが好ましい。III 族窒化物半導体が積層されてなる LED 構造 20 において、最上層となる p 型半導体層の FWHM が上記範囲であれば、LED 構造 20 のほぼ全体に渡って良好な結晶性が得られるので、内部量子効率

が大幅に向上し、高い発光強度が得られる。

[0059] 従来、一般的に行なわれているような低温バッファ層を用いる方法であると、バッファ層をAlNやAlGaInから構成した場合、バッファ層の結晶性はFWHMで数千～数万arcsec ($1^{\circ} \sim 10^{\circ}$) 程度のオーダーとなるため、バッファ層上にLED構造を構成する各層を成長させるのに伴い、上層の結晶性が向上した場合でも、最上層のp型半導体層のFWHMは、(0002)面で100arcsec程度、(10-10)面で300arcsec程度が限界と考えられていた。

[0060] 本発明においては、発光層15を構成する井戸層15bの結晶性が向上しているので、p型半導体層16を形成する際の成長温度を高くすることが可能となり、後述の製造方法において詳細を説明するが、p型半導体層16の結晶性が向上するという効果が得られる。これにより、本発明においては、p型半導体層16 (p型コンタクト層16b) の(0002)面におけるX線ロックングカーブ半値幅が60arcsec以下であり、且つ(10-10)面におけるX線ロックングカーブ半値幅が250arcsec以下である特性が得られる。

上述したように、LED構造20の最上層となるp型半導体層16の結晶性を表すFWHMは、III族窒化物半導体発光素子全体の結晶性を表す指標となる。本発明では、p型半導体層16の(0002)面及び(10-10)面のFWHMが上記範囲となる構成とすることにより、p型半導体層16のみならず、発光素子1全体の結晶性が高められたものとなり、高い発光強度が得られる。

[0061] <電極>

本実施形態の発光素子1は、上記構造を有するLED構造20に備えられるp型半導体層16のp型コンタクト層上に正極が、n型半導体層14のn型コンタクト層14b上に負極が設けられる。

[0062] 『正極』

本実施形態の発光素子1に設けられる正極は、p型半導体層16 (p型コ

ンタクト層 16b) 上に形成される透光性正極 17 と、その上に形成される正極ボンディングパッド 18 とからなる。

[0063] 透光性正極 17 は、上述のような LED 構造 20 の p 型半導体層 16 上に形成される、透光性を有する電極である。

透光性正極 17 の材質としては、特に限定されず、ITO ($\text{In}_2\text{O}_3 - \text{SnO}_2$)、AZO ($\text{ZnO} - \text{Al}_2\text{O}_3$)、IZO ($\text{In}_2\text{O}_3 - \text{ZnO}$)、GZO ($\text{ZnO} - \text{Ga}_2\text{O}_3$) 等の材料を、この技術分野でよく知られた慣用の手段で設けることができる。また、その構造も、従来公知の構造を含めて如何なる構造のものも何ら制限なく用いることができる。

[0064] 正極ボンディングパッド 18 は、図 2 に示すように、透光性正極 17 上に形成される電極である。

正極ボンディングパッド 18 の材料としては、通常、オーミック接合層、拡散防止層及びボンディング層の 3 層からなり、Ti/Pt/Au の 3 層からなる構成が、最も広く知られている構造である。また、ITO とオーミック接触する金属として、Ti の代わりに Cr、Ta、Zr 等を用い、また、拡散防止層として、上記 Pt を Mo、W、Rh 等と置き換えた構成としても良い。

[0065] 負極 19 は、n 型半導体層 14、発光層 15 及び p 型半導体層 16 が順次積層されてなる LED 構造 20 において、た半導体層において、n 型半導体層 14 の n 型コンタクト層 14b に接するように形成される。このため、負極 19 を形成する工程においては、図 1 及び図 2 に示すように、p 型半導体層 16、発光層 15 及び n 型半導体層 14 の一部を除去して n 型コンタクト層 14b の露出領域 14d を形成し、この上に負極 19 を形成する。

負極 19 の材料としては、上述のような正極ボンディングパッド 18 に用いる材料をそのまま用いることが可能で、各種組成および構造の負極が周知であり、これら周知の負極を何ら制限無く用いることができ、この技術分野でよく知られた慣用の手段で設けることができる。

[0066] 以上説明したような、本発明に係る III 族窒化物半導体発光素子 1 によ

れば、基板 11 上に III 族窒化物系化合物からなる AlN シード層 12 が積層され、該 AlN シード層 12 上に、III 族窒化物半導体からなる n 型半導体層 14、発光層 15 及び p 型半導体層 16 の各層が順次積層されてなり、p 型半導体層 16 の (0002) 面におけるロッキングカーブ半値幅が 60 arc sec 以下であり、且つ (10-10) 面におけるロッキングカーブ半値幅が 250 arc sec 以下である構成なので、III 族窒化物半導体からなる各層が結晶性に優れた層となり、内部量子効率が向上することによって高い発光出力が得られる。

[0067] [III 族窒化物半導体発光素子の製造方法]

本実施形態の III 族窒化物半導体発光素子の製造方法は、基板 11 上に III 族窒化物系化合物からなる AlN シード層 12 を積層し、該 AlN シード層 12 上に、n 型半導体層 14、発光層 15 及び p 型半導体層 16 の各層を III 族窒化物半導体から形成して順次積層し、上記構成の III 族窒化物半導体発光素子を製造する方法であり、特に、p 型半導体層 16 を有機金属気相化学反応法 (MOCVD 法) によって成膜するとともに、成膜装置のチャンバ内において、基板 11 上に III 族窒化物半導体からなる層が形成されたウェーハと、該ウェーハの III 族窒化物半導体からなる面に対して並行に備えられるシールドとの距離を 30 mm 以下とする方法としている。

[0068] <AlN シード層の形成>

まず、基板 11 に前処理を行なった後、基板 11 上に、III 族窒化物系化合物からなる AlN シード層 12 を成膜する。

[0069] 『表面プラズマ処理』

本発明においては、基板 11 上に AlN シード層 12 を形成する前に、基板 11 表面のプラズマ処理を行なうことが好ましい。このような表面プラズマ処理においては、電圧の印加方法、ガスの種類、ガス圧、印加パワー及び温度等の条件が重要なパラメータとなる。

[0070] サファイアからなる基板を、真空中でプラズマを発生させる成膜装置内に

配置して、A I N単結晶からなるA I Nシード層 1 2を形成する際、上述のように、基板 1 1表面が十分に洗浄されている場合でも、一般に、基板 1 1の洗浄及び乾燥が終了してから成膜装置に投入するまでに、一定の時間がかかってしまう。例えば、クリーンルーム内で基板 1 1を真空パックして、クリーンルーム内で取り出したとしても、一般に、基板表面は状況によって広い範囲で変化してしまう。そこで、真空とされた成膜装置に基板 1 1を搬入して、成膜する直前にプラズマを用いて基板 1 1表面を整えるのが好適である。

[0071] 「電圧の印加方法」

成膜装置のチャンバ内にプラズマを起こす方法としては、大別すると、印加する電圧がD CあるいはR Fかで、また、チャンバをアースした場合、電圧をかける対象がターゲットあるいは基板かで、合わせて4種類に分類される。ここで、サファイアからなる基板 1 1が絶縁性であること、並びに、ターゲットの原子が飛び出すと基板表面についてしまう可能性があることで目的から外れてしまうこと、の2つの点から、基板 1 1の表面を成膜直前に整える目的を考慮し、R F電圧を基板側にかける方法とすることが好ましい。

[0072] 「ガスの種類」

基板 1 1の表面にプラズマ処理を施す際、プラズマ発生に用いるガスの種類としては、特に限定されず、適宜選択して用いることができる。但し、本工程の目的は基板表面の有機物を飛ばすことが主であり、サファイアからなる基板表面の原子が叩き出されてしまうと、基板表面のステップが乱れてしまうものと考えられる。このため、表面プラズマ処理の工程においては、反応性の高いガスを使用することは困難である。また、不活性ガスを用いる場合であっても、重い原子は上記同様に破壊力が勝ってしまうので好ましくないため、例えば、H eやH₂等を用いることが考えられるが、プラズマ放電が安定しにくいという問題があり、安定するまでA rを混ぜると、A rによる破壊力が問題になる。従って、表面プラズマ処理には、O₂かN₂を用いることが好ましい。しかしながら、O₂は、ガスがチャンバ内に残留すると、それ

が微量であっても、次工程のA I Nのスパッタの際に、結晶成長を阻害するので使用を避けることが好ましい。従って、板11の表面にプラズマ処理を施す際は、N₂プラズマを使った処理が好ましい。また、プラズマを安定に保つ目的から、Arを混ぜてもよいことは言うまでもない。

[0073] 「印加パワー・ガス圧」

基板に表面プラズマ処理を施す際の投入パワーは、極力低い方が好ましく、プラズマが安定に保てる最低レベルであれば良い。従来公知のスパッタ成膜装置において用いられるチャンバ及びカソードのサイズでは、投入パワーは10〜100W程度が適切な範囲である。

また、ガス圧については、高すぎる場合には、粒子は互いにぶつかり合って運動エネルギーを失ってゆく。一方、ガス圧が低い場合には、運動エネルギーの大きな粒子が基板表面を叩き付けることになるので、プラズマを安定に保てる範囲で高圧とすることが好ましい。但し、無理にガス圧を上げると、プラズマを安定に保つためには大きなパワーが必要となるが、パワーが100Wよりも高くなると、基板表面を整える以上に欠陥を導入してしまう。従って、表面プラズマ処理時のガス圧は、0.8〜1.5Paが適切な範囲である。

[0074] 「温度」

基板11の表面を整えるという目的においては、温度はさほど重要なパラメータではなく、室温から1000℃迄の、どの範囲の温度であっても目的を達することができる。但し、成膜直前の処理であることから、次工程におけるA I Nシード層の成膜温度と同じ温度とすることが、工業生産上の観点から好ましい。なお、表面プラズマ処理における温度が高すぎると基板に与えるダメージが大きくなり過ぎる可能性がある。ここで説明する、高すぎる温度とは、例えば、800℃を超える温度を指す。

また、表面プラズマ処理を、A I Nシード層12の成膜処理を行なうチャンバとは異なる、別のチャンバで行うことも可能である。この場合の利点としては、スループットが上げられ、また、温度を別々に設定できるというこ

とが挙げられる一方、不利な点としては、表面プラズマ処理から次の成膜までの時間がかかり、基板表面の汚染が生じる可能性があるということが挙げられる。

[0075] 『A I Nシード層の成膜処理』

表面プラズマ処理に引き続いて、基板 1 1 上に、A I N単結晶からなるA I Nシード層 1 2を成膜する。

ここで説明する単結晶とは、結晶粒界がない結晶のことであり、全ての部分で同じ結晶方位を有している結晶のことである。しかしながら、通常、完全結晶でない限り何らかの欠陥は存在し、その欠陥の配置によって微妙に結晶方位が結晶中で変化してゆく。従って、どの程度の欠陥が入ると多結晶で、どこからが単結晶かを区切るのは困難である。本例においては、サファイアからなる基板上のA I Nシード層において、T E M断面観察で2 0 0 n m □視野で粒界が見えない状態を目標とし、これを実現するためには以下に説明するような各条件を満足する必要がある。

[0076] C面の薄膜を考慮した場合、いわゆる結晶性としては、まず、(0 0 0 2) 面のX線ロッキングカーブ (X R C) 回折ピークの幅が問題となる。この回折ピークが十分にシャープになっている場合には、抜けのない面が一定の面間隔で並んでいる状態となる。

次に、面内におけるどの場所でも同じ方向を向いているかどうかの尺度が、X R Cのシャープさ (F W M H) となる。これが乱れていると、結晶が勝手な方向に成長してしまう可能性があり、平滑な面を確保できなくなる。従って、A I Nシード層としての結晶性では、(0 0 0 2) 面が良好に揃っていることが前提条件となる。

次に、(1 0 - 1 0) 面は、この面と垂直な方向から見た場合、部分的に回転している場所がどの程度あるかを示す指標が、X R Cのピークの半値幅になる。この指標が悪くなると、C軸方向に貫通する欠陥ができていくことになるので、耐圧を確保するためには重要なパラメータである。しかしながら、A I Nシード層としては、不連続な境界がなければ問題ないと考えられ

る。

[0077] 本発明者等が、 $(10-10)$ 面のXRCの半値幅が 1.5 degree の試料を、平面TEMによって数十視野観察したところ、不連続な粒界がないことが確認されているので、これ以下ならば問題はないものと考えられる。

また、AlNシード層の (0002) 面と $(10-10)$ 面のX線回折のロックアップカーブの半値幅(FWHM)が、それぞれ 100 arcsec , 1.7 degree 以下であれば、その上に結晶性の良好なGaNをエピタキシャル成長させることができる。この場合には、LED構造20の最上層であるp型半導体層16(p-GaN層)の結晶性が、XRC FWHMで (0002) 面、 $(10-10)$ 面のそれぞれが 60 arcsec , 250 arcsec のレベルで得ることが可能となる。

[0078] 本発明の製造方法のAlNシード層12の成膜処理において、重要なパラメータとしては、ターゲットの種類、電圧・磁場印加方法、ガスの種類、ターゲットと基板の距離、プラズマの形状とプラズマを閉じ込める体積、ガス圧力、印加パワー及び成膜温度が挙げられる。以下に、各条件について説明する。

[0079] 「ターゲットの種類・電圧・磁場印加方法」

チャンバ内にプラズマを起こす方法としては、大別して、印加する電圧がDC又はRFであるか、また、チャンバをアースした場合に電圧をかける対象が、ターゲット又は基板であるかで、合わせて4種類に分類される。

また、AlNシード層を成膜するためのターゲットとしては、高純度AlNをターゲットにする方法と、高純度Alをターゲットとしてガスに N_2 をいれ、プラズマで N_2 を分解してAlとNとを反応させる方法とが考えられる。しかしながら、高純度AlN粉末を焼結しようとする、 CaO_2 等の焼結助剤を入れる必要があり、高純度で緻密なAlNターゲットを得るのが難しいという問題がある。ここで、本発明の目的のためには、最低でも5N以上の純度の高純度Alが必要であるが、高純度Alは6Nまで市販されており、

容易に確保することができる。

[0080] また、DCで放電を起こす場合は、ターゲットが導電体であることが必須である。したがってターゲットに高純度AlNを用いた場合には、必然的に電圧の印加方法はRFでなければならない。ターゲットが高純度Alであれば、DCとRFの両方から適宜選択して用いることができる可能性がある。但し、ターゲットに高純度Alを用いた場合、Al表面でAlNが生成され、絶縁化されてしまうことがあり、このような場合には、電荷が溜まって落雷現象が発生する。従って、DCの場合は、Al表面にAlN膜が生成しないよう、パルス印加とすることが必要である。

[0081] なお、DCスパッタ及びRFスパッタの、各々の長所及び短所について以下に説明する。

DCスパッタを用いた場合には、安価な電源を用いることができ、制御が容易であり、また、カソードとアノードが明確なので、プラズマによって叩きつけられる場所や成膜する場所を容易に制御することができ、またさらに、不純物低減の設計がしやすいという長所がある。一方、DCスパッタでは、放電が安定する範囲や、運動エネルギーの範囲が狭いという短所がある。

RFスパッタを用いた場合には、放電が安定する範囲や、運動エネルギーの範囲が広いという長所がある。一方、RFスパッタでは、電源が高価であり、マッチングボックスが必要で放電が立つまでの時間が遅いという問題の他、カソードとアノードが明確でないために、シールドの何れの位置からでもプラズマによって粒子が叩き出され、また、不純物の低減の設計が難しいという短所がある。

[0082] なお、DCスパッタ及びRFスパッタともに、プラズマを安定にするためには、磁場を作る必要がある。磁場のかけ方としては、永久磁石を用いる方法、あるいは電磁石を用いる方法の二種類があり、磁場を均一にするために磁石を運動させる場合が多い。ここで、ターゲットが円形の場合は、永久磁石を回転させるのが一般的であり、また、ターゲットが四角形の場合には、永久磁石を往復運動させるのが一般的である。また、永久磁石をうまく配置

できない場合には、コイルを外側においた I C P 電極と呼ばれる形式がある。

また、プラズマ密度は、主に磁場の強さに依存するので、膜厚を均一にするためには磁場の強さが均一になっている必要がある。このため、種々の磁場発生法を組み合わせた方法も、頻繁に採用されている。

以上説明したような各条件を総合して勘案した場合、A I N シード層を成膜する場合は、高純度 A I ターゲットを用いた R F 放電が最も適している。

[0083] 「ガスの種類」

A I N シード層の成膜処理において、プラズマを発生させるガスの種類としては、ターゲットが A I N であれば A r のみの使用でも可能であるが、ターゲットが A I の場合は、A r 及び N₂が必要である。ターゲットが A I の場合にガスが N₂のみであると、A I 原子が叩き出される前に A I N となってしまう、成膜速度がほとんど上がらないという問題があり、また、ガスが A r のみであると、金属 A I の薄膜が成膜されてしまう。

ここで、N₂の量を増やしていくと A I N が成膜されてゆくが、N₂のガス分圧が低いと A I N の N が不足し、形成された膜に色がついてしまう。また、A I で飛び出した原子を過不足なく窒素化するためには、活性化した N₂の量が、叩き出される A I 原子の数に合っている必要がある。N₂の量が過剰だと、A I N 膜に欠陥が大量に導入され、膜に色がついた状態となる。従って、A r と N₂とを適切な比率で混合したガスを用いることが好ましい。

また、A r と N₂の適切な比率は、ガス圧と印加パワーによっても変化する。ここで、A I がたたき出される速度は、印加パワーには依存するがガス圧には依存しない。しかしながら、N₂の活性化率は、ガス圧が低い方が高くなる。このため、ガス圧が低い場合には A r の比率を下げる必要があり、また、印加パワーが高い場合も A r の比率を下げる必要がある。

[0084] なお、本発明に用いる窒素原料としては、一般に知られている N H₃などの化合物をなんら問題なく用いることができる。窒素ガス (N₂) を窒素原料として用いた場合、装置が簡便で済む一方で、N₂は非常に安定で活性化しにく

いため、高い反応速度を得るのが難しいという問題がある。本発明では、サファイアからなる基板をプラズマ中に入れることにより、 N_2 が基板表面近傍で活性化する作用を利用している。この結果、アンモニアには劣るが利用可能な程度の成膜速度を得ることができる。

[0085] 「ターゲットと基板の距離」

サファイアからなる基板が直径100mmである場合、全面に均一に成膜するためには、ターゲットの大きさは直径200mm程度であることが必要とある。上述したように、スパッタ成膜時、プラズマを安定にするために磁場をかけるのが一般的であるが、磁石を配置する場所は、通常、ターゲットの裏側になる。この場合、ターゲット表面に磁場が集中するので、プラズマ密度もターゲット表面において高くなる。

本発明では、高エネルギーを持つプラズマ粒子同士を、基板表面において反応させるのが目的であるから、プラズマ密度ができるだけ高い位置に基板を配置する必要がある。ターゲットと基板の距離を離しすぎると、基板をプラズマ密度の高い所に置くことができなくなるので好ましくない。また、基板が直径100mmであり、直径200mmのターゲットを用いる場合、ターゲットと基板の距離は40～80mm程度が適正である。

[0086] 「プラズマの形状とプラズマを閉じ込める体積」

AINシード層の成膜処理時、プラズマがチャンバの壁面まで届いてしまうと、壁面が汚れてしまい、この汚れを取り除くのは困難であるので、一般的に、プラズマを閉じ込めるためのシールドをチャンバ内に設置して用いる。シールドは、チャンバの壁面が汚れるのを防ぐためのみならず、チャンバにアースされることで電極としての働きも有しており、プラズマの形状を規定するものとなる。

[0087] ここで、チャンバ内の真空度を上げるためには排気効率を高める必要があり、そのためには、できる限り容積の小さなチャンバを用いることが好ましい。しかしながら、小さすぎる空間にプラズマを閉じ込めると、シールドがプラズマで叩かれ、シールドの材料成分が成膜される膜にまで混入してしま

うという問題がある。特に、シールドの表面には、ほぼ必ず水分子が付着しており、この水分子がプラズマで叩かれて放出されると、スパッタ成膜される膜中にまでOHやOが入り込んでしまう。

従って、シールドの大きさとしては、ターゲットをぎりぎりで囲む程度の寸法ではなく、ターゲットから、ある程度離してシールドを配置できる寸法とする必要がある。このため、直径200mmのターゲットを用いた場合には、最低でも300mm程度の直径を持つシールドが必要となる。

[0088] 「ガス圧力・印加パワー」

A I Nシード層の成膜処理においては、基本的には、ベースプレッシャーが膜質を決定するものと考えられる。

本発明では、 $2.0 \times 10^{-5} \text{ Pa}$ 以下の圧力を示す高真空が必要である。これよりも劣る真空度であると、チャンバ内の雰囲気中に存在する0等の不純物が、成膜されたA I Nシード層中に混入してしまい、結晶に欠陥が導入されてしまう。また、ベースプレッシャーが十分に下がっている場合でも、プラズマを立てた際に、シールド表面に付着した水分等の不純物が叩き出されて膜質が低下することがある。

[0089] また、ガス圧力が高過ぎると、プラズマ中で粒子が衝突し合って運動エネルギーを失うという問題がある。単結晶を成膜する場合には、高い運動エネルギーを有するA I とNとが基板表面で反応することが必要であるから、高過ぎるガス圧は好ましくない。しかしながら、ガス圧を低くし過ぎると、 N_2 のプラズマ粒子がA I ターゲットに衝突して反応してしまう量が増大してしまうので、好ましくない。このため、ガス圧力としては、一般のスパッタ成膜ガス圧力である $0.3 \sim 0.8 \text{ Pa}$ の範囲が適正である。

[0090] A I Nシード層の成膜処理における印加パワーは、成膜速度に比例するので、小さ過ぎる場合には成膜速度が十分に得られない。また、チャンバ内の雰囲気中に存在する O_2 、 H_2O 等の残留ガス成分が不可避免的に膜中に入り込むが、これらが入り込む量は、所定時間当たりで一定と考えられる。このため、成膜速度が遅いと入り込む量が相対的に増えることから、膜の純度が低下

するので好ましくない。従って、出来る限り早い成膜速度が必要となるので、印加パワーは高い方が好ましい。但し、印加パワーが大き過ぎると、シールドが直接プラズマに曝されるので、シールドから不純物が叩き出されてしまう。従って、適切な印加パワーとしては、直径200mm程度のターゲットを用いた場合は、500～2500W程度である。

また、適切なガス圧力は、印加パワーによって変化する。印加パワーが大きい場合、それが適切な範囲であっても比較的高いガス圧力とすることが好ましく、印加パワーが低い場合には、それが適切な範囲であっても相対的に低いガス圧力とすることが好ましい。

[0091] 「成膜温度」

A I Nシード層の成膜時の基板の温度は、300～800℃の範囲であることが好ましい。A I Nシード層成膜時の基板の温度が300℃未満だと、原子が基板に到達して単結晶を作るために移動する距離が充分でなくなり、基板の全面を覆うことができず、ピットが生成し始める。また、基板の表面で単結晶を作るという観点では、A I Nが分解し始める温度まで基板温度を上げた方が有利であり、その温度は1200℃程度であるので、上限はもっと高い温度である。しかしながら、基板周りの固定ジグやシールド等も並行して温度が上昇するため、そのような箇所からの脱ガスが多くなり、膜中に混入する不純物混入が増えてしまうので、高い温度に設定した場合でも、必ずしも良い結果は得られない。

従って、実際のプロセスにおいては、成膜温度を800℃よりも高くしないことが好ましい。但し、高真空度が維持できる構造が達成できれば、より高い成膜温度で成膜する方が、結晶性を向上させる点から、さらに有利になると考えられる。

[0092] 「A I Nシード層中の酸素濃度」

本発明の製造方法においては、上記の I I I 族窒化物半導体積層構造体を得るために、得られるA I N結晶膜中の酸素含有量が5原子%以下になるように、プロセスを適正に制御することが好ましい。

[0093] なお、上記各条件によって成膜されるA I Nシード層12の膜厚は、10～50nmの範囲が好ましく、より好ましくは25～35nmの範囲である。

[0094] <LED構造の形成>

本実施形態の製造方法では、基板11上に成膜されたA I Nシード層12の上に、I I I族窒化物半導体からなるLED構造20を形成する。本例では、LED構造20を構成する各層を、従来公知のMOCVD法によって形成する方法としている。

[0095] 『n型半導体層（下地層、n型コンタクト層、n型クラッド層）の形成』

LED構造20を形成する際、まず、n型半導体層14の下地層14aをA I Nシード層12上に積層して成膜する。次いで、下地層14a上に、n型コンタクト層14b及びn型クラッド層14cを成膜する。この際、下地層14a、n型コンタクト層14b及びn型クラッド層14cの各層は、同じMOCVD装置を用いて成膜することができる。

[0096] 「下地層（Ga N単結晶）の成長方法」

サファイアからなる基板11の上に、A I N単結晶からなるA I Nシード層12が形成されると、その上にGa N（I I I族窒化物半導体）単結晶を成長させることは、ホモエピタキシャル成長に近くなることから比較的容易である。この際、従来から広く行われているMOCVD（有機金属化学気相成長法）を用いることにより、欠陥密度の小さいGa N単結晶構造の成長が実現できる。このようなMOCVD法は、従来公知の一般的な方法を用いれば良い。その概略は以下の通りである。

[0097] 本発明の製造方法で説明するMOCVD法においては、キャリアガスとして、水素（H₂）又は窒素（N₂）、I I I族原料であるGa源としてトリメチルガリウム（TMG）又はトリエチルガリウム（TEG）、Al源としてトリメチルアルミニウム（TMA）又はトリエチルアルミニウム（TEA）、In源としてトリメチルインジウム（TMI）又はトリエチルインジウム（TEI）、V族原料であるN源としてアンモニアが用いられる。

また、ドーパント元素の n 型不純物としては、S i 原料として、モノシラン (SiH_4) 又はジシラン (Si_2H_6) を用いることができる。また、ドーパント元素の p 型不純物には、M g 原料として、例えば、ビスシクロペンタジエニルマグネシウム (Cp_2Mg) 又はビスエチルシクロペンタジエニルマグネシウム (EtCp_2Mg) を用いることができる。

[0098] また、G a N (I I I 族窒化物半導体) 単結晶の成膜の際に流通させるキャリアガスとしては、一般的なものを何ら問題なく使用することができる。つまり、M O C V D 等の気相化学成膜方法で広く用いられる水素や窒素を用いても良い。

また、成膜時の基板 1 1 の温度としては、G a N が分解を始める温度よりも低い温度である必要がある。G a N が分解を始める温度についての研究結果は、測定方法によって種々のデータが報告されており、正確な数値は明らかでは無いが、950℃を超えると微妙に分解が始まり、1000℃以上では確実に分解することが明らかとなっている。この分解温度は、G a N の結晶性にも依存し、結晶欠陥がある場所から分解が始まると考えられるため、欠陥が少ない結晶ほど分解温度が高い。このため、微妙に分解が始まる温度で結晶を成長させると、欠陥があるところは分解し、欠陥がないところだけが残ることになるので、欠陥を極力少なく成長させるためには、基板温度の設定が極めて重要となる。従って、適切な温度による成膜を行った場合には、上記機構により、成長に従って欠陥を減らすことが可能となる。

[0099] ここで、G a N 単結晶 (ここでは下地層) / A I N 単結晶 (A I N シード層) 界面近傍の G a N 結晶は、相対的に多い欠陥を含んでいる。そして、G a N 単結晶 (下地層) を一定の厚さで成長させると、徐々に欠陥が抜け、欠陥密度の非常に低い単結晶を得ることができる。結晶欠陥を抜くために必要な厚さとしては、最低でも2μmが必要であり、十分な結晶性を得るためには、通常、4~8μmの範囲の厚さが必要となる。G a N (下地層) を、上記範囲より厚くした場合であっても、効果が薄くなり、基板の反りが大きくなり、ケースによっては結晶にクラックが入り始めることがある。また、基板の

反りが大き過ぎると、電極を形成する素子化工程におけるフォトリソグラフィ処理が困難になる。

[0100] A I N単結晶からなるA I Nシード層 1 2の上に成長させたG a N単結晶膜の結晶性は、非常に良好となる。

ここで、改めて、結晶性を定量化するための指標について述べる。本発明においては、結晶性の指標として、G a N結晶の(0002)面と(10-10)面のX線回折におけるロッキングカーブの半値幅FWHM (Full Width at Half-Maximum for (0002) and (10-10) diffraction)を用いる。

[0101] 本発明では、G a N単結晶からなる下地層の結晶性として、(0002)面のロッキングカーブ半値幅(FWHM)が100 arcsec以下であり、かつ(10-10)面のロッキングカーブ半値幅が300 arcsec以下とされていることが好ましい。(10-10)面のFWHMは、貫通転位の量と相関があるとされているので、これは貫通転位の量が極めて少ないことを意味するが、発光素子の発光効率、貫通転位の量と相関する。なぜならば、p型半導体層 1 6 (p-G a N)、n型半導体層 1 4 (n-G a N)間を流れた電流の内、どれだけの量の電流が光に変換されたかを示す指標が発光効率であるが、貫通転位を通じて流れてしまう電流があると、その分発光効率は下がることになるからである。

[0102] ここで、G a Nからなる下地層 1 4 aの成長に関しては、A I NあるいはG a Nを用いた低温バッファ層の上に成長させた場合と、基本的には同じである。しかしながら、成長温度については、分解が始まるぎりぎりの温度を選択するという考え方があるので、上述したように、欠陥密度が低いほど成長温度を高くできる。本発明では、A I N単結晶からなるA I Nシード層 1 2上から、G a N単結晶からなる下地層 1 4 aが成長するので、欠陥密度が比較的低い場所から成長させることができる。

[0103] ここで、さらに、下地層 1 4 aとA I Nシード層 1 2との結晶性との関係について述べる。

従来のA I N又はG a Nからなるバッファ層を用いた場合には、バッファ層の結晶性は、FWHMで表示すると(0002)面で数千～数万a r c s e cのオーダーであり、また、(10-10)面ではFWHMが測定できない。一方、本発明における、A I N単結晶からなるA I Nシード層12の結晶性は、(0002)面及び(10-10)面のX線回折のロックンギカーブの半値幅(FWHM)が、それぞれ60a r c s e c、及び、1.5d e g r e e以下である。

そして、G a N単結晶からなる下地層14aは、(0002)面については、G a N単結晶がその結晶性を引き継げば良い。また、(10-10)面については、G a N単結晶を成長させている間に結晶欠陥が減少してゆく。また、この際、MOCVD法で成長中に欠陥を減らしていく機構が同様であっても、成膜の開始時点で残留している欠陥の密度が全く異なるので、従来のように、例えば、成膜開始時点で多結晶になった膜は、どんなに適切な条件で厚く積んだとしても、(10-10)面のFWHMを300a r c s e c以下にすることは極めて困難となる。

[0104] ここで、上述の、A I Nシード層12を、スパッタ法を用いてA I N単結晶膜として形成することにより、その上のG a Nの結晶性が向上する理由について、以下に説明する。

まず、図4に示す例のスパッタ装置40を用い、ターゲット47としてA Iターゲットを設置し、チャンバ41内にA r及びN₂を導入して0.1～10Paの範囲の圧力に調整する。次いで、RF電源48によってターゲット47とチャンバ41との間に電圧を印加すると、チャンバ41内に放電が起こってプラズマが発生し、A I原子がターゲット47から叩き出される。そして、基板11表面にA I原子とN原子が到達した場合、これらの原子はプラズマから非常に大きな運動エネルギーを得ているので、相当な範囲を動くことが可能となる。A I N結晶は、粒界のエネルギーが非常に大きいので、粒界が全く無い単結晶組織となることが、最も結晶が安定する。従って、上記A I N結晶は、原子が動くことが出来れば、自ら粒界が無い単結晶に移行

する作用を発現する。

[0105] また、GaNの組織構造は、基板をなすサファイアの組織構造とは異なるので、そのままでは基板上にGaNの単結晶を成長させることは出来ない。これに対し、従来、基板上に低温バッファ層と呼ばれるGaN結晶層を形成することにより、この上にGaN単結晶を積層してウェーハを得る方法が採用されていた。しかしながら、上述のような低温バッファ層自体の結晶性は決して高くはないので、このような低温バッファ層を用いた場合のGaNの結晶性は自ずと限界があり、LED構造を積層した際に最上層となるp型半導体層の結晶性は、FWHMで、(0002)面において、 100 arc sec 程度、(10-10)面において 300 arc sec 程度が限界とされていた。

[0106] 本発明の製造方法は、基板とエピタキシャル膜の中間的な物理定数をもつ材料を介してエピタキシャル成長を行うことにより、エピタキシャル膜の品質を向上することができるという考え方に基づく方法である。従って、サファイア基板上にGaN層を成長させるためには、AlNシード層を介した成長が有効であると考えられる。これは、AlNがサファイアとGaNの中間的な格子定数と熱膨張係数を持つため、格子不整合と熱歪みが効率的に緩和されることによる効果である。

[0107] また、AlNとGaNは化学的特性が近く、両者の間の界面エネルギーも小さい。これは、見方を変えると以下のように判断することができる。

サファイア(Al_2O_3)は酸化物であり、これに化学的に最も近い窒化物は、Alを共通にしてなるAlNである。これら両者の格子の不整合は11%で、比較的大きいものの、Alを共通としていることにより、AlN単結晶が成長しやすい。また、AlNは、GaNが唯一、全率固溶で混ざり合うことが可能な化合物なので、化学的性質が最も近く、格子不整合は2%しかない。これにより、 $\text{GaN}/\text{Al}_2\text{O}_3$ を直接成長させるのは難しくても、 $\text{GaN}/\text{AlN}/\text{Al}_2\text{O}_3$ のように、AlNを介在させれば、サファイア(Al_2O_3)の結晶性を引きついでGaNの単結晶を成長させることができる。

従って、平坦なAlNシード層を、単結晶のまま形成できさえすれば、その上に成長するヘテロエピタキシャル膜のGaNの膜質を飛躍的に向上させることが可能となる。

[0108] 上述のような理由により、ヘテロエピタキシャル成長させる場合の中間的な物理特性を持つ薄膜材料としては、AlNが最適であり、このAlNを結晶性に優れた単結晶組織として成膜する方法としては、反応性スパッタ法が好適である。従って、AlNシード層12をAlN単結晶とし、反応性スパッタ法によって成膜することにより、その上に、結晶性が非常に高いGaNを形成することができ、ひいてはLED構造20全体の結晶性を向上させることが可能となる。

[0109] 「n型コンタクト層（n-GaN）及びn型クラッド層（n-clad）の形成」

そして、図1に示すように、GaN単結晶からなる下地層14aの上に、n型コンタクト層14b及びn型クラッド層14cを順次積層し、n型半導体層14を形成する。これら各層には、上述したようなn型不純物をドーピングする。

[0110] 『発光層（障壁層、井戸層）の形成』

n型クラッド層14c上には、発光層15を、従来公知のMOCVD法によって形成する。図1に例示するような本実施形態で形成する発光層15は、GaN障壁層に始まりGaInN障壁層に終わる積層構造を有しており、SiドーピングのGaNからなる6層の障壁層15aと、ノンドーピングのGaNからなる5層の井戸層15bとを交互に積層して形成する。

[0111] n型半導体層14とp型半導体層16の間には、波長を制御するためのGaInN層（発光層15）を成膜する。このような発光層（GaInN層）15は、一般に、多重量子井戸構造（MQW）と呼ばれる障壁層（バリア層）となるn型GaN層と、井戸層（ウェル層）となるGaInN層を交互に積層させて形成する。ここで、多重量子井戸構造からなる発光層15は、n型コンタクト層14b（n-GaN）とp型コンタクト層16b（p-Ga

N)とで直接挟む形で形成するのではなく、n型コンタクト層14bと発光層との間にはn型クラッド層14c (n-clad: n-GaInN)を、p型コンタクト層16bと発光層15との間にはp型クラッド層16a (p-clad: p-GaAlN)を介在させた構造として形成する。

[0112] 発光層15の成長過程においては、TMIを供給する。つまり、成長時間を制御しながら、断続的にInを供給するプロセスを採用する。この際のキャリアガスはN₂とする。

障壁層15a (n型Ga_{0.9}N層)と井戸層15b (GaInN層)の膜厚は、発光出力が最も高くなる条件を選択する。そして、最適膜厚が決定されたうえで、III族の原料供給量と成長時間を適宜選択する。

また、発光層15の成長温度は、サセプタの温度で700℃から1000℃の範囲とすることが好ましい。しかしながら、井戸層15bの成長過程においては、成長温度が高すぎるとInが成長膜中に取り込まれ難くなり、所定の波長を発光させるために必要な量のInを固溶させることができなくなる。このため、井戸層15bの成長温度は、あまり高くない範囲内で選択することが好ましい。

一方、障壁層15aは、成長温度が出来るだけ高い方が結晶性を維持し易い。しかしながら、障壁層15aの成長温度が高すぎると、井戸層15bをなすGaInNが分解してしまうため、このような面も考慮しながら成長温度を設定することが好ましい。

発光層15の成長においては、最後の1層、つまり最上層として、障壁層15aを成長させて終了となる(最終障壁層)。

[0113] 『p型半導体層(p型クラッド層、p型コンタクト層)の形成』

発光層15上、つまり、発光層15の最上層となる障壁層15a上には、p型クラッド層16a及びp型コンタクト層16bからなるp型半導体層16を、MOCVD法を用いて形成する。

[0114] 本実施形態では、まず、MgをドーブしたAl_{0.1}Ga_{0.9}Nからなるp型クラッド層16aを発光層15(最上層の障壁層15a)上に形成し、その

上に、Mgをドーピングした $\text{Al}_{0.02}\text{Ga}_{0.98}\text{N}$ からなるp型コンタクト層16bを形成する。この際、p型クラッド層16a及びp型コンタクト層16bの積層には、同じMOCVD装置を用いることができる。

[0115] 「p型コンタクト層（p-GaN）の形成」

p型コンタクト層16b（p-GaN）の成長は、以下のような手順で行なう。

まず、TMG、TMA及びドーパントである Cp_2Mg を、キャリアガス（水素、又は、窒素、あるいは両者の混合ガス）及び NH_3 ガスと共に、上述したp型クラッド層16a上に送りこむ。この際の成長温度は、サセプタの温度で $980\sim 1100^\circ\text{C}$ の範囲とすることが好ましく、ウェーハの温度では $830\sim 970^\circ\text{C}$ の範囲である。成長温度がこの範囲よりも低いと、結晶性の低いエピタキシャル層が形成されてしまい、p型コンタクト層16bのホール密度が上がらなくなる。また、成長温度が上記範囲よりも高いと、下層に位置する発光層15の内、井戸層15bの GaInN が分解してInが析出してしまう可能性がある。

[0116] p型コンタクト層16bの成長圧力については、特に制限はないが、 50 kPa （ 500 mbar ）以下とすることが好ましい。成長圧力が 50 kPa （ 500 mbar ）以下の条件であると、ドーパントとして送りこんだMgが、p型コンタクト層16b中の2次元方向（成長基板の面内方向）において、濃度分布が均一となる。p型コンタクト層16b中のMg濃度は、一般的な質量分析装置（SIMS）を用いて測定することができる。

[0117] また、p型コンタクト層16bを成長させる際の膜厚としては、 $50\sim 300\text{ nm}$ の範囲が好ましく、 $100\sim 200\text{ nm}$ の範囲がより好ましい。

なお、p型コンタクト層16bの成長速度は、ウェーハ断面のTEM観察、又は分光エリプソメトリーによってp型コンタクト層16bの膜厚を計測し、成長時間で割り返すことによって求めることができる。

[0118] （形成前に Cp_2Mg のみを大量に短時間流す処理）

本発明の発光素子の製造方法においては、p型半導体層16を形成する際

の成長温度は極力高いほうがGaNの結晶性を上げやすく、Mgのドーブ効率もよくなると考えられる。ところがp型半導体層16（p-GaN）を成長する際は、直下の層にInGaNを含んだ発光層15（MQW層）が存在する。InGaNは、Inの量が増えるに従って分解温度が下がる。本来ならば、n型半導体層（n-GaN）を成長する温度とp型半導体層（p-GaN）を成長する温度は、同レベルの温度であるべきだが、上記理由により、p-GaNを成長する温度はn-GaNを成長する温度よりも100℃以上低いのが一般的である。本発明では、上述したように、発光層15に備えられ、Inを含有する井戸層15bの結晶性が向上しているので、InGaN層の分解温度も上昇しており、それに伴ってp型半導体層16の成長温度を高くすることが可能となる。

本発明の製造方法のように、p型半導体層16とn型半導体層14の成長温度の差を60℃以内とすることにより結晶性に優れたp型半導体層16を形成することが可能となる。

本発明においては、上記構成により、LED構造20の最上層となるp型半導体層16の結晶性が非常に高められたものとなる。

[0119] また、p型半導体層16を形成する前に、 Cp_2Mg のみを大量に短時間流す処理を行なうにあたり、例えば、図5に示すようなMOCVD装置50を用いてp型半導体層16を発光層15上に形成する際に、チャンバ51内において、基板11上に発光層15までが形成されたウェーハ1Aと、該ウェーハの発光層15側の面に対して並行に備えられるシールド55との距離を30mm以下とすることが好ましい。ウェーハ1Aと、MOCVD装置50に備えられるシールド55との配置を上記関係として、p型半導体層16を形成する前に Cp_2Mg のみを大量に短時間流す処理を行なうことにより、以下に説明するような発光特性向上の効果が得られる。

[0120] LED等のIII族窒化物半導体発光素子は、エネルギーギャップが存在する結晶中に電流を流すことにより、ギャップに相当するエネルギーを有する光が発生することで発光作用が得られるものである。従って、出来る限り

多くの電流を流すため、 n 型半導体層及び p 型半導体層のホールとキャリアをできるだけ多く発生させる必要がある。ここで、 n 型半導体層と p 型半導体層とを比べると、 n 型半導体層をなす $n\text{-Ga N}$ 結晶の抵抗値は比較的減されるものの、 p 型半導体層をなす $p\text{-Ga N}$ 結晶の抵抗値は低減され難い傾向がある。このため、発光素子の発光強度（輝度）を向上させるためには、 p 型半導体層 16（ p 型コンタクト層 16 b）のホール濃度が、可能な限り高いことが好ましい。

[0121] p 型半導体層 16（ p 型コンタクト層 16 b）のホール濃度を高くするための方法としては、以下のような方法が考えられる。まず、 Ga N 結晶の N が抜けた V a c a n c y N 等の欠陥があると、 Mg がこの欠陥に捕捉され、活性化率が大きく低下してしまう。従って、活性化率を上げるためには結晶性を極力向上させる必要がある。

[0122] また、 p 型半導体層の成長温度がより高い方が、結晶性が高められるので Mg が結晶中に入り込み易い。但し、発光層に備えられる井戸層（ Ga I n N ）に含有される I n が分解を始めるので、 n 型半導体層（ $n\text{-Ga N}$ ）を成長させる際に比べると、通常、 100°C 程度低い温度で成長するのが一般的である。この際、発光層の下側の A I N シード層及び n 型半導体層の結晶性が高いほど、 Ga I n N の分解温度が高くなるので、 n 型半導体層の成長温度を高くすることが可能となる。このような各層の成長温度としては、一般的には、ウェーハを置くための Si C コートが施されたカーボントレイの温度を測定しており、基板（サファイア）表面あるいはその上に成長する Ga N 結晶の、表面温度の絶対値を正確に測定するのは難しい。従って、本例の説明においては、 n 型半導体層（ $n\text{-Ga N}$ ）を成長させた際の温度と、 p 型半導体層（ $p\text{-Ga N}$ ）を成長させた際の温度との差で説明している。

[0123] 本発明においては、基板 11 上に A I N シード層 12 を介して積層される n 型半導体層 14 の結晶性を向上させることにより、 p 型半導体層 16 の成長温度を、従来に比べて 50°C 程度、高くすることが可能となった。このように、 p 型半導体層 14 の成長温度を 50°C 程高くできることを発光特性の

向上に利用するためには、製造プロセス条件の変更が必要となる。III族窒化物半導体発光素子において、p型半導体層（p-GaN）を成長させる際には、p型ドーパントとしてMgをドーピングさせるが、一般に、ビスシクロペンタジエニルマグネシウム（ Cp_2Mg ）又はビスエチルシクロペンタジエニルマグネシウム（ $EtCp_2Mg$ ）を供給することにより、ドーピング処理している。しかしながら、このようなドーパント材料は、TMG等比べて分解条件が大きく異なるため、GaN結晶に取り込まれる効率が低いという問題がある。

[0124] ここで、p型コンタクト層16bの成長前に、短時間で大量の Cp_2Mg を供給すると、基板11（ウェーハ1A）に並行なシールド55に付着したデポジションBの表面にMgが多く吸着するものと考えられる。そして、p型コンタクト層16bを成長させるために基板11（ウェーハ1A）の温度を上昇させると、シールド55の温度も輻射熱によって上昇し、デポジションBの表面に吸着していたMgがチャンバ51内に放出されるが、このような放出Mgは、 Cp_2Mg によって供給されたMgよりもGaN結晶中に取り込まれ易いという作用がある。そこで、p型クラッド層16aを成長させる直前に、大量の CP_2Mg を供給してシールド55（デポジションB）にMgを吸着させ、p型コンタクト層16bを成長させる際に温度を上昇させるのに伴い、デポジションB表面からMgをチャンバ51内に放出させ、この放出Mgを補助ドーピング源とするのが、本発明で説明するスパイクドーピング処理である。

[0125] 即ち、結晶性の優れたウェーハ1Aを用いて、上述のようなスパイクドーピングの方法を組み合わせることにより、p型半導体層16のホール濃度を上昇させることができ、発光強度を大幅に向上させることが可能となる。このようなスパイクドーピングは、図5に示すように、ウェーハ1Bの直上に、デポジションBが付着するシールド55を配することが必要となり、特に、ウェーハ1Aの表面に対して並行に備えられるシールド55との距離を30mm以下とすることが、高い結晶性を発光特性改善に結びつける点から重要となる

。

[0126] 本発明では、シード層機能を有するA l Nシード層12を、反応性スパッタ法によってA l N単結晶で成膜することにより、その上に、非常に高い結晶性を有するG a N系半導体結晶を形成することができる。このような、欠陥が低減されたウェーハを用いることにより、p型半導体層16の成長温度を高くすることが可能となり、これに伴い、p型クラッド層16aの成長直前に、C p₂M gを大量に短時間で供給することにより、発光強度を大幅に向上させることが可能となる。

[0127] ここで、例えば、基板上に形成されるG a N系半導体結晶の結晶性が高い場合でも、従来のL E D構造を成長させる条件を用いると、大きな発光強度の向上は望めない。

また、発光層に備えられる障壁層の厚さを薄くすると、駆動電圧V_fが下がり、発光変換効率も上昇することは従来公知であるが、障壁層を薄く構成した場合には、当然のことながらリーク電流が発生しやすくなる。このため、障壁層を薄く構成してリーク電流を抑制する場合には、非常に高い結晶性が必要となる。

本発明においては、上述のように、結晶性の高いG a N結晶の上にL E D構造を成長させる際、下層のG a N結晶の結晶性に応じてL E D構造や成膜条件を最適化することにより、発光強度を大幅に向上させることができるというものである。

[0128] <電極の形成>

本実施形態の製造方法では、上記各手順により、基板11上に、A l Nシード層12及びL E D構造20が積層されたウェーハのp型コンタクト層16b上に正極を形成し、n型半導体層14をなすn型コンタクト層14bに接するように負極を形成する。

[0129] 「正極の形成」

まず、L E D構造20が積層されたウェーハのp型コンタクト層16b上に、例えば、I T O等からなる透光性正極17を形成する。

透光性正極 17 の形成方法としては、特に限定されず、例えば、フォトリソグラフィ法等、この技術分野でよく知られた慣用の手段で設けることができる。また、その構造も、従来公知の構造を含めて如何なる構造のものも何ら制限なく用いることができる。

- [0130] 透光性正極 17 を成膜するためのスパッタリング法としては、従来公知のスパッタリング装置を用いて従来公知の条件を適宜選択して実施することができる。この際、まず、LED 構造 20 が積層された基板をチャンバ内に收容する。チャンバ内は、真空度が $10^{-4} \sim 10^{-7}$ Pa となるまで予め排気しておく。そして、Ar ガスをチャンバ内に導入し、 $0.1 \sim 10$ Pa、より好ましくは $0.2 \sim 5$ Pa の範囲に圧力を設定した後、放電を行う。また、スパッタリング時に供給する電力は、 $0.2 \sim 2.0$ kW の範囲が好ましい。この際、放電時間と供給電力を調節することにより、形成する透光性正極の厚さを制御することができる。

なお、透光性正極 17 を形成した後、合金化や透明化を目的とした熱アニールを施す場合もあるが、施さなくても構わない。

- [0131] 次いで、LED 構造 20 上に形成された透光性正極 17 上に、さらに、正極ボンディングパッド 18 を形成する。

この正極ボンディングパッド 18 は、例えば、透光性正極 17 の表面側から順に、Ti、Pt、Au の各材料を、従来公知の方法で積層することによって形成することができる。

- [0132] 「負極の形成」

負極 19 を形成する際は、まず、基板 11 上に形成された発光層 15、p 型半導体層 16、及び n 型半導体層 14 の一部を、フォトリソグラフィ及びドライエッチングによって除去することにより、n 型コンタクト層 14 b の露出領域 14 d を形成する（図 1 及び図 2 参照）。そして、ウェーハの上面全体に保護膜を形成した後、フォトリソグラフィによって、露出領域 14 d 上における負極形成部分の保護膜を除去し、従来公知の方法、例えば、真空蒸着法等によって負極 19 を形成する。この際、例えば、露出領域 14 d 表

面側から順に、Ti、Pt及びAuの各材料を積層することにより、3層構造の負極19を形成することができる。

[0133] そして、上述のようにして、LED構造20上に、透光性正極17、正極ボンディングパッド18及び負極19を設けたウェーハを、基板11の裏面を研削及び研磨してミラー状の面とした後、例えば、 $350\mu\text{m}$ 角の正方形に切断することにより、発光素子チップ（発光素子1）とすることができる。

これにより、図1及び図2に示すような発光素子1が得られる。

[0134] 以上説明したような、本発明に係るIII族窒化物半導体発光素子1の製造方法によれば、基板11上にIII族窒化物系化合物からなるAlNシード層12を積層し、該AlNシード層12上に、n型半導体層14、発光層15及びp型半導体層16の各層をIII族窒化物半導体から形成して順次積層する方法であり、特に、p型半導体層16をMOCVD法によって成膜するとともに、成膜装置のチャンバ内において、基板11上にIII族窒化物半導体からなる層が形成されたウェーハと、該ウェーハのIII族窒化物半導体からなる面に対して並行に備えられるシールドとの距離を30mm以下とする方法としているので、III族窒化物半導体からなる各層の結晶性を高めて内部量子効率を向上させることができ、高い発光出力を備えたIII族窒化物半導体発光素子を効率良く製造することが可能となる。

[0135] [ランプ]

以上説明したような、本発明に係るIII族窒化物半導体発光素子を、ケース付きリードフレームに接着剤で配置し、P、Nパッドからリードフレームにワイヤーを引き出す構成として、リードフレーム端子から電流を流すことにより、ランプとすることができる。

一般的には、ワイヤーとリードフレーム表面のAgメッキ及びチップを保護する目的で、III族窒化物半導体発光素子を透明樹脂で封止した構成とされる。またさらに、封止樹脂に蛍光体を分散させることにより、白色LEDを構成することも可能である。

以上のように、当業者周知の手段によってランプを構成することができる。従来より、発光素子と蛍光体と組み合わせることによって発光色を変える技術が知られており、このような技術を何ら制限されることなく採用することが可能である。例えば、蛍光体を適正に選定することにより、発光素子より長波長の発光を得ることも可能となり、また、発光素子自体の発光波長と蛍光体によって変換された波長とを混ぜることにより、白色発光を呈するランプとすることもできる。また、ランプとしては、一般用途の砲弾型、携帯のバックライト用途のサイドビュー型、表示器に用いられるトップビュー型等、何れの用途にも用いることができる。

[0136] 例えば、図3に示す例のように、同一面電極型のⅠⅠⅠ族窒化物半導体発光素子1を砲弾型に実装する場合には、2本のフレームの内的一方（図3ではフレーム31）に発光素子1を接着し、また、発光素子1の負極（図2に示す符号19参照）をワイヤー34でフレーム32に接合し、発光素子1の正極ボンディングパッド（図2に示す符号18参照）をワイヤー33でフレーム31に接合する。そして、透明な樹脂からなるモールド35で発光素子1の周辺をモールドすることにより、図3に示すような砲弾型のランプ3を作成することができる。

[0137] [その他のⅠⅠⅠ族窒化物半導体素子]

本発明によって得られるⅠⅠⅠ族窒化物半導体の積層構造は、上述の発光素子の他、レーザ素子や受光素子等の光電気変換素子、又は、HBTやHEMT等の電子デバイス等にも適用することが可能である。

これらの半導体素子は各種構造のものが知られており、本発明に係る発光素子1に備えられるLED構造20のような半導体素子構造は、これら周知の素子構造を含めて何ら制限されない。

実施例

[0138] 次に、本発明のⅠⅠⅠ族窒化物半導体発光素子及びその製造方法、並びにランプを、実施例および比較例を示してより詳細に説明するが、本発明はこれらの実施例にのみ限定されるものではない。

[0139] [実験例 1]

図 1 に、本実施例で作製した III 族窒化物半導体発光素子の積層半導体の断面模式図を示す。本実験例では、まず、サファイア基板の c 面上に、AlN シード層として RF スパッタ法を用いて AlN からなる層を形成し、その上に下地層として MOCVD 法を用いて GaN からなる層を形成した。

[0140] 「AlN シード層の形成」

まず、全て同様の加工工程を経て得られた、直径 100 mm、厚さ 0.9 mm の C 面サファイアからなる基板を 100 枚用意した。この基板は、OFF 角 0.35° で切り出されており、表面は $Ra \leq 2 \text{ \AA}$ であった。

次いで、この基板を 500 rpm で回転させながら、純水を噴射することによって湿式洗浄を行い、その後、基板の回転数を 2000 rpm に上昇させて乾燥処理を行なった。

そして、基板をスパッタ装置に導入し、チャンバ内で基板を 600°C まで加熱し、窒素ガスを 75 sccm の流量で導入した。その後、チャンバ内の圧力を 1 Pa に保持して、基板側に 30 W の高周波パワーを印加することでチャンバ内に窒素プラズマを発生させ、基板を窒素プラズマに 15 秒間晒すことで基板表面を洗浄した。

[0141] 続いて、基板上に AlN からなる AlN シード層を形成するため、チャンバ内にアルゴンと窒素ガスを導入し、基板温度を 600°C とした。この際、ターゲットとして 5 N の高純度 Al を用い、ターゲットの直径を 200 mm、ターゲットー基板間距離 TS を 60 mm に設定した。

次いで、1500 W の高周波パワーをターゲットーチャンバ間に印加し、チャンバ内の圧力を 0.5 Pa に保ちながら、アルゴンガスを 25 sccm、窒素ガスを 75 sccm 流通させた条件（ガス全体に対する窒素の比は 75 %）で、サファイア基板の c 面上に AlN 層の成膜を開始した。そして、高周波パワーを 100 秒の間印加し、単結晶構造を有する厚さ 30 nm の AlN 層を成膜後、プラズマを立てるのを止め、基板温度を低下させた。

なお、AlN シード層の形成には、スパッタ装置として、高周波式の電源

を持ち、ターゲット内でマグネットの位置を動かす機構を有するものを用い、ターゲット内のマグネットは、基板洗浄の際も成膜の際も回転させた。

[0142] 以上の工程により、c面サファイアからなる基板上にA l N単結晶のA l Nシード層を形成し、この成膜条件の一覧を下記表1に示した。

また、上記条件で得られたサンプルについて、A l Nシード層のX線回折を行ない、(0002)面及び(10-10)面のX線ロックングカーブ半値幅(FWHM)を測定し、結果を下記表4に示した。

[0143] 「下地層の形成」

次に、A l Nの成膜された基板をスパッタ装置から取り出し、MOCVD装置に導入して、以下に示す方法によってG a Nからなる下地層の成膜を行った。

まず、MOCVD装置内に配置された加熱用のS i Cコートカーボン製サセプタ上に基板を載置し、チャンバ内に窒素ガスを流通した後、ヒータを作動させて基板温度を1100℃に昇温させた。その後、温度が安定したのを確認し、窒素源であるアンモニア(NH₃)のチャンバ内への流通を開始した。続いて、G a源であるトリメチルガリウム(TM G)の蒸気を含む水素(H₂: キャリアガス)をチャンバ内へ供給し、基板上(ここではA l Nシード層上)へのG a N(下地層)の成膜を開始した。また、この際、V族元素/ I I I族元素比が6000となるように調節した。そして、アンドープで6 μ mの膜厚のG a Nからなる下地層を、2 μ m/h rの成長速度で成膜した。

[0144] 「n型コンタクト層の形成」

下地層の形成に引き続き、同じMOCVD装置によってG a Nからなるn型コンタクト層を形成した。この際、n型コンタクト層にはS iをドープレした。結晶成長は、S iのドーパント原料としてモノシラン(S i H₄)を120 s c c mで流通させた以外は、下地層と同じ条件によって行った。また、モノシランはキャリアガスとともにチャンバ内に供給し、その供給濃度は、TM Gの供給量との比率で制御した。そして、原料ガスのMOCVD装置へ

の供給を停止して結晶成長を停止させ、その後、ヒータへの通電を停止して基板の温度を室温まで降温した。取り出した基板は無色透明のミラー状を呈した。

以上のような手順により、 AlN シード層上にアンドープ GaN からなる下地層を形成し、さらに下地層上に n 型コンタクト層を形成し、この際の成膜条件の一覧を下記表2に示した。

また、上記条件で得られたサンプルについて、 $n\text{-GaN}$ 半導体結晶からなる n 型コンタクト層のX線回析を行ない、 (0002) 面及び $(10-10)$ 面のX線ロックアップカーブ半値幅(FWHM)を測定し、結果を下記表4に示した。

[0145] 「 n 型クラッド層～発光層～ p 型半導体層の形成」

(n 型クラッド層の形成)

上記手順で n 型コンタクト層を成長させた基板について、MOCVD装置にアンモニアを流通させながら、キャリアガスを窒素として、基板温度を 760°C へ低下させた。

次いで、アンモニアをチャンバ内に流通させながら、 SiH_4 ガスと、バブリングによって発生させた TMI 及び TEG の蒸気をチャンバ内へ流通させ、 $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ からなる n 型クラッド層を 50nm の膜厚で成膜した。

[0146] (発光層の形成)

発光層は、 GaN からなる障壁層と、 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ からなる井戸層とから構成され、多重量子井戸構造を有する。この発光層の形成にあたっては、 n 型クラッド層上に、まず、障壁層を形成し、この障壁層上に、 $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ からなる井戸層(膜厚 3nm)を形成した。本例では、このような積層手順を5回繰り返した後、5番目に積層した井戸層上に、6番目の障壁層を形成し、多重量子井戸構造を有する発光層の両側に障壁層を配した構造とした。

[0147] まず、基板温度を 940°C に昇温して TEG と SiH_4 のチャンバ内への供

給を開始し、所定の時間 S_i をドーブした GaN からなる厚さ 6 nm の障壁層を形成した。この際の SiH_4 の量は、 Si 濃度が $1 \times 10^{17}\text{ cm}^{-3}$ になるように調整した。

- [0148] 障壁層の成長終了後、基板温度を 760°C に降温し、次いで、 TEG と TIG をチャンバ内へ供給して井戸層の成膜処理を行ない、 3 nm の膜厚を成す $Ga_{0.92}In_{0.08}N$ 層（井戸層）を形成した。

そして、 $Ga_{0.92}In_{0.08}N$ からなる井戸層の成長終了後、 TEG の供給量の設定を変更した。引き続いて、 TEG および SiH_4 の供給を再開し、2層目の障壁層の形成を行なった。

- [0149] 上述のような手順を5回繰り返すことにより、5層の Si ドーブ GaN からなる障壁層と、5層の $Ga_{0.92}In_{0.08}N$ からなる井戸層を形成した。

そして、5層目の $Ga_{0.92}In_{0.08}N$ からなる井戸層を形成した後、引き続いて、上記同様の条件で6層目の障壁層の形成を行った。

- [0150] 以上の手順により、 GaN からなる6層の障壁層と、 $Ga_{0.92}In_{0.08}N$ からなる5層の井戸層とから構成される、多重量子井戸構造の発光層を形成した。

- [0151] 「 p 型半導体層の形成」

上述の各工程に引き続き、同じ $MOCVD$ 装置を用いて、 Mg をドーブした $Al_{0.07}Ga_{0.93}N$ よりなる p 型クラッド層を 20 nm の膜厚で成膜し、更にその上に、膜厚が 150 nm の Mg をドーブした GaN からなる p 型コンタクト層を成膜し、 p 型半導体層とした。

- [0152] まず、 NH_3 ガスを供給しながら基板温度 940°C から 1010°C に昇温し、キャリアガスを窒素から水素に切り替え、チャンバ内に Cp_2Mg を 700 sccm で15秒間流通させ、チャンバ内においてウェーハの積層面に並行に配されたシールドに付着したデポジションに吸着させた。そして、チャンバ内へ TMG 及び Cp_2Mg を所定量で供給することにより、 Mg をドーブした $Al_{0.07}Ga_{0.93}N$ よりなる p 型クラッド層を形成した。

その後、 Cp_2Mg の流量を変更し、 150 nm の p 型 GaN よりなる p 型

コンタクト層 16b を形成した。

そして、p 型クラッド層及び p 型コンタクト層の気相成長を終了させた後、MO ガスの供給を停止し、所定の冷却速度でチャンバ内の基板を冷却した。

[0153] 上述のようにして作製した LED 用のエピタキシャルウェーハは、c 面を有するサファイアからなる基板上に、粒界が全く存在しない AlN 層 (AlN シード層) を形成した後、基板側から順に、6 μm のアンドープ GaN 層 (下地層)、 $5 \times 10^{18} \text{ cm}^{-3}$ の電子濃度を持つ 2 μm の Si ドープ GaN となる n 型コンタクト層、 $4 \times 10^{18} \text{ cm}^{-3}$ の Si 濃度を有し、50 nm の $\text{Ga}_{0.99}\text{In}_{0.01}\text{N}$ からなる n 型クラッド層、GaN 障壁層に始まって GaN 障壁層に終わり、層厚が 6 nm とされた 5 層の Si ドープ GaN 障壁層 (障壁層) と、層厚が 3 nm とされた 5 層のノンドープ $\text{Ga}_{0.92}\text{In}_{0.08}\text{N}$ 井戸層とを備える多重量子井戸構造 (発光層)、膜厚が 20 nm の Mg ドープ $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ からなる p 型クラッド層、及び、膜厚が 150 nm の Mg ドープ GaN からなる p 型コンタクト層 b から構成される p 型半導体層を積層した構造を有する。

[0154] 「LED の作製」

次いで、上記方法で得られた LED 用のエピタキシャルウェーハを用いて、LED を作製した。

まず、上記ウェーハの p 型コンタクト層の表面に、公知のフォトリソグラフィ技術及びエッチング技術によって ITO からなる透光性正極を形成した。この際、まず、上記ウェーハをスパッタ装置内に導入し、p 型コンタクト層上に、膜厚が約 2 nm の ITO を RF スパッタ法によって成膜し、次いで、膜厚が約 400 nm の ITO を DC スパッタ法によって積層した。なお、RF スパッタ成膜時の圧力は約 0.3 Pa、供給電力は 0.5 kW とした。また、DC スパッタ成膜時の圧力は約 0.8 Pa、供給電力は 1.5 kW とした。

[0155] 上記手順で ITO 膜を成膜した後、酸素を 20% 含む窒素雰囲気中におい

て、500℃の温度で1分間のアニール処理を施した。

そして、アニール処理の終了後、負極を形成する領域に一般的なドライエッチングを施し、その領域に限り、n型コンタクト層の表面を露出（図1及び図2参照）させた。次に、ウェーハ表面全体にSiO₂からなる保護膜を成膜した後、フォトリソグラフィ技術によってパッド（各電極）表面の保護膜を取り除いた。そして、真空蒸着法により、ITO膜上の一部及びn型コンタクト層の露出領域に、Tiからなる第1層（膜厚＝40nm）、Ptからなる第2層（層厚＝200nm）、Auからなる第3層（膜厚＝300nm）を順に積層し、それぞれ正極ボンディングパッド及び負極として形成した。

[0156] そして、上述の手順で素子化されたウェーハについて、サファイアからなる基板の裏面を、ダイヤモンド微粒の砥粒を使用して研削及び研磨し、最終的に鏡面状に仕上げた。そして、このウェーハを350μm角の正方形のチップに切断し、図1及び図2に示すような350μm角の正方形とされた、個別のLEDチップへと分離した。

次いで、3528トップビューパッケージ用のリードフレーム上に、LEDチップをエポキシ接着剤でボンディングし、負極および正極ボンディングパッドを、各々、金（Au）線でリードフレームに結線し、エポキシ樹脂の封止剤で封止した（図3のランプ3を参照）。

[0157] 上述のようにして作製したトップビューパッケージにおいて、正極（p側）と負極（n側）の電極間に順方向電流を流して電気的特性及び発光特性を評価し、この結果の一覧を下記表4に示した。

本実験例で作製したサンプルは、電流20mAにおける順方向電圧は3.05Vであった。また、p側の透光性正極を通して発光状態を観察したところ、発光波長は459nmであり、発光出力は22.3mWを示した。

なお、本実験例においては、直径100mmのウェーハから、外観不良品を除いて約50000個のLEDが得られたが、上記電気的特性及び発光特性は、ウェーハのほぼ全面から作製されたLEDチップにおいて、ばらつきな

く得られた。

[0158] 基板の洗浄処理及びA I Nシード層の成膜条件を下記表 1 に示すとともに、下地層及びn型コンタクト層の成膜条件を下記表 2 に示し、n型クラッド層、発光層及びp型クラッド層の成膜条件を下記表 3 に示す。また、電気的特性及び発光特性の測定結果、並びに、A I Nシード層及びp型半導体層（p型コンタクト層）のX線ロックングカーブ半値幅（FWHM）の測定結果の各一覧を下記表 4 に示す。

[0159]

[表1]

実験例番号	条件項目	基板表面プラズマ処理 (洗浄・前処理)	バッファ層(AIN) 成長条件	備考
1-11	ヒーター温度	600°C	600°C	標準
	Ar流量	0sccm	25sccm	
	N2流量	75sccm	75sccm	
	印加パワー	30W	1500W	
	トータルガス圧	1.0Pa	0.5Pa	
	ベース圧力	4x10-6Pa	4x10-6Pa	
	TS距離	60mm	60mm	
	印加時間	15秒	100秒	
12	ヒーター温度	600°C	600°C	成膜時間短い
	Ar流量	0sccm	25sccm	
	N2流量	75sccm	75sccm	
	印加パワー	30W	1500W	
	トータルガス圧	1.0Pa	0.5Pa	
	ベース圧力	4x10-6Pa	4x10-6Pa	
	TS距離	60mm	60mm	
	印加時間	15秒	60秒	
13	ヒーター温度	600°C	600°C	成膜時間少し長い上限
	Ar流量	0sccm	25sccm	
	N2流量	75sccm	75sccm	
	印加パワー	30W	1500W	
	トータルガス圧	1.0Pa	0.5Pa	
	ベース圧力	4x10-6Pa	4x10-6Pa	
	TS距離	60mm	60mm	
	印加時間	15秒	150秒	
14	ヒーター温度	600°C	600°C	成膜時間長い
	Ar流量	0sccm	25sccm	
	N2流量	75sccm	75sccm	
	印加パワー	30W	1500W	
	トータルガス圧	1.0Pa	0.5Pa	
	ベース圧力	4x10-6Pa	4x10-6Pa	
	TS距離	60mm	60mm	
	印加時間	15秒	200秒	
15	ヒーター温度	600°C	600°C	成膜時間かなり長い
	Ar流量	0sccm	25sccm	
	N2流量	75sccm	75sccm	
	印加パワー	30W	1500W	
	トータルガス圧	1.0Pa	0.5Pa	
	ベース圧力	4x10-6Pa	4x10-6Pa	
	TS距離	60mm	60mm	
	印加時間	15秒	300秒	

[0160]

[表2]

条件項目	下地層 (GaN) 成長条件	n型コンタクト層 (n-GaN) 成長条件
トータルガス圧力	400mbar	400mbar
サセプター温度	1100°C	1100°C
H ₂ 流量	30slm	30slm
N ₂ 流量	0slm	0slm
TMG流量	300sccm	300sccm
NH ₃ 流量	18slm	18slm
SiH ₄ 流量	0	120sccm
GaN成長速度	2 μ m/hr	
GaN厚さ	6 μ m	
n-GaN厚さ		2 μ m

[0161] [表3]

成長条件	n型半導体層	発光層 (MQW) (井戸層／障壁層)	p型半導体層	
			p型クラッド層	p型コンタクト層
トータルガス圧力	400mbar	400mbar	400mbar	400mbar
サセプター温度	1040°C	760/940°C	1010°C	1010°C
N ₂ 流量	50slm	50slm	0slm	0slm
H ₂ 流量	0slm	0slm	30slm	30slm
TMG流量	0sccm	0sccm	180sccm	180sccm
TEG流量	250sccm	150sccm	0sccm	0sccm
NH ₃ 流量	18slm	18slm	21slm	21slm
TIG流量	0sccm	120/0sccm	0sccm	0sccm
SiH ₄ 流量	50sccm	0/30sccm	0sccm	0sccm
Cp2Mg流量	0sccm	0sccm	130sccm	260sccm

[0162]

[表4]

実験例 番号	成膜条件特記事項	順方向 電圧If (mA)	駆動電圧Vf		リーク電流 (IR) (20V) (μ A)	VR (10 μ A) (V: 上限20)	発光出力 Po (mW)	発光波長 λ d (nm)	バッファ層 (AlN)		p型半導体層 (p型コンタクト層)	
			If=1 μ A (V)	If=20mA (V)					FWHM (0002) (arcsec)	FWHM (10-10) (deg)	FWHM (0002) (arcsec)	FWHM (10-10) (deg)
1	障壁層の厚さ 6nm	20	2.33	3.05	0.05	20	22.3	459	36	1.4	41	233
2	障壁層の厚さ 7nm	20	2.34	3.03	0.05	20	22.1	461	35	1.5	42	236
3	障壁層の厚さ 8nm	20	2.33	2.98	0.06	20	21.9	463	36	1.4	39	246
4	障壁層の厚さ 9nm	20	2.34	3.03	0.05	20	21.6	466	37	1.5	43	245
5	障壁層の厚さ 4nm	20	1.86	2.86	16.60	17	6.2	451	31	1.4	45	215
6	障壁層の厚さ 5nm	20	2.15	3.01	1.36	19	15.2	455	34	1.4	38	216
7	障壁層の厚さ 10nm	20	2.33	3.08	0.07	20	21.0	468	35	1.5	46	245
8	障壁層の厚さ 12nm	20	2.33	3.14	0.07	20	20.3	471	38	1.4	52	249
9	障壁層の厚さ 14nm	20	2.34	3.25	0.08	20	20.1	476	38	1.5	55	246
10	障壁層の厚さ 16nm	20	2.34	3.36	0.07	20	18.5	478	36	1.5	61	247
11	Mg付着処理なし	20	2.32	3.03	0.16	20	18.3	459	45	1.5	52	239
12	成膜時間短い	20	2.24	3.01	5.93	18	20.4	459	35	1.4	211	350
13	成膜時間少し長い上限	20	2.34	3.02	0.06	20	21.8	460	42	1.6	50	249
14	成膜時間長い	20	2.29	3.01	0.08	20	17.5	461	43	1.8	55	290
15	成膜時間かなり長い	20	2.25	3.01	0.25	20	15.3	462	46	2.1	57	350

[0163] [実験例2～11]

発光層を形成する際、多重井戸構造を構成する障壁層の成長時間を変更することにより、障壁層を上記表4に示すような厚さに各々変更した点を除き、上記実験例1と同様の手順を用いて、実験例2～11のLEDチップサン

プルを作製した。そして、実験例 1 と同様に、電気的特性及び発光特性の測定結果、並びに、A I N シード層及び p 型半導体層の F W H M の測定結果の各一覧を上記表 4 に示した。

[0164] [実験例 1 2 ~ 1 5]

基板の洗浄条件及び A I N の成膜条件を上記表 1 に示す条件とした点を除き、上記実験例 1 と同様の手順で、基板上に A I N シード層を積層し、その上に各層を積層して実験例 1 2 ~ 1 5 の L E D チップサンプルを作製した。そして、実験例 1 と同様に、電気的特性及び発光特性の測定結果、並びに、A I N シード層及び p 型半導体層の F W H M の測定結果の各一覧を上記表 3 に示した。

[0165] [各実験例の評価結果]

表 4 に示すように、発光層をなす障壁層の 1 層あたりの厚さ及び隣接する井戸層との合計膜厚が適正な範囲とされた実験例 1 ~ 4 のサンプルは、p 型半導体層の結晶性が高く、また、電気的特性及び発光特性に優れることがわかる。

一方、表 4 中の成膜条件特記事項に示すように、必ずしも適正範囲ではない条件を含む方法で作製された、実験例 5 ~ 1 2、実験例 1 4 及び 1 5 のサンプルは、p 型半導体層の結晶性、電気的特性あるいは発光特性の各項目の内、少なくとも何れかの項目が劣る結果となった。

[0166] 上記実施例の結果により、本発明の I I I 族窒化物半導体発光素子が、結晶性が高く内部量子効率に優れ、高い発光特性を備えていることが明らかである。

産業上の利用可能性

[0167] 本発明で得られる I I I 族窒化物半導体発光素子は、良好な結晶性を持つ I I I 族窒化物半導体からなり、優れた発光特性を有する。従って、発光特性に優れた発光ダイオード、レーザダイオード、或いは電子デバイス等の半導体素子を作製することが可能となる。

符号の説明

[0168] 1…ⅢⅢⅢ族窒化物半導体発光素子（発光素子）、1A…ウェーハ、3…ランプ、11…基板、12…AlNシード層、14…n型半導体層、15…発光層、15a…障壁層、15b…井戸層、16…p型半導体層、20…LED構造、40…スパッタ装置、50…MOCVD装置（成膜装置）、55…シールド

請求の範囲

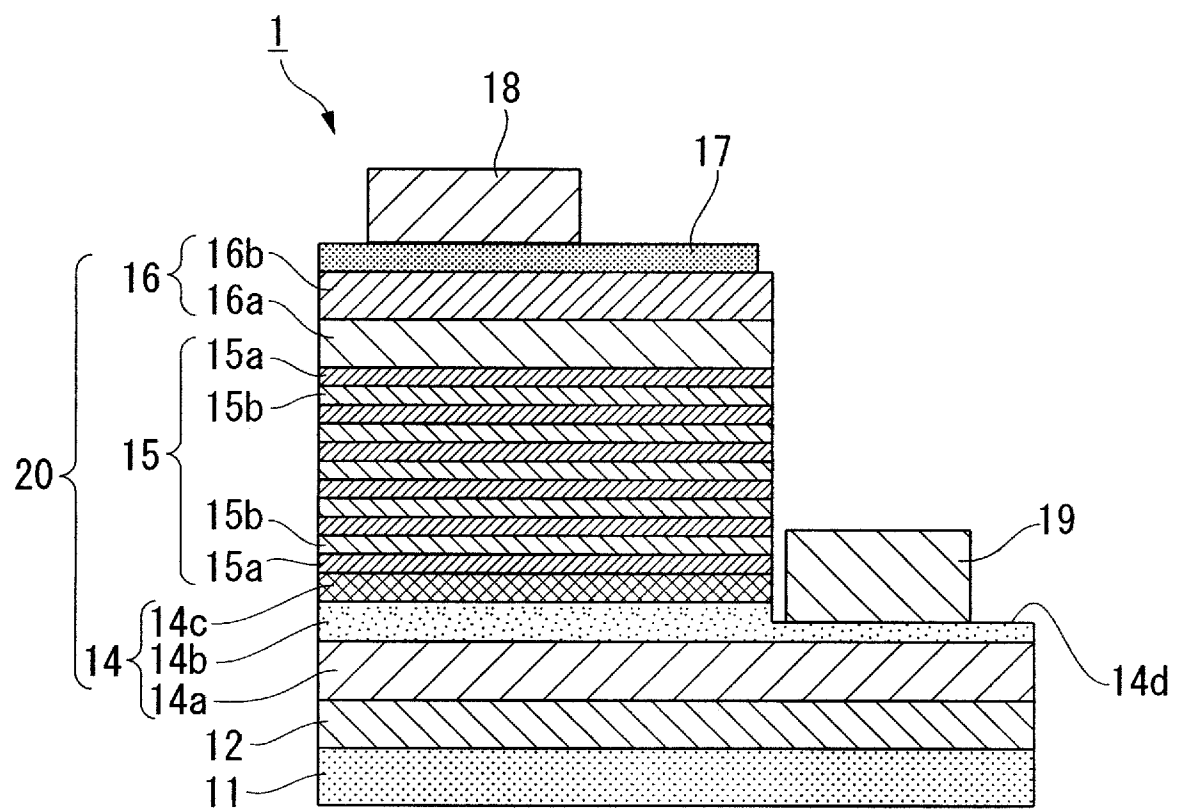
- [請求項1] 基板上にⅢⅢⅢ族窒化物系化合物からなるAⅢNシード層が積層され、該AⅢNシード層上に、ⅢⅢⅢ族窒化物半導体からなるn型半導体層、発光層及びp型半導体層の各層が順次積層されてなるⅢⅢⅢ族窒化物半導体発光素子であって、
- 前記p型半導体層の（0002）面におけるX線ロッキングカーブ半値幅が60 arc sec以下であり、且つ（10-10）面におけるX線ロッキングカーブ半値幅が250 arc sec以下であることを特徴とするⅢⅢⅢ族窒化物半導体発光素子。
- [請求項2] 前記発光層は、障壁層と井戸層とが交互に繰り返して積層され、且つ、前記n型半導体層側及び前記p型半導体層側に前記障壁層が配される順で積層されてなり、前記障壁層の1層あたりの厚さが6～9 nmの範囲とされていることを特徴とする請求項1に記載のⅢⅢⅢ族窒化物半導体発光素子。
- [請求項3] 前記発光層は、さらに、1層の前記障壁層と、該1層の障壁層に隣接する1層の前記井戸層との合計の厚さが8～12 nmの範囲とされていることを特徴とする請求項2に記載のⅢⅢⅢ族窒化物半導体発光素子。
- [請求項4] 前記AⅢNシード層がAⅢN単結晶からなることを特徴とする請求項1～請求項3の何れか1項に記載のⅢⅢⅢ族窒化物半導体発光素子。
- [請求項5] 前記AⅢNシード層の（0002）面におけるX線ロッキングカーブ半値幅が100 arc sec以下であり、且つ（10-10）面におけるX線ロッキングカーブ半値幅が1.7°以下であることを特徴とする請求項1～請求項4の何れか1項に記載のⅢⅢⅢ族窒化物半導体発光素子。
- [請求項6] 請求項1～請求項5の何れか1項に記載のⅢⅢⅢ族窒化物半導体発光素子を製造する方法であって、

前記 p 型半導体層を、有機金属気相化学反応法（MOCVD 法）によって成膜するとともに、成膜装置のチャンバ内において、前記基板上に III 族窒化物半導体からなる層が形成されたウェーハと、該ウェーハの III 族窒化物半導体からなる面に対して並行に備えられるシールドとの距離を 30 mm 以下とすることを特徴とする III 族窒化物半導体発光素子の製造方法。

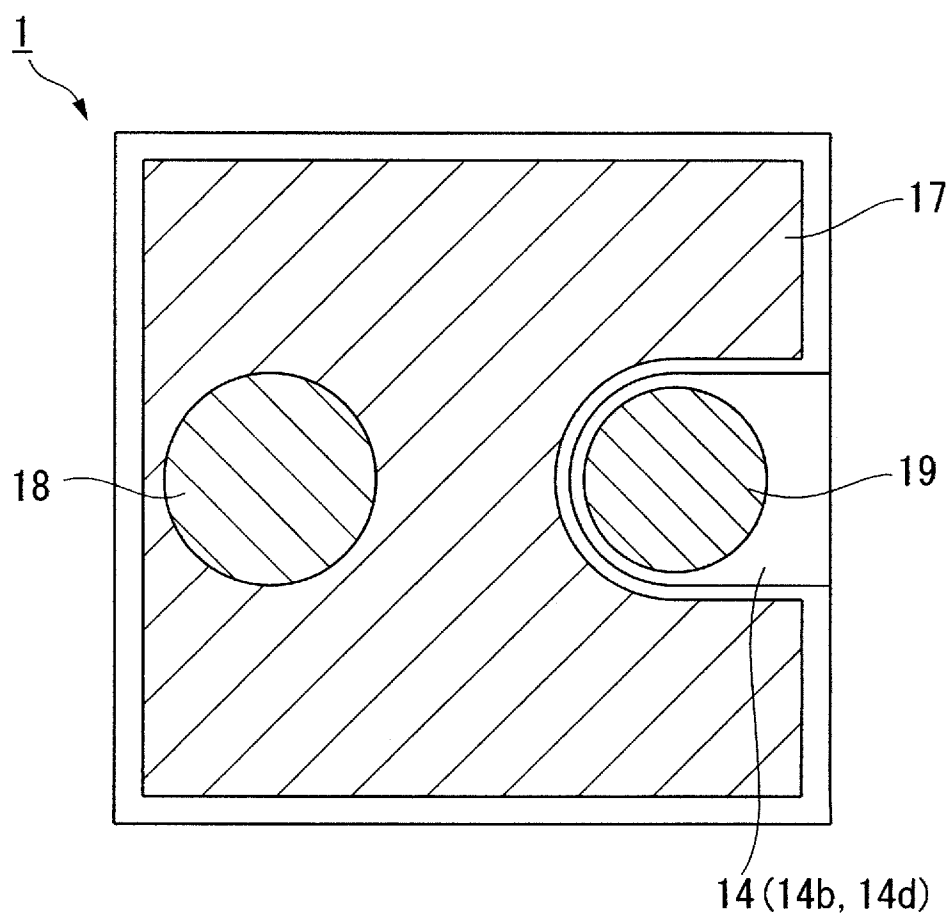
[請求項7] 請求項 6 に記載の製造方法によって得られる III 族窒化物半導体発光素子。

[請求項8] 請求項 1 ～請求項 5、又は請求項 7 の内の何れかに記載の III 族窒化物半導体発光素子が用いられてなるランプ。

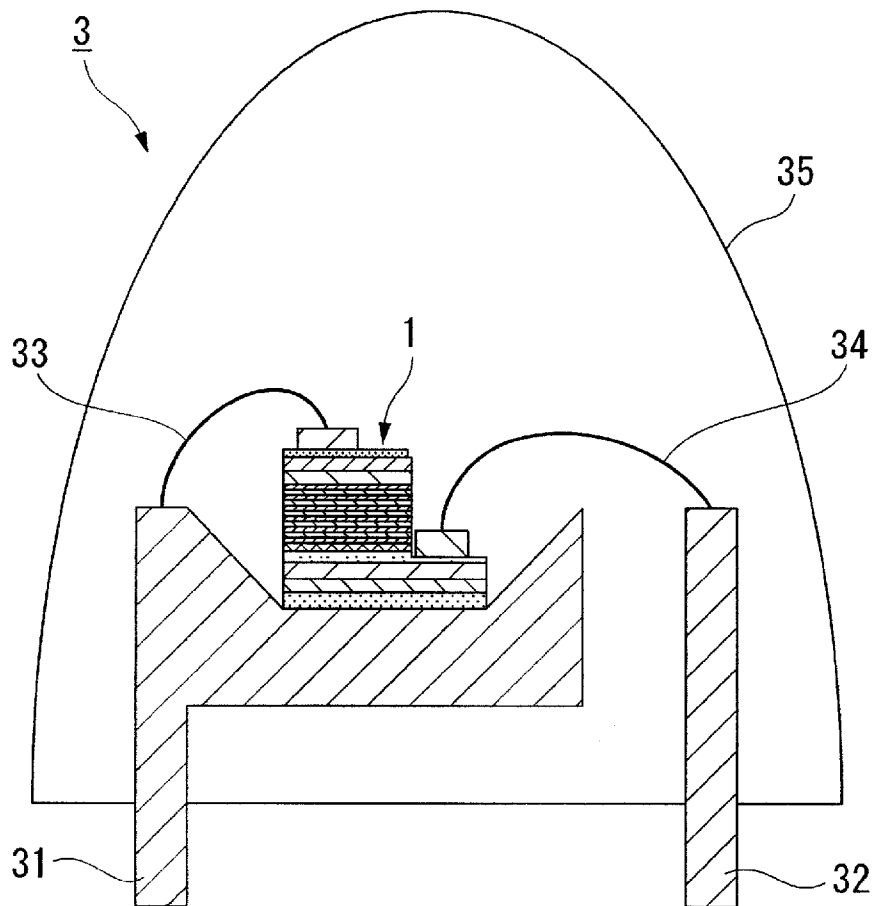
[図1]



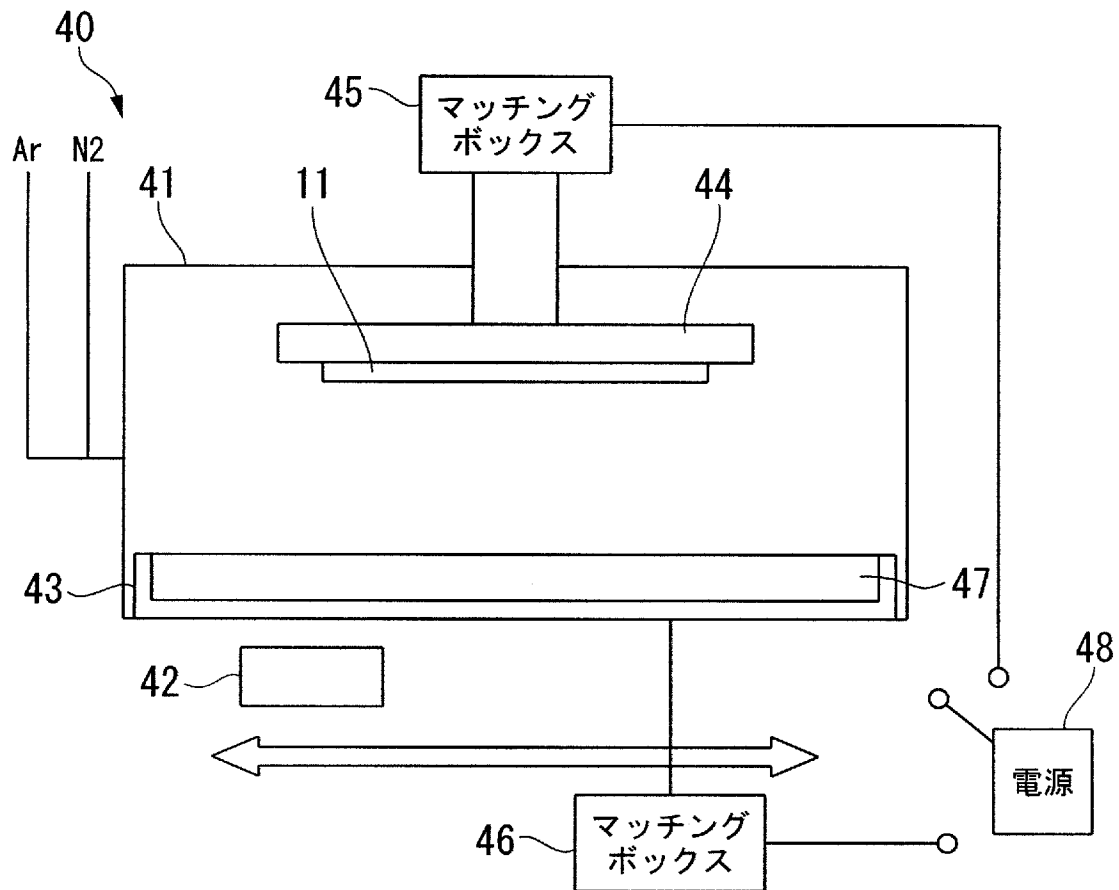
[図2]



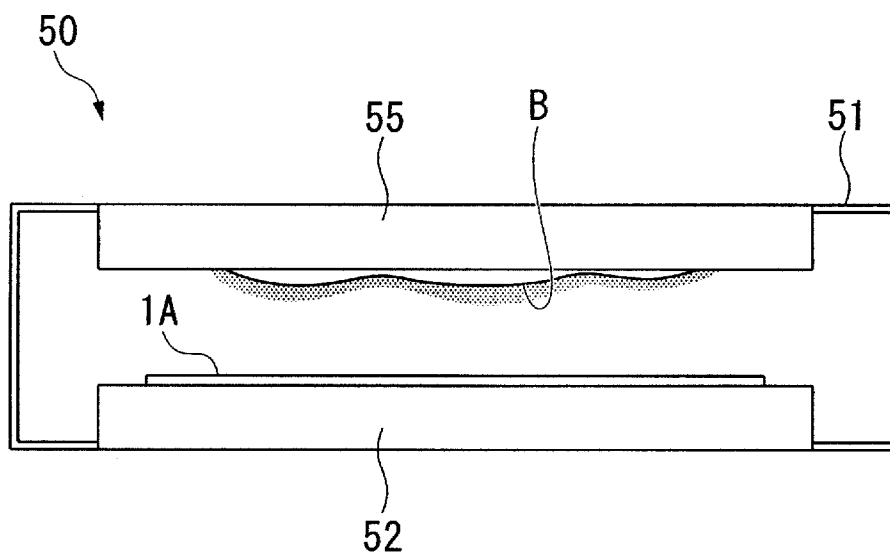
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060677

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/00(2006.01) i, H01L21/205(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore, AIP Journal, Japanese Journal of Applied Physics

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-94150 A (Toyoda Gosei Co., Ltd.), 06 April, 2001 (06.04.01), Par. Nos. [0001] to [0027]; Figs. 1 to 3 & US 6713789 B1 & US 2004/0115917 A1 & EP 1041609 A1 & TW 447149 B & CN 1270420 A	1-5, 8 6, 7
Y A	E.Valcheva, T.Paskova, S.Tungasmita, P.O.A. Persson, J.Birch, E.B.Svedberg, L.Hultman, and B.Monemar, Interface structure of hydride vapor phase epitaxial GaN grown with high-temperature reactively sputtered AlN buffer, APPLIED PHYSICS LETTERS, 2000.04, VOLUME 76, NUMBER 14, p.1860-p.1862	1-5, 8 6, 7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 July, 2009 (08.07.09)

Date of mailing of the international search report
21 July, 2009 (21.07.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060677

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2007-220745 A (Showa Denko Kabushiki Kaisha), 30 August, 2007 (30.08.07), Par. Nos. [0005] to [0009], [0020] to [0081]; Figs. 1, 5; table 1 (Family: none)	1-5, 8 6, 7
Y A	JP 2002-270894 A (Mitsubishi Cable Industries, Ltd.), 20 September, 2002 (20.09.02), Par. Nos. [0016] to [0023], [0037] to [0041]; Figs. 1, 2 (Family: none)	2-5, 8 6, 7
Y A	JP 2005-19964 A (Mitsubishi Cable Industries, Ltd.), 20 January, 2005 (20.01.05), Par. Nos. [0017] to [0056]; Fig. 1 (Family: none)	2-5, 8 6, 7
Y A	JP 2006-313771 A (Showa Denko Kabushiki Kaisha), 16 November, 2006 (16.11.06), Par. Nos. [0029] to [0096]; Fig. 3 & US 2006/0261353 A1	2-5, 8 6, 7
Y A	JP 2008-34444 A (Showa Denko Kabushiki Kaisha), 14 February, 2008 (14.02.08), Par. Nos. [0042] to [0043] (Family: none)	8 7
A	JP 2007-88295 A (Toshiba Corp.), 05 April, 2007 (05.04.07), Par. Nos. [0013] to [0049]; Fig. 1 & US 2007/0066075 A1	6, 7
A	JP 2005-302940 A (Stanley Electric Co., Ltd.), 27 October, 2005 (27.10.05), Par. Nos. [0035] to [0049]; Figs. 4, 8, 9 (Family: none)	6, 7

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L33/00(2006.01)i, H01L21/205(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L33/00, H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE Xplore, AIP Journal, Japanese Journal of Applied Physics

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-94150 A（豊田合成株式会社）2001.04.06, 段落【0001】－【0027】、図1－図3	1-5, 8
A	& US 6713789 B1 & US 2004/0115917 A1 & EP 1041609 A1 & TW 447149 B & CN 1270420 A	6, 7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 7 . 2 0 0 9

国際調査報告の発送日

2 1 . 0 7 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

百瀬 正之

電話番号 03-3581-1101 内線 3255

2 K

4 0 8 4

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	E.Valcheva, T.Paskova, S.Tungasmita, P.O.A.Persson, J.Birch, E.B.Svedberg, L.Hultman, and B.Monemar, Interface structure of hydride vapor phase epitaxial GaN grown with high-temperature reactively sputtered AlN buffer, APPLIED PHYSICS LETTERS, 2000.04, VOLUME 76, NUMBER 14, p.1860-p.1862	1-5, 8 6, 7
Y A	JP 2007-220745 A (昭和電工株式会社) 2007.08.30, 段落【0005】－【0009】、【0020】－【0081】、 図1、図5、表1 (ファミリーなし)	1-5, 8 6, 7
Y A	JP 2002-270894 A (三菱電線工業株式会社) 2002.09.20, 段落【0016】－【0023】、【0037】－【0041】、図1、 図2 (ファミリーなし)	2-5, 8 6, 7
Y A	JP 2005-19964 A (三菱電線工業株式会社) 2005.01.20, 段落【0017】－【0056】、図1 (ファミリーなし)	2-5, 8 6, 7
Y A	JP 2006-313771 A (昭和電工株式会社) 2006.11.16, 段落【0029】－【0096】、図3 & US 2006/0261353 A1	2-5, 8 6, 7
Y A	JP 2008-34444 A (昭和電工株式会社) 2008.02.14, 段落【0042】－【0043】 (ファミリーなし)	8 7
A	JP 2007-88295 A (株式会社東芝) 2007.04.05, 段落【0013】－【0049】、図1 & US 2007/0066075 A1	6, 7
A	JP 2005-302940 A (スタンレー電気株式会社) 2005.10.27, 段落【0035】－【0049】、図4、図8、図9 (ファミリーなし)	6, 7