



ÚRAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

255366
(11) (B1)

(51) Int. Cl.³
G 06 F 12/00

(22) Prihlásené 14 06 85
(21) (PV 4344-85)

(40) Zverejnené 14 05 87

(45) Vydané 15 11 88

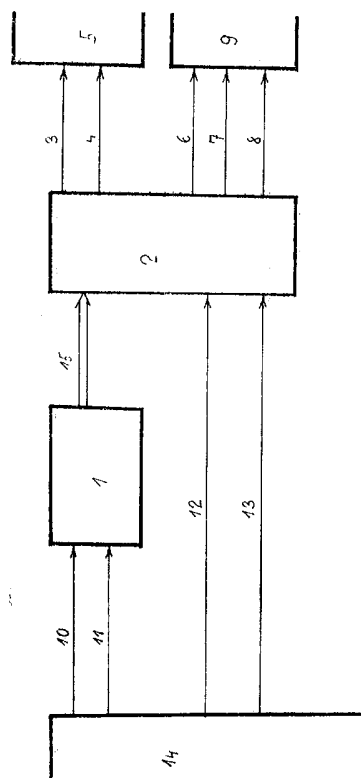
(75)
Autor vynálezu KOSIBA JOZEF ing., BRATISLAVA

(54) Zapojenie pre riadenie obnovovania informácie dynamickej pamäti

1

Zapojenie je určené pre riadenie obnovovania informácie v takej dynamickej operačnej RWM pamäti mikropočítača, do ktorej má prístup len mikropočítač. Zapojenie pritom riadi aj prístup mikropočítača do tejto pamäti. Zapojenie pozostáva z čítača a automatu, pričom čítač delí základný kmitočet mikropočítača a je synchronizovaný signálom mikropočítača, generovaným pri každom strojovom cykle. V časoch, kedy mikropočítač nevykonáva pamäťové cykly, generuje automat na základe výstupov čítača signály potrebné k vykonaniu obnovovania informácie. Na základe požiadaviek mikropočítača generuje automat signály potrebné k vykonaniu čítania alebo zápisu. Obnovovanie informácie nevyžaduje vkladanie WAIT stavov mikropočítaču a pracuje aj keď je mikropočítač v stave WAIT alebo HALT.

2



Vynález sa týka zapojenia pre riadenie obnovovania informácie dynamickej pamäti mikropočítača, do ktorej má prístup len mikropočítač. Zapojenie tiež riadi prístup mikropočítača do dynamickej pamäti.

Medzi dynamickejšiu operačnú pamäť a mikropočítač je potrebné zapojiť obvod adresácie, ktorý pozostáva z čítača a prepínača. Prepínač prepína na adresné vstupy dynamickej pamäti pri prístupe mikropočítača časti adresy generovanej mikropočítačom a pri obnovovaní informácie výstupy čítača. Zapojenie pre riadenie obnovovania informácie dynamickej pamäti musí pri prístupe mikropočítača generovať signály RAS a CAS pre zápis časti adresy do dynamickej pamäti a signál ROW pre obvod adresácie. Pri obnovovaní informácie musí generovať aspoň signál RAS pre dynamickejšiu pamäť, ďalej signál REF pre prepínač obvodu adresácie a signál COUNT pre modifikáciu čítača obvodu adresácie. Obnovovanie informácie sa musí vykonávať tak často, aby sa za 2 milisekundy vystriedali na adresných vstupoch dynamickej pamäti všetky kombinácie.

Doterajšie zapojenia pre riadenie obnovovania informácie dynamickej pamäti sú zapojené tak, že potrebná funkcia je zabezpečená automatom a čítačom, pričom čítač generuje periodicky požiadavky na obnovovanie informácie a mikropočítač generuje nepravidelne požiadavky na prístup do pamäti. Automat generuje podľa týchto požiadaviek signály RAS a CAS pre dynamickejšiu pamäť a signály ROW, REF a COUNT pre obvod adresácie. Nevýhodou takýchto zapojení je, že požiadavky sú navzájom asynchrónne a automat musí riešiť prípady keď prebieha obnovovanie informácie a mikropočítač žiada prístup do pamäti vkladáním WAIT stavov. Tým sa spomaľuje činnosť mikropočítača a tiež sa zvyšujú nároky na obvodové riešenie.

Iné spôsoby riešenia obnovovania informácie vychádzajú z použitia takých mikroprocesorov, ktoré v časoch kedy nevykonávajú zbernicové cykly generujú adresu pre obnovovanie informácie a tiež signály informujúce dynamickejšiu pamäť o tom, že sa bude vykonávať cyklus obnovovania informácie. Takéto riešenia obyčajne nevyžadujú žiadne prídavné obvody pre zabezpečenie obnovovania informácie. Nezabezpečia však spoľahlivé obnovovanie informácie v stavoch WAIT dlhších ako 100 milisekúnd, ktoré sa môžu vyskytnúť napr. pri vývoji alebo diagnostike. Hlavnou ich nevýhodou je však závislosť na dostupnosti takýchto mikroprocesorov.

Vyššie uvedené nedostatky odstraňuje zapojenie podľa vynálezu vyznačujúceho sa tým, že pozostáva z čítača, na ktorý je pripojený základný synchronizačný kmitočet mikropočítača pre delenie a signál, generovaný mikropočítačom v každom strojovom cykle, pre prednastavenie čítača a z auto-

matu, na ktorý sú pripojené výstupy čítača pre určenie stavov čítača, v ktorých mikropočítač nevykonáva prístupy do dynamickej pamäti a signály mikropočítača pre určenie požiadavky mikropočítača na prístup do dynamickej pamäti a z ktorého sú vedené signály na obvod adresácie a na dynamickejšiu pamäť pre vykonanie obnovovania informácie a signály na obvod adresácie a dynamickejšiu pamäť pre vykonanie prístupu mikropočítača do dynamickej pamäti.

Hlavné výhody zapojenia podľa vynálezu spočívajú v tom, že pri zachovaní nezávislosti obnovovania informácie na činnosti mikropočítača sa odstránením WAIT stavov urýchlí činnosť mikropočítača a že sa zjednoduší obvodové riešenie automatu zrušením nutnosti riešiť asynchrónne požiadavky na činnosť pamäti.

Na výkrese je príklad konkrétnej realizácie vynálezu.

Zapojenie pre riadenie obnovovania informácie dynamickej pamäti podľa výkresu je tvorené čítačom 1 a automatom 2. Na čítač 1 sú privedené signály 10 a 11 mikropočítača 14. Výstupy 15 čítača 1 sú vedené na automat 2. Na automat 2 sú tiež privedené signály 12 a 13 mikropočítača 14. Z automatu 2 sú vedené signály 6, 7 a 8 na obvod adresácie 9 a signály 3 a 4 na dynamickejšiu pamäť 5.

V každom strojovom cykle aktivuje mikropočítač 14 signál 11, ktorý prednastavuje čítač 1, deliaci základný synchronizačný kmitočet 10 mikropočítača 14. Ak mikropočítač 14 pristupuje do dynamickej pamäti 5, aktivuje signál 12 indikujúci prístup do pamäti a signál 13 indikujúci adresovanie dynamickej pamäti 5, takže automat 2 aktivuje postupne signál 3, ktorým sa zapisuje prvá časť adresy do dynamickej pamäti, signál 8, ktorý prepína adresu na vstupoch dynamickej pamäti 5 a signál 4, ktorým sa zapisuje druhá časť adresy do dynamickej pamäti 5. V dynamickej pamäti 5 sa na základe týchto signálov vykoná čítanie alebo zápis. Ak mikropočítač 14 nepristupuje do dynamickej pamäti počas strojového cyklu, teda ak pristupuje do inej časti svojho adresného priestoru, neaktivuje jeden zo signálov 12 a 13, takže automat 2 neaktivuje signály 3, 8 a 4 a čítanie ani zápis dynamickej pamäti 5 sa nevykoná.

V čase medzi skončením prístupu mikropočítača 14 do svojho adresného priestoru a aktivovaním signálu 11 prechádza čítač 1 skupinou stavov, ktoré sú indikované výstupmi 15 čítača 1. Počas týchto stavov nemôže mikropočítač 14 pristupovať do dynamickej pamäti 5. Na základe výstupov 15 aktivuje automat 2 v týchto stavoch postupne signál 6, ktorým sa nastavujú na adresné vstupy dynamickej pamäti 5 výstupy čítača obvodu adresácie 9, signál 3, ktorým sa zapisujú tieto výstupy do dynamickej pamäti 5 a signál 7, ktorým sa modifikujú vý-

stupy čítača obvodu adresácie 9. Na základe týchto signálov sa v dynamickej pamäti 5 obnoví časť informácie, daná adresou na jej vstupoch. Tiež sa zabezpečí, že pri ďalšom obnovovaní informácie bude na vstupoch dynamickej pamäti 5 iná adresa.

Ak prejde mikropočítač 14 do stavu WAIT alebo HALT, prestane byť aktivovaný signál 11. Čítač 1 však naďalej delí signál 10, takže aj naďalej bude prechádzať stavmi, v ktorých nemôže mikropočítač 14 pristupovať do dynamickej pamäti 5. Automat 2 bude teda na základe výstupov 15 aj naďalej aktivovať signály 6, 3 a 7, takže v dyna-

mickej pamäti 5 sa bude aj naďalej obnovovať informácia.

Zapojenie podľa vynálezu je vhodné pre využitie na riadenie obnovovania informácie v dynamickej operačnej pamäti a na riadenie prístupu do tejto pamäti v každom mikropočítači, kde má prístup do tejto pamäti len mikropočítač. Zvlášť je vhodné u takých mikropočítačov, kde sa vyžaduje vysoká rýchlosť mikropočítača a kde sa predpokladá, že z testovacích alebo iných dôvodov bude mikropočítač zotrvať v stave WAIT alebo HALT.

PREDMET VYNÁLEZU

Zapojenie pre riadenie obnovovania informácie dynamickej pamäti vyznačené tým, že pozostáva z čítača (1), na ktorý je pripojený výstup základného synchronizačného kmitočta (10) mikropočítača (14) pre delenie a výstup signálu (11), generovaný mikropočítačom (14) v každom strojovom cykle, pre prednastavenie čítača (1) a z automatu (2), na ktorý sú pripojené výstupy (15) čítača (1) pre určenie stavov čítača (1), v ktorých mikropočítač (14) nevykonáva prístup do dynamickej pamäti (5) a

výstupy signálov (12) a (13) mikropočítača (14) pre určenie požiadavky mikropočítača (14) na prístup do dynamickej pamäti (5) a z ktorého sú vedené výstupy signálov (6) a (7) na obvod adresácie (9) a výstup signálu (3) na dynamickú pamäť (5) pre vykonanie obnovenia informácie a výstup signálu (8) na obvod adresácie (9) a výstupy signálov (3) a (4) na dynamickú pamäť (5) pre vykonanie prístupu mikropočítača (14) do dynamickej pamäti (5).

