(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[5]
H01L 29/73

(11) 공개번호 특1994-0012653
(43) 공개일자 1994년06월24일

(21) 출원번호 특1992-0020945
(22) 출원일자 1992년11월09일

(71) 출원인 주식회사 금성사 이헌조
서울특별시 영등포구 여의도동 20번지
(72) 발명자 김정현
서울특별시 송파구 방이동 103-8
(74) 대리인 박장원

심사청구 : 있음

# (54) 박막트랜지스터 제조방법

## 요약

본 발명은 박막트랜지스터 제조방법에 관한 것으로 종래에는 오믹 접촉을 위해 비정질 반도체층위에 도핑된 반도체층을 증착하여 제조하므로 도핑된 반도체층의 불순물이온에 의한 파티클로이내 수율을 저하시켜 원가를 상승시키고 소자의 특성을 저하시키는 문제점이 있었다.

본 발명은 상기와 같은 종래의 문제점을 감안하여 소스, 드레인 전극위에 불순물 이온을 도핑하여 실리사이드막을 형성하고 그 실리사이드 막위에 비정질 반도체층을 증착하면 상기 불순물 이온이 확산에 의해 비정질 반도체층 일부를 도핑된 반도체층을 형성하여 불순물 이온에 의한 파티클의 영향을 제거하여 수율을 증가시켜 제조시원가를 절감하고 소자의 특성향상하는 효과가 있다.

## 대표도

도2

## 명세서

[발명의 명칭]

박막트랜지스터의 제조방법

[도면의 간단한 설명]

제2도의 (가) 내지 (바)는 본 발명의 박막트랜지스터의 제조공정을 보인 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

## (57) 청구의 범위

### 청구항 1

유리기판(1)위에 소스, 드레인 전극(2)을 형성후 상기 전극(2)에 이온 도핑으로 실리사이드막(7)을 형성하는 공정과, 그 실리사이드 막(7)위에 비정질 반도체 층(8)을 형성하여 상기 이온의 확산에 의해 도핑된 비정질 반도체층(9)을 형성하는 공정과, 상기 비정질 반도체층(8) 위에 게이트 절연막(5)을 형성하는 공정과, 그 게이트 절연막(5)위에 게이트 전극(6)을 형성하는 공정으로 제조하는 박막트랜지스터 제조방법.

### 청구항 2

제1항에 있어서, 실리사이막(7)형성을 위한 이온 도핑은 이온 주입공정 또는 이온샤워(Ion shower)방법으로 제조하는 박막트랜지스터 제조방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

## 도면

도면2

